

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2006-0044911
G02F 1/133 (2006.01) (43) 공개일자 2006년05월16일

(21) 출원번호 10-2005-0025899
(22) 출원일자 2005년03월29일

(30) 우선권주장 JP-P-2004-00281380 2004년09월28일 일본(JP)

(71) 출원인 후지쯔 가부시끼가이샤
일본국 가나가와켄 가와사키시 나카하라꾸 가미고다나카 4초메 1-1
우 옵트로닉스 코포레이션
대만 신쥬 300, 사이언스-베이스드 인더스트리얼 파크, 리-신 로드. 2, 넘버. 1

(72) 발명자 사사끼 다카히로
일본 가나가와켄 가와사키시 나카하라꾸 가미고다나카 4초메 1-1후지
쯔 디스플레이 테크놀로지스 코포레이션 내
이노우에 유키찌
일본 가나가와켄 가와사키시 나카하라꾸 가미고다나카 4초메 1-1후지
쯔 디스플레이 테크놀로지스 코포레이션 내
오시로 미끼오
일본 가나가와켄 가와사키시 나카하라꾸 가미고다나카 4초메 1-1후지
쯔 디스플레이 테크놀로지스 코포레이션 내
혼다 겐코
일본 가나가와켄 가와사키시 나카하라꾸 가미고다나카 4초메 1-1후지
쯔 디스플레이 테크놀로지스 코포레이션 내

(74) 대리인 장수길
주성민
이중희
구영창

심사청구 : 있음

(54) 액정 표시 장치 및 그 구동 방법

요약

본 발명은, 배향 규제용 구조물을 이용하여 수직 배향형 액정을 배향 규제하는 액정 표시 장치 및 그 구동 방법에 관한 것으로, 양호한 응답 특성이 얻어지는 액정 표시 장치 및 그 구동 방법을 제공하는 것을 목적으로 한다. 이를 위해, 액정을 배향 규제하는 배향 규제용 구조물을 구비한 액정 표시 장치를 구동할 때에, 화소의 표시 상태를 암 표시로부터 명 표시로 변화시킬 때, 제1 프레임의 최초에 화소의 액정에 인가되는 전압 V_{d4} 의 크기와, 제2 프레임 이후에 화소의 액정에 인가되는 전압 V_{d3} 의 크기 간의 차를, 화소의 액정 용량의 증가에 따라 제1 프레임 내에서 감소되는 전압 V_{od} 보다도 크게 한다.

대표도

도 4

색인어

액정 표시 패널, 글래스 기판, 프레임 메모리, 기준 전압 생성 회로, DA 컨버터부

명세서

도면의 간단한 설명

도 1은 본 발명의 일 실시 형태에 따른 액정 표시 장치의 단면 구성을 모식적으로 도시하는 도면.

도 2는 본 발명의 일 실시 형태에 따른 액정 표시 장치의 3 화소분의 구성 및 액정 분자의 배향 방향을 나타내는 개념도.

도 3은 본 발명의 일 실시 형태에 따른 액정 표시 장치의 화소의 등가 회로를 도시하는 도면.

도 4는 본 발명의 일 실시 형태에 따른 액정 표시 장치의 응답 특성을 나타내는 도면.

도 5는 본 발명의 일 실시 형태의 제1 실시예에 따른 액정 표시 장치의 개략적 구성을 도시하는 도면.

도 6은 종래의 액정 표시 장치의 개략적 구성을 도시하는 도면.

도 7은 본 발명의 일 실시 형태의 제1 실시예에 따른 액정 표시 장치의 구동 방법을 나타내는 도면.

도 8은 본 발명의 일 실시 형태의 제1 실시예에 따른 액정 표시 장치의 효과를 나타내는 도면.

도 9는 본 발명의 일 실시 형태의 제2 실시예의 전제로 되는 종래의 액정 표시 장치의 데이터 드라이버의 DA 컨버터부 및 기준 전압 생성 회로의 개략적 구성을 도시하는 도면.

도 10은 본 발명의 일 실시 형태의 제2 실시예에 따른 액정 표시 장치의 데이터 드라이버의 DA 컨버터부 및 기준 전압 생성 회로의 개략적 구성을 도시하는 도면.

도 11은 종래의 액정 표시 장치의 화소의 등가 회로를 도시하는 도면.

도 12는 종래의 액정 표시 장치의 응답 특성을 나타내는 도면.

도 13은 2단 응답이 발생하는 원인을 설명하는 도면.

도 14는 오버 드라이브 방식의 액정 표시 장치를 설명하는 도면.

도 15는 오버 드라이브 방식을 이용한 종래의 액정 표시 장치의 응답 특성을 나타내는 도면.

도 16은 종래의 MVA 모드의 액정 표시 장치의 액정의 응답 상태를 나타내는 도면.

도 17은 종래의 MVA 모드의 액정 표시 장치의 액정의 응답 상태를 나타내는 도면.

〈도면의 주요 부분에 대한 부호의 설명〉

1 : 액정 표시 패널

8 : 액정 분자

10, 11 : 글래스 기판

20, 21 : 돌기

50 : 프레임 메모리

51 : 비교 판정 회로

52 : 타이밍 컨트롤러

53 : FRC 회로

54 : 내부 전원 회로

55 : 기준 전압 생성 회로

56 : 게이트 드라이버

57 : 데이터 드라이버

58 : DA 컨버터부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 액정 표시 장치 및 그 구동 방법에 관한 것으로, 특히, 배향 규제용 구조물을 이용하여 수직 배향형 액정을 배향 규제하는 액정 표시 장치 및 그 구동 방법에 관한 것이다.

액정 표시 장치는, 대향 배치된 한쌍의 기관과, 양 기관 사이에 밀봉된 액정을 갖고 있다. MVA(Multi-domain Vertical Alignment) 모드의 액정 표시 장치에서는, 기관 상에 부분적으로 설치된 돌기나 전극의 슬릿 등의 배향 규제용 구조물에 의해, 마이너스의 유전율 이방성을 갖는 수직 배향형 액정이 배향 규제된다(예를 들면, 특허 문헌 1 참조). MVA 모드의 액정 표시 장치는, TN(Twisted Nematic) 모드나 IPS(In-Plane Switching) 모드 등의 다른 표시 모드의 액정 표시 장치에 비해, 고속 응답, 고콘트라스트, 광 시야각 등의 이점을 갖고 있었다. 그러나 최근, TN 모드나 IPS 모드의 액정 표시 장치에서 액정의 재료 특성이나 구동 방식 등의 개선이 진행되어, 종래의 MVA 모드 이상의 고속 응답이 실현되기 시작하고 있다. 또한, 텔레비전 수상기 용도 등에서 동화상 표시로의 대응을 고려하면, 종래의 MVA 모드의 액정 표시 장치의 응답 특성은 반드시 충분하지는 않았다.

도 11은, 종래의 일반적인 액정 표시 장치의 화소의 등가 회로를 나타내고 있다. 도 11에 도시한 바와 같이, 각 화소에는 스위칭 소자로서 박막 트랜지스터(TFT)가 설치되어 있다. TFT의 게이트 전극은 게이트 버스 라인에 접속되며, 게이트 전극에는 소정의 게이트 전압 V_g 가 인가되도록 되어 있다. TFT의 드레인 전극은 드레인 버스 라인에 접속되고, 드레인 전극에는 소정의 데이터 전압 V_d 가 인가되도록 되어 있다. TFT의 소스 전극은, 액정 용량 C_{lc} 및 축적 용량 C_s 의 각각 한쪽 전극에 접속되어 있다. 액정 용량 C_{lc} 및 축적 용량 C_s 의 각각 다른쪽 전극은, 커먼 전압 V_{com} 으로 유지되어 있다.

도 12의 (a)는, 임의의 화소의 TFT의 게이트 전극에 접속된 게이트 버스 라인에 인가되는 게이트 전압 V_g 를 나타내는 그래프이며, 도 12의 (b)는, 해당 화소의 TFT의 드레인 전극에 접속된 드레인 버스 라인에 인가되는 데이터 전압 V_d (절대값)를 나타내는 그래프이고, 도 12의 (c)는, 해당 화소의 휘도를 나타내는 그래프이다. 도 12의 (a)~(c)의 횡축은 시간을 나타내며, 도 12의 (a), (b)의 종축은 전압 레벨을 나타내고, 도 12의 (c)의 종축은 휘도(%)를 나타내고 있다.

도 12의 (a)에 도시한 바와 같이, 이 화소의 TFT의 게이트 전극에는 프레임 주기마다의 시간 $t_0, t_1, t_2, \dots$ 에 전압 V_{gon} (게이트 펄스)이 인가되어, TFT는 주기적으로 온 상태로 된다. TFT가 온 상태로 되면, 데이터 전압 V_d 가 해당 화소의 화소 전극에 인가되어, 액정 용량 C_{lc} 및 축적 용량 C_s 에 전하가 축적된다. 축적된 전하는, TFT가 다음에 온 상태로 될 때까지의 1 프레임 기간 동안 유지된다. 도 12의 (b)에 도시한 바와 같이, 드레인 버스 라인에 인가되어 있는 데이터 전압 V_d

는, 시간 t0과 시간 t1 사이에, 흑을 표시시키는 전압 Vd1로부터 백을 표시시키는 전압 Vd2(|Vd2| > |Vd1|)로 변화되어 있다. 즉, 해당 화소의 화소 전극에는, 시간 t0 이전에는 전압 Vd1이 인가되고, 시간 t1 이후에는 전압 Vd2가 인가되게 된다. 여기서는, 화소 전극에 인가되는 전압이 변화되는 시간 t1에서부터의 프레임 기간을 제1 프레임으로 한다. 제1 프레임에서는, 액정 용량 Clc에 축적되는 전하에 따라 해당 화소의 액정의 배향 상태가 변화되어서, 도 12의 (c)의 선 b1에 도시한 바와 같이 휘도가 변화된다.

휘도의 변화에 주목하면, 제1 프레임의 후반에서 휘도 변화가 포화되고, 제2 프레임에서 다시 휘도가 변화되기 시작하고 있는 것을 알 수 있다. 이 때문에, 휘도의 응답 파형은 프레임 기간마다 단(step) 형상으로 되어 있다. 종래의 액정 표시 장치에서는, 휘도의 응답 파형이 2단(또는 3단 이상)으로 되는 2단(다단) 응답이 발생함으로써 응답 시간이 길어져서, 고속 응답화가 곤란하게 되어 있었다. 여기서, 휘도가 0%로부터 100%로 변화될 때, 휘도 10%로부터 휘도 90%까지 필요한 시간을 응답 시간으로 한다.

상기한 바와 같은 2단 응답이 발생하는 원인에 대하여 설명한다. 도 13의 (a)는 액정으로의 인가 전압과 휘도 간의 관계를 나타내는 그래프이고, 도 13의 (b)는 액정으로의 인가 전압과 액정 용량 Clc 간의 관계를 나타내는 그래프이다. 도 13의 (a), (b)의 횡축은 인가 전압을 나타내며, 도 13의 (a)의 종축은 휘도 레벨을 나타내고, 도 13의 (b)의 종축은 액정 용량 Clc를 나타내고 있다. 흑 표시인 출발 휘도 Boff에서의 인가 전압을 Voff로 하고, 액정 용량을 Clcoff로 한다. 또한, 백 표시인 목표 휘도 Bon에서의 인가 전압을 Von으로 한다. 도 13의 (a), (b)에 도시한 바와 같이, 액정에는 제1 프레임의 최초에 전압 Von이 인가된다(도 13의 (b)의 화살표 x1). 이에 따라, 액정 용량 Clc 및 축적 용량 Cs에는 전하 Q=(Clcoff+Cs)×Von가 축적되고, 1 프레임 기간 동안 보유된다. 전압 Von이 인가되어 액정이 응답함으로써, 액정 용량 Clc는 액정의 유전율 이방성에 의해 제1 프레임에서 ΔClc 증가된다. 이것에 대하여, 전하 보존의 법칙에 의해 전하 Q는 일정하다. 따라서,

$$Q=(Clcoff+\Delta Clc+Cs)\times(Von-\Delta V)$$

로 되며, 등전하 곡선 q를 따른 화살표 x2로 나타낸 바와 같이, 액정으로의 인가 전압은 제1 프레임 내에서 ΔV 감소된다. 이 때문에, 제1 프레임에서의 도달 휘도 B1은 목표 휘도 Bon보다 낮게 된다. 마찬가지로, 제2 프레임의 최초에는 전압 Von이 인가되지만(화살표 x3), 액정 용량 Clc의 변화에 수반하여 인가 전압이 감소되어서(화살표 x4), 제2 프레임에서의 도달 휘도 B2는 목표 휘도 Bon보다 낮게 된다. 따라서, 화소의 휘도가 목표 휘도 Bon으로 되는 데에는 수 프레임이 필요하게 된다. 이러한 액정 용량 Clc의 증가에 수반하는 인가 전압의 저하에 의해, 프레임 기간 내에서의 휘도 변화의 포화, 즉 휘도의 2단 응답이 발생한다.

휘도의 2단 응답을 억제하여, 액정 표시 장치의 고속 응답화를 피하기 위해, 이하의 2개의 방법이 종래에 생각되어 왔다.

- (1) 축적 용량 Cs를 크게 함으로써, 액정 용량 Clc의 변화의 영향을 상대적으로 작게 한다.
- (2) 액정 용량 Clc의 변화를 기대하고, 제1 프레임의 인가 전압을 높게 한다(소위 오버 드라이브 방식).

그러나 상기 방법 (1)은, 축적 용량 Cs를 크게 하는 것에 수반하여 화소의 개구율이 저하되기 때문에, 휘도가 저하된다는 결점을 갖고 있다.

도 14의 (a)는, 방법 (2)를 이용한 액정 표시 장치에서의 액정으로의 인가 전압과 휘도 간의 관계를 나타내는 그래프이며, 도 14의 (b)는 액정으로의 인가 전압과 액정 용량 Clc 간의 관계를 나타내는 그래프이다. 도 14의 (a), (b)에 도시한 바와 같이, 방법 (2)에서는, 액정 용량 Clc의 변화를 기대하고, 제1 프레임 최초의 인가 전압을 Vod만큼 높게 한다(도 14의 (b)의 화살표 x5). 액정 용량 Clc 및 축적 용량 Cs에는 전하 Q=(Clcoff+Cs)×(Von+Vod)가 축적된다. 액정 용량 Clc의 증가에 수반하여, 인가 전압은 제1 프레임 내에서 Vod만큼 저하된다(화살표 x6). 이에 따라 다음 식과 같이, 제1 프레임의 최후에는, 목표 휘도 Bon을 얻는 데 필요한 전압 Von이 액정에 인가되게 된다.

$$Q=(Clcoff+\Delta Clc+Cs)\times(Von+Vod-Vod)=(Clcoff+\Delta Clc+Cs)\times Von$$

도 15의 (a)는, 임의의 화소의 TFT의 게이트 전극에 접속된 게이트 버스 라인에 인가되는 게이트 전압 Vg를 나타내는 그래프이며, 도 15의 (b)는, 해당 화소의 TFT의 드레인 전극에 접속된 드레인 버스 라인에 인가되는 데이터 전압 Vd를 나타내는 그래프이고, 도 15의 (c)는, 해당 화소의 휘도를 나타내는 그래프이다. 도 15의 (a)~(c)의 횡축 및 종축은, 도 12의 (a)~(c)의 횡축 및 종축과 마찬가지로이다. 도 15의 (c)의 선 b1은, 도 12의 (c)에 나타낸 선 b1과 마찬가지로 종래의 액정 표시 장치의 해당 화소의 휘도를 나타내며, 선 b2는, 방법 (2)를 이용한 TN 모드의 액정 표시 장치의 해당 화소의 휘도를 나타내고 있다. 도 15의 (a)~(c)에 도시한 바와 같이, 방법 (2)를 이용한 TN 모드의 액정 표시 장치의 휘도의 응답 파형은

단 형상으로 되어 있지 않아서, 2단 응답이 발생하고 있지 않다. 이와 같이, TN이나 IPS, 러빙 VA 등의 모드와 같이 기관 전면에 균일하게 배향 제어 처리가 실시된 액정 표시 장치에서는, 방법 (2)를 이용함으로써 2단 응답이 억제되어서 고속 응답화가 실현되고 있었다.

도 15의 (c)의 선 b3은, 방법 (2)를 이용한 MVA 모드의 액정 표시 장치의 회도를 나타내고 있다. 방법 (2)를 이용한 MVA 모드의 액정 표시 장치에서는, 응답 시간이 약간 단축되지만 2단 응답은 개선되지 않는다. 이와 같이, MVA 모드의 액정 표시 장치에서는, 종래의 방법 (2)를 그대로 적용하는 것만으로는 고속 응답화가 곤란하다는 것을 알 수 있었다.

MVA 모드의 액정 표시 장치에서 고속 응답화가 곤란한 원인을 밝히기 위해, 고속 카메라를 이용하여 액정의 응답 상태를 관찰하였다. 도 16 및 도 17은, MVA 모드의 액정 표시 패널의 흑을 표시하고 있는 화소의 액정에 대하여, 백을 표시시키는 전압을 인가하였을 때의 액정의 응답 상태를 나타내고 있다. 이 액정 표시 패널은, 화소 단부에 대하여 기울어져서(약 45°) 연장되는 배향 규제용 구조물을 갖고 있다. 도 16 및 도 17은, 크로스 니콜 배치의 한쌍의 편광판에 액정 표시 패널을 끼우고, 후방으로부터 광을 조사한 상태를 나타내고 있다. 도 16에서는, 일반의 MVA 모드의 액정 표시 장치와 마찬가지로 양 편광판의 편광축이 화소 단부에 거의 평행하게 배치되며, 도 17에서는, 액정의 배향 흐트러짐을 관찰하기 쉽도록 양 편광판의 편광축이 배향 규제용 구조물이 연장되는 방향으로 거의 평행하게 배치되어 있다. 도 16 및 도 17의 (a)는 전압을 인가하고 나서 4ms 후의 상태, (b)는 8ms 후의 상태, (c)는 12ms 후의 상태, (d)는 20ms 후의 상태를 각각 나타내고 있다. 또한, 도 17의 (e)는 32ms 후의 상태, (f)는 40ms 후의 상태, (g)는 80ms 후의 상태, (h)는 300ms 후의 상태를 각각 나타내고 있다. 도 16 및 도 17에 도시한 바와 같이, 전압 인가 직후의 액정에는 큰 배향 흐트러짐이 발생되고 있어서, 배향 흐트러짐이 해소되고 원하는 회도를 얻기까지는, 전압을 인가하고 나서 수십 ms 정도(수 프레임분)의 시간이 필요한 것을 알 수 있었다. 이와 같이, 배향 규제용 구조물을 갖는 MVA 모드의 액정 표시 장치에서는, 2단 응답과 상기한 바와 같은 액정의 배향 흐트러짐의 양쪽이 고속 응답화를 저해하고 있기 때문에, 양호한 응답 특성을 얻는 것이 곤란하다는 문제가 발생하고 있었다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은, 양호한 응답 특성이 얻어지는 액정 표시 장치 및 그 구동 방법을 제공하는 것에 있다.

발명의 구성 및 작용

상기 목적은, 대향 배치된 한쌍의 기관과, 상기 한쌍의 기관 사이에 밀봉된 액정과, 상기 한쌍의 기관 중 적어도 한쪽에 형성되며, 상기 액정을 배향 규제하는 배향 규제용 구조물과, 상기 한쌍의 기관의 한쪽에 형성된 스위칭 소자와, 상기 스위칭 소자에 접속된 복수의 버스 라인과, 상기 복수의 버스 라인에 소정의 구동 신호를 공급하는 버스 라인 구동 회로부와, 화소의 표시 상태를 암 표시로부터 상기 암 표시보다 회도가 높은 명 표시로 변화시킬 때에, 상기 표시 상태가 변화되는 제1 프레임의 최초에 상기 화소의 액정에 인가되는 제1 전압의 크기와, 상기 제1 프레임의 다음의 제2 프레임 이후에 상기 화소의 액정에 인가되는 제2 전압의 크기 간의 차가, 상기 화소의 액정 용량의 변화에 따라 상기 제1 프레임 내에 발생하는 전압 변화의 크기보다도 커지도록 상기 버스 라인 구동 회로부를 제어하는 제어 회로부를 갖는 것을 특징으로 하는 액정 표시 장치에 의해 달성된다.

<실시예>

본 발명의 일 실시 형태에 따른 액정 표시 장치 및 그 구동 방법에 대하여 도 1 내지 도 10을 이용하여 설명한다. 도 1은, 본 실시 형태에 따른 액정 표시 장치가 갖는 MVA 모드의 액정 표시 패널(1)의 단면 구성을 모식적으로 도시하고 있다. 도 1의 (a)는 액정에 전압을 인가하지 않은 상태를 나타내며, 도 1의 (b)는 액정에 전압을 인가한 상태를 나타내고 있다. 도 2는, MVA 모드의 액정 표시 패널(1)의 3 화소분의 구성 및 액정 분자의 배향 방향을 나타내는 개념도이다. 도 1의 (a), (b)에 도시한 바와 같이, MVA 모드의 액정 표시 패널(1)에서는, 마이너스의 유전율 이방성을 갖는 액정의 액정 분자(8)가, 2개의 글래스 기관(10, 11) 사이에서 기관면에 거의 수직으로 배향되어 있다. 도시하지 않지만, 한쪽 글래스 기관(10) 상에는 TFT와 TFT에 접속된 화소 전극이 화소 영역마다 형성되어 있으며, 다른쪽 글래스 기관(11) 상의 전면에는 공통 전극이 형성되어 있다. 글래스 기관(10)의 화소 전극 상에는 배향 규제용 구조물로서 선 형상의 돌기(20)가 형성되며, 글래스 기관(11)의 공통 전극 상에는 선 형상의 돌기(21)가 형성되어 있다. 돌기(20, 21)는 교대로 배열되도록 상호 병렬로 배치되어 있다. 화소 전극, 공통 전극 및 돌기(20, 21) 상에는, 도시되지 않는 수직 배향막이 도포 형성되어 있다. 또한, 액정 표시 패널(1)을 끼우고, 한쌍의 편광판이 크로스 니콜로 배치된다.

액정에 전압이 인가되어 있지 않은 상태에서는, 도 1의 (a)에 도시한 바와 같이, 액정 분자(8)는 기관면에 거의 수직으로 배향되어 있다. 이 상태에서는 흑이 표시된다. 도 1의 (b)에 도시한 바와 같이, 액정에 소정의 전압이 인가되면 액정 분자

(8)가 경사져서, 소정의 계조(예를 들면, 백)가 표시된다. 이 때, 돌기(20, 21)에 의해 액정 분자(8)의 경사 방향이 규제되고, 액정 분자(8)는 복수의 방향으로 배향된다. 도 2에 도시한 바와 같이, 돌기(20, 21)는 예를 들면 화소 단부에 대하여 비스듬하게 연장되어 있다. 이와 같이, 돌기(20, 21)가 형성되어 있는 경우에는, 액정 분자(8)는 일 화소 내에서 A, B, C, D의 4 방향으로 각각 배향된다. 이와 같이, 본 실시 형태에 따른 액정 표시 장치에서는, 전압을 인가하였을 때에 액정 분자(8)가 일 화소 내에서 복수의 방향으로 배향되기 때문에, 양호한 시각 특성이 얻어지도록 되어 있다. 또한, 본 예에서는 2개의 클래스 기관(10, 11) 상에 각각 선 형상의 돌기(20, 21)가 형성되어 있지만, 예를 들면 돌기(20) 대신 화소 전극의 제외부(슬릿)를 설치하여도 된다.

도 3은, 본 실시 형태에 따른 액정 표시 장치의 화소의 등가 회로를 나타내고 있다. 도 3에 도시한 바와 같이, 각 화소에는 스위칭 소자로서 TFT가 설치되어 있다. TFT의 게이트 전극 G는 게이트 버스 라인에 전기적으로 접속되며, 게이트 전극 G에는 소정의 게이트 전압 V_g 가 인가되도록 되어 있다. TFT의 드레인 전극 D는 드레인 버스 라인에 전기적으로 접속되며, 드레인 전극 D에는 소정의 데이터 전압 V_d 가 인가되도록 되어 있다. TFT의 소스 전극 S는, 액정 용량 C_{lc} 의 한쪽 전극인 화소 전극과, 축적 용량 C_s 의 한쪽 전극인 축적 용량 전극과 전기적으로 접속되어 있다. 액정 용량 C_{lc} 의 다른쪽 전극인 공통 전극과, 축적 용량 C_s 의 다른쪽 전극인 축적 용량 버스 라인, 커먼 전압 V_{com} 으로 유지되어 있다.

도 4의 (a)는, 임의의 화소의 TFT의 게이트 전극 G에 접속된 게이트 버스 라인에 인가되는 게이트 전압 V_g 를 나타내는 그래프이며, 도 4의 (b)는, 해당 화소의 TFT의 드레인 전극 D에 접속된 드레인 버스 라인에 인가되는 데이터 전압 V_d (절대값)를 나타내는 그래프이고, 도 4의 (c)는, 해당 화소의 휘도를 나타내는 그래프이다. 도 4의 (a)~(c)의 횡축은 시간을 나타내며, 도 4의 (a), (b)의 종축은 전압 레벨을 나타내고, 도 4의 (c)의 종축은 휘도(%)를 나타내고 있다. 도 4의 (c)의 선 b4는, 본 실시 형태에 따른 액정 표시 장치의 해당 화소의 휘도를 나타내며, 선 b1은, 도 12의 (c)에 나타난 선 b1과 마찬가지로 종래의 액정 표시 장치의 화소의 휘도를 나타내고, 선 b3은, 도 15의 (c)에 나타난 선 b3과 마찬가지로 종래의 오버 드라이브 방식을 이용한 MVA 모드의 액정 표시 장치의 화소의 휘도를 나타내고 있다. 본 예에서는, 해당 화소와 동일한 드레인 버스 라인에 접속된 모든 화소를 흑 표시로부터 백 표시로 변화시키고, 백 표시가 수 프레임 동안 유지되는 표시 데이터가 외부로부터 액정 표시 장치에 입력된 것으로 한다. 또한, 프레임 기간은 16.7ms로 한다.

도 4의 (a)에 도시한 바와 같이, 이 화소의 TFT의 게이트 전극 G에는 프레임 주기마다의 시간 $t_0, t_1, t_2, \dots$ 에 전압 V_{gon} (게이트 펄스)이 인가되어, TFT는 주기적으로 온 상태로 된다. TFT가 온 상태로 되면, 데이터 전압 V_d 가 해당 화소의 화소 전극에 인가되어, 액정 용량 C_{lc} 및 축적 용량 C_s 에 전하가 축적된다. 축적된 전하는, TFT가 다음에 온 상태로 될 때까지의 1 프레임 기간 동안 보유된다.

도 4의 (b)에 도시한 바와 같이, 드레인 버스 라인에 인가되는 데이터 전압 V_d 는, 시간 t_0 과 시간 t_1 사이에, 흑을 표시시키는 전압 V_{d1} 로부터 전압 V_{d4} ($|V_{d4}| > |V_{d1}|$)로 변화되어 있다. 해당 화소의 화소 전극에는, 전(前) 프레임까지의 전압 V_{d1} 보다도 높은 전압 V_{d4} 가 시간 t_1 에 인가되게 된다. 시간 t_1 로부터 개시되는 프레임 기간을 제1 프레임으로 한다.

제1 프레임에 인가되는 전압 V_{d4} 는, 일반적인 오버 드라이브 방식과 마찬가지로, 백을 표시시키기 위해 인가되는 전압 V_{d2} 보다도, 제1 프레임 내에서의 액정 용량 C_{lc} 의 증가에 수반하여 감소되는 전압 V_{od} (>0)분만 높게 되어 있다($|V_{d4} - V_{d2}| = V_{od}$). 이에 따라, 제1 프레임의 최초에는 전압 V_{d4} (제1 전압)가 액정에 인가되며, 제1 프레임의 최후에는 전압 V_{d2} (제2 전압)가 액정에 인가되게 된다.

제2 프레임 이후에는, 일반적인 오버 드라이브 방식과 달리, 전압 V_{d2} 보다 낮은 전압 V_{d3} (제2 전압)이 인가된다($|V_{d3}| < |V_{d2}|$). 즉, 전압 V_{d4} 와 전압 V_{d3} 간의 차는, 제1 프레임에서 액정 용량 C_{lc} 의 증가에 수반하여 감소되는 전압 V_{od} 보다도 커져 있다($|V_{d4} - V_{d3}| > V_{od}$). 전압 V_{d3} 은, 제1 프레임의 최후에 얻어지는 휘도를 거의 유지하기 위해 필요한 전압이다. MVA 모드의 액정 표시 장치에서, 액정의 배향 흐트러짐이 해소되기 위해서는, 전압을 인가하고 나서 수십 ms 정도의 시간이 필요하다. 따라서, 일반적인 오버 드라이브 방식과 같이 제2 프레임 이후에 전압 V_{d2} 를 인가하면, 화소의 휘도는 제2 프레임 이후의 수 프레임에 걸쳐 상승하게 되어서, 2단 응답이 발생하게 된다. 본 실시 형태에서는, 액정의 배향 흐트러짐이 해소되는 것을 기대하고, 제2 프레임 이후에 전압 V_{d2} 보다 낮은 전압 V_{d3} 을 인가한다. 이것에 의해, 도 4의 (c)의 선 b4에 나타난 바와 같이, 제1 프레임의 최후에 얻어지는 휘도를 제2 프레임 이후에 유지하여, 2단 응답을 발생시키지 않도록 하고 있다. 또한, 본 실시 형태에서는, 휘도가 변화되는 것은 제1 프레임뿐이며, 제2 프레임 이후에는 휘도가 변화되지 않는다. 제1 프레임의 최후에 얻어지는 휘도가 최대의 휘도(100%)로 되기 때문에, 휘도 10%로부터 휘도 90%까지에 필요한 응답 시간이 단축된다. 따라서, 동화상 표시에 충분히 대응 가능한 응답 특성을 갖는 MVA 모드의 액정 표시 장치를 실현할 수 있다.

이하, 본 실시 형태에 따른 액정 표시 장치 및 그 구동 방법에 대하여, 실시예를 이용하여 보다 구체적으로 설명한다.

(제1 실시예)

먼저, 본 실시 형태의 제1 실시예에 따른 액정 표시 장치 및 그 구동 방법에 대하여 설명한다. 도 5는, 본 실시예에 따른 액정 표시 장치의 개략적 구성을 도시하고 있다. 도 5에 도시한 바와 같이, 액정 표시 장치는, 외부로부터 입력되는 8 비트 표시 데이터를 예를 들면 2 프레임분 기억하는 프레임 메모리(50)와, 프레임 메모리(50)에 기억된 2 프레임분의 표시 데이터를 화소마다 비교하여 계조의 변화를 화소마다 판정하고, 계조가 암 표시로부터 명 표시로 변화된 화소의 정보를 포함하는 계조 변화 데이터를 출력하는 비교 판정 회로(51)와, 비교 판정 회로(51)로부터 표시 데이터 및 계조 변화 데이터가 입력되며, 외부로부터 동기 신호가 입력되는 타이밍 컨트롤러(52)를 제어 회로부로서 갖고 있다. 타이밍 컨트롤러(52)는, 후술하는 프레임 레이트 컨트롤(FRC) 기술을 실현하는 FRC 회로(53)를 갖고 있다. 또한, 액정 표시 장치는, 내부 전원 회로(54)와, 내부 전원 회로(54)로부터 전력이 공급되며, 예를 들면 오피 앰프를 이용하여 복수 레벨의 기준 전압을 생성하는 기준 전압 생성 회로(55)를 갖고 있다. 또한, 액정 표시 장치는, MVA 모드의 액정 표시 패널(1)과, 액정 표시 패널(1)의 복수의 게이트 버스 라인에 소정의 구동 신호를 출력하는 게이트 버스 라인 구동 회로(게이트 드라이버)(56)와, 액정 표시 패널(1)의 복수의 드레인 버스 라인에 소정의 구동 신호를 출력하는 드레인 버스 라인 구동 회로(데이터 드라이버)(57)를 갖고 있다. 게이트 드라이버(56)에는, 타이밍 컨트롤러(52)로부터 게이트 드라이버 제어 신호가 입력되고, 내부 전원 회로(54)로부터 게이트 드라이버용 전압이 입력된다. 데이터 드라이버(57)에는, 타이밍 컨트롤러(52)로부터 8 비트 표시 데이터 및 데이터 드라이버 제어 신호가 입력되며, 기준 전압 생성 회로(55)로부터 복수 레벨의 기준 전압이 입력되고, 내부 전원 회로(54)로부터 데이터 드라이버용 전압이 입력된다.

도 6은, 종래의 액정 표시 장치의 개략적 구성을 도시하고 있다. 도 5에 나타내는 본 실시예에 따른 액정 표시 장치는, 도 6에 나타내는 종래의 액정 표시 장치와 비교하면, 프레임 메모리(50), 비교 판정 회로(51) 및 FRC 회로(53)를 구비하고 있는 점에 특징을 갖고 있다. 또한, 본 실시예에 따른 액정 표시 장치는, 종래의 액정 표시 장치와 마찬가지로, 일반적인 256 계조 대응의 데이터 드라이버(57)를 갖고 있다. 256 계조 대응의 데이터 드라이버(57)는, 기준 전압 생성 회로(55)로부터 입력되는 복수 레벨의 기준 전압을 이용하여, 드라이버 내부에서의 저항 분할에 의해, 8 비트 표시 데이터(0~255)에 대응한 256 레벨의 전압을 선택하여 출력할 수 있게 되어 있다. 따라서, 8 비트 표시 데이터의 255 계조(11111111)에 대응한 전압이 액정에 인가 가능한 최대의 전압이며, 그 이상의 전압을 액정에 인가하는 것은 일반적으로는 가능하지 않다.

본 실시예에서는, 임의의 화소의 계조가 0 계조(암 표시)에서부터 255 계조(명 표시)로 변화되었을 때, 제1 프레임의 최후에 얻어지는 해당 화소의 휘도를 미리 구해두고, 그 휘도를 100%로 하여 제2 프레임 이후의 계조 설정을 행한다. 예를 들면, 제1 프레임의 최후에서의 도달 휘도가 데이터 드라이버(57)에 입력되는 표시 데이터의 243 계조에 상당하는 경우, 제어 회로부는, FRC 기술을 이용하여, 0~243 계조에 의해 256 레벨의 계조를 작성한다. FRC 기술은, 복수 레벨의 계조를 조합한 복수의 프레임에 의해, 본래 표시가 곤란한 중간 계조를 표시 가능하게 하는 기술이다. 예를 들면, 0~255 계조의 각 계조 간에 3 레벨의 계조를 작성함으로써 1021 계조의 표시가 가능하게 된다. 그 중에서 임의의 256 계조를 추출함으로써, 액정 표시 장치에 본래 설정되어 있는 계조 휘도 특성과는 상이한 계조 휘도 특성을 얻는 것이 가능해진다. FRC 기술은 데이터를 변환하는 기술이기 때문에, FRC 회로(53)는 타이밍 컨트롤러(52)의 LSI 내에 용이하게 받아들일 수 있다.

도 7의 (a)는 액정 표시 장치에 입력되는 표시 데이터의 예를 나타내며, 도 7의 (b)는 그 표시 데이터가 입력된 때에 제어 회로부가 데이터 드라이버(57)에 출력하는 표시 데이터의 예를 나타내고 있다. 도 7의 (a)에 나타내는 표시 데이터는, 제1 프레임(1F)에, 예를 들면 있는 드레인 버스 라인에 접속된 모든 화소가 흑 표시(0 계조)로부터 백 표시(255 계조)로 변화되는 것을 나타내고 있다. 이 때, 제어 회로부는, 비교 판정 회로부(51)에서 생성된 계조 변화 데이터에 기초하여, 도 7의 (b)에 도시한 바와 같이, 데이터 드라이버(57)에 제1 프레임만 255 계조의 표시 데이터를 출력한다. 제2 프레임(2F) 이후에도 액정 표시 장치에 255 계조의 표시 데이터가 연속하여 입력되는 경우에는, 제어 회로부는, 제2 프레임 이후에 예를 들면 243 계조의 표시 데이터를 데이터 드라이버(57)에 출력하도록 한다. 데이터 드라이버(57)로의 출력 데이터의 243 계조를 백 표시에 대응시킴으로써, 데이터 드라이버(57)로의 출력 데이터의 계조 레벨은 12(=255-243) 계조분 감소하게 된다. 본 실시예에서는, 전술한 바와 같이 FRC 기술을 이용하여 0~243 계조 간에 256 레벨의 계조를 작성함으로써 256 계조의 표시가 얻어진다.

도 8의 (a)는, 종래의 MVA 모드의 액정 표시 장치의 화소의 휘도 변화를 나타내며, 도 8의 (b)는, 본 실시 형태에 따른 MVA 모드의 액정 표시 장치의 화소의 휘도 변화를 나타내고 있다. 도 8의 (a), (b)의 가로 방향은 시간을 나타내며, 세로 방향은 휘도 레벨을 나타내고 있다. 도 8의 (a)의 선 b5에 나타난 바와 같이, 종래의 MVA 모드의 액정 표시 장치에서는, 암 표시로부터 명 표시로 전환될 때에 2단 응답이 발생하고 있는 데 대하여, 도 8의 (b)의 선 b6에 나타난 바와 같이 본 실시예에 따른 MVA 모드의 액정 표시 장치에서는 2단 응답이 억제되어 있다. 따라서, 본 실시예에 따르면, 동화상 표시에 충분히 대응 가능한 응답 특성을 갖는 MVA 모드의 액정 표시 장치를 실현할 수 있다.

(제2 실시예)

다음으로, 본 실시 형태의 제2 실시예에 따른 액정 표시 장치 및 그 구동 방법에 대하여 설명한다. 본 실시예에서는 FRC 기술을 이용하지 않고, 전용 데이터 드라이버를 이용한다. 도 9는, 본 실시예의 전제로 되는 종래의 데이터 드라이버의 DA 컨버터부 및 기준 전압 생성 회로를 나타내고 있다. 도 9에 도시한 바와 같이, 기준 전압 생성 회로(55)는, $(j+1)$ 레벨의 플러스 극성의 기준 전압 $HRV_n(n=0, \dots, i, \dots, j)$ 과, $(j+1)$ 레벨의 마이너스 극성의 기준 전압 $LRV_n(n=0, \dots, i, \dots, j)$ 을 출력할 수 있게 되어 있다. 데이터 드라이버(57)의 DA 컨버터부(58)는, 이들 기준 전압 HRV_n 및 LRV_n 을 이용하여, 저항 분할에 의해 256 레벨의 플러스 극성의 전압 $HV_0 \sim HV_{255}$ 와, 256 레벨의 마이너스 극성의 전압 $LV_0 \sim LV_{255}$ 를 출력할 수 있게 되어 있다. 종래의 데이터 드라이버(57)에서는, 입력한 8 비트 표시 데이터의 최대값인 255 계조에 대응하는 전압은, HV_{255} 및 LV_{255} 이다. 전압 HV_{255} 및 LV_{255} 는, 데이터 드라이버(57)에 의해 구동되는 화소의 액정에 인가되는 최대의 전압이다. 이 전압의 크기는, 기준 전압 생성 회로(55)에 의해 공급되는 기준 전압에 의해 규정된다.

도 10은, 본 실시예에 따른 액정 표시 장치의 데이터 드라이버의 DA 컨버터부 및 기준 전압 생성 회로를 나타내고 있다. 도 10에 도시한 바와 같이, 기준 전압 생성 회로(55)는, 플러스 극성의 기준 전압 $HRV_n(n=0, \dots, i, \dots, j)$ 및 마이너스 극성의 기준 전압 $LRV_n(n=0, \dots, i, \dots, j)$ 외에, 과잉 전압용 기준 전압 HRV_k (플러스 극성) 및 LRV_k (마이너스 극성)를 출력하도록 되어 있다. 데이터 드라이버(57)의 DA 컨버터부(58)는, 이 기준 전압 HRV_k 및 LRV_k 에 대응한 과잉 전압 OWH (플러스 극성) 및 OWL (마이너스 극성)을 출력할 수 있게 되어 있다. OWH 및 OWL 은, HV_{255} 및 LV_{255} 보다 절대값이 큰 전압이다.

본 실시예에서는, 제1 실시예에서의 제2 프레임 이후의 243 계조에 대응하는 전압이 HV_{255} 와 LV_{255} 로 되도록 기준 전압이 설정된다. 또한, 본 실시예에서는, 제어 회로로부터 데이터 드라이버(57)로 출력되는 8 비트 표시 데이터에 과잉 전압 제어 데이터가 추가된다. 과잉 전압 제어 데이터에는, 데이터 드라이버(57)에 과잉 전압 OWH 또는 OWL 을 출력시킬지, 혹은 8 비트 표시 데이터에 따라서 최대 HV_{255} 또는 LV_{255} 의 통상의 전압을 출력시킬지의 제어 정보가 포함되어 있다. 덧붙여서, OWH 와 HV_{255} 사이, 및 OWL 과 LV_{255} 사이에, 저항 분할에 의해 복수 레벨의 과잉 전압을 생성하고, 과잉 전압 제어 데이터를 복수 비트로 함으로써, 복수 레벨의 과잉 전압을 선택 가능하게 할 수도 있다. 본 실시예에 따르면, 제1 실시예와 마찬가지로, 동화상 표시에 충분히 대응 가능한 응답 특성을 갖는 MVA 모드의 액정 표시 장치를 실현할 수 있다.

본 발명은, 상기 실시예에 한하지 않으며 여러가지 변형이 가능하다.

예를 들면, 상기 실시예에서는, 화소의 표시가 흑으로부터 백으로 변화되는 경우를 예로 들었지만, 본 발명은 이것에 한하지 않으며, 상대적으로 암 표시로부터 명 표시로 변화하는 경우이면, 흑으로부터 중간조 또는 중간조로부터 백 등의 변화에도 적용할 수 있다.

이상 설명한 실시예에 따른 액정 표시 장치 및 그 구동 방법은, 이하와 같이 통합된다.

(부기 1)

대향 배치된 한쌍의 기판과,

상기 한쌍의 기판 사이에 밀봉된 액정과,

상기 한쌍의 기판 중 적어도 한쪽에 형성되며, 상기 액정을 배향 규제하는 배향 규제용 구조물과,

상기 한쌍의 기판의 한쪽에 형성된 스위칭 소자와,

상기 스위칭 소자에 접속된 복수의 버스 라인과,

상기 복수의 버스 라인에 소정의 구동 신호를 공급하는 버스 라인 구동 회로부와,

화소의 표시 상태를 암 표시로부터 상기 암 표시보다 휘도가 높은 명 표시로 변화시킬 때에, 상기 표시 상태가 변화되는 제 1 프레임의 최초에 상기 화소의 액정에 인가되는 제1 전압의 크기와, 상기 제1 프레임의 다음의 제2 프레임 이후에 상기 화소의 액정에 인가되는 제2 전압의 크기 간의 차가, 상기 화소의 액정 용량의 변화에 따라 상기 제1 프레임 내에 발생하는 전압 변화의 크기보다도 커지도록 상기 버스 라인 구동 회로부를 제어하는 제어 회로부

를 갖는 것을 특징으로 하는 액정 표시 장치.

(부기 2)

부기 1에 기재된 액정 표시 장치에서,

상기 제1 전압의 크기는, 상기 제2 전압의 크기보다도 큰 것을 특징으로 하는 액정 표시 장치.

(부기 3)

부기 1 또는 2에 기재된 액정 표시 장치에서,

상기 제2 전압은, 상기 제1 프레임의 최후에서의 상기 화소의 휘도가 거의 유지되는 전압인 것을 특징으로 하는 액정 표시 장치.

(부기 4)

부기 1 내지 3 중 어느 한 항에 기재된 액정 표시 장치에서,

상기 제2 전압의 크기는, 상기 제1 프레임의 최후에 상기 화소의 액정에 인가되는 제3 전압의 크기보다도 작은 것을 특징으로 하는 액정 표시 장치.

(부기 5)

부기 1 내지 4 중 어느 한 항에 기재된 액정 표시 장치에서,

상기 암 표시는 흑 표시이며, 상기 명 표시는 백 표시인 것을 특징으로 하는 액정 표시 장치.

(부기 6)

부기 1 내지 5 중 어느 한 항에 기재된 액정 표시 장치에서,

상기 제어 회로부는, 외부로부터 입력되는 표시 데이터를 복수 프레임분 기억하는 프레임 메모리와, 상기 복수 프레임분의 상기 표시 데이터를 비교하여 상기 화소의 표시 상태의 변화를 판정하는 비교 판정 회로를 갖는 것을 특징으로 하는 액정 표시 장치.

(부기 7)

부기 1 내지 6 중 어느 한 항에 기재된 액정 표시 장치에서,

상기 액정은 마이너스의 유전율 이방성을 가지며, 전압 무인가 시에 기판면에 대하여 거의 수직으로 배향되어 있는 것을 특징으로 하는 액정 표시 장치.

(부기 8)

부기 1 내지 7 중 어느 한 항에 기재된 액정 표시 장치에서,

상기 배향 규제용 구조물은, 돌기 또는 전극의 제외부인 것을 특징으로 하는 액정 표시 장치.

(부기 9)

액정을 배향 규제하는 배향 규제용 구조물을 갖는 액정 표시 장치의 구동 방법으로서,

화소의 표시 상태를 암 표시로부터 상기 암 표시보다 휘도가 높은 명 표시로 변화시킬 때에, 상기 표시 상태가 변화되는 제 1 프레임의 최초에 상기 화소의 액정에 인가되는 제1 전압의 크기와, 상기 제1 프레임의 다음의 제2 프레임 이후에 상기 화소의 액정에 인가되는 제2 전압의 크기 간의 차를, 상기 화소의 액정 용량의 변화에 따라 상기 제1 프레임 내에 발생하는 전압 변화의 크기보다도 크게 하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

(부기 10)

부기 9에 기재된 액정 표시 장치의 구동 방법에서,

상기 제1 전압의 크기는, 상기 제2 전압의 크기보다도 큰 것을 특징으로 하는 액정 표시 장치의 구동 방법.

(부기 11)

부기 9 또는 10에 기재된 액정 표시 장치의 구동 방법에서,

상기 제2 전압은, 상기 제1 프레임의 최후에서의 상기 화소의 휘도가 거의 유지되는 전압인 것을 특징으로 하는 액정 표시 장치의 구동 방법.

(부기 12)

부기 9 내지 11 중 어느 한 항에 기재된 액정 표시 장치의 구동 방법에서,

상기 제2 전압의 크기는, 상기 제1 프레임의 최후에 상기 화소의 액정에 인가되는 제3 전압의 크기보다도 작은 것을 특징으로 하는 액정 표시 장치의 구동 방법.

(부기 13)

부기 9 내지 12 중 어느 한 항에 기재된 액정 표시 장치의 구동 방법에서,

상기 암 표시는 흑 표시이며, 상기 명 표시는 백 표시인 것을 특징으로 하는 액정 표시 장치의 구동 방법.

발명의 효과

본 발명에 따르면, 양호한 응답 특성이 얻어지는 액정 표시 장치를 실현할 수 있다.

(57) 청구의 범위

청구항 1.

대향 배치된 한쌍의 기관과,

상기 한쌍의 기관 사이에 밀봉된 액정과,

상기 한쌍의 기관 중 적어도 한쪽에 형성되며, 상기 액정을 배향 규제하는 배향 규제용 구조물과,

상기 한쌍의 기관의 한쪽에 형성된 스위칭 소자와,

상기 스위칭 소자에 접속된 복수의 버스 라인과,

상기 복수의 버스 라인에 소정의 구동 신호를 공급하는 버스 라인 구동 회로부와,

화소의 표시 상태를 암 표시로부터 상기 암 표시보다 휘도가 높은 명 표시로 변화시킬 때에, 상기 표시 상태가 변화되는 제 1 프레임의 최초에 상기 화소의 액정에 인가되는 제1 전압의 크기와, 상기 제1 프레임의 다음의 제2 프레임 이후에 상기 화소의 액정에 인가되는 제2 전압의 크기 간의 차가, 상기 화소의 액정 용량의 변화에 따라 상기 제1 프레임 내에 발생하는 전압 변화의 크기보다도 커지도록 상기 버스 라인 구동 회로부를 제어하는 제어 회로부

를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제1항에 있어서,

상기 제1 전압의 크기는, 상기 제2 전압의 크기보다도 큰 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제1항 또는 제2항에 있어서,

상기 제2 전압은, 상기 제1 프레임의 최후에서의 상기 화소의 휘도가 거의 유지되는 전압인 것을 특징으로 하는 액정 표시 장치.

청구항 4.

제1항 또는 제2항에 있어서,

상기 제2 전압의 크기는, 상기 제1 프레임의 최후에 상기 화소의 액정에 인가되는 제3 전압의 크기보다도 작은 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제1항 또는 제2항에 있어서,

상기 암 표시는 흑 표시이며, 상기 명 표시는 백 표시인 것을 특징으로 하는 액정 표시 장치.

청구항 6.

제1항 또는 제2항에 있어서,

상기 제어 회로부는, 외부로부터 입력되는 표시 데이터를 복수 프레임분 기억하는 프레임 메모리와, 상기 복수 프레임분의 상기 표시 데이터를 비교하여 상기 화소의 표시 상태의 변화를 판정하는 비교 판정 회로를 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 7.

제1항 또는 제2항에 있어서,

상기 액정은 마이너스의 유전율 이방성을 가지며, 전압 무인가 시에 기판면에 대하여 거의 수직으로 배향되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 8.

제1항 또는 제2항에 있어서,

상기 배향 규제용 구조물은, 돌기 또는 전극의 제외부인 것을 특징으로 하는 액정 표시 장치.

청구항 9.

액정을 배향 규제하는 배향 규제용 구조물을 갖는 액정 표시 장치의 구동 방법으로서,

화소의 표시 상태를 암 표시로부터 상기 암 표시보다 휘도가 높은 명 표시로 변화시킬 때에, 상기 표시 상태가 변화되는 제 1 프레임의 최초에 상기 화소의 액정에 인가되는 제1 전압의 크기와, 상기 제1 프레임의 다음의 제2 프레임 이후에 상기 화소의 액정에 인가되는 제2 전압의 크기 간의 차를, 상기 화소의 액정 용량의 변화에 따라 상기 제1 프레임 내에 발생하는 전압 변화의 크기보다도 크게 하는 것을 특징으로 하는 액정 표시 장치의 구동 방법.

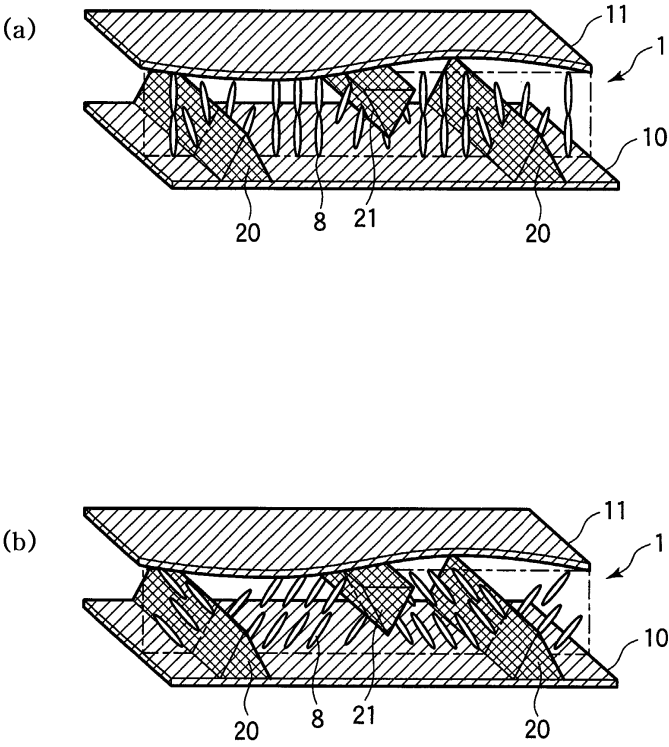
청구항 10.

제9항에 있어서,

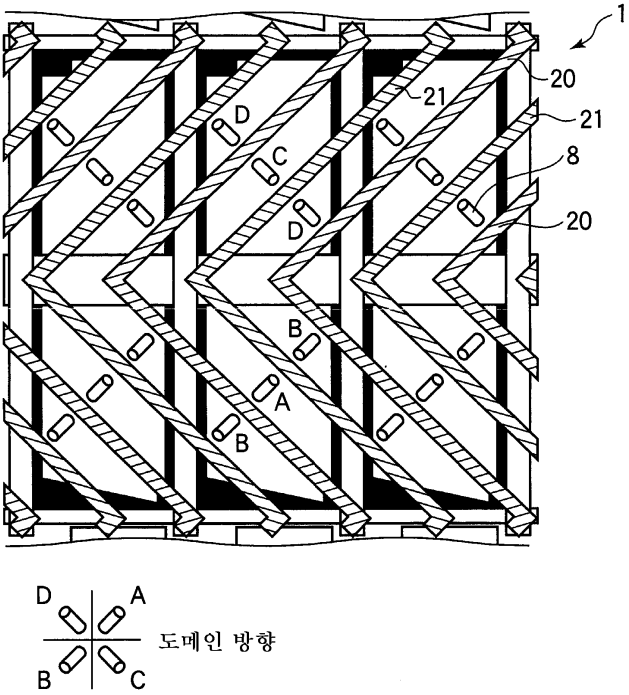
상기 제1 전압의 크기는, 상기 제2 전압의 크기보다도 큰 것을 특징으로 하는 액정 표시 장치의 구동 방법.

도면

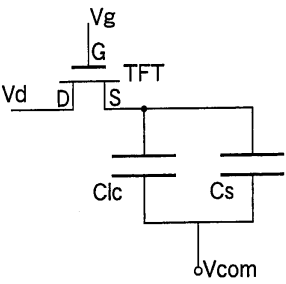
도면1



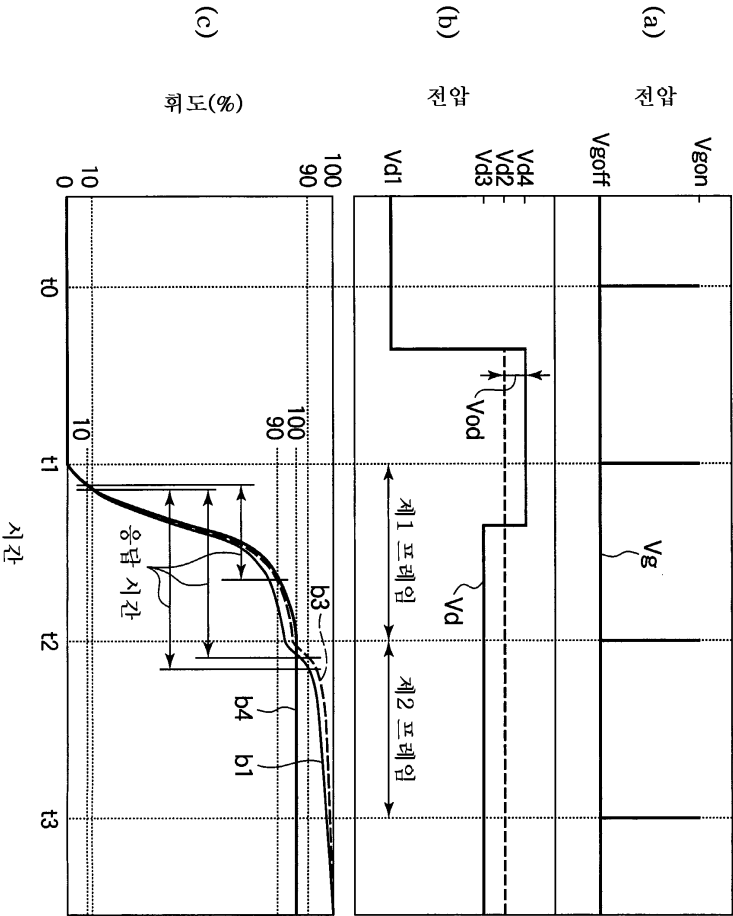
도면2



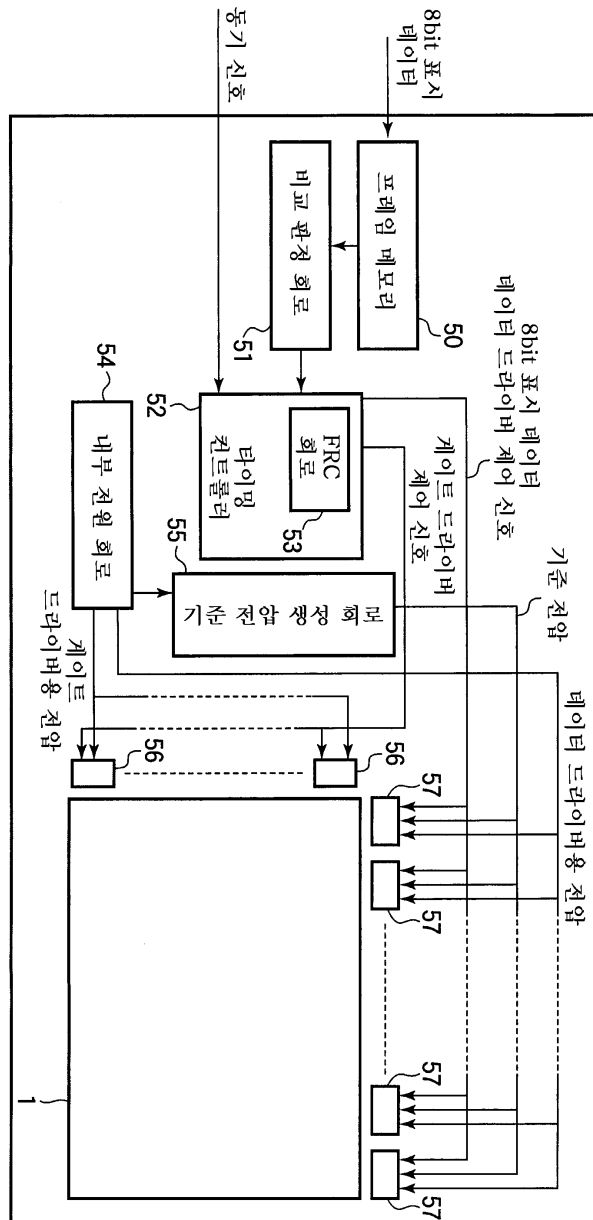
도면3



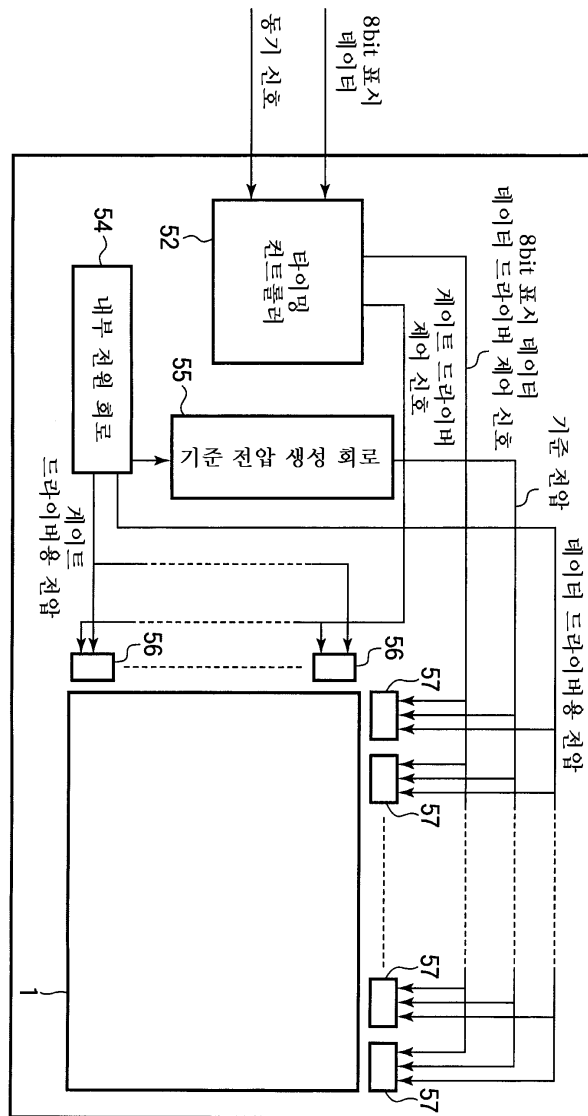
도면4



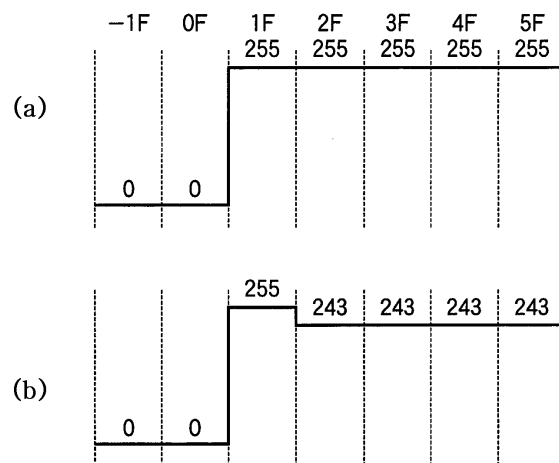
도면5



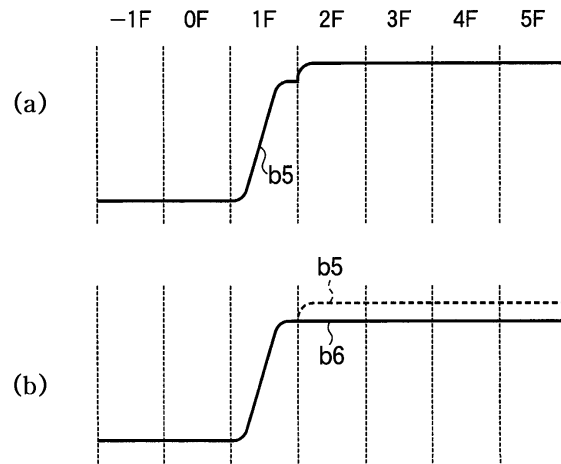
도면6



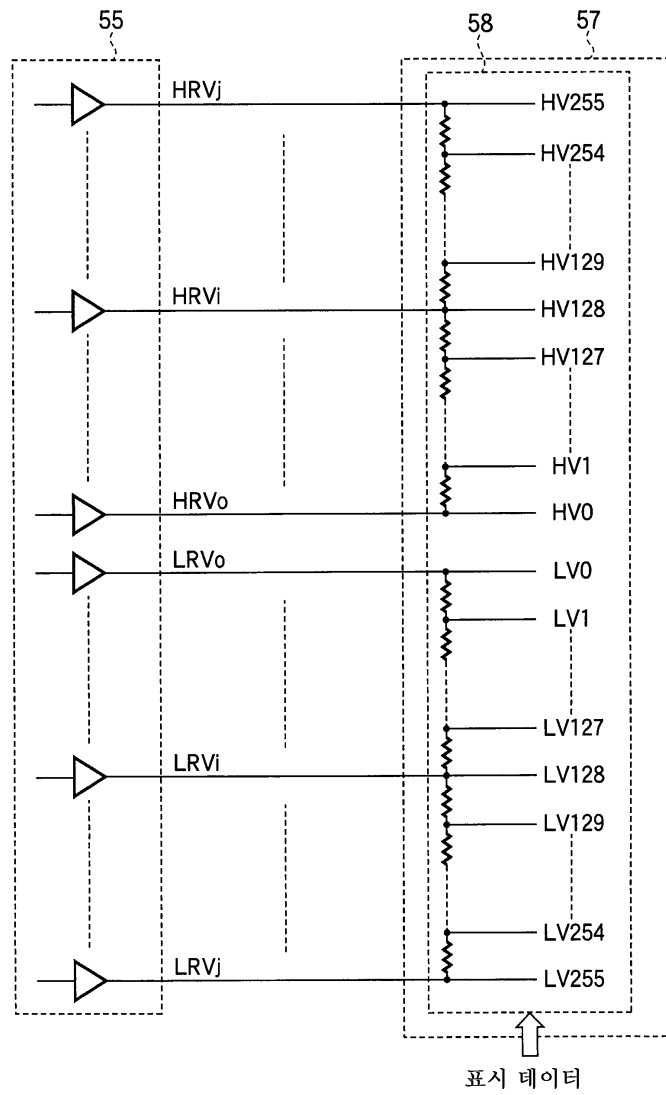
도면7



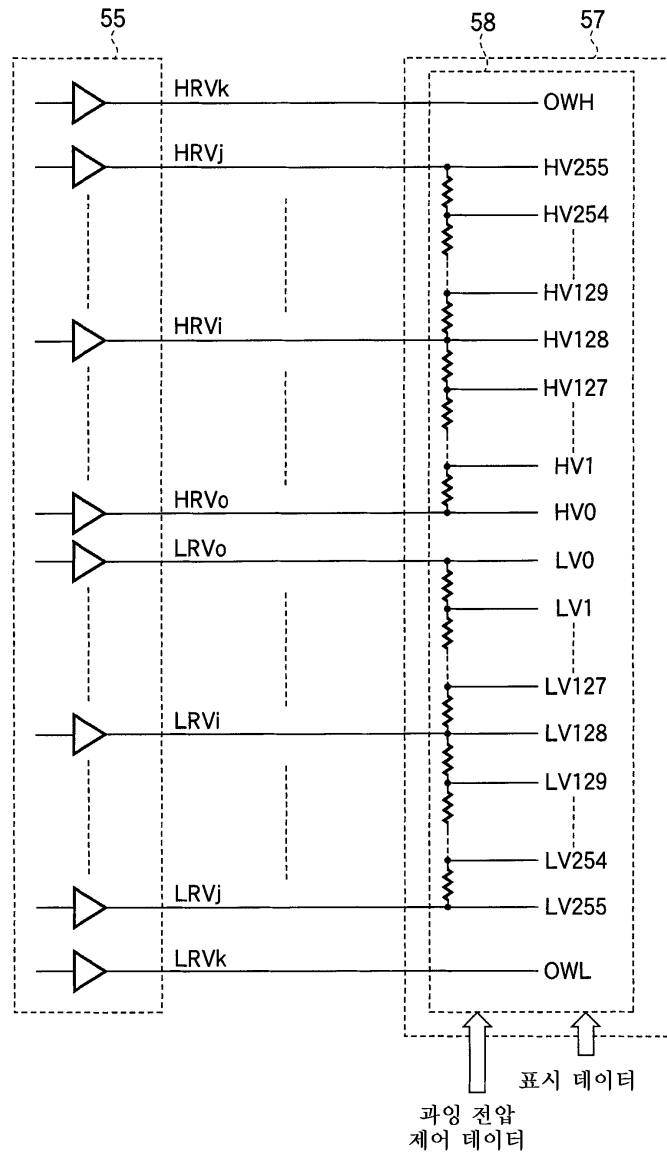
도면8



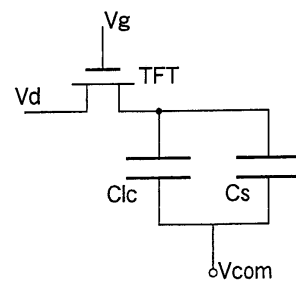
도면9



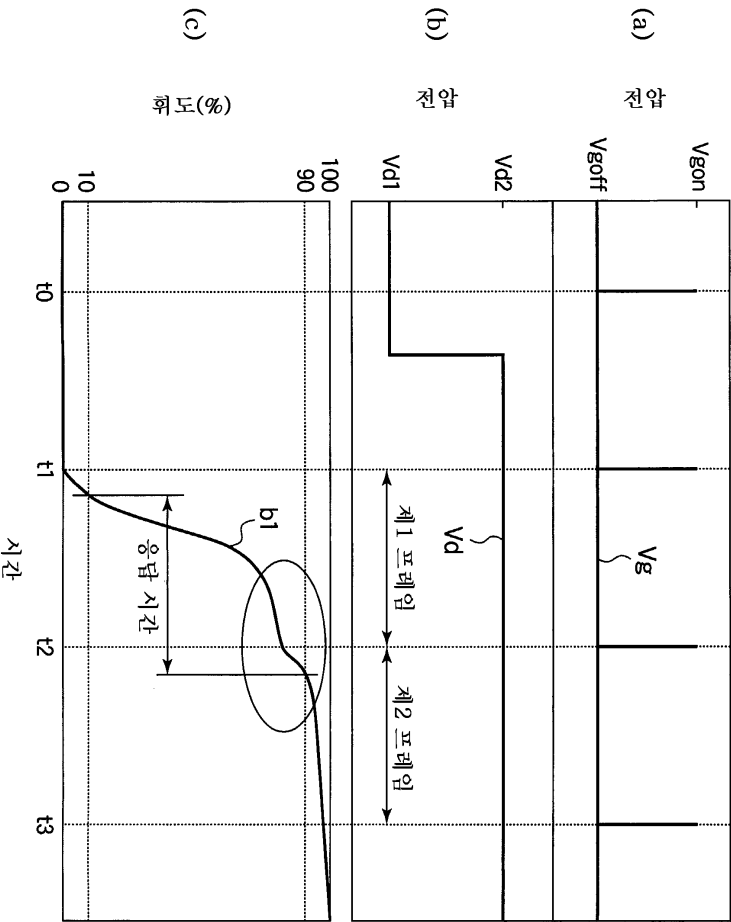
도면10



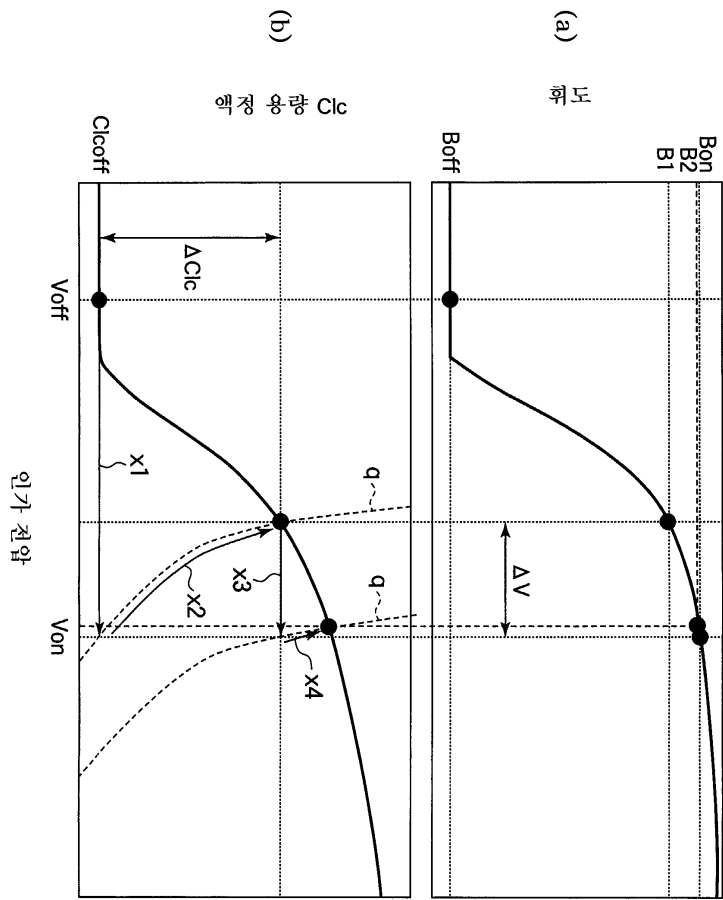
도면11



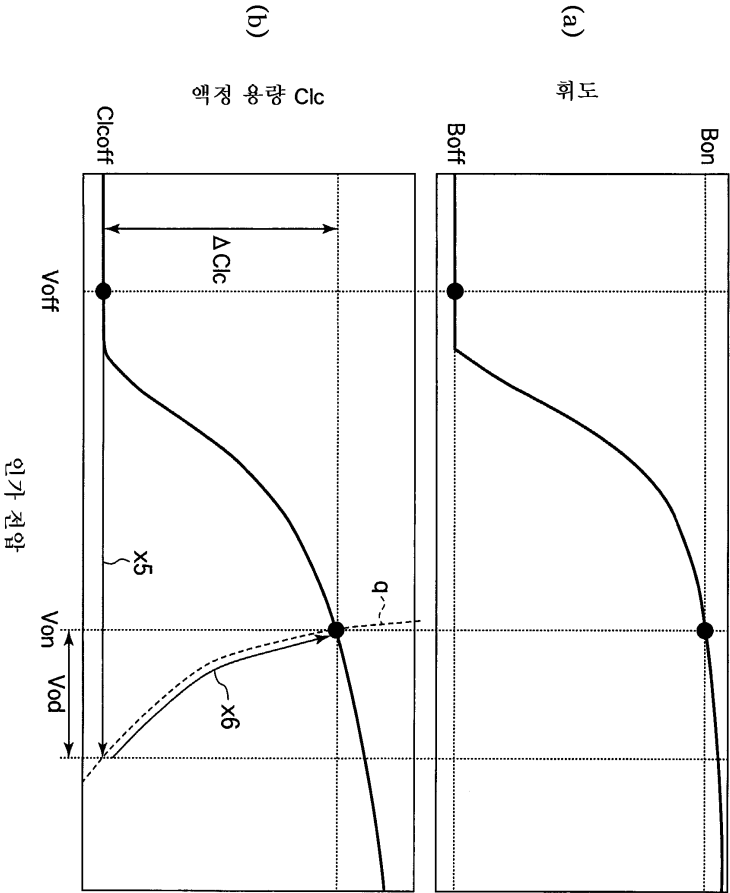
도면12



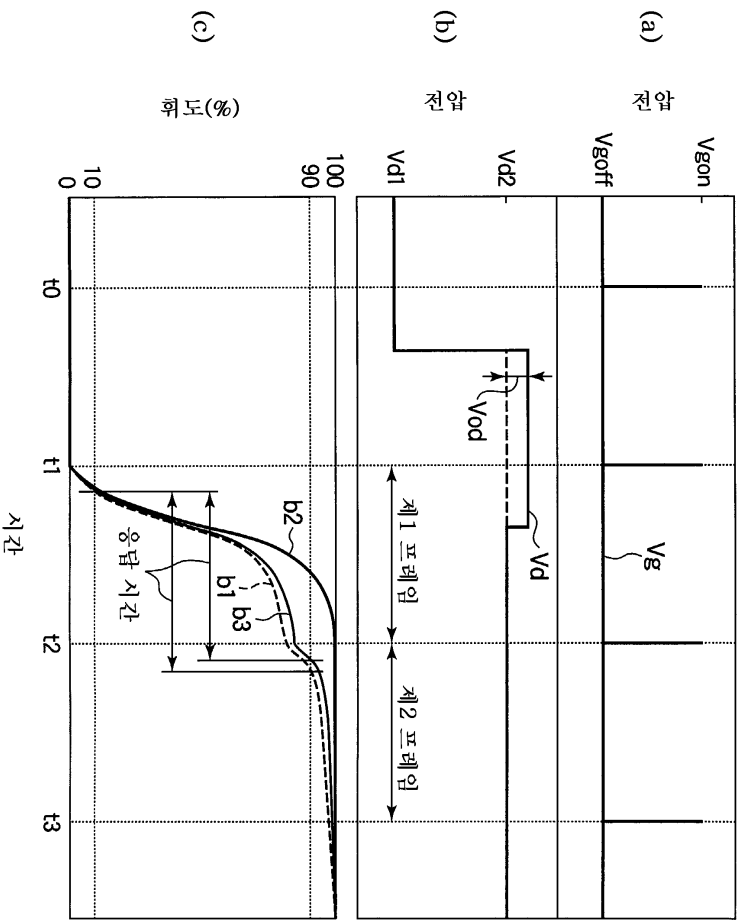
도면13



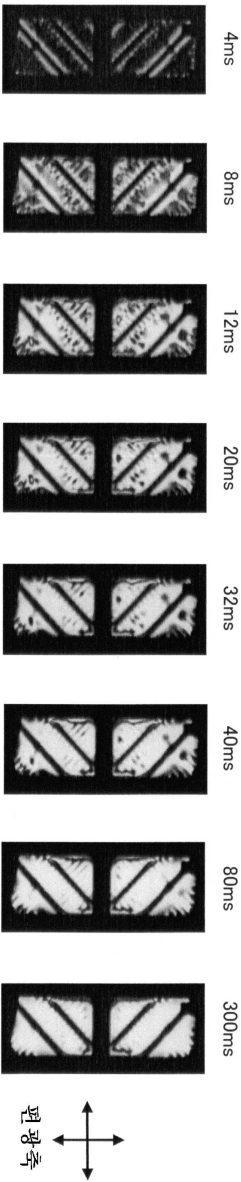
도면14



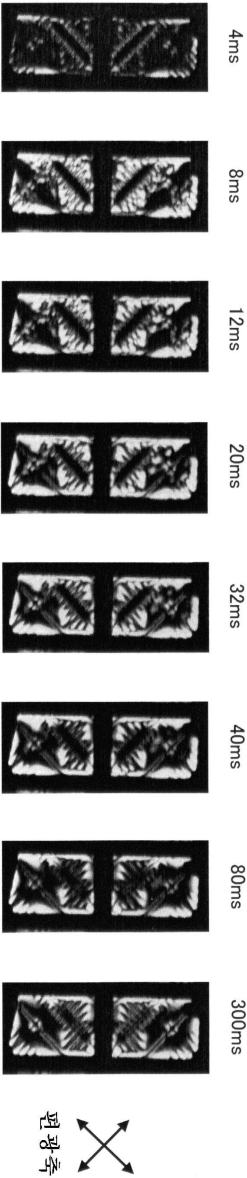
도면15



도면16



도면17



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020060044911A	公开(公告)日	2006-05-16
申请号	KR1020050025899	申请日	2005-03-29
[标]申请(专利权)人(译)	富士通株式会社 友达光电股份有限公司		
申请(专利权)人(译)	富士sikki有限公司 我们用鼻子来尼克斯捕法		
当前申请(专利权)人(译)	富士sikki有限公司 我们用鼻子来尼克斯捕法		
[标]发明人	SASAKI TAKAHIRO 사사기다카히로 INOUE YUICHI 이노우에유이찌 OSHIRO MIKIO 오시로미끼오 HONDA KENKO 혼다겐코		
发明人	사사기다카히로 이노우에유이찌 오시로미끼오 혼다겐코		
IPC分类号	G02F1/133		
CPC分类号	G09G3/2025 G09G2320/0252 G09G3/3648 G09G2310/027		
代理人(译)	CHANG, SOO KIL LEE, JUNG HEE CHU, 晟敏		
优先权	2004281380 2004-09-28 JP		
其他公开文献	KR100701560B1		
外部链接	Espacenet		

摘要(译)

液晶显示装置及其驱动方法技术领域本发明涉及一种液晶显示装置及其驱动方法，其中，取向调节结构用于调节垂直取向的液晶的取向，并提供一种液晶显示装置及其驱动方法。为此，当驱动具有用于限制液晶取向的取向限制结构的液晶显示装置时，当像素的显示状态从暗显示变为亮显示时，在第二帧之后施加到像素的液晶的电压Vd4的大小与施加到像素的液晶的电压Vd3的大小之间的差异大于在像素的液晶电容增加时在第一帧中减小的电压Vod。 4 指数方面 液晶显示面板，玻璃基板，帧存储器，参考电压产生电路，

