

(19)대한민국특허청(KR)  
(12) 공개특허공보(A)(51) Int. Cl.<sup>7</sup>

G09G 3/36

G09G 3/32

G09G 3/20

(11) 공개번호 10-2005-0025590

(43) 공개일자 2005년03월14일

(21) 출원번호 10-2005-7000236

(22) 출원일자 2005년01월06일

번역문 제출일자 2005년01월06일

(86) 국제출원번호 PCT/IB2003/002882

국제출원출원일자 2003년06월25일

(87) 국제공개번호 WO 2004/006219

국제공개일자 2004년01월15일

(30) 우선권주장 0215721.2 2002년07월06일 영국(GB)

(71) 출원인 코닌클리즈케 필립스 일렉트로닉스 엔.브이.  
네덜란드 엔엘-5621 베에이 아인드호펜 그로네보르세베그 1(72) 발명자 피쉬데이비드에이  
영국 알에이치1 5에이치에이 서레이 레드힐 크로스 오크 레인 필립  
스인텔렉츄얼 프로퍼티 앤드 스탠다드 씨/오  
  
반베르켈코벨리스  
영국 알에이치1 5에이치에이 서레이 레드힐 크로스 오크 레인 필립  
스인텔렉츄얼 프로퍼티 앤드 스탠다드 씨/오(74) 대리인 김창세  
김원준

심사청구 : 없음

## (54) 디스플레이 소자, 액정 디스플레이 및 디스플레이 구동 방법

## 명세서

## 기술분야

본 발명은 디스플레이 및 이 디스플레이를 변환(transform)을 사용해서 코딩된 데이터를 사용해서 구현하는 방법에 관한 것이다.

## 배경기술

매트릭스 타입의 디스플레이는 예컨대 액정 디스플레이 및 발광 다이오드의 어레이를 포함한다. 이러한 디스플레이는, 특히 텔레비전 스크린, 컴퓨터 모니터 등을 포함한 매우 다양한 애플리케이션에 널리 사용될 수 있다.

디스플레이 해상도가 증가함에 따라서, 데이터가 디스플레이에 전송되는 레이트도 증가한다. 이는 더 큰 전력을 소비하고, 전자기 간섭 문제를 유발한다.

디스플레이할 데이터를 코딩하는 데 다양한 코딩 방안이 사용되었다. 비록, 이들이 많은 양의 데이터를 장거리 전송할 필요가 없게 한다는 점에서 유익할 수는 있지만, 코딩된 데이터는 여전히 디스플레이를 구동하는 데 사용되기 전에 디코더에서 디코딩되어야 한다. 따라서, 디코더와 디스플레이 사이에서 많은 양의 데이터가 전송된다.

## 발명의 상세한 설명

본 발명에 따라서, 기본 함수를 가진 변환을 사용해서 코딩된 데이터를 디코딩해서 디스플레이하는 디스플레이 소자가 제공된다. 이 디스플레이 소자는 블록으로 배열된 복수의 픽셀을 포함하며, 각각의 픽셀은 합산 소자, 합산 소

자에 유닛 포지티브 컨트리뷰션(a unit positive contribution)을 제공하는 제 1 소자, 제 1 소자를 합산 소자에 접속시키는 제 1 스위치, 합산 소자에 유닛 네거티브 컨트리뷰션을 제공하는 제 2 소자, 제 2 소자를 합산 소자에 접속시키는 제 2 스위치, 제 1 및 제 2 스위치에 접속되어서 기본 함수 값에 따라서 제 1 및 제 2 스위치를 전환하는 제어 회로를 포함하며, 이 각각의 블록은 입력 데이터 따라서 블록의 픽셀의 제 1 및 제 2 소자를 모두 함께 변조하는 변조기를 더 포함하여, 합산 소자는 입력 데이터 및 기본 함수 값에 따라서 디스플레이할 디코딩된 입력 데이터를 누산한다.

본 발명에 따른 디스플레이 소자는 코딩된 데이터를 내부적으로 처리해서 디코딩할 수 있다. 따라서, 본 발명에 따른 디스플레이 소자는 디스플레이의 구현에 필요한 디코더 IC의 수를 감소시킬 수 있고, 동시에 디스플레이로 전송되어야 하는 데이터 레이트를 감소시킬 수 있다.

디스플레이로 공급할 데이터 레이트를 감소시키는 것은 전자기 간섭의 감소 및/또는 개선된 전력 소비를 포함한 많은 이익을 제공할 수 있다.

각각의 픽셀은 캐패시터를 사용해서 디코딩된 데이터를 누산한다. 이 캐패시터는 분리된 캐패시터 및/또는 액정 디스플레이(LCD)의 전극과 같이, 다른 기능을 추가적으로 갖고 있는 픽셀의 일부를 포함할 수 있다.

이 디스플레이 소자는 예컨대, 패시브 플레이트와 결합해서 디스플레이를 형성하는 액정 디스플레이의 액티브 플레이트가 될 수 있으며, 패시브 플레이트와 액티브 플레이트 사이에 액정이 들어간다. 이 디스플레이 소자는, 전체적으로 예컨대 액티브 매트릭스 폴리머 발광 다이오드(AMOLED) 디스플레이 또는 다른 액티브 매트릭스 유기 발광 다이오드(AMOLED) 디스플레이와 같은 기능 디스플레이가 될 수 있다.

실시예에서, 합산 소자는 캐패시터로, 이 캐패시터의 전압이 픽셀 출력을 결정하며, 제 1 소자는 이 캐패시터를 충전시키는 변조된 전류원이고, 제 2 소자는 캐패시터를 방전시키는 변조된 전류 싱크이다.

디스플레이는 바람직하게는 기본 함수 또는 역 기본 함수에 따라서 일련의 기본 함수값을 생성하는 기본 함수 생성기를 포함하며, 이 기본 함수 생성기는 블록의 픽셀에 접속되어서 각각의 픽셀의 스위치를 제어한다.

전류원은 고전압 레일과 캐패시터 사이에 접속된 광다이오드에 의해 구현될 수 있으며, 전류 싱크는 저전압 레일과 캐패시터 사이에 접속된 광다이오드에 의해서 구현된다. 변조기는 광 신호를 블록의 광다이오드에 전달하도록 배치된 발광 소자를 포함해서, 광다이오드를 변조한다. 따라서, 이러한 배치에서, 전류원과 싱크의 변조는, 발광 소자에 의해서 블록의 모든 소자로 동시에 공급되는 광 신호를 사용해서 수행된다.

전류원으로 동작하는 광다이오드에 신호를 공급하는 데 LED가 될 수 있는 발광 소자를 사용함으로써, 블록의 각각의 소자를 함께 변조할 수 있게 되어서 과도한 추가 배선의 필요성을 없앤다.

다른 방안으로, 전류원 및 싱크는 공통 데이터 라인을 통해서 변조기에 접속된 제어 단자를 가진 트랜지스터가 될 수 있다. 이러한 배치에서, 전류원 및 싱크의 변조는 전기 신호를 사용해서 수행된다.

이 디스플레이는 행 및 열로 배열된 복수의 블록을 구비할 수 있으며, 블록의 각각의 행은 블록의 행을 선택하는 블록 선택 라인을 갖고 있고, 블록의 각각의 행의 화소는 블록 선택 라인에 의해 선택되었을 때만 데이터를 디코딩하도록 동작한다. 이로써, 블록의 행의 데이터가 순차적으로 전송될 수 있다. 이러한 방식은 전류원 및 싱크가 광학적으로 또는 전기적으로 변조되는지 여부에 관계없이 채택될 수 있다.

블록의 선택을 구현하기 위해서, 각각의 블록의 각각의 픽셀은 캐패시터와 제 1 및 제 2 스위치 사이에 접속된 블록 선택 스위치를 구비할 수 있으며, 블록 선택 스위치는 블록 선택 라인에 접속된다.

디스플레이를 리셋하기 위해서, 각각의 픽셀에는 리셋 트랜지스터가 마련되는 것이 바람직하며, 이 트랜지스터는 예컨대 캐패시터와 고전압 레일 및 저전압 레일 중 하나 사이에 접속된 소스 및 드레인, 그리고 고전압 레일 및 저전압 레일 중 다른 하나에 접속된 게이트로 이루어진 FET가 될 수 있다.

2차원 블록의 각각의 소자로의 기본 함수 신호가, 일반적으로 각각의 소자마다 다른 기본 함수에 따라서 각각의 소자를 순차적으로 스위칭하게 하는 것이 어렵다는 것을 예상할 수 있을 것이다. 그러나, 본 발명자는 가진 각각의 픽셀의 제어 회로에 행 및 열 기본 함수 입력을 제공함으로써 디스플레이를 구현할 수 있다는 것을 알았다.

따라서 디스플레이는 블록의 화소의 행의 각각의 화소의 행 기본 함수 입력단에 접속된 행 기본 함수 라인, 블록의 화소의 열의 각각의 화소의 열 기본 함수 입력단에 접속된 열 기본 함수 라인 및 각각의 행 및 열마다 기본 함수를 생성해서, 각각의 행 및 열 기본 함수 라인에 접속된 적어도 하나의 기본 함수 생성기의 각각의 출력단에서 기본 함수를 출력하는 적어도 하나의 기본 함수 생성기를 포함할 수 있다.

따라서, 행 기본 함수는 하나의 행의 각각의 소자에 대해서 생성되고, 열 기본 함수는 하나의 열의 각각의 소자에 대해서 생성된다. 서로 다른 행 및 열 기본 함수 및 이에 따른 서로 다른 시퀀스가 각각의 별도의 행 및 열에 대해서 생성된다.

행 및 열 기본 함수값은 제 1 및 제 2 기본 함수 입력단에 접속된 XOR 게이트 입력단 및 제 1 및 제 2 스위치 중 하나에는 직접 접속되고, 제 1 및 제 2 스위치 중 다른 하나에는 인버터를 통해서 접속되는 XOR 게이트 출력단을 구비한 XOR 게이트를 각각의 픽셀에 제공함으로써, 각각의 픽셀에 결합될 수 있다.

바람직하게는 기본 함수는 전형적으로 +1 또는 -1로 표시되는 2개의 값만을 취하는 코사인 또는 월시(Walsh) 기본 함수이다.

본 발명은 또한 블록으로 배열된 복수의 픽셀을 가진 디스플레이를 구동하는 방법에 관한 것으로, 각각의 픽셀은 합산 소자, 전류원, 전류 싱크 및 전류원과 싱크를 캐패시터에 접속시키는 스위치를 포함하며, 이 방법은

기본 함수를 구비한 변환을 사용해서 코딩된 복수의 순차 데이터 아이템을 포함하는 블록용 입력 데이터 스트림을 수용하는 단계와,

이 입력 데이터 스트림에 따라서 블록의 모든 픽셀의 전류원 및 전류 싱크를 변조하는 단계와,

캐패시터를 충전 또는 방전시키기 위해서 전류원 또는 싱크가 캐패시터에 접속되는 상태와 전류원 또는 싱크가 접속되지 않는 상태 사이에서 각각의 픽셀 내의 스위치를 전환하는 단계 - 이 전환은 블록 내의 각각의 픽셀의 위치에 의해 결정되는 블록의 각각의 픽셀의 기본 함수 값의 시퀀스에 따라서 발생함 - 와,

캐패시터에 저장된 전하에 따라서 각각의 픽셀의 시각적인 출력을 디스플레이하는 단계를 포함한다.

본 발명은 더 이해하기 위해서, 첨부된 도면을 단지 예로서 참조하면서 실시예가 설명될 것이다.

### 도면의 간단한 설명

도 1은 월시 기본 함수를 도시하는 도면,

도 2는 본 발명에 따른 디스플레이 소자의 실시예의 일반적인 구현을 도시하는 도면,

도 3은 픽셀의 일반적인 구현을 도시하는 도면,

도 4는 도 3에 따른 디스플레이 소자를 사용한 LCD의 실시예를 도시하는 도면,

도 5는 액티브 매트릭스 폴리머 발광 다이오드 픽셀의 다른 실시예를 도시하는 도면,

도 6은 광학 어드레싱을 사용하는 본 발명의 특정 실시예에 따른 픽셀 구현을 도시하는 도면,

도 7은 블록의 행의 광학 어드레싱을 사용하는 다른 특정 실시예를 도시하는 도면,

도 8은 전기 어드레싱을 사용하는 본 발명에 따른 또 다른 특정 실시예를 도시하는 도면,

도 9는 도 8의 실시예의 화소의 세부 회로도.

### 실시예

도면은 모두 개략적인 것이라는 것을 이해해야 한다. 전체 도면에 걸쳐서 같은 참조 번호 및 기호는 같은 혹은 유사한 부분을 나타내는 데 사용되었다.

기본 함수를 사용해서 데이터를 인코딩하는 방법은 널리 알려져 있으며, 코사인 및 월시 변환을 포함하되, 이는 모두 데이터 압축 분야 종사자에게는 널리 알려져 있다. 특히 널리 채택되는 JPEG 및 MPEG이라고 알려진 이미지 데이터 코딩에서 코사인 변환이 사용된다. 완성을 위해서, 이런 식으로 코딩된 이미지를 디코딩하는 데 필요한 역변환이 설명될 것이다.

본 명세서에서 용어 "기본 함수" 및 "기본 함수 값"은 역변환의 기본 함수 및 역변환의 역 기본 함수값을 포함해서 사용되는 것이라는 점에 주의한다. 게다가, 월시 변환과 같은 많은 변환에 대해서, 역 변환의 기본 함수는 순 변환과 같다.

JPEG 및 MPEG 형식으로 인코딩된 데이터가 점점 더 널리 사용되고 있다. 이러한 데이터를 처리할 수 있는 디스플레이는 필요한 디코더 IC의 수를 감소시키고, 동시에 디스플레이 픽셀로의 데이터 레이트를 감소시켜서 EMI를 감소시킨다는 점에서 유익하다. 전력 소비의 감소가 더 유익할 것이다. 본 발명의 실시예에서, 액티브 매트릭스 디스플레이에는 픽셀의 블록에 대한 데이터 디코딩 성능이 제공되며, 여기서 데이터의 블록은 적절한 변환(예컨대, 코사인 또는 월시)을 사용해서 인코딩된다. 이 제안은 현재의 추가 기술을 사용해서 구현되는 임의의 디스플레이 타입에 대한 블록 기반 변환 디코딩의 개념을 커버하는 것으로 의도되었다. 모바일 애플리케이션의 반사형 LCD 디스플레이에 적합한 트랜지스터 레벨 설계를 포함한 2개의 각각의 실시예가 설명될 것이다. AMPLD와 같은 발산형 디스플레이에서의 이들 구현을 사용하는 것이 고려된다.

적절한 인코딩 방법이 당업계에 널리 공지되어 있으므로, 데이터의 인코딩은 여기서 고려되지 않는다.

디지털 2차원 역변환은 다음과 같이 표현된다.

$$f(u, v) = \frac{1}{NM} \sum_{n=0}^{N-1} \sum_{m=0}^{M-1} B^{-1}(u, v, n, m) F(n, m) \quad (1)$$

여기서  $B(u, v, n, m)$ 은 2차원 기본 함수이다. 기본 함수가 코사인 함수라면, 식 (1)은 JPEG 및 MPEG 알고리즘에서 사용되는 디코딩을 나타낸다. 다른 기본 함수, 예컨대 월시, Haar, 사인, Slant 등도 가능하다. 설명되는 예의 디스플레이는 월시 변환을 사용하는 것이지만 다른 변환을 사용하는 처리를 나타내기 위해서 적절한 수정이 행해질 수 있다. 1차원 월시 변환 기본 함수가 도 1에 도시되어 있다.

도 1의 이들 기본 함수  $B(u, n)$ 는  $B(u, n) = B^{-1}(u, n)$ 이라는, 즉 역변환의 기본 함수가 순변환의 기본 함수와 같다는 특성을 갖고 있다. 2차원 기본 함수는 2개의 1차원 기본 함수를 서로 곱해서 만들어지는, 즉  $B(u, v, n, m) = B(u, n)B(v, m)$  및  $B^{-1}(u, v, n, m) = B^{-1}(u, n)B^{-1}(v, m)$ 이다. 월시 함수가 2개의 값(1 및 -1)만을 갖기 때문에, 곱셈 연산은 XOR 연산의 형태로 고려될 수 있다.

따라서, 각각의 픽셀에서 구현되는 연산은

$$f(u, v) = \frac{1}{NM} \sum_{n=0}^{N-1} \sum_{m=0}^{M-1} B^{-1}(u, n) B^{-1}(v, m) F(n, m) \quad (2)$$

이다.

도 2를 참조하면, 픽셀(6)의 복수의 블록(4)을 가진 디스플레이 소자(2)가 도시되어 있다. 픽셀(6)은 각각의 블록 내의 행(8) 및 열(10)의 규칙적인 매트릭스로서 배열된다. 도 2는 8개의 행(8) 및 8개의 열(10)로 배열된 64개의 픽셀(6)의 블록을 도시하지만, 이해하고 있는 바와 같이 각각의 블록에서 서로 다른 수의 픽셀도 가능하다. 유사하게 블록(4)은 열(12) 및 행(14)으로 배열된다. 디스플레이의 둘레에는 기본 함수 생성 회로(18) 및 블록 선택 회로(20)가 배치된다. 블록 선택 회로(20)는 각각의 블록 선택 라인(도시 생략)을 통해서 블록의 행(8)을 선택한다. 기본 함수 생성 회로(18)는 행 기본 함수 라인(102)을 따라서 픽셀 행(8)에 접속된 행 기본 함수 출력단(100)으로 픽셀의 행(8)의 기본 함수를 출력한다. 기본 함수 생성 회로(18)는 또한 열 기본 함수 라인(106)을 통해서 픽셀 열에 접속된 열 기본 함수 출력단(104)으로 픽셀(10)의 열의 기본 함수도 출력한다. 분명하게 하기 위해서, 하나의 행(102) 및 하나의 열(106) 기본 함수 라인만이 도 2에 도시되었지만, 당업자는 각각의 픽셀이 기본 함수 입력을 필요로 할 것이며, 따라서 픽셀의 각각의 행 및 열에는 설명된 실시예에서, 자체 행 및 열 기본 함수 라인이 각각 제공될 것이다.

도 3은 각각의 픽셀(6)내의 회로를 도시하고 있다. 전류원(22)은 제 1 스위치(24)를 통해서 캐패시터(26)에 접속되며, 계속해서 접지(36)에 접속된다. 전류원은 고전압 전력 레일(28)로부터 공급된다. 유사하게, 전류 싱크(32)는 제 2 스위치(34)를 통해서 같은 캐패시터(26)에 접속되고, 전류 싱크는 저전압 전력 레일(38)로부터 공급된다. 전류원(22) 및 전류 싱크(32)는 모두 입력 신호(30)에 기초해서 출력 전류를 제어하도록 변조될 수 있다. 제어 회로(40)가 제공되어서, 열 기본 함수 라인(106)에 접속된 열 기본 함수 입력단(42) 및 행 기본 함수 라인(102)에 접속된 행 기본 함수 라인(44)에서 수신되는 신호에 따라서 제 1 및 제 2 스위치를 제어한다.

이들은 XOR 게이트(46)와 결합되어서, 제 2 스위치(34)는 직접 제어하고, 제 1 스위치는 인버터(48)를 통해서 제어한다.

픽셀 회로는 이하 설명되는 바와 같이 식(2)를 구현한다.

여기서 액정은 전류 I에 의해 충전되는 일정 캐패시턴스 C를 갖고 있는 것으로 생각되며, 여기서 I는

$$I = C \frac{dV}{dt} \quad (3)$$

이다.

$V(0)=0$  및  $I(t)$ 를 일련의 상전류  $I(n)$ 로 나누는 초기 조건을 가지고 이를 적분하면,

$$V(N\Delta t) = \frac{\Delta t}{C} \sum_{n=0}^{N-1} I(n) \quad (4)$$

여기서  $\Delta t$ 는 서로 다른 전류 사이의 차이이다.  $u$ 로 표시된 몇 개의 픽셀을 고려한다. 픽셀 각각의 전압은

$$V(u, N\Delta t) = \frac{\Delta t}{C} \sum_{n=0}^{N-1} I(u, n)$$

라고 쓸 수 있다.

전류가 스위치  $B(n)$ 에 의해 게이트되고,  $u$ 로 표시된 각각의 픽셀에 스위치가 존재하면, 모든 픽셀에 나타나는 전류는  $I(u, n) = B(u, n)I(n)$ , 즉  $u$ 로 표시된 모든 픽셀에 전류  $I(n)$ 가 나타나며, 따라서  $B(u, n)$ 가 변환의 기본 함수라면 변환 계수를 다음과 같이 나타낸다는 것을 알 수 있다.

$$V(u, N\Delta t) = \frac{\Delta t}{C} \sum_{n=0}^{N-1} B(u, n) I(n) \quad (5)$$

이는 1차원 변환이고, 2차원 변환은 더 많은 스위치를 도입함으로써 달성된되어서,

$$\begin{aligned} V(u, v, NM\Delta t) &= \frac{\Delta t}{C} \sum_{n=0}^{M-1} \sum_{m=0}^{N-1} B(u, n) B(v, m) I(n, m) \\ &= \frac{\Delta t}{C} \sum_{n=0}^{M-1} \sum_{m=0}^{N-1} B^{-1}(u, n) B^{-1}(v, m) I(n, m) \end{aligned} \quad (6)$$

가 되며, 이는 우리가 원하는 변환이다.

이러한 연산을 수행하는 픽셀 전류는 그 픽셀 내의 전류원과 싱크 및 많은 수의 기본 함수 스위치를 사용한다. 기본 함수 곱  $B^{-1}(u, n) \cdot B^{-1}(v, m)$ 은  $\pm 1$ 의 값을 갖고 있어서, 이를 구현하기 위해서는 2개의 스위치(24, 34: 하나는 전류를 픽셀 캐패시터로 흘려보내기 위한 것이고, 하나는 전류가 픽셀 캐패시터로부터 흘러나오게 하기 위한 것임) 및 XOR 게이트(46) 및 인버터(48)의 형태의 다른 로직을 가지고, 2차원 구현을 달성할 필요가 있다.

사용시에, 기본 함수를 사용하는 변환에 의해 코딩된 일련의 데이터가 디스플레이 소자(2)에 제공된다. 각각의 블록(4)의 데이터는 순차적으로 제공되고, 계속해서 블록 선택 회로(20)는 대응하는 블록을 선택한다.

각각의 블록의 데이터는 일련의 데이터 소자를 포함한다. 이들은 블록의 픽셀의 모든 전류원 및 싱크를 동시에 변조하는데 사용된다. 각각의 픽셀은 같은 입력 데이터를 동시에 수신한다.

기본 함수값은 일련의 열 기본 함수와 행 기본 함수를 생성하고, 이들을 열 기본 함수 라인(104)을 따라서 열(12)의 각각의 픽셀로의 열 기본 함수 입력단(42)에 출력하고, 행 기본 함수 라인(102)을 따라서 행(14)의 각각의 픽셀로의 행 기본 함수 입력단(44)으로 출력하는 기본 함수 생성 회로(18)에 의해 계산된다.

입력 데이터의 각각의 새로운 소자에 대해서 새로운 기본 함수값이 필요하고, 따라서 기본 함수 생성 회로(18)는 입력 데이터 스트림의 성분과 동기식으로 기본 함수의 시퀀스를 제공하도록 배열된다. 행 기본 함수 값과 열 기본 함수 값 중 하나가 모든 새로운 데이터 성분을 변화시키고, 반면에 행 기본 함수 값과 열 기본 함수 값 중 다른 하나는 모든 N개의 데이터 성분만을 변화시키며, 여기서 N은 블록 내의 행 또는 열의 정수이다. 따라서, 8개의 행(8) 및 8개의 열(10)을 가진 블록(4)의 예에서, 행 기본 함수 값은 입력 데이터 스트림 내의 모든 새로운 데이터 소자를 변화시킬 수 있고, 열 기본 함수 값은 입력 데이터 스트림의 8개의 데이터 소자만을 변화시킬 수 있다.

시간이 경과함에 따라서, 블록(4)의 픽셀의 서로 다른 각각의 행(8)에는 서로 다른 기본 함수 입력이 공급된다. 유사하게, 블록(4)의 픽셀의 서로 다른 각각의 열(10)에도 서로 다른 기본 함수 입력이 공급된다.

기본 함수값은 각각의 픽셀에서 월시 변환을 사용해서 +1 또는 -1의 값과 필요한 곱셈을 함께 수행해서, 블록 내의 각각의 픽셀에 고유한 기본 함수 값의 시퀀스를 제공하는 XOR 게이트 및 인버터에 의해서 각각의 픽셀 내에서 결합된다. 제 1 (24) 및 제 2 (34) 스위치 중 하나는 다른 하나에 역으로 구동될 필요가 있으며, 제 2 스위치(34)는 XOR 게이트의 출력에는 직접 접속되고, 제 1 스위치(24)에는 인버터(48)를 거쳐서 접속된다.

캐패시터(26)는 누산하고, 이에 따라서, 기본 함수 값에 의해 곱해진  $N \times N$ (여기서는 64) 데이터 성분을 합산하고, 식 (6)의 값을 나타내는 전하가 된다. 이는 선택된 블록(2)의 각각의 픽셀(4)에서 발생하기 때문에 어레이 내의 디코딩은 기본적으로 동시에 발생한다.

따라서, 본 발명은 별도의 디코더 회로를 요구하지 않아서, 디코더 회로와 디스플레이 사이에 전송될 필요가 있는 데이터량을 감소시킬 수 있다. 이는 기본적으로 전력 소비 및 전자기 간섭을 감소시킨다는 많은 이점을 갖는다.

상술한 실시예가 개별적인 블록(4)을 순차적으로 선택하는 블록 선택 회로(20)의 사용을 기술하고 있지만, 다수 블록 내의 데이터를 동시에 또한 병렬로 디코딩하는 것도 가능하다.

디스플레이 소자(2)가 액티브 매트릭스 LCD의 액티브 플레이트인 경우에, 캐패시터는 액정 디스플레이(픽셀) 전극의 캐패시터일 수 있다. 공지된 바와 같이, 하나 이상의 캐패시터가 픽셀에 제공되어 캐패시터를 증가시킬 수 있으며, 캐패시터(26)는 이러한 추가적인 캐패시터를 포함할 수 있다. 도 4에 도시된 바와 같이, 액티브 플레이트(2)에 맞춰 패시브 플레이트(50)를 정렬시킴으로써, 또한 액티브 플레이트(2)와 패시브 플레이트(50) 사이에 액정 재료(52)를 제공함으로써 완전한 LCD가 형성된다. 이 디스플레이는 예컨대, 이동 통신 장치에 사용될 수 있다.

디스플레이 소자가 AMPLD(액티브 매트릭스 폴리머 발광 다이오드 디스플레이) 또는 다른 액티브 매트릭스 유기 발광 다이오드 디스플레이(AMOLED)일 수 있는 다른 실시예에서, 캐패시터(26)는 단순히 캐패시터일 수 있으며, 각각의 발광 다이오드의 출력은 캐패시터의 전압에 의존하는 회로에 의해 제어될 수 있다. 당업자라면 전압에 기초하여, 즉, 본 명세서에서는 캐패시터의 전압에 기초하여 LED를 제어하는 방법에 익숙할 것이다.

도 5는 디스플레이 소자가 액티브 매트릭스 폴리머 발광 다이오드 디스플레이로 되도록, 캐패시터(26)가 구동 회로(90)를 통해 접속된 박막 캐패시터에 의해 구현되는 다른 픽셀 배열을 도시한다. 보다 덜 바람직한 실시예에서, 폴리머 발광 다이오드는 다른 유기 발광 다이오드로 대체될 수 있다.

디스플레이 유형과는 무관하게, 입력 데이터 스트림이 블록의 각각의 소자를 변조하는 방법은 여러가지가 있다. 전류 소스(22)와 전류 싱크(32)로서 사용되는 광다이오드(LED)(62)를 나타내는 제 1 예가 도 6에 도시되어 있다. 이들은 변조기로서 동작하는 발광 다이오드(LED)(62)로부터의 광학 신호에 의해 어드레싱된다. 어드레싱될 때 광다이오드(62)가 전류 소스(22)와 전류 싱크(32)로서 동작하도록 발광될 때 광다이오드(62)가 동작한다.

별도의 LED(62)가 각각의 블록(4) 배면에 제공되어, 블록이 병렬로 어드레싱될 수 있도록 블록 소자를 개별적으로 어드레싱할 수 있다. LED는 포지티브 데이터만을 생성할 수 있다는 것을 알아야 한다. 그러나, 입력 데이터는 포지티브 또는 네거티브 값을 취할 수 있다. 이러한 문제점은 비교기(64)를 이용하여 입력 데이터의 부호를 테스트함으로써, 또한 비교기(64)의 출력에 따라서 기본 함수 생성기(20)에 의해 출력되는 기본 함수의 부호를 변경함으로써 해결된다. 식 (6)의 필요한 연산은 승산이기 때문에, 이는 출력을 유지한다.

다른 배열이 도 7에 도시되어 있다. 블록(4)의 행(8)은 행 블록 선택 라인(66)을 통해 블록 선택 회로(20)에 의해 선택된다. LED(62)는 백라이트로서 배열된 광 도파관(68)을 통해 블록(4)의 각각의 열(10)에 제공된다. 이러한 방식으로, 블록의 행(10)의 각각의 블록은 병렬로 디코딩되지만, 블록의 상이한 행(10)은 하나씩 디코딩된다.

광학 어드레싱이 아닌 전기적인 어드레싱을 이용하는 다른 실시예가 도 8에 도시되어 있다. 이 실시예에서, 전류원(22)과 싱크(32)는, 소스(76)와 드레인(78)이 스위치(24, 34)와 직렬로 접속되고 제어 단자(74), 즉 게이트가 공통 데이터 라인(96)을 통해 접속되어 변조기(94)로부터 입력 데이터를 수신하는 상보형의 n형(70)과 p형(72) FET이다.

전류원 및 싱크는 포지티브 전류만을 제공할 수 있어서, 입력 데이터의 부호는 다시 한번 모니터링되고, 입력 데이터가 네거티브일 때 기본 함수 생성기(20)에 의해 출력된 기본 함수값의 부호가 반전된다. 도 9는 도 8의 회로의 상세한 구현을 도시한다. XOR 게이트(46)와 인버터(48)는 제어 회로(40), FET(T1, T2, T3, T4), 및 FET(T5, T6)에 의한 제 1 및 제 2 스위치에 의해 구현된다.

도 9는 2개의 추가적인 포인트를 예시한다. FET(T7)는, 게이트가 고전압 레일(28)에 접속되고 캐패시터(26)와 저전압 레일(38) 사이에 접속된 리셋 스위치로서 사용된다. 디스플레이를 리셋하기 위해서, 저전압 레일(38)은 접지되고, 고전압 레일(28)은 로우 상태로 되어, 캐패시터의 전하를 리셋하기 위해 트랜지스터(T7)를 스위치 온한다.

추가로, FET(T8)는 캐패시터(26)와 픽셀 회로의 나머지 부분 사이에 접속된 블록 선택 스위치(82)로서 사용된다. 스위치(82)가 온 상태일 때에만 캐패시터(26)가 충전되도록 블록 선택 라인(66)에 의해 제어된다.

본 명세서를 읽음으로써, 다른 변경 및 수정이 자명하다는 것을 당업자라면 알 것이다. 이러한 변경 및 수정은, 디스플레이의 설계, 제조 및 이용에 이미 알려져 있으며 본 명세서에 기술된 특징 대신에 또는 추가적으로 사용될 수 있는 다른 등가의 특징을 포함할 수 있다.

## (57) 청구의 범위

### 청구항 1.

기본 함수를 가진 변환을 사용해서 코딩된 데이터를 디코딩해서 디스플레이하는 디스플레이 소자에 있어서,

상기 디스플레이 소자는 블록(4)으로 배열된 복수의 픽셀(6)을 포함하고,

상기 픽셀 각각은

합산 소자(26)와,

상기 합산 소자(26)에 유닛 포지티브 컨트리뷰션(a unit positive contribution)을 제공하는 제 1 소자(22)와,

상기 제 1 소자를 상기 합산 소자에 접속시키는 제 1 스위치(24)와,

상기 합산 소자에 유닛 네거티브 컨트리뷰션을 제공하는 제 2 소자(32)와,

상기 제 2 소자를 상기 합산 소자에 접속시키는 제 2 스위치(34)와,

상기 제 1 및 제 2 스위치(24, 34)에 접속되어서 기본 함수 값에 따라서 상기 제 1 및 제 2 스위치(24, 34)를 전환하는 제어 회로(40)

를 포함하며,

상기 디스플레이 소자는 입력 데이터에 따라서 상기 블록(4)의 픽셀의 상기 제 1 및 제 2 소자를 모두 함께 변조하는 변조기(62, 94)를 더 포함해서, 상기 합산 소자(26)는 상기 입력 데이터 및 상기 기본 함수 값에 따라서 디스플레이할 디코딩된 입력 데이터를 누산하는

디스플레이 소자.

## 청구항 2.

제 1 항에 있어서,

상기 합산 소자(26)는 캐패시터로, 이 캐패시터 상의 전압이 상기 픽셀 출력을 결정하고,

상기 제 1 소자(22)는 상기 캐패시터를 충전시키는 변조된 전류원이고,

상기 제 2 소자(32)는 상기 캐패시터를 방전시키는 변조된 전류 싱크인

디스플레이 소자.

## 청구항 3.

제 2 항에 있어서,

상기 전류원(22)은 고전압 레일(28)과 상기 캐패시터(26) 사이에 접속된 광다이오드(60)이고,

상기 전류 싱크(32)는 저전압 레일(38)과 상기 캐패시터(26) 사이에 접속된 광다이오드(60)이며,

상기 변조기(62)는 광 신호를 상기 블록의 상기 광다이오드(60)에 전달하도록 배치된 발광 소자를 포함해서, 상기 광다이오드(60)를 변조하는

디스플레이 소자.

## 청구항 4.

제 2 항에 있어서,

상기 전류원 및 싱크는 공통 데이터 라인(96)을 통해서 상기 변조기(94)에 접속된 제어 단자(74)를 구비한 트랜지스터(72)인

디스플레이 소자.

## 청구항 5.

제 1 항 내지 제 4 항 중 어느 한 항에 있어서,

상기 복수의 블록(4)은 행(14) 및 열(12)로 배열되고 - 상기 블록의 각각의 행(14)은 블록의 행을 선택하는 블록 선택 라인(66)을 구비함 - ,

블록(4)의 각각의 행(14)의 상기 화소(6)는 상기 블록 선택 라인(66)에 의해 선택되었을 때만 데이터를 디코딩하도록 동작하는

디스플레이 소자.

## 청구항 6.

제 5 항에 있어서,

상기 픽셀은 상기 합산 소자(26)와 상기 제 1 및 제 2 스위치(24, 34) 사이에 접속된 블록 선택 스위치(82)를 포함하고,

상기 블록 선택 스위치(82)의 상기 제어 입력단은 상기 블록 선택 라인(66)에 접속되는

디스플레이 소자.

## 청구항 7.

제 1 항 내지 제 6 항 중 어느 한 항에 있어서,

각각의 픽셀의 상기 제어 회로는 행(42) 및 열(44) 기본 함수 입력을 갖고,

상기 디스플레이 소자는

하나의 블록의 하나의 화소의 행의 각각의 화소의 상기 행 기본 함수 입력단(44)에 접속된 행 기본 함수 라인(102)과,

하나의 블록의 하나의 화소의 열의 각각의 화소의 상기 열 기본 함수 입력단(42)에 접속된 열 기본 함수 라인(106)을 더 포함하되,

상기 적어도 하나의 기본 함수 생성기(18)는 각각의 행 및 열마다 기본 함수를 생성해서, 행 및 열 기본 함수 라인(102, 106) 각각에 접속된 각각의 출력단(100, 104)으로 상기 기본 함수를 출력하는

디스플레이 소자.

## 청구항 8.

제 7 항에 있어서,

상기 제어 회로(40)는 행 및 열 기본 함수 입력단(42, 44)에 접속된 XOR 게이트 입력단 및 제 1 및 제 2 스위치(24, 34) 중 하나에는 직접 접속되고, 제 1 및 제 2 스위치(24, 34) 중 다른 하나에는 인버터(48)를 통해서 접속되는 XOR 게이트 출력단을 구비한 XOR 게이트(46)를 구비하는

디스플레이 소자.

## 청구항 9.

제 1 항 내지 제 8 항 중 어느 한 항에 있어서,

상기 기본 함수는 월시(Walsh) 기본 함수인

디스플레이 소자.

## 청구항 10.

제 1 항 내지 제 9 항 중 어느 한 항에 개시된 디스플레이 소자의 형태인 액티브 플레이트(2), 패시브 플레이트(50) 및 상기 액티브 플레이트(2)와 상기 패시브 플레이트(50) 사이의 액정(52)을 포함하는

액정 디스플레이.

## 청구항 11.

제 1 항 내지 제 9 항 중 어느 한 항에 있어서,

각각의 화소는 상기 합산 소자의 상기 디코딩된 입력 데이터에 따라서 발광을 위한 폴리머 발광 다이오드(92)를 더 포함하는

디스플레이 소자.

## 청구항 12.

블록(4)으로 배열된 복수의 픽셀(6)을 가진 디스플레이를 구동하는 방법에 있어서,

상기 각각의 픽셀(6)은

합산 소자(26)와,

상기 합산 소자에 유닛 포지티브 컨트리뷰션을 제공하는 제 1 소자(22)와,

상기 합산 소자에 유닛 네거티브 컨트리뷰션을 제공하는 제 2 소자(32)와,

상기 제 1 소자 및 상기 제 2 소자를 상기 합산 소자에 접속시키는 스위치(24, 34)를

포함하며,

## 상기 방법은

기본 함수를 구비한 변환을 사용해서 코딩된 복수의 순차 데이터 아이템을 포함하는 상기 블록용 입력 데이터 스트림(30)을 수용하는 단계와,

상기 입력 데이터 스트림에 따라서 상기 블록의 모든 픽셀의 제 1 및 제 2 소자(22, 32)를 변조하는 단계와,

제 1 및 제 2 소자가 상기 합산 소자(26)에 접속되어서 상기 합산 소자에서 데이터를 더하거나 데이터를 빼는 상태와 상기 제 1 및 제 2 소자가 접속되어 있지 않은 상태 사이에서 각각의 픽셀 내의 스위치(24, 34)를 전환하는 단계 - 상기 전환은 상기 블록 내의 각각의 픽셀의 상기 위치에 의해 결정되는 상기 블록의 각각의 픽셀의 기본 함수 값의 시퀀스에 따라서 순차적으로 일어남 - 와,

상기 합산 소자(26)에 누산된 상기 데이터에 따라서 각각의 픽셀의 시각적인 출력을 디스플레이하는 단계

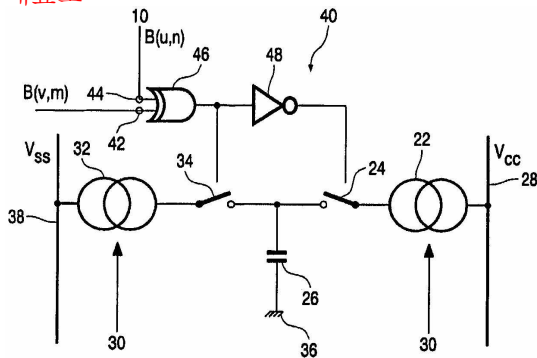
를 포함하는

디스플레이 구동 방법.

## 요약

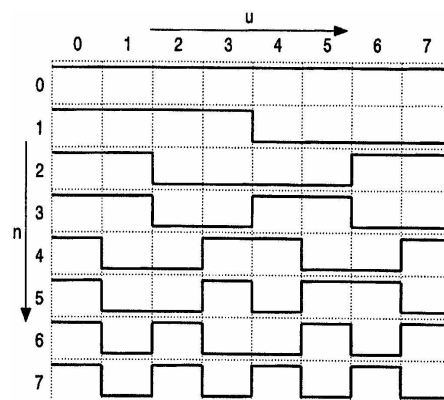
디스플레이 소자는 블록의 각각의 픽셀 내에 캐패시터(26)와 같은 합산 소자, 전류원(22)과 전류 싱크(32) 및 이 전류원과 전류 싱크를 합산 소자에 접속시키는 스위치(24, 34)를 포함한다. 기본 함수 입력단(42, 44)에 기본 함수가 제공되어서 이 기본 함수에 따라서 스위치(24, 34)를 제어한다. 블록의 픽셀의 전류원(22)과 싱크(32)는 입력 데이터 스트림에 따라서 공통으로 변조된다. 디코딩된 변환 데이터는 캐패시터(26)에 누산되고, 디스플레이 장치 출력은 이 누산된 전압에 의해 결정된다. 따라서 개개의 픽셀이 데이터 디코딩 동작을 수행할 수 있다.

## 대표도

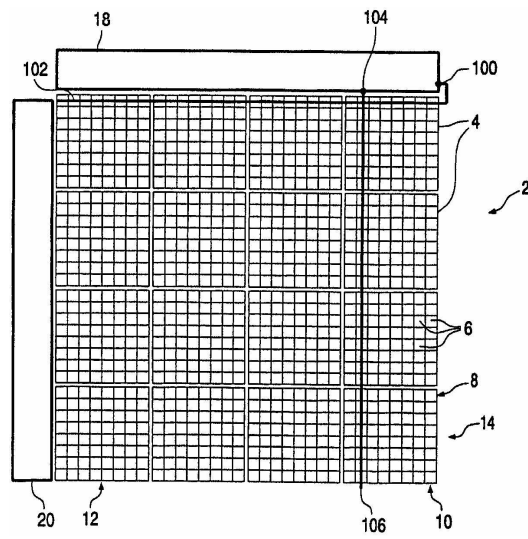


## 도면

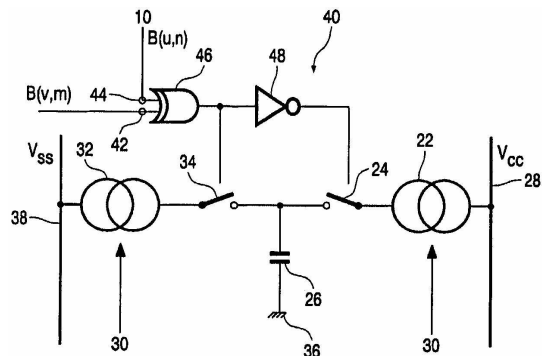
도면1



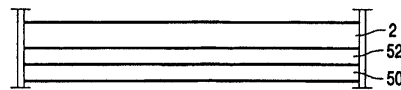
도면2



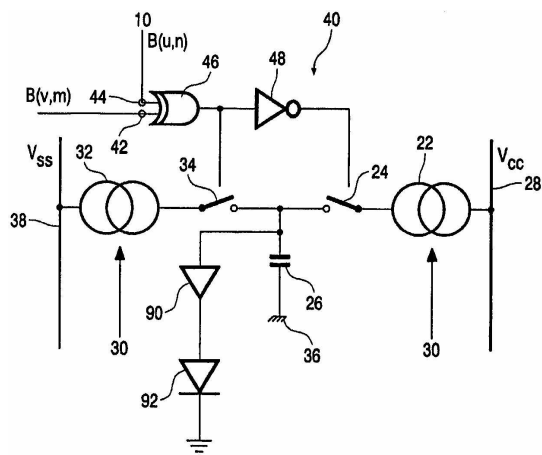
도면3



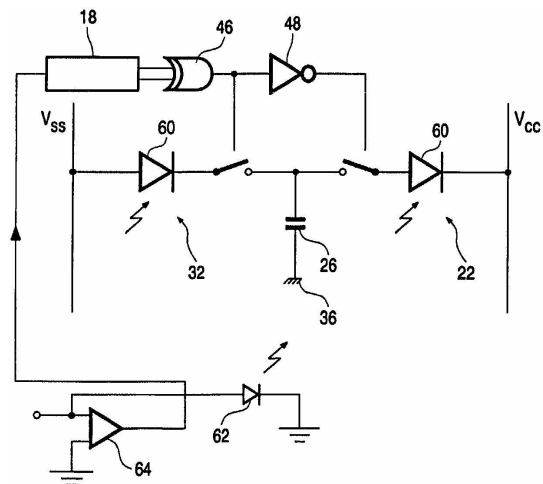
도면4



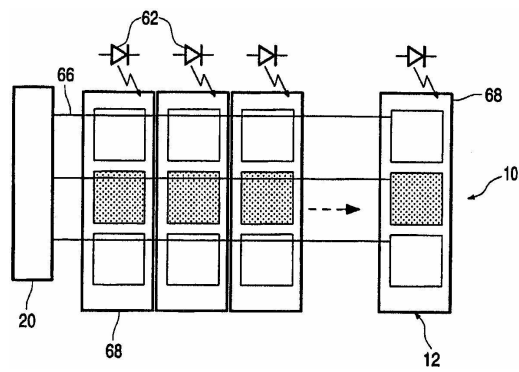
도면5



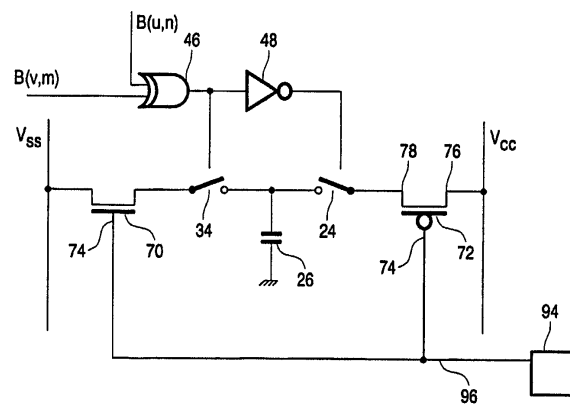
도면6



도면7



도면8



도면9

