

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. 7
G09G 3/36

(11) 공개번호 특2003-0046410
(43) 공개일자 2003년06월12일

(21) 출원번호	10-2003-7002051		
(22) 출원일자	2003년02월12일		
번역문 제출일자	2003년02월12일		
(86) 국제출원번호	PCT/JP2002/05913	(87) 국제공개번호	WO 2002/03667
(86) 국제출원출원일자	2002년06월13일	(87) 국제공개일자	2002년12월27일

(81) 지정국 국내특허 : 대한민국, 미국,
 EP 유럽특허: 독일, 프랑스, 영국,

(30) 우선권주장	JP-P-2001-00177998	2001년06월13일	일본(JP)
	JP-P-2001-00353001	2001년11월19일	일본(JP)
	JP-P-2002-00084194	2002년03월25일	일본(JP)
	JP-P-2002-00128560	2002년04월30일	일본(JP)

(71) 출원인 가와사키 마이크로 엘렉트로닉스 가부시기가이샤
 일본국 지바켄 지바시 미하마구 나카세 1초메 3반치

(72) 발 사코노리미쓰
명자 일본국지바켄지바시미하마구나카세1초메3반치가와사키마이크로엘렉트로닉스가부시기가이샤마쿠하리혼샤내
 기타야마히데유키
 일본국지바켄지바시미하마구나카세1초메3반치가와사키마이크로엘렉트로닉스가부시기가이샤마쿠하리혼샤내

(74) 대리인 강일우
 홍기천
 최정연
 김영환
 이지명
 김연희

심사청구 : 있음

(54) 단순 매트릭스액정의 구동방법 및 장치, 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법 및 장치, 및 액정표시디스플레이 패널

요약

단순 매트릭스액정의 구동방법 및 장치는, 7이상의 홀수인 Y개의 행전극을 동시 선택하여, 이 Y개의 행전극의 선택 패턴을 표시하는 Y비트의 행선택 벡터와, 열전극의 표시패턴을 표시하는 Y비트의 온/오프 표시데이터에 대하여, 해당하는 비트마다 배타적 논리합을 취하고, 각 비트마다의 배타적 논리합을 가산하고, 가산결과에 따라서, $X=(Y+1)/2$ 로 하여, 열전극의 최대전압의 $1/(X-1)$ 의 전압을 V_c 로 할 때, 열전극의 전압 레벨을, $[2 \times i - (X-1)] \times V_c (i=0 \sim (X-1))$ 의 정수의 X값의 전압 레벨중에서 선택하여 구동한다. 이 방법 및 장치는, 고속액정의 프레임 리스판스 현상을 방지하면서, 높은 콘트라스트표시, 낮은 전압구동, 낮은 소비전력, 칩 사이즈의 축소를 실현한다.

대표도

도 1

명세서

기술분야

본 발명은, 단순 매트릭스액정의 구동방법 및 장치에 관한 것이며, 특히, 멀티 라인 어드레싱(MLA)구동방식을 사용하는 단순 매트릭스액정의 멀티 라인 어드레싱구동방법 및 장치, 및 MLA 구동방식을 사용하여, PWM(Pulse Width Modulation) 계조방식에 FRC(Frame Rate Control)계조방식을 부가하여, 단순 매트릭스액정에 다(多)계조의 칼라 동화상(動畵)을 표시하는 단순 매트릭스액정의 구동방법 및 액정구동장치, 및 MLA구동방식에 특유의 가로방향에 생기는 휘도 얼룩을 해소하여 고품질표시를 가능하게 하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법 및 장치에 관한 것이다.

배경기술

종래로부터, 워드 프로세서나 퍼스널 컴퓨터의 표시장치로서, 액정디스플레이(이하, LCD라고 한다)가 사용되고 있다. 이 LCD는, 소형화가 용이하고, 얇고, 경량인 등의 이점에 의해, 예를 들면 휴대전화의 디스플레이 등으로서, 근래, 점점 더 그 사용빈도가 증대하고 있다.

LCD로서, 소위 트위스트 네마틱 타입(TN형) 및 슈퍼 트위스트 네마틱타입(STN형)의 액정표시소자를, 박막 필름 트랜지스터를 사용하지 않고 구동하는 단순 매트릭스 타입인 것이 있다. 이들 LCD의 구동방식으로서, 종래의 선순차(線順次)주사방식(duty방식)인 APT(Alt Pleshko Technique)구동방식이나 이것을 개량한 IAPT(Improved APT)구동방식 외에, 여러 가지 구동방식을 고려할 수 있다.

또한, 이러한 종래의 선순차주사방식에 대하여, 복수의 주사선을 동시에 선택구동하는 복수 라인 동시 구동방식인 멀티 라인 어드레싱 구동방식(MLA 구동방식)도 제안되어 있다.

예를 들면, 일본 특개평 6-27904호 공보에는, 복수 라인 동시 선택(MLS(Mul ti-Line Selection))구동방식이라고 불리는 MLA구동방식의 예가 개시되어 있다. 즉, 이것은 L개의 행전극(行電極)을 복수 일괄선택하는 것으로, 행전극의 선택전압은, $+V_r$, $-V_r$ 중의 어느 하나의 전압 레벨을 취하여, K를 L이상의 2의 지수승으로서, K차의 직교행렬의 열벡터요소를 대응시킨다. 그리고, 온/오프 표시데이터의 데이터 벡터와 선택전압 벡터가 대응하는 요소의 배타적 논리합의 총합을 i 로 하면, i 는 0 ~ L중의 어느 하나의 정수가 되지만, $L+1$ 레벨의 전압값 V_i 을 열전극(列電極)에 인가하도록 하고 있다.

또한, 일본 특개평 11-258575호 공보에는, BLA3(Bi-Level Addressing3)구동방식이라고 불리는 MLA 구동방식의 예가 개시되어 있다. 이것은, 3개의 행전극을 동시에 선택하여, 행전극의 선택전압은, $+V_r$, $-V_r$ 의 2값의 전압 레벨을 취하여, 4차의 직교행렬의 1행을 제외한 3행 4열의 열벡터 요소를 대응시킨다. 또한, 열전극에는, 온/오프 표시데이터의 데이터 벡터와 선택전압 벡터의, 대응하는 요소의 곱의 총합이 정(正)이면 -1, 부(負)이면 +1에 대응하는 2값의 전압 레벨을 인가하도록 하여 구동하는 것이다.

그러나, 근래, 퍼스널 컴퓨터나 휴대정보단말 혹은 휴대전화 등에 표시수단으로서 사용되고 있는 LCD 패널(액정표시장치)은, 칼라화가 진행하여, 4K색, 65K색 등이 실용화되고 있는 한편, 비용 저감을 위해, LCD 드라이버의 1칩화가 진행하고 있지만, 다색화에 따라, 표시데이터 메모리의 면적이 커져, 고내압이고 또한 미세한 프로세스를 양립시키지 않으면 안된다고 하는 딜레마에 빠져 버린다는 문제가 있다.

예를 들면, 상술한 종래의 LCD 구동방식에는 이하와 같은 문제가 있다.

즉, 일본 특개평 6-27904호 공보에 기재된 구동방식에서는, 한번에 선택되는 행전극의 갯수 L을 크게 하면, 선택전압($+V_r$, $-V_r$)을 낮게 할 수 있지만, 열전극의 전압 레벨로서($L+1$)종류가 필요하게 된다. 예를 들면, $L=8$ 개의 경우, $L+1=9$ 종류의 열전극의 전압 레벨이 필요하게 되어 버린다. 그 결과, 전원회로가 복잡하게 되어, 열전극의 구동회로가 커져 버린다고 하는 문제가 있다.

한편, 일본 특개평 11-258575호 공보에 기재된 구동방식에서는, 열전극의 전압 레벨은 2값이고, 구동회로는 작게 할 수 있지만, $L=3$ 으로서는, 선택전압을 낮게 할 수 없다. 이와 같이, 이 구동방식은, 선택전압이 높기 때문에, 미세한 프로세스에는 적합하지 않고, 1칩화에는 사용하기 어렵다고 하는 문제가 있다. 따라서, 역시 BLA3 구동방식도, 휴대전화

와 같은 용도에는 적합하지 않다고 하는 문제가 있다.

또한, 상술한 바와 같이, LCD 패널은, 칼라화가 진행하여, 다(多)계조이고 고(高)선명인 화상의 표시가 요구되고 있는 한편, LCD 패널은, 완전 동화상 표시의 수요도 높아지고 있다.

여기서, 다계조를 표시하기 위한 계조구동방식으로는, 크게 나누어 FRC (Frame Rate Control)계조방식과, PWM(Pulse Width Modulation)계조방식의 2가지가 알려져 있다.

FRC 계조방식이란, 복수의 프레임을 사용하여 1개의 표시화상을 표시하는 것으로, 각 프레임주기에 있어서 액정소자에 인가하는 전압에 의해서 온 내지 오프로 하는 횟수를 제어함으로써 표시화상의 계조를 표현하는 계조방식이다.

또한, PWM 계조방식이란, 1 프레임내에서 온, 오프의 기간을 구분짓는 것에 의해 표시화상의 계조를 표현하는 계조방식이다. 즉, PWM 계조방식이란, FRC 계조방식을 1 프레임내에서 행하는 수법이라고 생각할 수도 있다.

또한, 동화상(완전동화상)을 표시하기 위해서는, 적어도 1초 사이에 30 프레임이상의 표시화상 데이터의 갱신이 필요하고, 그를 위해서는 프레임마다 화상 데이터를 전송하지 않으면 안되어, 메모리가 고속인 고쳐 쓰기가 필요하다.

또한, 계조수가 증가하면 데이터량도 증대하여, 더욱 고속화가 요구되며, 고속화에 의해 소비전력이 증대한다. 따라서, 고속화하여도 소비전력이 증대하지 않도록, 소비전력을 되도록이면 억제하는 것이 요구된다.

종래, 다계조를 실현하는 것으로서, 예를 들면, 일본 특개평 11-24637호 공보에는, PWM 계조방식과 FRC 계조방식을 조합하여, 큰 화면의 단순 매트릭스 액정표시장치에 있어서 64계조 이상으로 자연화상을 표시하도록 한 것이 개시되어 있다.

이것은, 각 칼럼전압을 불균일하게 2분할하여 각 프레임주기에 있어서, PWM 계조방식으로 복수 계조표현을 하여, 이 PWM 계조에 대응한 복수 프레임주기로 1개의 화상을 갱신하도록 하여 FRC 계조방식을 조합함으로써, 다계조를 구성하도록 한 것이다.

또한, 이러한 계조표현을 행함에 있어서, 칼럼전압제어와 위상 프레임제어를 병용하도록 하고 있다. 칼럼전압제어란, 소정의 액정소자에 소정의 계조를 표시시키기 위해서 인가되는 일련의 칼럼전압계열에 따라, 칼럼전압의 크기를 가변제어하는 것이다. 즉, 소정의 액정소자 또는 열전극에 인가되는 일련의 칼럼전압계열이 모두 칼럼전압에 할당할 수 있는 펄스폭보다도 가는 경우에는, 예컨대, 칼럼전압의 크기를 5% 증가하여, 고주파에 의한 휘도 저하를 보충하도록 하고 있다.

또한, 위상 프레임 제어란, FRC 계조방식에 있어서, 복수의 평균적인 휘도가 복수의 프레임사이에서 대략 균등해지도록 위상을 제어하는 것이다.

또한, 더욱, 상기 일본 특개평 11-24637호 공보에 개시된 것은, MLA 구동방식에 있어서, 칼럼전압계열의 각 칼럼전압의 절대치가 모두 같아지도록 제어하여, 순간적인 휘도의 치우침인 스프라이싱(Splicing)의 발생을 억제하도록 하고 있다.

또한, 종래, 동화상을 표시하는 것으로서, 예를 들면 일본 특개평9-281933호 공보에는, 액정표시화면(액정 패널)에 정지화상(靜止畫)표시영역과 동화상(動畫) 표시영역을 구비하여, CPU 등에서 보내 오는 정지화상 데이터와, 동화상 컨트롤러에서 보내 오는 동화상데이터를 전환하여, 액정 패널에 출력하도록 하고 있는 것이 개시되어 있다.

이것은, 표시데이터(정지화상 데이터)를 외부 데이터 버스로부터 내장된 표시메모리에 저장하고, 이 표시메모리로부터 차례로 읽어 내는 출력 데이터 버스와, 외부의 동화상 컨트롤러로부터의 표시데이터(동화상 데이터)를 실은 외부 데이터 버스를 전환하여 표시함으로써, 저소비전력화를 도모하도록 한 것이다.

또한, 상기 공보에 개시된 것은, 계조표시를, FRC방식, PWM 방식 혹은 AM (Amplitude Modulation)방식의 어느 하나이던지, 또는, 이들의 복합으로 행하도록 하고 있다.

특히, PWM 방식과 FRC 방식의 복합계조에 있어서는, 행전극의 선택기간(이후, 행선택기간)을 분할한 PWM에 의한 각 계조를, 프레임마다 계열화하여 다계조로 하고 있다.

그러나, 매초 적어도 30코마 이상의 화면을 전환하여 얻어지는 완전동화상의 표시에 대응한 STN(슈퍼 트위스트 네마틱) LCD 드라이버에 있어서, PWM 방식만을 사용하여 다계조화하면, 칼럼신호가 고주파화하고, 이것에 LCD 패널이 응답할 수 없다고 하는 문제가 있다. 이것은, 투명전극의 저항성분과 투명전극사이의 액정의 용량성분이 주원인이

다.

또한, 상기 일본 특개평 11-24637호 공보에 개시된 것과 같이, 칼럼분할 PWM을 FRC 방식으로 다계조화 하더라도, 칼럼분할 PWM에서 점차 감소한 만큼이 FRC에서 점차 증가할 뿐이며, 마찬가지로 칼럼신호가 고주파화하는 동시에, 행선택기간도 점차 감소한다고 하는 문제가 있다.

당초, 종래의 듀티 구동방식에서는, 고속액정에 있어서 프레임 리스판스 (Response)현상이 발생하지만, 상기한 바와 같이 동화상표시에서는 고속구동이 이루어지기 때문에, 프레임 리스판스 현상에 의해 콘트라스트가 저하한다고 하는 문제가 있다. 또, MLA 구동방식에서는, 듀티구동방식보다 단위시간당의 선택횟수는 증가하지만, 고주파화에 대해서는 같다.

또한, 상기 특개평 9-281933호 공보에 개시된, 외부로부터의 동화상데이터와 내부의 정지화상 데이터를 전환하는 방식에서는, 외부에서 전력을 소비할 뿐이고, 복수 칩에 의한 비용상승을 초래한다고 하는 문제도 있다.

또, MLA 구동방식에 있어서는, 가로방향에 휘도 얼룩이 발생한다고 하는 문제가 있다. 이 가로방향의 휘도 얼룩은, 행전극(COMMON전극)방향에 생기는 선이기 때문에, COM선이라고 불리는 경우도 있다.

이에 대하여, 상기 일본 특개평 11-24637호 공보에 개시된 바의 칼럼전압제어는, 가로방향의 휘도 얼룩에 대한 효과적인 해결방법은 되지 않는다. 칼럼전압은, 온/오프 표시데이터와 직교함수와 MLA연산(배타적 논리합 및 가산)의 결과에 의해서 결정된다. 따라서, 프레임에 걸쳐 일련의 칼럼전압계열을 예측하여, 칼럼전압이 증가하는지의 여부를 판단하고자 하면 회로가 매우 복잡하게 되어 버려, 현실적이지 않다.

상기 일본 특개평 11-24637호 공보에 개시된 발명은, 칼럼전압계열의 고주파성분이 열전극의 저항성분과 각 액정의 용량성분에 의해서 감쇠하는 것을 과제로 하고 있다. 그러나, 그 휘도 얼룩은, 열전극방향(통상 세로방향)으로 나타나고, 본 발명의 문제가 되고 있는 행전극방향(통상 가로방향)의 휘도 얼룩(COM선)과는 다른 현상이라고 할 수 있다. 가로방향의 휘도 얼룩의 원인은 명확하지 않지만, 액정에 인가되는 시계열(時計列)의 행전극전압과 열전극전압의 패턴에 의존하는 광학응답특성으로 추측되고, 상기 종래 기술에서는 가로방향의 휘도 얼룩의 문제를 해결하는 것은 불가능하다.

발명의 상세한 설명

본 발명은, 상기 종래의 문제를 감안하여 이루어진 것으로, 고속액정의 프레임 리스판스(Response)현상을 방지하면서, 높은 콘트라스트 표시, 낮은 전압구동, 낮은 소비전력, 칩 사이즈의 축소를 실현할 수 있는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법 및 장치를 제공하는 것을 제 1의 과제로 한다.

본 발명은, 상기 종래의 문제를 감안하여 이루어진 것으로, STN 액정 등의 단순 매트릭스액정에 있어서 문자, 저속동화상, 또는 정지화상을 다계조로 표시하는 동시에, 콘트라스트의 저하, 소비전력의 증대, 스프라이싱(Splicing), 더욱 색 재현성의 저하를 억제하여, 다계조의 완전동화상을 표시할 수 있는 단순 매트릭스액정의 구동방법 및 액정구동장치를 제공하는 것을 제 2의 과제로 한다.

본 발명은, 상기 종래의 문제를 감안하여 이루어진 것으로, 직교함수를 사용하여 단순 매트릭스액정의 복수행을 동시에 구동하는 멀티 라인 어드레싱(MLA)구동방식에 있어서, MLA 구동방식에 특유의 가로방향에 생기는 휘도 얼룩을 해소하여, LCD의 표시품질을 향상시킬 수 있는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법 및 장치를 제공하는 것을 제 3의 과제로 한다.

상기의 제 1의 과제를 해결하기 위해서, 본 발명의 제 1 형태의 제 1 형태는, 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서, 7개의 행전극을 동시 선택하여, 이 7개의 행전극의 선택패턴을 나타내는 7비트의 행선택 벡터와, 열전극의 표시패턴을 나타내는 7비트의 온/오프 표시데이터에 대하여, 해당하는 비트마다 배타적 논리합을 취하여, 각 비트마다의 배타적 논리합을 가산하여, 열전극의 최대전압의 1/3의 전압을 V_c 로 할 때, 상기 가산결과에 따라, 열전극의 전압 레벨을, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$ 의 4값의 전압 레벨 중에서 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 제공하는 것이다.

여기서, 상기 행전극의 선택패턴으로서, 7행 8열의 직교함수를 사용하는 것이 바람직하다.

또한, 상기 가산결과를 나타내는 3비트의 2진수 중, 상위 2비트에 의해, 상기 4값의 전압 레벨 중에서 열전극의 전압 레벨을 선택하는 것이 바람직하다.

또한, 상기 가산결과가, 0 또는 1일 때, 열전극의 전압 레벨을 $-3V_c$ 로 하고, 상기 가산결과가 2 또는 3일 때, 열전극의 전압 레벨을 $-V_c$ 로 하며, 상기 가산결과가 4 또는 5일 때, 열전극의 전압 레벨을 $+V_c$ 로 하고, 상기 가산결과가 6 또는 7일 때, 열전극의 전압 레벨을 $+3V_c$ 로 하는 것이 바람직하다.

또한, 상기의 제 1의 과제를 해결하기 위해서, 본 발명의 제 1 형태의 제 2 형태는, 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서, 11개의 행전극을 동시 선택하여, 이 11개의 행전극의 선택패턴을 나타내는 11비트의 행선택 벡터와, 열전극의 표시패턴을 나타내는 11비트의 온/오프 표시데이터에 대하여, 해당하는 비트마다 배타적 논리합을 취하여, 각 비트마다의 배타적 논리합을 가산하여, 열전극의 최대전압의 1/5의 전압을 V_c 로 할 때, 상기 가산결과에 따라, 열전극의 전압 레벨을, $-5V_c$, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$, $+5V_c$ 의 6값의 전압 레벨 중에서 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 제공하는 것이다.

여기서, 상기 행전극의 선택패턴으로서, 11행 12열의 직교함수를 사용하는 것이 바람직하다.

또한, 상기 가산결과를 나타내는 4비트의 2진수 중, 상위 3비트에 의해서, 상기 6값의 전압 레벨 중에서 열전극의 전압 레벨을 선택하는 것이 바람직하다.

또, 상기 가산결과가, 0 또는 1일 때, 열전극의 전압 레벨을 $-5V_c$ 로 하고, 상기 가산결과가 2 또는 3일 때, 열전극의 전압 레벨을 $-3V_c$ 로 하며, 상기 가산결과가 4 또는 5일 때, 열전극의 전압 레벨을 $-V_c$ 로 하고, 상기 가산결과가 6 또는 7일 때, 열전극의 전압 레벨을 $+V_c$ 로 하며, 상기 가산결과가 8 또는 9일 때, 열전극의 전압 레벨을 $+3V_c$ 로 하고, 상기 가산결과가 10 또는 11일 때, 열전극의 전압 레벨을 $+5V_c$ 로 하는 것이 바람직하다.

또한, 상기의 제 1의 과제를 해결하기 위해서, 본 발명의 제 1 형태의 제 3 형태는, 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서, Y를 7이상의 홀수로 하여, Y개의 행전극을 동시 선택하여, 이들 Y개의 행전극의 선택패턴을 나타내는 Y비트의 행선택 벡터와, 열전극의 표시패턴을 나타내는 Y비트의 온/오프 표시데이터에 대하여, 해당하는 비트마다 배타적 논리합을 취하여, 각 비트마다의 배타적 논리합을 가산하여, $X=(Y+1)/2$ 로 하고, 열전극의 최대전압의 $1/(X-1)$ 의 전압을 V_c 로 할 때, 상기 가산결과에 따라서, 열전극의 전압 레벨을, $i=0, 1, 2, \dots, (X-1)$ 로서, $[2 \times i - (X-1)] \times V_c$ 의 X값의 전압 레벨 중에서 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 제공하는 것이다.

여기서, 상기 행전극의 선택패턴으로서, Z를 Y보다 큰 정수로 하였을 때, Y행 Z열의 직교함수를 사용하는 것이 바람직하다.

또, 상기 가산결과를 나타내는 S비트의 2진수 중, 상위(S-1)비트에 의해서, 상기 X값의 전압 레벨중에서 열전극의 전압 레벨을 선택하는 것이 바람직하다.

또한, 상기의 제 1의 과제를 해결하기 위해서, 본 발명의 제 1 형태의 제 4 형태는, 상기 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법에 의해 LCD를 구동하는 행전극 드라이버와 열전극 드라이버를 1칩에 탑재하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동장치를 제공하는 것이다.

상기의 제 2의 과제를 해결하기 위해서, 본 발명의 제 2 형태의 제 1 형태는, 복수의 행전극 및 열전극으로 이루어지는 단순 매트릭스액정의 구동방법으로서, 표시데이터에 대응하는 계조데이터의 상위 비트를 펄스 폭 변조(PWM)계조 방식으로 표현하는 동시에, 상기 표시데이터에 대응하는 계조데이터의 하위 비트를 프레임 레이트 콘트롤(FRC) 계조 방식으로 표현하여, 상기 프레임 레이트 콘트롤 계조방식으로 표현한 것을 상기 펄스 폭 변조 계조방식에 있어서의 최소분할시간으로 할당하여, 상기 펄스 폭 변조 계조방식에 추가하는 단순 매트릭스액정의 구동방법을 제공하는 것이다.

여기서, 상기 단순 매트릭스액정의 구동방법에 있어서, 상기 행전극을 선택 하는 선택기간을, 표시하는 최대의 계조 데이터 이상의 상위 비트로 하여, 각 계조를 맵핑하는 것이 바람직하다.

또한, 상기 표시데이터에 대응하는 계조데이터의 하위 비트를 3비트로 하고, 상기 행전극을 선택하는 선택기간을 8의 배수로 설정하여, 각 계조를 맵핑하는 것이 바람직하다.

또한, 상기 단순 매트릭스액정은, 상기 행전극으로부터 복수의 행전극을 동시에 선택하여 구동하는 멀티 라인 어드레싱 구동방식으로 구동되는 것이 바람직하다.

또한, 상기 멀티 라인 어드레싱 구동방식은, 상기 최소분할시간마다, 동시에 선택하는 행의 상기 계조데이터에 기초한 온 혹은 오프의 온/오프 표시데이터와 행전극 선택패턴으로 배타적 논리합을 하여 가산하는 것이 바람직하다.

또한, 상기 펄스 폭 변조 계조방식에 있어서, 상기 행전극을 선택하는 선택기간에, 상기 계조데이터에 기초한 온의 위치를 분산시키는 것이 바람직하다.

또한, 상기 행전극을 선택하는 선택기간에 있어서, 상기 계조데이터에 기초한 온의 위치를, 2개로 분산하는 것이 바람직하다.

또한, 상기 프레임 레이트 콘트를 계조방식에 있어서, 프레임 레이트 콘트를 정지하는 프레임 레이트 콘트를 고정 영역을 임의로 지정하는 것이 바람직하다.

또한, 상기 프레임 레이트 콘트를 고정영역에서는, 프레임 레이트 콘트구간을 상기 계조데이터의 하위 비트중에서는 최상위 비트로 고정하는 것이 바람직하다.

또한, 상기의 제 2의 과제를 해결하기 위해서, 본 발명의 제 2 형태의 제 2 형태는, 본 발명의 제 2 형태의 제 1 형태의 단순 매트릭스액정의 구동방법에 의해 슈퍼 트위스트 네마틱 액정을 구동하는 액정구동장치를 제공하는 것이다.

또한, 상기의 제 3의 과제를 해결하기 위해서, 본 발명의 제 3 형태의 제 1 형태는, 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서, 동시 선택되는 행전극의 1개의 행전극의 선택기간을 복수로 분할한 분할선택기간의 각각에, 상기 동시 선택되는 행전극의 선택패턴에 사용되는 직교함수의 행 벡터를 로테이션(Rotation)하여 얻어지는 직교함수의 조(組)중에서 복수를 할당하여, 상기 각 분할선택기간에 있어서, 상기 할당된 직교함수의 열 벡터를 시계열로 일순(一巡)시키는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 제공하는 것이다.

여기서, 상기 직교함수의 행 벡터를 로테이션하여 얻어지는 직교함수의 조의 수보다, 상기 분할선택기간의 수를 적게 하는 것이 바람직하다.

또, 상기 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법에 있어서, 표시데이터에 대응하는 계조데이터의 상위 비트를 펄스 폭 변조 계조방식으로 표현하는 동시에, 상기 표시데이터에 대응하는 계조데이터의 하위 비트를 프레임 레이트 콘트를 계조방식으로 표현하고, 상기 프레임 레이트 콘트를 계조방식으로 표현한 것을 상기 펄스 폭 변조 계조방식에 있어서의 최소분할시간으로 할당하여, 상기 펄스 폭 변조 계조방식에 부가하도록 하여 액정을 구동하고, 1개의 행전극의 선택기간을 분할한 최소단위인 시퀀스의 수를, 상기 멀티 라인 어드레싱 구동방법에서의 동시선택 행수로, 나눈 몫(Quotient)의 정수값 이상의 정수값마다, 상기 직교함수의 조를 할당하는 것이 바람직하다.

또한, 상기의 제 3의 과제를 해결하기 위해서, 본 발명의 제 3 형태의 제 2 형태는, 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서, 동시 선택되는 행전극의 선택패턴에 사용되는 직교함수의 열 벡터의 초기값을 로드하여, 상기 동시 선택되는 행전극의 1개의 행전극의 선택기간을 복수로 분할한 분할선택기간마다 상기 로드한 초기값의 비트를 로테이션하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 제공하는 것이다.

여기서, 상기 직교함수의 열 벡터의 초기값을, 상기 동시 선택되는 행전극의 단위인 각 블록마다 갱신하는 것이 바람직하다.

또, 상기 직교함수의 열 벡터의 초기값을, 액정패널에 있어서 모든 행을 위에서 아래까지 1회 스캔하는 하는 단위인 각 필드마다 갱신하는 것이 바람직하다.

또한, 상기의 제 3의 과제를 해결하기 위해서, 본 발명의 제 3 형태의 제 3 형태는, 상기의 본 발명의 제 3 형태의 제 1 또는 제 2 형태에 의한 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법에 의해서 단순 매트릭스액정을 구동하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동장치(액정 드라이버)를 제공하는 것이다.

또한, 상기의 제 3의 과제를 해결하기 위해서, 본 발명의 제 3 형태의 제 4 형태는, 상기의 본 발명의 제 3 형태의 제 1 또는 제 2 형태에 의한 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법에 의해서 구동되는 액정표시 디스플레이 패널(액정 패널)을 제공하는 것이다.

도면의 간단한 설명

도 1은, 본 발명의 제 1 형태에 관한 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 실시하기 위한 장치(LCD 드라이버)의 일 실시형태의 회로구성을 나타내는 블록도이다.

도 2는, 도 1에 나타난 실시형태에서 사용되는 행전극 선택패턴을 나타내는 7행 8열의 직교함수를 나타내는 행렬의 일례를 나타내는 설명도이다.

도 3A, 도 3B, 도 3C, 도 3D 및 도 3E는, 각각 도 1에 나타내는 실시형태에 있어서의 행전극 선택패턴, 표시패턴, 곱합연산결과, 열전극 전압패턴 및 실효전압에 해당하는 값을 나타내는 설명도이다.

도 4는, 도 1에 나타내는 실시형태에 있어서의, 행전극수가 35개인 경우의 표시 사이클의 일례를 나타내는 설명도이다.

도 5는, 본 발명에 관한 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 실시하기 위한 장치(LCD 드라이버)의 다른 실시형태의 회로구성을 나타내는 블록도이다.

도 6은, 도 5에 나타내는 실시형태에서 사용되는 행전극 선택패턴을 나타내는 11행 12열의 직교함수를 나타내는 행렬의 일례를 나타내는 설명도이다.

도 7A, 도 7B, 도 7C, 도 7D 및 도 7E는, 도 5에 나타내는 실시형태에 있어서의 행전극 선택패턴, 표시패턴, 곱합연산결과, 열전극 전압패턴 및 실효전압에 해당하는 값을 나타내는 설명도이다.

도 8은, 도 5에 나타내는 실시형태에 있어서의, 행전극수가 33개의 경우의 표시 사이클이 예를 나타내는 설명도이다.

도 9A, 도 9B, 도 9C, 도 9D 및 도 9E는, 도 8에 나타내는 행전극수가 33인 경우에 사용되는 행전극 선택패턴, 표시패턴, 곱합연산결과, 열전극 전압패턴 및 실효전압에 해당하는 값을 나타내는 설명도이다.

도 10은, 본 발명의 제 2 형태에 관한 단순 매트릭스액정의 구동방법을 실시하기 위한 액정구동장치(LCD 드라이버)의 일 실시형태의 회로구성을 나타내는 블록도이다.

도 11은, 도 10에 나타내는 실시형태에 있어서의 연속시간 PWM 계조방식에 의한 구동방법의 일례를 나타내는 설명도이다.

도 12는, 도 10에 나타내는 실시형태에 있어서의 분산 PWM 계조방식에 의한 구동방법의 일례를 나타내는 설명도이다.

도 13은, 도 10에 나타내는 실시형태에 있어서의 분산 PWM 계조방식에 의한 구동방법의 다른 예를 나타내는 설명도이다.

도 14는, 도 10에 나타내는 실시형태에 있어서의 64계조의 경우의 분산 PWM 계조방식에 의한 구동방법의 일례를 나타내는 설명도이다.

도 15는, 도 10에 나타내는 실시형태에 있어서의 FRC 구간의 구동방법(온/오프제어)의 일례를 나타내는 설명도이다.

도 16은, 도 10에 나타내는 실시형태에 있어서의 문자나 정지화상 등을 표시하는 FRC 비고정영역과, 완전동화상을 표시하는 FRC 고정영역으로 분할한 화면의 일례를 나타내는 설명도이다.

도 17은, 도 10에 나타내는 실시형태에 있어서의 FRC 고정영역을 임의로 지정하는 화면의 일례를 나타내는 설명도이다.

도 18은, 도 10에 나타내는 실시형태에 있어서 계조변환 데이터를 생성하는 계조발생회로의 블록도이다.

도 19는, 본 발명의 제 3 형태에 관한 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 실시하기 위한 장치(LCD 드라이버)의 일 실시형태의 회로구성을 나타내는 블록도이다.

도 20은, 도 19에 나타내는 실시형태에 있어서의 열 벡터의 1개의 갱신모드인 블록갱신모드를 나타내는 설명도이다.

도 21은, 도 19에 나타내는 실시형태에 있어서의 열 벡터의 다른 갱신모드인 필드갱신모드를 나타내는 설명도이다.

도 22는, 도 19에 나타내는 실시형태에 있어서의 7행 8열의 Walsh 함수의 직교함수의 일례를 나타내는 설명도이다.

도 23은, 도 22에 나타내는 직교함수의 행 벡터를 로테이션한 직교함수의 조의 일례를 나타내는 설명도이다.

도 24는, 도 23에 나타내는 직교함수의 조에서의 분할선택기간으로 직교함수의 행 벡터가 로테이션하는 모양을 나타내는 설명도이다.

실시에

본 발명에 관한 단순 매트릭스액정의 구동방법 및 장치를 첨부한 도면에 나타내는 바람직한 실시형태에 기초하여 이하에 상세하게 설명한다.

한편, 프레임이란, 통상, 액정 패널의 모든 행을 1회 스캔하는 것인데, 여기서는, 그것을 필드라고 한다. 또한, 수회의 필드를 사용하여 1개의 화상표시를 완결하는 것을 프레임이라고 하는 경우도 있는데, 여기서는, 그것을 표시사이클이라 불러 구별한다.

먼저, 도 1 도 9E를 참조하여, 본 발명의 제 1 형태의 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법 및 장치를 설명한다.

도 1은, 본 발명의 제 1 형태에 관한 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 실시하기 위한 액정구동장치(LCD 드라이버)의 일 실시형태(제 1 실시형태)의 회로구성을 나타내는 블록도이다. 본 실시형태에 관한 LCD 드라이버는, 행전극을 동시에 7개 선택하고, 또한 열전극의 전압 레벨을 4값으로 하는 것이다. 본 발명에서는, 이 구동방법을 FLA7(Four-Level Addressing 7)구동방식이라고 하기로 한다.

도 1에 나타난 바와 같이, 본 실시형태의 LCD 드라이버(10)는, LCD 패널(12)의 행전극중 7행(common:커몬)을 동시에 선택하여, 열전극 전압을 4값으로 드라이브하는 MLA 구동방식의 것으로, 행전극 드라이버(14), 열전극 드라이버(16) 및 표시데이터 메모리(예컨대, RAM)(18)를 구비하고 있다.

또한, RGB의 각 색의 각 열(세그먼트)마다, 스크램블러(20), EXOR 게이트 (22), 가산기(애더, Adder)(24) 및 래치 앤드 디코더(래치 and 디코더)(26)를 구비하고 있다. 또한, 계조표시를 위해, 스크램블러(20)에 계조변환 데이터를 보내주는 계조발생회로(28)가 설치되어 있고, 행전극 선택패턴을 EXOR 게이트(22) 및 행전극 드라이버(14)에 보내주는 행전극 선택패턴 발생회로(30)가 설치된다. 또한, 표시데이터 메모리(18)에는 메모리 디코더(32)가 설치된다.

또한, 이들 각 구성요소를 제어하기 위한 컨트롤러(34)가 설치되어 있다.

표시데이터 메모리(18)로부터는, 동시에 드라이브되는 LCD 패널(12)의 7행분의 칼라 데이터가, 동시에 스크램블러(20)에 출력된다. 스크램블러(20)는, 계조발생회로(28)로부터 받아들인 계조변환 데이터에 대응한 온/오프 표시데이터를 각각 출력한다. 스크램블러(20)로부터 출력된 온/오프 표시데이터는, EXOR 게이트(22)에 의해, 행전극 선택패턴 발생회로(30)로부터 받아들인 각각 대응하는 행전극 선택패턴과의 배타적 논리합이 취해지고, 가산기(24)에 의해 가산된다.

가산결과, 래치 앤드 디코더(26)에 입력되고, 래치 앤드 디코더(26)에 의해, 가산결과에 대응한 전압 레벨이, 열전극의 최대전압의 1/3의 전압을 V_c 로서, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$ 의 4값중에서 선택되어, 열전극 드라이버(16)에 출력된다. 그리고, 행전극 드라이버(14) 및 열전극 드라이버(16)에 의해, LCD 패널(12)이 구동된다.

이하, 본 실시형태의 작용을 상세하게 설명한다.

본 실시형태는, 7개의 행전극을 동시에 선택하는 것이지만, 행전극 선택패턴 발생회로(30)로 발생시키는 행전극 선택패턴으로서, 7행 8열의 직교함수를 사용하는 것으로 한다. 이 직교함수는, 예를 들면 도 2에 나타내는 것과 같은 정규직교행렬 M_1 로 나타내는 것이다. 즉, 행렬 M_1 은, 자기 자신의 전치행렬 M_1^t 와의 곱이 단위행렬 I의 정수배가 되는 것이다. 도 2에 나타내는 행렬 M_1 의 경우, $M_1 M_1^t = 8I$ 가 된다(단, I는 7차 단위행렬이다). 이러한 행렬은, 예를 들면 아다마르행렬(이 경우는, 8차의 아다마르행렬)에서 1행을 생략한 것으로서 얻을 수 있다.

도 3A, 도 3B, 도 3C, 도 3D 및 도 3E에, 각각 본 실시형태에 있어서의 행전극 선택패턴, 표시패턴, 곱합연산결과, 열전극 전압패턴 및 실효전압에 해당하는 값을 나타낸다. 도 3B의 표시패턴 등은, 전부 2의 7승 = 128 과 같이 되지만, 도중을 생략하여 나타내고 있다.

도 3A에서, 행전극 선택패턴에 표시되는 1을 $+V_r$, -1을 $-V_r$ 로 한다. 또한, 온/오프 표시데이터의 온화소를 1, 오프화소를 -1로 한다.

도 3D의 열전극 전압패턴은, 계산상, 아래와 같이 하여 결정된다.

즉, 먼저, 도 3A의 행전극 선택패턴의 각 열 벡터를 구성하는 7비트로 이루어지는 행선택열 벡터와, 도 3B의 표시패턴의 각 행 벡터를 구성하는 동일 열전극의 7비트의 온/오프 표시데이터(벡터)를, 해당하는 비트마다 승산한다. 예를 들면, 도 3A의 사이클 #1로 표시되는 행전극 선택패턴의 제1열의 행선택열 벡터 $(-1, -1, -1, 1, 1, 1, -1)^t$ (단, 위에

불은 첨자 t는, 행렬의 경우와 마찬가지로, 전치(轉置)를 나타낸다)와, 도 3B의 표시패턴의 제1행의 온/오프 표시데이터(1, 1, 1, 1, 1, 1, 1)와의 곱합을 취하면, $(-1) \times 1 + (-1) \times 1 + (-1) \times 1 + 1 \times 1 + 1 \times 1 + 1 \times 1 + (-1) \times 1 = -1$ 이 된다. 이것을, 도 3C의 곱합연산결과와 왼쪽 위의 제1행, 제1열의 -1이다. 또한, 도 3A의 사이클 #2로 표시되는 행전극 선택패턴의 제2열의 행선택 열 벡터와, 도 3B의 표시패턴의 제1행과의 곱합을 취하면, 도 3C의 곱합연산결과와 제1행, 제2열의 -1을 얻을 수 있다. 다른 요소에 대해서도 마찬가지로 계산함으로써, 도 3C의 곱합연산결과와 표를 얻을 수 있다.

도 3C에 나타난 바와 같이, 곱합연산결과에 나타나는 수치는, $\pm 7, \pm 5, \pm 3, \pm 1$ 의 8종류이고, 종래에는 7행을 선택하는 경우에는 이 8종류($7+1=8$)의 전압 레벨이 필요하였다. 이에 대하여 본 발명은, -7 및 -5을 $+3V_c$ 로, -3 및 -1을 $+V_c$ 로, +1 및 +3을 $-V_c$ 로, +5 및 +7을 $-3V_c$ 로 치환함으로써, 전압 레벨을 $-3V_c, -V_c, +V_c, +3V_c$ 와 같이 4개의 레벨로 하여, 열전극의 전압 레벨을 4치(值)화하는 것이다.

도 3D에서, 곱합연산결과를 다음 표 1에 의해 변환하여 열전극전압 패턴을 작성한다.

(표 1)

곱합연산결과	열전극패턴
-7, -5	3
-3, -1	1
1, 3	-1
5, 7	-3

이렇게 해서, 도 3D에 나타난 바와 같은 열전극 전압패턴이 결정된다.

또한, 도 3E의 실효전압에 해당하는 값은, 도 3A 행전극 선택패턴의 값(-1 및 1)에 따라서 열전극패턴을 사이클마다 가산함으로써 얻어진다. 즉, 실효전압에 해당하는 값은, 행전극 선택패턴이 -1이면, 열전극 전압패턴을 그대로 가하고, 행전극 선택패턴이 1이면, 열전극 전압패턴을 극성반전(極性反轉)하여 가함으로써 얻어진다. 결국, 도 3A의 행전극 선택패턴의 각 행과 도 3D의 열전극 전압패턴의 각 행이 대응하는 요소의 곱합을 취하여, 그 부호를 바꾼 것이 실효전압에 해당하는 값이 된다. 예를 들면, 도 3A의 행전극 선택패턴의 제1행(-1, -1, -1, -1, -1, 1, -1, -1)과, 도 3D의 열전극전압패턴의 제1행(1, 1, 1, 1, 1, 3, 1, 1)과의 곱합을 취하면, $(-1) \times 1 + (-1) \times 1 + (-1) \times 1 + (-1) \times 1 + (-1) \times 1 + 1 \times 3 + (-1) \times 1 + (-1) \times 1 = -4$ 가 되고, 이 부호를 바꾸면 +4이 된다. 이것을, 도 3E의 실효전압에 해당하는 값의 제1행, 제1열(R1)의 값 4이다. 마찬가지로, 도 3A의 행전극 선택패턴의 제2행과 도 3D의 열전극 전압패턴의 제1행과의 곱합을 취하여 부호를 바꾼 것이, 도 3E의 실효전압에 해당하는 값의 제1행, 제2열(R2)의 값 4이다. 다른 요소에 대해서도 같은 계산을 하여, 도 3E의 실효전압에 해당하는 값의 표를 얻을 수 있다.

현재, 얻어진 도 3E의 실효전압에 해당하는 값과 도 3B의 표시패턴을 비교하면, 모든 온화소는 같은 실효전압 4, 모든 오프화소는 같은 실효전압 -4이 되고 있다. 이로써, 전압평균화법이 성립하고 있는 것을 알 수 있다.

그런데, 이상 설명한 것은, 도 3D의 열전극 전압패턴을 계산상 구하는 방법이지만, 이것을 도 1에 나타내는 논리회로에서 실현하는 경우에 대하여 이하에 설명한다.

행전극 선택패턴의 1을 $+V_r$, 0를 $-V_r$ 로 하고, 또, 온/오프 표시데이터의 온화소를 1, 오프화소를 0로 한다.

도 1의 회로 블록에 있어서, 예를 들면, 4K색의 경우, RGB가 각각 4 비트씩 표현되어, RGB가 각각 2의 4승대로의 계조를 가지며, 전체적으로 $2^4 \times 2^4 \times 2^4 = 4096$ 색이 표현된다. 표시데이터 메모리(18)중에는, 4비트씩의 데이터가, 1픽셀당 12비트 저장되어 있다. 이 중에서, 메모리 디코더(32)가 7행을 선택하면, 7행분의 R, G, B 각 데이터가 모여, 각각 R, G, B 마다 스캔블러(20)에 보내진다. 또한, 이 때, 계조발생회로(28)로부터, 그 표시사이클이, 어떤 계조를 온으로 할 것인지 오프로 할 것인지와 같은 계조변환데이터가 스캔블러(20)에 보내진다. 이에 따라, 각 행 각 색마다 온/오프가 결정되어, 스캔블러(20)로부터, 그 7행분의 온/오프 표시데이터가 출력된다.

도 1은, 메모리 디코더(32)가 7행을 선택하는 예를 도시하고 있지만, 시분할로 7행분의 R, G, B의 데이터를 출력하도록 하더라도 좋다.

이 스캔블러(20)로부터의 출력과 행전극 선택패턴 발생회로(30)로부터의 출력과의 사이에서 EXOR회로(22)에 있

어서, 배타적 논리합을 취한다. 배타적 논리합의 결과를 가산기(24)로 가산한다. 상술한 바와 같이, 온/오프 표시데이터가 1, 0이기 때문에, 배타적 논리합에 의해서 얻어지는 7비트를 가산하면, 0 ~ 7의 데이터가 되어, 3비트의 2진수로 표시된다. 래치 앤드 디코더(26)로, 이 3비트중의 하위 1비트를 버리고, 상위 2비트가 래치되고, 디코드되어, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$ 중 해당하는 전압이 선택된다. 즉, 가산치가, 0 또는 1이면 $-3V_c$, 2 또는 3이면 $-V_c$, 4 또는 5이면 $+V_c$, 6 또는 7이면 $+3V_c$ 로서, 전압 레벨을 4치화한다. 이 전압이 열전극의 전압 레벨로서, 열전극 드라이버(16)에 의해서 LCD 패널(12)의 열전극에 인가 된다.

또한, 행전극 드라이버(14)에서는, 행전극 선택패턴 발생회로(30)로부터의 열 벡터에 따라서, $-V_r$, 0, $+V_r$ 중 해당하는 전압이 선택된다. 즉, 그 행전극이 선택되고 있는 경우에는 $+V_r$ 나 $-V_r$ 가, 또한, 비선택의 경우에는 0이 행전극 드라이버 (14)에 의해서 LCD 패널(12)에 인가된다.

컨트롤러(34)는, 외부로부터의 신호 및 설정에 따라, 각 회로를 적절한 타이밍으로 제어하여, 행전극 드라이버(14) 및 열전극 드라이버(16)에 의해서 LCD 패널 (12)이 구동되어, LCD패널(12)상에 4096 계조의 색이 표시된다. 그리고, 선택된 7행에 대하여, 도 3A의 행전극 선택패턴에 나타내는 8개의 사이클에 대하여 마찬가지로 표시를 하여, 표시 사이클이 완결된다.

도 4에, 행전극수가 35개의 경우의 표시 사이클의 예를 나타낸다.

도 4에 $-V_r$, $+V_r$ 로 나타낸 것은, 도 3A의 행전극 선택패턴의 행1의 8개의 사이클 #1 ~ #8(-1 , -1 , -1 , -1 , -1 , 1 , -1 , -1)를 나타낸 것으로, -1에 $-V_r$, 1에 $+V_r$ 이 대응하고 있다. 또한, 열전극의 전압 레벨 $+3V_c$, $+V_c$, $-V_c$, $-3V_c$ 의 선택방법으로서, 도 4의 예에서는, 행전극수 35개로 하여, 한번에 7행 선택하고 있기 때문에, $5(=35 \div 7)$ 블록으로 나누어, 도 3D의 열전극 전압패턴중 최초의 4행 D1과 최후의 1행 D2의 5행을 사용하는 것으로 한다. 따라서, 도 4의 제1의 사이클 S1에서는, D1 및 D2의 제1열의 요소 1 , -1 , 1 , 1 , -1 을 사용하여, $+V_c$, $-V_c$, $+V_c$, $+V_c$, $-V_c$ 라는 전압이 열전극에 인가된다. 또한, 다음 사이클 S2에서는, D1 및 D2의 제2열의 요소 1 , 1 , 1 , 3 , -1 을 사용하여, $+V_c$, $+V_c$, $+V_c$, $+3V_c$, $-V_c$ 라는 전압이 열전 극에 인가된다.

이렇게 해서, 8개의 사이클에 대하여 마찬가지로 행하고, 표시 사이클을 완결한다.

또한, 열전극의 전압(세그먼트전압)과 행전극의 전압(커몬전압)과의 차를 취하여 더해 나감으로써, 실효전압에 해당하는 값이 생겨난다. 즉, 도 4에 있어서 사선으로 나타낸 부분의 면적을 가한 것이 이것에 해당한다.

이하, 실효전압치의 구체적 산출방법에 대하여 설명한다.

도 3D의 열전극 전압패턴에 나타낸 바와 같이, 8사이클의 열전극 전압패턴에는, 각 행에 3 또는 -3 이 1개와, 1 또는 -1 이 7개 나타난다. 따라서, 실효전압에 해당하는 값이, 도 3E의 실효전압에 해당하는 값으로 나타낸 바와 같이 4 또는 -4 이 되는 것은, 다음 4가지 케이스를 생각할 수 있다.

$$(1) 4 = -3 + 1 + 1 + 1 + 1 + 1 + 1 + 1$$

$$(2) 4 = 3 + 1 + 1 + 1 + 1 - 1 - 1 - 1$$

$$(3) -4 = 3 - 1 - 1 - 1 - 1 - 1 - 1 - 1$$

$$(4) -4 = -3 - 1 - 1 - 1 - 1 + 1 + 1 + 1$$

상기 (1)의 케이스에서는, 온화소에 인가되는 전압은, $(V_r - 3V_c)$ 이 1회, $(V_r + V_c)$ 가 7회가 된다. (2)의 케이스에서는, 온화소에 인가되는 전압은, $(V_r + 3V_c)$ 가 1회, $(V_r + V_c)$ 가 4회, $(V_r - V_c)$ 가 3회가 된다. 또한, 마찬가지로, (3)의 케이스에서는, 오프화소에 인가되는 전압은, $(V_r + 3V_c)$ 가 1회, $(V_r - V_c)$ 가 7회가 된다. 또한, (4)의 케이스에서는, 오프화소에 인가되는 전압은, $(V_r - 3V_c)$ 가 1회, $(V_r - V_c)$ 가 4 회, $(V_r + V_c)$ 가 3회가 된다.

이상은, 행전극이, 선택되어 있는 경우이지만, 비선택시에 인가되는 전압은, $+3V_c$ 또는 $-3V_c$ 가 1회, $+V_c$ 또는 $-V_c$ 가 7회, 합계 8회의 정수배가 된다.

도 4에 나타내는 행전극수 35개의 경우에는, 상기의 케이스 (1)의 경우이고, 온화소의 실효전압치 V_{on} 은, 다음 식(1)에 의해서 산출된다.

$$V_{on} = \sqrt{\{P / (5 \times 8)\}} \cdots \cdots (1)$$

$$\text{단, } P = (V_r - 3V_c)^2 + (V_r + V_c)^2 \times 7$$

$$+ (3V_c)^2 \times 4 + V_c^2 \times 4 \times 7$$

이다.

또한, 일반적으로, 행전극이, N개인 경우를 생각하면, 블록수는 N/7이고, 상기 케이스 (1)의 경우에, 온화소에 인가되는 전압은, $(V_r - 3V_c)$ 가 1회, $(V_r + V_c)$ 가 7회, $+3V_c$ 또는 $-3V_c$ 이 $(N/7) - 1$ 회, $+V_c$ 또는 $-V_c$ 이 $((N/7) - 1) \times 7$ 회가 된다. 이 때, N/7이 정수가 아닌 경우에는, 소수점이하를 반올림하도록 하면 된다. 이 경우에, 온화소의 실효치전압 Von은, 다음 식(2)에 의해서 산출된다.

$$V_{on} = \sqrt{\{Q / (N / 7) \times 8\}} \cdots \cdots (2)$$

$$\text{단, } Q = (V_r - 3V_c)^2 + (V_r + V_c)^2 \times 7$$

$$+ (3V_c)^2 \times ((N / 7) - 1)$$

$$+ V_c^2 \times ((N / 7) - 1) \times 7$$

이다.

이것을 정리하면 다음 식(3)과 같이 된다.

$$V_{on} = (1 / \sqrt{N}) \times V_r \times \sqrt{\{2 \times N \times A^2 + 7 \times A + 7\}} \cdots (3)$$

단, $A = V_c / V_r$ 이다.

또한, 행전극수가 N개인 경우에, 상기 케이스 (2)의 경우에, 온화소에 인가되는 전압은, $(V_r + 3V_c)$ 가 1회, $(V_r + V_c)$ 가 4회, $(V_r - V_c)$ 가 3회, $+3V_c$ 또는 $-3V_c$ 가 $(N/7) - 1$ 회, $+V_c$ 또는 $-V_c$ 가 $((N/7) - 1) \times 7$ 회가 된다. 따라서, 위와 같이 온화소의 실효전압치 Von을 구하면, 다음 식(4)와 같이 된다.

$$V_{on} = \sqrt{\{R / (N / 7) \times 8\}} \cdots \cdots (4)$$

$$\text{단 } R = (V_r + 3V_c)^2 + (V_r + V_c)^2 \times 4$$

$$+ (V_r - V_c)^2 \times 3$$

$$+ (3V_c)^2 \times ((N / 7) - 1)$$

$$+ V_c^2 \times ((N / 7) - 1) \times 7$$

이다.

이것을 정리하면 다음 식(5)와 같이 된다.

$$V_{on} = (1 / \sqrt{N}) \times V_r \times \sqrt{\{2 \times N \times A^2 + 7 \times A + 7\}} \cdots (5)$$

단, $A = V_c / V_r$ 이다.

따라서, 결국 온화소의 실효전압은, 어느 것이나 같아진다.

마찬가지로, 행전극수가 N개(N/7 블록)의 경우, 상기 케이스(3)에 있어서 오프화소에 인가되는 전압은, $(V_r + 3V_c)$ 가 1회, $(V_r - V_c)$ 가 7회, $+3V_c$ 또는 $-3V_c$ 가 $(N/7) - 1$ 회, $+V_c$ 또는 $-V_c$ 가 $((N/7) - 1) \times 7$ 회가 된다. 따라서, 이 경우에 오프화소의 실효전압치 Voff를 구하면, 다음 식(6)과 같이 된다.

$$V_{off} = \sqrt{\{S / (N / 7) \times 8\}} \cdots \cdots (6)$$

$$\begin{aligned} \text{단 } R &= (V_r + 3V_c)^2 + (V_r - V_c)^2 \times 7 \\ &+ (3V_c)^2 \times ((N/7) - 1) \\ &+ V_c^2 \times ((N/7) - 1) \times 7 \end{aligned}$$

이다.

이것을 정리하면 다음 식(7)과 같이 된다.

$$V_{off} = (1/\sqrt{N}) \times V_r \times \sqrt{\{2 \times N \times A^2 - 7 \times A + 7\}} \cdots (7)$$

단, $A = V_c/V_r$ 이다.

또한, 마찬가지로, 상기 케이스 (4)의 경우에 대하여 오프화소의 실효전압치 V_{off} 를 계산하여도, 케이스 (3)의 경우의 실효전압치 V_{off} 와 동일하여, 결국 오프화소의 실효전압치도 전부 같아진다.

따라서, 모든 온화소의 실효전압치가 같고, 또한 모든 오프화소의 실효전압치도 동일하기 때문에, 전압평균화법이 성립한다.

또한, 드라이브회로의 설계에 있어서는, 열전극전압과 행전극전압의 비(바이어스)가 필요하며, 이상적인 바이어스에 대하여 설명한다.

드라이브회로의 실효전압 V_{on} 및 V_{off} 는, 액정이 온하기 시작하는 전압으로부터 오프하기 시작하는 전압까지를 타넘을 필요가 있다.

온화소의 실효전압 V_{on} 과 오프화소의 실효전압 V_{off} 와의 사이가 좁으면, 액정이 완전한 온 또는 완전한 오프로 변하지 않기 때문에, 콘트라스트가 낮아진다. 드라이브회로의 실효전압 V_{on} 과 V_{off} 의 비 V_{on}/V_{off} 는, 가능하면 크게 하는 쪽이 좋다. 따라서, $V_{on}/V_{off} = \sqrt{\{2 \times N \times A^2 + 7 \times A + 7\}/\{2 \times N \times A^2 - 7 \times A + 7\}}$ 에 있어서, 근호 $\sqrt{\quad}$ 의 내용을 $Y(A)$ 로 두고, 이것을 최대로 하는 $A = V_c/V_r$ 를 구한다.

$Y(A) = (2 \times N \times A^2 + 7 \times A + 7)/(2 \times N \times A^2 - 7 \times A + 7)$ 에 있어서, 이것을 A 로 미분하여, $A > 0$ 의 범위에서 $Y(A)$ 를 최대로 하는 A 를 구하면, $A = V_c/V_r = \sqrt{\{7/(2 \times N)\}}$ 이 된다. 이것이 이상적인 바이어스이고, 이 때, 온 오프비는,

$$V_{on}/V_{off} = \sqrt{\{2 \times \sqrt{(2 \times N)} + \sqrt{7}\} / \{2 \times \sqrt{(2 \times N)} - \sqrt{7}\}} \text{이 된다.}$$

본 실시형태에 있어서, 예를 들어, 문턱전압(Threshold Voltage)이 2.1V가 표준 고속액정에 있어서, 행전극수가 160개인 경우, 바이어스 A 를 1/7로 하면, 선택전압 V_r 는, 약 7.5V에서 끝난다. 따라서, $\pm V_r$ 에서도 $7.5 \times 2 = 15.0$ 으로 15V 이하로 할 수 있다.

이에 대하여, 종래의 APT 구동방식에서는, V_r 는 19V($\pm V_r$ 에서는 $19 \times 2 = 38V$), 동시 선택개수 $L=4$ 의 MLA 구동방식에서는 V_r 는 약 9.5V, BLA3 구동방식에서는 약 11V이다. 또한, 실용파형을 사용한 IAPT 구동방식에서는 $\pm V_r$ 에서 $19 \times 2 = 38V$ 보다는 낮게, 약 21V로 할 수 있다.

그러나, 상술한 바와 같이, 이들 종래의 것보다, 본 발명의 FLA7 구동방식에 의한 쪽이, $\pm V_r$ 에서도 15V 이하로 할 수 있기 때문에, 보다 뛰어난 효과를 갖고 있다.

따라서, FLA7 구동방식은, 특히 휴대전화용 LCD 모듈에의 시장요구인, 다색, 고화질, 동화상대응(動畵對應), 저소비 전력, 저가격, 좌우대칭, 3변 프리(Free), 1칩화를 실현하는 매우 유효한 기술이다.

즉, FLA7 구동방식에 있어서는, 동시 선택행수를 7, 열전극전압의 종류를 4값으로 하고, 평균응답시간이 빠른 168행의 고속액정이라도 최대사용전압이 15V 정도로 낮다. 따라서, 다색 표시데이터용의 비교적 큰 메모리를 탑재하는 미세 프로세스에 세그먼트(열전극)드라이버와 커몬(행전극)드라이버를 1칩화할 수 있다. 또한, 프레임 리스판스 현상도 적고, 콘트라스트가 높은 액정표시가 가능해진다.

또, FLA7 구동방식에서는, 8행 선택의 MLA 구동방식보다도 열전극 드라이브회로가 작기 때문에 칩 사이즈도 작다. 따라서, 행전극 선택전압의 드라이브진폭이 작고(행전압 $V_r = 7.5V_{max}$), 동작주파수도 낮게 할 수 있기 때문에, 소

비전력도 적다.

다음에, 본 발명의 제 1 형태의 제 2 실시형태에 대하여 설명한다.

도 5는, 본 발명에 관한 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 실시하기 위한 액정구동장치(LCD 드라이버)의 다른 실시형태(제 2 실시형태)의 회로구성을 나타내는 블록도이다. 본 제 2 실시형태에 관한 LCD 드라이버는, 행전극을 동시에 11개 선택하고, 또한, 열전극의 전압 레벨을 6값으로 하는 것이다. 본 발명에서는, 이 구동방법을 SLA11(Six-Level Addressing 11)로 하기로 한다. 또, 도 5에 나타내는 LCD 드라이버(110)는, 도 1에 나타내는 LCD 드라이버(10)와, 동시에 선택하는 행전극수가 7개에 대하여 11개이고, 또한, 열전극의 전압레벨이 4값에 대하여 6값이고, RGB의 각 색마다가 아니라 RGB의 각 색을 시분할로 처리하기 위해서, 스크램블러, EXOR, 가산기(Adder) 및 래치 앤드 디코더가 각 1개밖에 설치되지 않은 점을 제외하고, 기본적으로 유사한 구성을 가진 것으로, 그 구성요소도 기본적으로 같고, 유사한 기능을 가졌기 때문에, 그 참조부호의 아래 2자리수에는 동일한 부호를 붙인다.

도 5에 나타낸 바와 같이, 본 실시형태에 관한 LCD 드라이버(110)는, LCD 패널(112)의 11행(커몬)을 동시에 선택하여, 열전극전압을 6값으로 드라이브하는 MLA방식의 것으로, 행전극 드라이버(114), 열전극 드라이버(116) 및 표시데이터 메모리(118)를 구비하고 있다.

또한, RGB의 각 색의 신호를 시계열로 처리하도록, 스크램블러(120), EXOR 게이트(122), 가산기(Adder)(124), 래치 앤드 디코더(래치 amp; 디코더) (126)를 구비하고 있다. 또한, 계조표시를 위해, 스크램블러(120)에 계조변환데이터를 보내주는 계조발생회로(128)가 설치되어 있고, 행전극 선택패턴을 EXOR 게이트(122) 및 행전극 드라이버(114)에 보내주는 행전극 선택패턴발생회로(130)가 설치된다. 또한, 표시데이터 메모리(118)에는, 메모리디코더(132)가 설치된다.

또한, 이들 각 구성요소를 제어하기 위한 콘트롤러(134)가 설치되어 있다.

표시데이터 메모리(118)로부터는, 동시에 드라이브되는 LCD 패널(112)의 11행분의 칼라데이터가 동시에 스크램블러(120)에 출력된다. 스크램블러(120)는, 계조발생회로(128)로부터 받아들인 계조변환 데이터에 대응한 온/오프 표시데이터를 각각 출력한다. 스크램블러(120)로부터 출력된 온/오프 표시데이터는, EXOR 게이트(122)에 의해, 행전극 선택패턴 발생회로(130)로부터 받아들인 각각 대응하는 행전극 선택패턴과의 배타적 논리합이 취해지고, 가산기(124)에 의해 가산된다.

가산결과는, 래치 앤드 디코더(126)에 입력되고, 래치 앤드 디코더(126)에 의해, 가산결과에 대응한 전압 레벨이, 열전극의 최대전압의 1/5의 전압을 V_c 로서, $-5V_c$, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$, $+5V_c$ 의 6값중에서 선택되어, 열전극 드라이버(116)에 출력된다. 그리고 행전극 드라이버(114) 및 열전극 드라이버(116)에 의해, LCD 패널(112)이 구동된다.

또, 도 5는, RGB의 각 색을 시분할로 처리하는 예이기 때문에, 스크램블러 (120), EXOR 게이트(122), 가산기(Adder)(124), 래치 앤드 디코더(126)를, 각각 1개밖에 구비하고 있지 않지만, 도 1에 나타낸 바와 같이, RGB의 각 색의 각 열(세그먼트 SEG)마다 구비하여도 좋다.

이하, 본 실시형태의 작용을 상세하게 설명한다.

본 실시형태는, 11개의 행전극을 동시에 선택하는 것이지만, 행전극 선택패턴 발생회로(130)에서 발생시키는 행전극 선택패턴에서는, 11행 12열의 직교함수를 사용하는 것으로 한다. 이 직교함수는, 예를 들면 도 6에 나타낸 바와 같은 정규 직교행렬 M_2 로 표시되는 것이다. 즉, 행렬 M_2 는, 자기 자신의 전치행렬 M_2^t 과의 곱이 단위행렬 I 의 정수배가 되는 것이다. 도 6에 나타내는 행렬 M_2 의 경우, $M_2 M_2^t = 12I$ 가 된다(단, I 는 11차의 단위행렬이다). 이러한 행렬은, 예를 들면 아다마르행렬(이 경우는, 12차 아다마르행렬)로부터 1행을 생략한 것으로서 얻을 수 있다.

도 7A, 도 7B, 도 7C, 도 7D 및 도 7E는, 각각 본 실시형태에 있어서의 행전극 선택패턴, 표시패턴, 곱합연산결과, 열전극 전압패턴 및 실효전압에 해당하는 값을 나타낸다. 도 7B의 표시패턴 등은, 전부 2의 11승 = 2048과 같은데 중간은 생략하여 나타내고 있다. 도 7A에서, 행전극 선택패턴에 표시되는 1를 $+V_r$, -1을 $-V_r$ 로 한다. 또한, 온/오프 표시데이터의 온화소를 1, 오프화소를 -1로 한다.

또, 도 6에 나타내는 행렬 M_2 로 표시되는 직교함수는, 도 7A의 행전극 선택패턴의 사이클 #3 및 #5의 열 벡터를 반전하여, #3와 #11의 열 벡터를 교체시키고, 또한 행4와 행7을 교체시켜 얻어지는 것이다.

도 7D에 있어서, 열전극 전압패턴을 구하는 방법은, 상술한 제 1 실시형태에 있어서의 도 3D의 경우와 같다. 즉, 도 7A의 행전극 선택패턴의 11비트의 행선택열 벡터와, 도 7B의 표시패턴에 있어서의 동일 열전극의 11 비트의 온/오프

표시데이터(행 벡터)를 해당하는 비트마다 승산하여, 이것을 가산한다. 이들의 곱합연산결과는, 도 7C에 나타난 것과 같이, $\pm 11, \pm 9, \pm 7, \pm 5, \pm 3, \pm 1$ 의 12종류이고, 이에 대하여, -11 및 -9을 +5Vc로, -7 및 -5을 +3Vc로, -3 및 -1을 +Vc로, +1 및 +3을 -Vc로, +5 및 +7을 -3Vc로, +9 및 +11을 -5Vc로 치환함으로써, 도 7D의 열전극 전압 패턴이 결정된다.

종래에는, 11행을 선택하는 경우에는, 상기의 12종류의 전압 레벨이 필요하였지만, 본 발명의 제 2 실시형태에서는, 이와 같이, 열전극의 전압 레벨을 -5Vc, -3Vc, -Vc, +Vc, +3Vc, +5Vc의 6개의 레벨로서, 6치(値)화하는 것이다.

또한, 도 7E의 실효전압에 해당하는 값도, 상기의 제 1 실시형태에 있어서의 도 3E의 경우와 같이 산출된다.

현재, 얻어진 도 7E의 실효전압에 해당하는 값과 도 7B의 표시패턴을 비교하면, 모든 온화소는 같은 실효전압 6, 모든 오프화소는 같은 실효전압 -6이 되어 있다. 이로써, 전압평균화법이 성립하고 있는 것을 알 수 있다.

그런데, 이상 설명한 것은, 도 7D의 열전극 전압패턴을 계산상 구하는 방법이지만, 이것을 도 5에 나타내는 논리회로에서 실현하는 경우에 대하여 이하에 설명한다.

도 5의 논리회로에서 상기의 도 7D의 열전극 전압패턴을 실현하는 경우, 행전극 선택패턴의 1를 +Vr, 0을 -Vr로 하고, 또한, 온/오프 표시데이터의 온화소를 1, 오프화소를 0로 한다.

도 5의 회로 블록에 있어서, 메모리 디코더(132)가 11행을 선택하면, 11행분의 R, G, B의 각 데이터가 모이고, 각 R, G, B 데이터가 시계열에서 스크램블러(120)에 보내진다. 또한, 이 때, 계조발생회로(128)로부터, 그 표시 사이클에서의, 어떤 계조를 온으로 할 것인지 오프로 할 것인지와 같은 계조변환 데이터가 스크램블러(120)로 보내진다. 이에 따라, 각 행 각 색마다 온/오프가 결정되고, 스크램블러(120)로부터, 그 11행분의 온/오프 표시데이터가 출력된다.

도 5는, 시분할로 11행분의 R, G, B 데이터를 출력하도록 하고 있지만, 상기의 제 1 실시형태의 도 1과 같이 각 R, G, B마다 회로를 구성하도록 하더라도 좋다.

이 스크램블러(120)로부터의 출력과 행전극 선택패턴 발생회로(130)로부터의 출력과의 사이에서 EXOR 회로(122)에 있어서, 배타적 논리합을 취한다. 배타적 논리합의 결과를 가산기(124)로 가산한다. 상술한 바와 같이, 온/오프 표시데이터가 1, 0이기 때문에, 배타적 논리합에 의해서 얻어지는 11비트를 가산하면 0~11의 데이터가 되어, 4비트의 2진수로 표시된다. 래치 앤드 디코더(126)로, 이 4 비트중 하위 1비트를 버리고, 상위 3비트가 래치되고, 디코드되어, -5Vc, -3Vc, -Vc, +Vc, +3Vc, +5Vc 중 해당하는 전압이 선택된다. 즉, 가산치가, 0 또는 1이면 -5Vc, 2 또는 3이면 -3Vc, 4 또는 5이면 -Vc, 6 또는 7이면 +Vc, 8 또는 9이면 +3Vc, 10 또는 11이면 +5Vc로 하여, 전압 레벨을 6치화한다. 이 전압이 열전극의 전압 레벨로서, 열전극 드라이버(116)에 의해서 LCD 패널(112)의 열전극에 인가된다.

또한, 행전극 드라이버(114)에서는, 행전극선택 패턴발생회로(130)로부터의 열 벡터에 따라서, -Vr, 0, +Vr중, 해당하는 전압이 선택된다. 즉, 그 행전극이 선택되어 있는 경우에는 +Vr나 -Vr가, 또한, 비선택의 경우에는 0이 행전극 드라이버(114)에 의해서 LCD 패널(112)에 인가된다.

컨트롤러(134)는, 외부로부터의 신호 및 설정에 따라, 각 회로를 적절한 타 이밍으로 제어하여, 행전극 드라이버(114) 및 열전극 드라이버(116)에 의해서 LCD 패널(112)이 구동된다. 그리고, 선택된 11행에 대하여, 도 7A의 행전극 선택패턴에 나타내는 12개의 사이클에 대하여 마찬가지로 표시를 하여, 표시 사이클이 완결된다.

도 8에, 행전극수가, 33개(11개×3블록)의 경우의 표시 사이클의 일례를 나타낸다. 도 8에, -Vr, +Vr로 나타난 것은, 도 7A의 행전극 선택패턴의 행1의 8개의 사이클 #1~#12(1, 1, -1, 1, 1, 1, -1, -1, -1, 1, -1, -1)를 나타난 것으로, -1에 -Vr, 1에 +Vr가 대응하고 있다. 도 8의 예에서는, 행전극수 33개로 하여, 한번에 11행 선택하고 있기 때문에 $33 \div 11 = 3$ 블록으로 나누고 있다.

또한, 도 9A~도 9E에 나타난 바와 같이, 열전극의 전압 레벨로서는, 도 7A~도 7E에 * 표시로 나타난 위에서부터 1번째와 7번째 및 밑에서부터 9번째의 3행을 사용하는 것으로 하여, 이로써 상기 3블록을 구성한다. 즉, 도 8의 제1의 사이클 S1에서는, 도 9D의 열전극 전압패턴의 제1열의 -5, -3, 5를 사용하여, -5Vc, -3Vc, +5Vc라는 전압이 열전극에 인가된다. 또한, 다음 사이클 S2에서는, 도 9D의 열전극전압 패턴의 제2열의 1, 3, -1를 사용하여, +Vc, +3Vc, -Vc라는 전압이 열전극에 인가된다.

이렇게 해서, 12개의 사이클에 대하여 마찬가지로 행하여, 표시 사이클을 완결한다.

또한, 열전극의 전압(세그먼트전압)과 행전극의 전압(커몬전압)과의 차를 취하여 가해 나감으로써, 실효전압에 해당하는 값이 생겨난다. 즉, 도 8에 있어서 사선으로 나타난 부분의 면적을 가한 것이 이것에 해당한다.

이하, 제 2 실시형태에 있어서의 실효전압치의 구체적 산출방법에 대하여 설명한다.

도 7D의 열전극 전압패턴에 나타난 바와 같이, 12사이클의 열전극 전압패턴에는, 두 가지가 있다. 즉, 1개는, 5 또는 -5가 1개와, 11개의 1 또는 -1이 나타나는 케이스, 또 하나는, 3 또는 -3이 3개와, 9개의 1 또는 -1이 나타나는 케이스이다.

이 중, 실효전압에 해당하는 값이 6 또는 -6이 되는 것은, 하기의 10의 케이스이다.

$$(1) 6 = -5 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1$$

$$(2) 6 = -3 - 3 + 3 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1 + 1$$

$$(3) 6 = -3 + 3 + 3 + 1 + 1 + 1 + 1 + 1 + 1 + 1 - 1 - 1 - 1$$

$$(4) 6 = 3 + 3 + 3 + 1 + 1 + 1 - 1 - 1 - 1 - 1 - 1 - 1$$

$$(5) 6 = 5 + 1 + 1 + 1 + 1 + 1 + 1 - 1 - 1 - 1 - 1 - 1$$

$$(6) -6 = 5 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1$$

$$(7) -6 = 3 + 3 - 3 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1 - 1$$

$$(8) -6 = 3 - 3 - 3 - 1 - 1 - 1 - 1 - 1 - 1 - 1 + 1 + 1 + 1$$

$$(9) -6 = -3 - 3 - 3 - 1 - 1 - 1 + 1 + 1 + 1 + 1 + 1 + 1$$

$$(10) -6 = -5 - 1 - 1 - 1 - 1 - 1 - 1 - 1 + 1 + 1 + 1 + 1$$

상기 (1)의 케이스에 있어서는, 온화소에 인가되는 전압은, (Vr-5Vc)가 1회, (Vr+Vc)가 11회가 된다. (2)의 케이스에 있어서는, 온화소에 인가되는 전압은, (Vr-3Vc)가 2회, (Vr+3Vc)가 1회, (Vr+Vc)가 9회가 된다. 또한, 이하와 같이, 케이스 (3)의 온화소에의 인가전압은, (Vr-3Vc)가 1회, (Vr+3Vc)가 2회, (Vr+Vc)가 6회, (Vr-Vc)가 3회가 된다. 케이스 (4)의 온화소에의 인가전압은, (Vr+3Vc)가 3회, (Vr+Vc)가 3회, (Vr-Vc)가 6회가 된다. 케이스(5)의 온화소에의 인가전압은, (Vr+5Vc)가 1회, (Vr+Vc)가 6회, (Vr-Vc)가 5회가 된다.

또한, 케이스 (6)의 오프화소에의 인가전압은, (Vr+5Vc)이 1회, (Vr-Vc)가 11회가 된다. 케이스 (7)의 오프화소에의 인가전압은, (Vr+3Vc)가 2회, (Vr-3Vc)가 1회, (Vr-Vc)가 9회가 된다. 케이스 (8)의 오프화소에의 인가전압은, (Vr+3Vc)가 1회, (Vr-3Vc)가 2회, (Vr-Vc)가 6회, (Vr+Vc)가 3회가 된다. 케이스 (9)의 오프화소에의 인가전압은, (Vr-3Vc)가 3회, (Vr-Vc)가 3회, (Vr+Vc)가 6회가 된다. 또, 케이스(10)의 오프화소에의 인가전압은, (Vr-5Vc)가 1회, (Vr-Vc)가 6회, (Vr+Vc)가 5회가 된다.

이상은, 선택되어 있는 경우이지만, 비선택시에 인가되는 전압에는, 역시 다음과 같은 2종류가 있다. 하나는, 5Vc 또는 -5Vc가 1회, Vc 또는 -Vc가 11회, 합계 12회가 되는 케이스이고, 또 하나는, 3Vc 또는 -3Vc가 3회, Vc 또는 -Vc가 9회, 합계 12회가 되는 케이스이다.

이 2종류의 케이스가 자기 이외의 블록수, 즉, 전부의 블록수로부터 1를 뺀 회수만큼 나타난다.

상술한 바와 같이, 도 8은, 행전극수가 33개(11개×3블록)의 예이고, 각 사이클(S1, S2, ...)에 대하여, 선택화소는 도 9D에 나타내는 열전극 전압패턴의 행1의 전압을 인가하는 온화소이고, 상기 케이스 (5)의 경우이다. 도 8에 있어서, 가는 선은 행전극전압을, 굵은 선은 열전극전압을 각각 표시하고 있다. 또한, 비선택시에는, 도 9D의 열전극 전압패턴의 행2, 행3의 열전극전압이고, 상기 케이스의 (3)과 (10)의 경우이다.

이것을 일반화하여, 행전극수가 N개(N/11블록)의 경우의 실효치를 구한다. 여기서 N/11가 정수가 아닌 경우에는, 소수점이하를 반올림한다. 선택시에, 온화소에 인가되는 전압의 2승 평균을 Vonsel로 하고, 비선택시에 오프화소에 인가되는 전압의 2승 평균을 Voffsel로 하여, 비선택시에 화소에 인가되는 전압의 2승 평균을 Vdesel로 한다.

또한, Von 및 Voff를 다음 식(8)으로 부여한다.

$$Von = \sqrt{Vonsel + Vdesel}$$

$$V_{off} = \sqrt{(V_{offsel} + V_{desel})} \cdots \cdots (8)$$

다음에, 이 V_{desel} 가, 온화소에서도, 오프화소에서도 같아지는 이유에 대하여 설명한다.

비선택시에는, 행전극에는, $+V_r$ 도 아니고, $-V_r$ 도 아니고, 0V가 인가된다. 따라서, 화소에 인가되는 전압은, 열전극의 전압 패턴 그 자체가 된다. 상기의 케이스 (1)에서 케이스 (10)중의 어느 하나가, 화소에 인가된다. 2승합을 취하면, 상기의 케이스 (1), 케이스 (5), 케이스 (6), 케이스 (10)은 같아지고, 다음 식(9)가 성립한다.

$$(5 \times V_c)^2 + V_c^2 \times 11 = 36 \times V_c^2 \cdots \cdots (9)$$

또한, 케이스 (2), 케이스 (3), 케이스 (4), 케이스 (7), 케이스 (8), 케이스 (9)도 같아지고, 다음 식(10)이 성립한다.

$$(3 \times V_c)^2 \times 3 + V_c^2 \times 9 = 36 \times V_c^2 \cdots \cdots (10)$$

어느 케이스나 2승합은 같고, 이들이 전부의 블록수로부터 1을 뺀다 회수만큼 나타나기 때문에, 전부의 블록수로 2승 평균을 취하면, V_{desel} 은, 다음 식(11)과 같이 된다.

$$V_{desel} = \{36 \times V_c^2 \times ((N / 11) - 1) / \{(N / 11) \times 12\}$$

$$= \{3 \times N \times V_c^2 - 33 \times V_c^2\} / N \cdots \cdots (11)$$

한편, 선택시에 상기 케이스(1)의 온화소에 인가되는 전압은, $(V_r - 5V_c)$ 가 1회, $(V_r + V_c)$ 가 11회가 된다. 따라서, 전부의 블록수로 2승 평균한 전압 V_{onsel} 은, 다음 식(12)와 같아진다.

$$V_{onsel} = \{(V_r - 5 \times V_c)^2 + (V_r + V_c)^2 \times 11\} / \{(N / 11) \times 12\}$$

$$= \{11 \times V_r^2 + 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (12)$$

행전극수가 N개(N / 11블록)인 경우, 선택시에 상기 케이스 (2)의 온화소에 인가되는 전압은, $(V_r - 3V_c)$ 가 2회, $(V_r + 3V_c)$ 가 1회, $(V_r + V_c)$ 가 9회가 된다. 전부의 블록수로 2승 평균한 전압 V_{onsel} 은, 다음 식 (13)과 같아진다.

$$V_{onsel} = \{(V_r - 3 \times V_c)^2 \times 2 + (V_r + 3 \times V_c)^2$$

$$+ (V_r + V_c)^2 \times 9\} / \{(N / 11) \times 12\}$$

$$= \{11 \times V_r^2 + 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (13)$$

또한, 마찬가지로, 행전극수가 N개(N/11 블록)의 경우, 선택시에 상기 케이스 (3)의 온화소에 인가되는 전압은, $(V_r - 3V_c)$ 이 1회, $(V_r + 3V_c)$ 가 2회, $(V_r + V_c)$ 가 6회, $(V_r - V_c)$ 가 3회가 된다. 전부의 블록수로 2승 평균한 전압 V_{onsel} 은, 다음 식(14)와 같아진다.

$$V_{onsel} = \{(V_r - 3 \times V_c)^2 + (V_r + 3 \times V_c)^2 \times 2$$

$$+ (V_r + V_c)^2 \times 6 + (V_r - V_c)^2 \times 3\} / \{(N / 11) \times 12\}$$

$$= \{11 \times V_r^2 + 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (14)$$

또한, 행전극수가 N개(N/11블록)의 경우, 선택시에 상기 케이스(4)의 온화소에 인가되는 전압은, $(V_r + 3V_c)$ 가 3회, $(V_r + V_c)$ 가 3회, $(V_r - V_c)$ 가 6회가 된다. 전부의 블록수로 2승 평균한 전압 V_{onsel} 은, 다음 식(15)와 같아진다.

$$V_{onsel} = \{(V_r + 3 \times V_c)^2 \times 3 + (V_r + V_c)^2 \times 3$$

$$+ (V_r - V_c)^2 \times 6\} / \{(N / 11) \times 12\}$$

$$= \{11 \times V_r^2 + 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (15)$$

또한, 행전극수가 N개(N/11블록)의 경우, 선택시에 상기 케이스(5)의 온화소에 인가되는 전압은, $(V_r + 5V_c)$ 가 1회, (

V_r+V_c 가 6회, (V_r-V_c) 가 5회가 된다. 전부의 블록수로 2승 평균한 전압 Vonsel은, 다음 식(16)과 같아진다.

$$\begin{aligned} \text{Vonsel} &= \{(V_r + 5 \times V_c)^2 + (V_r + V_c)^2 \times 6 \\ &+ (V_r - V_c)^2 \times 5\} / \{(N / 11) \times 12\} \\ &= \{11 \times V_r^2 + 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (16) \end{aligned}$$

그런데, 상기 식 (8)에 의하면, $V_{on} = \sqrt{(\text{Vonsel} + \text{Vdesel})}$ 이므로, 지금까지 서술한 케이스(1) (5)의 V_{on} 은, 모두 다음 식(17)과 같아진다.

$$V_{on} = \sqrt{[11 \times V_r^2 + 11 \times V_r \times V_c + 3 \times N \times V_c^2] / N} \cdots \cdots (17)$$

여기서, $V_c/V_r=A$ 에 있어서, 이 식(17)을 정리하면, 다음 식(18)과 같아진다.

$$V_{on} = (1 / \sqrt{N}) \times V_r \times \sqrt{3 \times N \times A^2 + 11 \times A + 11} \cdots \cdots (18)$$

결국, 온화소의 실효전압은, 어느 것이나 같아진다.

또한, 마찬가지로, 행전극수가 N개(N/11 블록)의 경우, 상기 케이스(6)의 오프화소에 인가되는 전압은, (V_r+5V_c) 가 1회, (V_r-V_c) 가 11회가 된다. 전부의 블록수로 2승 평균한 전압 Voffsel은, 다음 식(19)와 같아진다.

$$\begin{aligned} \text{Voffsel} &= \{(V_r + 5 \times V_c)^2 + (V_r - V_c)^2 \times 11\} / \{(N/11) \times 12\} \\ &= \{11 \times V_r^2 - 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (19) \end{aligned}$$

또한, 행전극수가 N개(N/11 블록)의 경우, 상기 케이스 (7)의 오프화소에 인가되는 전압은, (V_r+3V_c) 가 2회, (V_r-3V_c) 가 1회, (V_r-V_c) 가 9회가 된다. 전부의 블록수로 2승 평균한 전압 Voffsel는, 다음 식(20)과 같아진다.

$$\begin{aligned} \text{Voffsel} &= \{(V_r + 3 \times V_c)^2 \times 2 + (V_r - 3 \times V_c)^2 \\ &+ (V_r - V_c)^2 \times 9\} / \{(N / 11) \times 12\} \\ &= \{11 \times V_r^2 - 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (20) \end{aligned}$$

마찬가지로, 행전극수가 N개(N/11 블록)의 경우, 상기 케이스 (8)의 오프화소에 인가되는 전압은, (V_r+3V_c) 가 1회, (V_r-3V_c) 가 2회, (V_r-V_c) 가 6회, (V_r+V_c) 가 3회가 된다. 전부의 블록수로 2승 평균한 전압 Voffsel은, 다음 식(21)과 같아진다.

$$\begin{aligned} \text{Voffsel} &= \{(V_r + 3 \times V_c)^2 + (V_r - 3 \times V_c)^2 \times 2 \\ &+ (V_r - V_c)^2 \times 6 + (V_r + V_c)^2 \times 3\} / \{(N / 11) \times 12\} \\ &= \{11 \times V_r^2 - 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (21) \end{aligned}$$

또한, 행전극수가 N개(N/11 블록)의 경우, 상기 케이스(9)의 오프화소에 인가되는 전압은, (V_r-3V_c) 가 3회, (V_r-V_c) 가 3회, (V_r+V_c) 가 6회가 된다. 전부의 블록수로 2승 평균한 전압 Voffsel은, 다음 식(22)과 같아진다.

$$\begin{aligned} \text{Voffsel} &= \{(V_r - 3 \times V_c)^2 \times 3 + (V_r - V_c)^2 \times 3 \\ &+ (V_r + V_c)^2 \times 6\} / \{(N / 11) \times 12\} \\ &= \{11 \times V_r^2 - 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (22) \end{aligned}$$

또한, 행전극수가 N개(N/11 블록)의 경우, 상기 케이스 (10)의 오프화소에 인가되는 전압은, (V_r-5V_c) 가 1회, (V_r-V_c) 가 6회, (V_r+V_c) 가 5회가 된다. 전부의 블록수로 2승 평균한 전압 Voffsel은, 다음 식(23)과 같아진다.

$$\begin{aligned} \text{Voffsel} &= \{(V_r - 5 \times V_c)^2 + (V_r - V_c)^2 \times 6 \\ &+ (V_r + V_c)^2 \times 5\} / \{(N / 11) \times 12\} \\ &= \{11 \times V_r^2 - 11 \times V_r \times V_c + 33 \times V_c^2\} / N \cdots \cdots (23) \end{aligned}$$

그런데, 상기 식(8)에 의하면, $V_{off} = \sqrt{(\text{Voffsel} + V_{desel})}$ 이기 때문에, 지금까지 말한 케이스 (6) (10)의 V_{off} 는, 모두 다음 식(24)과 같아진다.

$$V_{off} = \sqrt{\{11 \times V_r^2 - 11 \times V_r \times V_c + 3 \times N \times V_c^2\} / N} \cdots \cdots (24)$$

여기서, $V_c/V_r = A$ 로 두고, 이 식(24)을 정리하면, 다음 식(25)와 같아진다.

$$V_{off} = (1 / \sqrt{N}) \times V_r \times \sqrt{\{3 \times N \times A^2 - 11 \times A + 11\}} \cdots \cdots (25)$$

결국, 오프화소의 실효전압은, 어느 것이나 같아진다.

이상 서술한 바와 같이, 모든 온화소의 실효전압이 같고, 또한 모든 오프화소의 실효전압도 같기 때문에, 전압평균화 법이 성립한다.

다음에, 상기 제 1 실시형태와 같이, 이상적인 바이어스에 대하여 설명한다.

온화소의 실효전압 V_{on} 과, 오프화소의 실효전압 V_{off} 의 비는, 다음 식(26)과 같아진다.

$$\begin{aligned} V_{on}/V_{off} &= \sqrt{\{3 \times N \times A^2 + 11 \times A + 11\}} / \\ &\sqrt{\{3 \times N \times A^2 - 11 \times A + 11\}} \cdots \cdots (26) \end{aligned}$$

이상적인 바이어스는, 이 식(26)의 근호 $\sqrt{[]}$ 안이 최대가 되는 경우이다. 그래서, 이 근호내를 $Y(A)$ 로 두고, Y 를 최대로 하는 A 를 구한다.

$$Y(A) = \{3 \times N \times A^2 + 11 \times A + 11\} / \{3 \times N \times A^2 - 11 \times A + 11\}$$

이 $Y(A)$ 를 A 에서 미분하여, 0으로 두고, $A > 0$ 로서 A 를 구하면,

$A = \sqrt{[11 / (3 \times N)]}$ 이 되고, $A = V_c/V_r = \sqrt{[11 / (3 \times N)]}$ 일 때, $Y(A)$ 는 최대가 된다. 따라서, 이 A 의 값을 상기 식(26)에 대입하면, V_{on} 과 V_{off} 의 비는, 다음 식(27)과 같아진다.

$$\begin{aligned} V_{on}/V_{off} &= \sqrt{\{2 \times \sqrt{(3 \times N)} + \sqrt{11}\}} / \\ &\sqrt{\{2 \times \sqrt{(3 \times N)} - \sqrt{11}\}} \cdots (27) \end{aligned}$$

이상 설명한 제 2 실시형태에 있어서는, 동시 선택행수를 11로 하고 있기 때문에, 예를 들면, 스레슬드전압이 2.1V가 표준 고속액정에 있어서, 행전극수가 160개의 경우, 선택전압 V_r 는, 약 6.1V에서 끝난다.

따라서, 본 실시형태에 의한 구동방식은, 종래의 구동방식보다, 뛰어 난 효과를 갖고 있다.

또한, 본 발명의 제 1 형태의 제 1 실시형태에 의한 열전극의 전압 레벨 4값, 및, 제 2 실시형태에 있어서의 열전극의 전압 레벨 6값에 대하여, 종래의 구동방식에 의한 열전극전압 레벨은, APT 구동방식 및 BLA3 구동방식에서는 2값, I APT 구동방식에서는 4값, L=4의 MLA 구동방식에서는 5값으로 되어 있다. 따라서, 본 발명의 제 1 형태의 구동방식에서는, 전압 레벨 수만을 보면 APT 구동방식 및 BLA3구동방식의 2값에는 못 미치지만, 이들 종래의 구동방식은 선택전압이 크고, 소비전력이 크다고 하는 결점이 있다. 특히, BLA3구동방식에서는, 당연히 7개 혹은 11개를 동시에 구동할 수는 없고, 2값으로 하는 경우에는, 7행 128열, 혹은 11행 2048열의 행전극 선택패턴을 사용하는 BAT(Binary Addressing Technique)이 되어, 표시 사이클이 길어져 버린다고 하는 문제가 있다.

또한, IAPT 구동방식은, 본 발명의 제 1 형태의 제 1 실시형태와 같은 4값이지만, APT 구동방식과 같이, 선택되기까지의 주기가 길기 때문에, 고속액정에서는 프레임 리스판스 현상이 발생한다고 하는 문제가 있다.

또한, MLA 구동방식은, L=4에서도 5값이고, 본 발명의 제 1 형태의 제 1 실시형태 4값인 쪽이 뛰어나고, L=7의 MLA 구동방식에서는 상술한 바와 같이, 7+1=8값이 되어, 본 발명의 제 1 형태의 제 1 실시형태의 FLA7구동방식의 경우의 2배가 되어버린다. 또한, L=11로 MLA 구동방식을 하면, 12값이 되어, 역시 본 발명의 제 1 형태의 제 2 실시형태의 SLA11의 경우의 2배가 되어 버린다.

이와 같이, 본 발명의 제 1 형태의 제 1 실시형태에 의한 7행을 동시 선택하여, 열전극전압 레벨을 4값으로 하는 FLA7 구동방식 및 본 발명의 제 1 형태의 제 2 실시형태에 의한 11행을 동시 선택하여, 열전극전압 레벨을 6값으로 하는 SLA11 구동방식은, 종래 방식보다도 뛰어난 효과를 가진 것을 알 수 있다.

이상, 상세히 설명한 바와 같이, 본 발명의 제 1 형태에 의하면, 동시 선택하는 행전극의 개수를 7개로 하고, 또한 열전극의 전압 레벨을 4값으로 하였기 때문에, 혹은, 동시 선택하는 행전극의 개수를 11개로 하고, 또한 열전극의 전압 레벨을 6값으로 하였기 때문에, 행전극 선택전압을 낮게 할 수가 있다. 따라서, 4K색, 65K색 등의 표시에 필요한 비교적 큰 메모리를 미세 프로세스에 수납할 수 있고, 행전극 드라이버와 열전극 드라이버를 1칩으로 할 수 있다. 또한, 열전극의 전압 레벨이 4값 혹은 6값으로 비교적 적기 때문에, 칩 사이즈를 작게 할 수가 있다.

또한, 동시에 구동하는 행전극의 개수가 7개 혹은 11개로 많기 때문에, 평균적인 응답시간이 빠른 고속액정이라도, 프레임 리스판스 현상을 방지할 수가 있어, 콘트라스트를 높게 할 수가 있다. 또한, 행전극전압이 낮기 때문에, 소비전력이 적어진다. 또한, 동시에 구동하는 행전극의 개수가 많기 때문에 동작주파수를 낮게 할 수 있어, 소비전력을 보다 적게 하는 것이 가능해진다.

마찬가지로, 동시 선택하는 행전극의 개수를 15개로 하고, 또한 열전극의 전압 레벨을 8값으로 하는 것도 가능하다. 행전극의 선택패턴으로서, 15행 16열의 직교함수를 사용한다. 15개의 행전극의 선택패턴을 나타내는 15비트의 행전극 벡터와, 열전극의 표시패턴을 나타내는 15비트의 온/오프 표시데이터에 대하여, 해당하는 비트마다 배타적 논리합을 취하여, 각 비트마다의 배타적 논리합을 가산한다. 열전극의 최대전압의 1/7의 전압을 V_c 로 할 때, 상기 가산결과가 0 또는 1일 때, 열전극의 전압 레벨을 $-7V_c$ 로 하고, 상기 가산결과가 2 또는 3일 때, 열전극의 전압 레벨을 $-5V_c$ 로 하며, 상기 가산결과가 4 또는 5일 때, 열전극의 전압 레벨을 $-3V_c$ 로 하고, 상기 가산결과가 6 또는 7일 때, 열전극의 전압 레벨을 $-V_c$ 로 하며, 상기 가산결과가 8 또는 9일 때, 열전극의 전압 레벨을 $+V_c$ 로 하고, 상기 가산결과가 10 또는 11일 때, 열전극의 전압 레벨을 $+3V_c$ 로 하며, 상기 가산결과가 12 또는 13일 때, 열전극의 전압 레벨을 $+5V_c$ 로 하고, 상기 가산결과가 14 또는 15일 때, 열전극의 전압 레벨을 $+7V_c$ 로 하는 것이 바람직하다.

상세한 내용은 기술하지 않지만, 그 경우의 온화소의 실효전압은, 다음 식(28)과 같아진다.

$$V_{on} = (1 / \sqrt{N}) \times V_r \times \sqrt{\{4 \times N \times A^2 + 15 \times A + 15\}} \cdots \cdots (28)$$

오프화소의 실효전압도, 다음 식(29)와 같아진다.

$$V_{off} = (1 / \sqrt{N}) \times V_r \times \sqrt{\{4 \times N \times A^2 - 15 \times A + 15\}} \cdots \cdots (29)$$

또한, 이상적인 바이어스는, 하기와 같아진다.

$$A = V_c / V_r = \sqrt{[15 / (4 \times N)]}$$

그 이상적인 바이어스일 때, V_{on} 과 V_{off} 의 비는, 다음 식(30)이 된다.

$$V_{on}/V_{off} = \sqrt{\{2 \times \sqrt{4 \times N} + \sqrt{15}\} / \{2 \times \sqrt{4 \times N} - \sqrt{15}\}} \cdots \cdots (30)$$

연역(演繹)하면, 동시 선택하는 행전극의 개수를 Y개(단 Y는 7이상의 홀수로 한다)로 하여, 행전극의 선택패턴으로서 Y행 Z열(단지, $Z > Y$ 로 한다)의 직교함수를 사용하면, 열전극의 전압 레벨은 X값이 되어, 다음 식(31)으로 표시된다.

$$[2 \times i - (X - 1)] \times V_c \cdots \cdots (31)$$

단지, 여기서, $i=0, 1, 2, \cdots (X-1)$, 및 $X = (Y+1)/2$ 로 하고, V_c 를 열전극의 최대전압의 $1/(X-1)$ 의 전압으로 한다.

온화소의 실효전압은, 다음 식(32)와 같아진다.

$$V_{on} = (1 / \sqrt{N}) \times V_r \times \sqrt{\{(X/2) \times N \times A^2 + Y \times A + Y\}} \cdots \cdots (32)$$

오프화소의 실효전압도, 다음 식(33)과 같아진다.

$$V_{off} = (1 / \sqrt{N}) \times V_r \times \sqrt{\{(X/2) \times N \times A^2 - Y \times A + Y\}} \cdots \cdots (33)$$

또한, 이상적인 바이어스는 하기와 같아진다.

$$A = V_c / V_r = \sqrt{Y / \{(X/2) \times N\}}$$

그 이상적인 바이어스일 때, V_{on} 과 V_{off} 의 비는, 다음 식(34)이 된다.

$$V_{on}/V_{off} = \sqrt{[2 \times \sqrt{\{(X/2) \times N\}} + \sqrt{Y}] / [2 \times \sqrt{\{(X/2) \times N\}} - \sqrt{Y}]} \cdots \cdots (34)$$

본 발명의 제 1 형태의 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법 및 장치는, 기본적으로 이상과 같이 구성된다.

다음에, 도 10 도 18을 참조하여, 본 발명의 제 2 형태의 단순 매트릭스액정의 구동방법 및 액정구동장치를 설명한다.

도 10은, 본 발명의 제 2 형태에 관한 단순 매트릭스액정의 구동방법을 실시 하기 위한 액정구동장치(LCD 드라이버)의 일 실시형태의 회로구성을 나타내는 블록도이다. 본 실시형태에 관한 LCD 드라이버는, 7행 8열의 직교함수를 사용하여 행전극을 동시에 7개 선택하고, 또한 열전극의 전압 레벨을 4값으로 하는 MLA 구동방식을 사용한다. 이 구동방법은, 상술의 본 발명의 제 1 형태의 제 1 실시형태에 있어서 설명한 FLA7 구동방식이다. MLA 구동방식은, 상술한 바와 같이, 복수의 행전극을 동시에 선택하여 행전극 선택패턴을 인가하고, 또한 행전극 선택패턴과 온/오프 표시데이터로 생성되는 전압 레벨을 선택하여 열전극에 인가한다. 이 필드를 행전극 선택패턴의 행전극 벡터의 수만큼 반복함으로써, 표시 사이클이 완료한다. FLA7 구동방식의 경우, 8필드에서 1표시 사이클이 완결한다.

또, 도 10에 나타내는 LCD 드라이버(210)는, 도 1에 나타내는 LCD 드라이버 (10)와, RGB의 각 색마다가 아니라 RG B의 각 색을 시분할로 처리하기 위해서, 스크램블러, EXOR, 가산기(Adder) 및 래치 앤드 디코더가 각각 1개밖에 설치되지 않은 점을 제외하고, 기본적으로 같은 구성을 가진 것으로, 그 구성요소도 기본적으로 같고, 같은 기능을 가진 것이기 때문에, 같은 구성요소에는 동일한 명칭 및 아래 2자리수가 동일한 참조부호를 붙인다.

도 10에 나타낸 바와 같이, 본 실시형태에 관한 LCD 드라이버(210)는, 도 1에 나타내는 실시형태같이 LCD 패널(212)의 행전극중의 7행(커몬:COM)을 동시에 선택하여, 열전극전압을 4값으로 드라이브하는 행전극 드라이버(214), 열전극 드라이버(216) 및 표시데이터 메모리(218)를 구비하고 있다.

또한, 동 도면에 나타내는 LCD 드라이버(210)는, 스크램블러(220), EXOR 게이트(222), 가산기(Adder, 224), 래치 앤드 디코더(래치 amp; 디코더)(226)를 구비하고 있다. 또, 도 10은, RGB의 각 색을 시분할로 처리하는 예이기 때문에, 스크램블러 (220), EXOR 게이트(222), 가산기(Adder, 224), 래치 앤드 디코더(226)를, 각각 1개밖에 구비하고 있지 않지만, 도 1에 나타낸 바와 같이, RGB의 각 색의 각 열(세그먼트 SEG)마다 구비하더라도 좋다.

또한, 계조표시를 위해, 스크램블러(220)에 계조변환 데이터를 보내주는 계조발생회로(228)가 설치되어 있고, 행전극 선택패턴을 EXOR 게이트(222) 및 행전극 드라이버(214)에 보내주는 행전극 선택패턴 발생회로(230)가 설치되어 있다. 또한, 표시데이터 메모리(218)에는, 메모리 디코더(232)가 설치된다. 또한, 이들 각 구성요소를 제어하기 위한 콘트롤러(234)가 설치되어 있다.

표시데이터 메모리(218)로부터는, 동시에 드라이브되는 LCD 패널(212)의 7행분의 칼라데이터(RGB 중 어느 하나)가, 동시에 스크램블러(220)에 출력된다. 스크램블러(220)는, 계조발생회로(228)로부터 받아들인 계조변환데이터에 대응한 온/오프 표시데이터를 각각 출력한다. 스크램블러(220)로부터 출력된 온/오프 표시데이터는, EXOR 게이트(222)에 의해, 행전극 선택패턴 발생회로(230)로부터 받아들인 각각 대응하는 행전극 선택패턴과의 배타적 논리합이 취해지고, 가산기(224)에 의해 가산된다.

가산결과는, 래치 앤드 디코더(226)에 입력되어, 래치 앤드 디코더(226)에 의해, 가산결과에 대응한 전압 레벨이, 열전극의 최대전압의 1/3의 전압을 V_c 로 하여, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$ 의 4값중에서 선택되어, 열전극 드라이버(216)

에 출력된 다. 그리고 행전극 드라이버(214) 및 열전극 드라이버(216)에 의해 LCD 패널(212)이 구동된다.

이와 같이, 본 실시형태에서는 특히 제한은 없지만, MLA 구동방식을 사용하는 것이 바람직하다. 이것은, 프레임 리스판스 현상을 회피하기 위해서는, 단위시간의 선택회수가 많아지는 MLA 구동방식이 좋고, 경우에 따라서는 필수적이기 때문이다.

또한, 선택회수가 많을수록, 선택회수가 많아지기 때문에, 7행을 동시에 구동하는 상기의 FLA7 구동방식이 바람직하다. 7행 동시구동의 MLA 구동방식에서는, 통상, 열(칼럼)전극전압 레벨의 종류는 8값이 되지만, FLA7 구동방식에 있어서는, 4값이기 때문에, 열전극전압이 변화하는 주파수가 약 1/2이 된다고 하는 효과도 갖고 있다.

또, FLA7구동방식의 상세한 내용에 대해서는, 본 발명의 제 1 형태의 제 1 실시형태에 있어서 설명하였기 때문에, 여기서는 그 설명을 생략한다.

또한, 본 실시형태에서는, 완전동화상(30코마/초)표시를 실시하기 위해서, 표시데이터에 대응하는 계조데이터의 상위비트를 PWM 계조방식으로 표시하는 동시에, 표시데이터에 대응하는 계조데이터의 하위 비트를 FRC 계조방식으로 표시하도록 하고 있다.

또한, 액정의 전압휘도특성은, 직선적이지 않기 때문에, 계조보정이 필요하고, 64계조를 표시하기 위해서는, 64이상이고, 또한, 필요최소한의 계조데이터가 필요하게 된다. 구체적으로는, 128계조중에서 64계조를 선택하여, 계조데이터로 한다.

그러나, 168행(7행 × 24블록)의 액정패널에, PWM 계조방식만으로 128계조의 완전동화상표시를 하면, 최소분할시간이 $1.36 \mu\text{sec}(1/(30 \text{ 코마} \times 8 \text{ 필드} \times 24 \text{ 블록} \times 128 \text{ 계조}))$ 가 되고, LCD 패널이 응답할 수 없다. 그런데, 인간의 눈으로 인식할 수 있는 완전동화상의 계조로서는, 4000(4K)색으로 충분하고, 각 색(R, G, B)에서는 16계조($16 \times 16 \times 16 = 4096$)로 좋다. 그래서, 계조데이터의 상위 4비트(16계조)를 PWM 계조방식으로 표시한다.

또한, 문자, 저속동화상나 정지화상에서는, 고화질이 요구되기 때문에, 128계조 데이터를 모두 표시한다. 그래서, 본 실시형태는, 128계조 데이터의 하위 3비트를 8회의 온과 오프(8계조)로 표시하는 것으로 하여, PWM 계조방식의 최소분할시간에 할당하여, PWM 계조방식에 부가하도록 하는 것이다.

이와 같이, PWM 계조방식에 FRC 계조방식을 부가하는(플러스하는)방식을 여기서는, PpF(PWM plus FRC) 계조방식이라고 하기로 한다.

본 출원에 관한 발명자는, 이번 액정의 전압휘도특성의 보정을 포함해서, 128계(7비트)중에서 64계조를 선택하여, R, G, B에서 26만색을 표시하는 완전동화상(30 코마/초)에 대응한 계조방식을 개발하였다. 그것이 이 PWM 계조방식에 FRC 계조방식을 부가한(플러스한) PpF 계조방식이다.

이 PpF 계조방식에 의하면, 동작주파수를 1/4내지 1/8로 저감할 수 있고, 소비전력이 현저히 작아지고, 또한, 완전동화상라도 소비전력이 증가하지 않고, 또한, 계조 데이터의 유지도 4608 비트로 작고, 약 1/5로도 충족된다고 하는 뛰어난 효과를 얻을 수 있다.

본 실시형태에서는, 26만색 칼라 STN-LCD용 PpF 계조방식의 LCD 드라이버(액정구동장치)로서 설명한다.

앞에서도 설명한 바와 같이, 본 실시형태에 있어서의 PpF 계조방식에서는, 128계조(7비트)로부터 64계조를 선택하여, 상위 4비트를 PWM 계조방식으로, 또한, 하위 3비트를 FRC 계조방식으로 표현하여, FRC를 PWM의 최소분할시간으로 할당하여, PWM 계조방식에 부가한다. 또한, 필요한 행선택기간을 8의 배수로 설정하는 것으로 한다.

예를 들면, 현재, 최대의 계조를 107로 한다. 이 때 행선택기간을, 107이상의 8의 배수, 예를 들면, 112(14×8)계조로 하여, 112계조에 맵핑하여, 시퀀스 0 13으로서, 행선택기간을 14분할한다. 그리고, 시퀀스 0에서 하위 3비트를 FRC 계조방식으로 표현하고, 시퀀스 1 13으로 상위 4비트를 PWM 계조방식으로 표현한다.

도 11에, 연속시간 PWM 계조방식에 의한 구동방법의 예를 나타낸다.

이것은, 14 시퀀스일 때의 G(Green)의 예이다. 값은 계조 팔레트로 설정된다. R(Red) 및 B(Blue)도, 계조 0 13을 사용하여, 마찬가지로 계조 팔레트로 설정된다.

각 시퀀스의 온/오프 표시데이터에 대하여, 8종의 행전극 선택패턴(예를 들면, 열 벡터)를 사용하여 MLA 연산을 하기 때문에, 8개의 필드에서 완결하게 된다. 그러나, 연속시간 PWM 계조방식에서는, 도 11에 나타낸 바와 같이, 어떤 계

조도 일 제히 온이 되어, 표시데이터 메모리로 설정한 계조 팔레트에 따라 오프가 된다. 그리고 다시 일제히 온이 되기 때문에, 표시 사이클의 반복 주파수가 낮은(예를 들면 35Hz 이하) 경우에는, 깜박거림이 보이는 경우가 있다. 이 대책으로서, PWM 계조방식의 온시간을, 행선택기간의 PWM 구간에서 분산시키는 분산 PWM 계조방식을 생각할 수 있다.

도 12에, 분산 PWM 계조방식에 의한 구동방법의 예를 나타낸다.

도 12에 나타내는 예에서는, 시퀀스수를 16에 고정하고 있다. 또한, PWM값에 따라, PWM구간의 시퀀스 1 ~ 15의 온 위치를 분산시키도록 하여, 깜박거림을 방지하도록 하고 있다.

그러나, 이와 같이 너무 분산수를 지나치게 증가시켜, 세그먼트전압이 변화하는 주파수가 높아져, 크로스토크가 두드러지면, 다음의 도 13에 나타낸 바와 같이, 2개로 분산시키도록 하여도 좋다.

또한, 128계조가 아니라, 64계조로 충분한 경우에는, 시퀀스수를 8로 고정한다. 이 때, 도 14에 나타낸 바와 같이, PWM 값에 따라서, PWM 구간의 시퀀스 1 ~ 7의 온 위치를 2개로 분산한다.

또한, FRC 구간에서는, 그 값에 의해, FRC 시퀀스마다, 도 15에 나타낸 바와 같이 각 시퀀스에 있어서의 온/오프를 제어한다. FRC 시퀀스는 필드마다 갱신하여, 8필드마다 시프트하기 때문에, 온과 오프가 평균화되고, 깜박거림이 적다.

이 때, 각 FRC 시퀀스의 온/오프데이터에 대하여, 8종의 행전극 선택 패턴(예를 들면, 열 벡터)를 사용하여 MLA 연산을 하기 때문에, 예를 들면, 7행 8열의 직교함수의 경우, 1표시사이클 = 64 필드(8×8)로 완결하게 된다. 동화상 표시에서는, 64 필드의 사이에, 표시데이터가 다시 쓰이고, MLA 연산이 완결하지 않기 때문에, 색재현성이 나쁘게 되거나, 순간적인 휘도변화(스프라이싱)가 발생하는 경우가 있다.

이 때, 도 15에 나타낸 바와 같이, 지정에 의해서 FRC 구간을 상기 FRC 시퀀스 7(하위 3 비트중의 최상위 비트)에 고정한다. FRC가 8필드에서 완결하기 때문에, 표시데이터가 변하더라도, 스프라이싱은 적고, 색재현성의 저하도 적다.

결국, 하위 3비트를 3사(捨)4입(入)함으로써, 등가적으로는, FRC 기간이 PWM 기간의 하나가 되어, 상위 4비트가 4.5비트가 된다. R, G, B에서는, 12비트가 13.5비트가 되기 때문에, 11K색이 된다. 인간의 눈으로 인식할 수 있는 완전 동화상의 계조로서는 이것으로도 충분하다.

PpF 계조방식의 응용예로서, 휴대전화의 화면을 문자나 저속동화상의 영역과 완전동화상영역으로 분할하고 표시하는 것을 생각할 수 있다.

예를 들면, 도 16에 나타낸 바와 같이, 휴대전화의 화면(250)을, 문자나 정지화상 또는 저속동화상을 표시하는 FRC 비고정영역 A로, 완전동화상을 표시하는 FRC 고정영역 B로 분할한다. 그리고, 화면(250)상의 FRC 고정영역 B에 완전동화상을 표시할 수가 있다.

혹은, 도 17에 나타낸 바와 같이, 휴대전화의 화면(250)의 FRC 고정영역을, 행전극의 FRC 고정영역 C 및 열전극의 FRC 고정영역 D와 같이, 행전극 및 열전극으로 각각 지정하면, 화면(250)상의 임의의 위치에 완전동화상을 표시할 수 있다.

이하, 도 10의 액정구동장치(210)의 작용에 관해서 설명한다.

컨트롤러(234)는, LCD 패널(212)에 표시하기 위한 블록의 표시데이터를 표시데이터 메모리(218)의 메모리 디코더(232)에 지시한다. 그리고, 선택된 7행분의 표시데이터(R, G, B)가, 표시데이터 메모리(218)로 스크램블러(220)로 보내진다.

스크램블러(220)는, 표시데이터가 나타내는 계조가 그 시퀀스에서 온인지 오프인지를 계조발생회로(228)로부터 보내지는 계조변환 데이터로부터 판정하여, 온/오프 표시데이터로서 출력한다.

이 계조발생회로(228)에 있어서의 계조변환 데이터의 생성에 대하여 도 18을 사용하여 설명한다.

동 도면에 나타낸 바와 같이, 계조발생회로(228)는, PWM계조 팔레트(236)와, FRC계조 팔레트(238)와, 시퀀서(240)와, FRC 시퀀서(242)와, 계조 셀렉터(244)를 가진다.

도 18에 나타낸 바와 같이, 컨트롤러(234)는, 128계조중에서 지정되는 64계조의 계조데이터의 상위 4비트를 PWM 계조 팔레트(236)로 설정하고, 또한, 상기 계조데이터의 하위 3비트를 FRC계조 팔레트(238)로 설정한다.

시퀀서(240)는, 컨트롤러(234)로부터의 클록과 엔드 시퀀스값에 따라서, 시퀀스신호(SQ0 SQ15)를 발생한다. PWM계조 팔레트(236)는, 각 시퀀스(SQ1 SQ15) 시점의 각 계조(계조0 계조63)의 온/오프데이터를 출력한다.

FRC 시퀀서(242)는, 컨트롤러(234)로부터의 클록과 FRC 고정영역의 지정에 따라, FRC 시퀀스신호(F0 F7)를 발생한다. FRC 고정영역에 해당하는 경우는, 하위 3비트중의 최상위 비트에 대응하는 F7에 고정한다.

FRC계조 팔레트(238)는, 각 FRC 시퀀스(F0 F7) 시점의 각 계조(계조0 계조63)의 온/오프데이터를 출력한다.

계조 셀렉터(244)는, SQ0의 경우는, FRC계조 팔레트(238)로부터의 온/오프데이터를, 또한, SQ1 SQ15의 경우는, PWM계조 팔레트(236)로부터의 온/오프데이터를 계조변환 데이터로서 출력한다.

이렇게 해서, FRC 계조방식으로 표현된 것을 PWM 계조방식에서의 최소분할시간에 할당함으로써, FRC 계조방식이 PWM 계조방식에 부가된다.

다시 도 10에 있어서, 컨트롤러(234)는, 그 시점에서 사용하는 행전극 선택패턴을 행전극 선택패턴 발생회로(230)에 대하여 지시한다.

행전극 선택패턴발생회로(230)는, 행전극 선택패턴을 EXOR 게이트(222) 및 행전극드라이버(214)에 보낸다. EXOR 게이트(222)에 있어서, 스캔블러(220)로부터의 온/오프 표시데이터와 행전극 선택패턴과의 배타적 논리합(EXOR)가 연산된다. EXOR 연산의 결과는, 가산기(Adder,224)로 가산되어, 래치 앤드 디코더(226)로 래치된다.

래치된 값에 의해서, 열전극전압 레벨이 선택되어, 열전극 드라이버(216)에 의해서, 각 열전극에 공급된다.

또한, 한편, 선택된 블록에는, 행전극 선택패턴에 따른 행전극전압이 행전극 드라이버(214)에 의해서, 행전극에 공급되고, 이에 따라, LCD 패널(212)이 구동된다.

이상 설명한 바와 같이, 본 실시형태에 의하면, STN 액정으로, 다계조(26만색)의 저속동화상 내지 정지화상을 표시할 수 있는 동시에, 4K색 이상의 완전동화상(30 코마/초)를 표시할 수가 있다.

또한, 행선택기간이 충분히 길고, 또한, 열(칼럼)전극전압이 변화하는 주파수가 낮기 때문에, STN 액정이 이것에 응답할 수 있고, 콘트라스트의 저하를 적게 할 수 있다.

또한, PWM 구간의 온의 위치를 분산시키기 때문에, 표시 사이클의 반복 주파수를 낮게 하더라도, 깜박거림이 적다.

또한, 동작주파수를 체감할 수 있기 때문에, 소비전력이 매우 작고, 완전동화상표시라도, 소비전력이 증가하는 일이 없다.

또한, 완전동화상을 표시하는 영역을 임의로 지정할 수 있기 때문에, 각종 어플리케이션에 대응이 가능하고, FRC 계조표시를 정지시킬 수 있기 때문에, 스프라이싱이 적고, MLA 연산이 완결하지 않는 것에 의한 색재현성의 저하도 적다고 하는 효과를 갖고 있다.

따라서, 이 PpF 계조방식은, 특히, 휴대전화용 LCD 모듈에의 시장요구인, 다색, 고화질, 동화상대응, 저소비전력, 저가격 등을 실현할 수 있는 매우 유효한 기술이다.

그런데, FRC 계조방식의 표시 사이클은, 1개의 온화소, 내지 오프화소를 모든 열 벡터로 연산하여 표시하여, 그것을 모든 온화소 내지 오프화소에 대하여 실행한다. 예를 들면, 동시 선택행수가 7이고 7행 8열의 직교함수를 사용하는 경우, 1개의 계조를 64개(6비트 64계조 데이터)의 온/오프에서 표시하면, 1표시 사이클은 512(8×64)가 된다. 168행(24블록)을 완전동화상(30코마/초)으로 표시하기 위해서는, LCD 패널은, 약 369kHz(512×24×30)의 주파수에 응답해야만 한다.

한편, 예를 들면, 7행 8열의 경우, PWM 계조방식의 표시 사이클은, 8 필드가 된다. 64계조의 경우는, 63분할한 시간의 ON시간으로, 1개의 계조를 표현한다. 168행(24블록)을 완전동화상으로 표시하기 위해서는, LCD 패널은, 약 363kHz (63×8×24×30)의 주파수에 응답하지 않으면 안된다.

또, 액정의 펄스폭에 대한 휘도특성은 직선적이지 않기 때문에, 64계조를 표시하기 위해서는, 보정을 위해 64이상의 펄스폭(계조 데이터)가 필요하게 된다. 구체적으로는, 64계조의 표시데이터의 각각을 128의 계조데이터중에서 선택하여, 계조데이터로서 대응시키게 된다. 따라서 점점(2배) 고주파화하여 버린다.

그러나, 현재, 그러한 고주파에 응답할 수 있는 LCD 패널은 존재하지 않는다. 또한, 동작주파수가 높아지기 때문에, 소비전력도 커져 버린다. FLA7 구동방식은, 열전극전압의 종류가 8값이 아니라, 4값이기 때문에 액정에의 칼럼주파수가 약 1/2이 되는 효과가 있지만 소비전력은 그다지 저감할 수 없다.

이에 대하여, PpF 계조방식은, 상술한 바와 같이, 액정의 전압휘도특성의 보정을 포함해서, 128의 계조데이터중에서 64계조를 선택하여, R, G, B에서 26만색을 표시하는, 완전동화상에 대응한 계조방식이다. 동작주파수를 1/4의 92kHz(16×8×24×30)로 저감할 수 있고, 소비전력을 매우 작게 할 수 있다. 완전동화상라도 소비전력이 증가하지 않는다. 또한, R, G, B의 계조데이터를 유지하는 기억 용량도 4608 비트로 끝난다고 하는 효과가 있다.

본 발명의 제 2 형태의 단순 매트릭스액정의 구동방법 및 액정구동장치는, 기본적으로 이상과 같이 구성된다.

다음에, 도 19 도 24를 참조하여, 본 발명의 제 3 형태의 단순 매트릭스액정의 멀티 라인 어드레싱 구동장치 및 방법을 설명한다.

본 발명의 제 3 형태는, 직교함수를 사용하여 단순 매트릭스액정의 복수행을 동시에 구동하는 MLA 구동방식에 있어서, 하나의 행전극의 선택기간(이하, 단지 행선택기간으로 한다)을 복수로 분할한 분할선택기간의 각각에, 직교함수의 행 벡터를 로테이션한 직교함수의 조(직교함수세트)를 할당하여, 각각의 분할선택기간의 행전극에는, 할당한 직교함수의 열 벡터를 시계열에서 일순시킴에 따라, MLA 구동방식에 특유의 가로방향의 휘도얼룩(COM선)을 해소하는 것이다.

도 19는, 본 발명의 제 3 형태에 관한 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법을 실시하기 위한 액정구동장치(LCD 드라이버)의 일 실시형태의 회로구성을 나타내는 블록도이다. 본 실시형태에 관한 LCD 드라이버는, 행전극을 동시에 7개 선택하고, 또한 열전극의 전압 레벨을 4값으로 하는 것이다. 이 구동방법은, 상술의 본 발명의 제 1 형태의 제 1 실시형태에서 설명한 FLA7 구동방식이다.

또, 도 19에 나타내는 LCD 드라이버(310)는, 도 10에 나타내는 LCD 드라이버 (210)와 행전극 선택패턴발생회로(230)대신에 직교함수 ROM(329) 및 ROT 레지스터 (330)를 구비하고 있는 점을 제외하고, 기본적으로 같은 구성을 가진 것이며, 그 구성요소도 기본적으로 같고, 같은 기능을 가진 것이므로, 같은 구성요소에는 동일한 명칭 및 아래 2자리수가 동일한 참조부호를 붙여, 그 상세한 설명은 생략한다.

도 19에 나타낸 바와 같이, 본 실시형태에 관한 LCD 드라이버(310)는, LCD 패널(312)의 행전극중 7행(커몬)을 동시에 선택하여, 열전극전압을 4값으로 드라이브하는 MLA 구동방식의 것으로, 행전극 드라이버(314), 열전극 드라이버(316) 및 표시데이터 메모리(318)를 구비하고 있다.

또한, 동 도면에 나타내는 LCD 드라이버(310)는, 스크램블러(320), EXOR 게이트(322), 가산기(Adder, 324), 래치 앤드 디코더(래치 amp; 디코더) (326)를 구비하고 있다. 또, 도 19에서는, RGB의 각 색을 시분할로 처리하는 예이기 때문에, 스크램블러(320), EXOR 게이트(322), 가산기(324), 래치 앤드 디코더(326)는, 각각 1개밖에 설치되지 않지만, 도 1에 나타낸 바와 같이, 각 열(세그먼트)에, 이들을 RGB의 각 색마다 구비하도록 하여도 좋다.

또한, 계조표시를 위해, 스크램블러(320)에 계조변환 데이터를 보내주는 계조발생회로(328)가 설치되어 있고, 스크램블러(320)는, 계조발생회로(328)로부터 계조변환 데이터를 받아들인다.

또한, 본 발명의 포인트인, 동시 선택하는 행전극의 선택패턴을 부여하는 직교함수의 행 벡터의 로테이션을 하는, 직교함수 ROM(329) 및 ROT 레지스터(330)가 설치된다. 직교함수 ROM(329)는, 직교함수의 열 벡터의 초기값을 받아들인다. ROT 레지스터(330)는, 이 열 벡터의 초기값의 비트를 로테이션하여 EXOR 게이트(322) 및 행전극 드라이버(314)에 보낸다. 자세한 동작에 대해서는 후술하는데, 이 로테이션에 의해 원하는 행전극 선택패턴이 달성된다.

또한, 표시데이터 메모리(318)에는, 메모리 디코더(332)가 설치된다.

또한, 이들 각 구성요소를 제어하기 위한 컨트롤러(334)가 설치되어 있다.

표시데이터 메모리(318)로부터는, 동시에 드라이브되는 LCD 패널(312)의 7행분의 칼라데이터(RGB 중 어느 하나)가 동시에 스크램블러(320)에 출력된다. 스크램블러(320)는, 입력된 계조변환 데이터에 대응한 온/오프 표시데이터를 각각 출력한다. 스크램블러(320)로부터 출력된 온/오프 표시데이터는, EXOR 게이트(322)에 의해, ROT 레지스터(330)

0)로부터 받아들이는 각각 대응하는 행전극 선택패턴과의 배타적 논리합이 취해지고, 가산기(324)에 의해 가산된다.

이 가산결과, 래치 앤드 디코더(326)에 입력되어, 래치 앤드 디코더(326)에 의해, 가산결과에 대응한 전압레벨이, 열전극의 최대전압의 1/3의 전압을 V_c 로서, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$ 의 4값중에서 선택되어, 열전극 드라이버(316)에 출력된다. 그리고 행전극 드라이버(314) 및 열전극 드라이버(316)에 의해, LCD 패널 (312)이 구동된다.

이와 같이, 본 실시형태에서는, MLA 구동방식, 특히, FLA7 구동방식을 사용하지만, MLA 구동방식 및 FLA7구동방식의 상세한 내용에 대해서는, 본 발명의 제 1 형태의 제 1 실시형태에 있어서 설명하였기 때문에, 이하에서는, 그 설명을 생략한다.

여기서, 행전극수 168개(7행×24블록), 혹은 128개(7행×19블록)의 LCD 패널을 FLA7 구동방식으로 구동하는 경우를 생각한다. 직교함수는, 예를 들면 도 2에 나타난 바와 같은 7행 8열의 직교행렬로 표시된다.

이 때, 직교함수의 8개의 열 벡터($R_1 \sim R_8$)를 시계열로 갱신하여, 1표시 사이클 동안에, 각 블록(내지 행)이 모든 열 벡터를 사용하도록 해야만 한다.

이 열 벡터의 갱신에는, 2가지의 방법이 있다.

하나, 동시 선택되는 행전극의 단위(조(組))인 블록마다 열 벡터를 갱신하는 블록갱신모드이다.

도 20에, 블록갱신모드에 의한 열 벡터의 갱신의 모양을 나타낸다. 도 20에 있어서, 행전극수는 168개로, 동시에 7행을 선택하면 블록은 $168 \div 7 = 24$ 블록이 된다. 이것을 블록 0 블록 23로 한다. 도 20에 나타내는 예에서는, 8필드, 즉 화면을 위에서 아래까지 8회 스캔함으로써 1표시 사이클이 완결한다. 이 때, 블록갱신모드에서는, 각 필드에서, 각각 7행으로 이루어지는 블록마다 열 벡터를 갱신한다.

열 벡터를 갱신하는 또 하나의 방법은, 필드마다 열 벡터를 갱신하는 필드갱신모드이다.

도 21에, 필드갱신모드에 의한 열 벡터의 갱신의 모양을 나타낸다.

도 21에서는, 행전극 128개로, 7행 동시 선택으로 19블록의 경우를 나타내고 있다. 도 21에 나타난 바와 같이, 필드갱신모드에서는, 1개의 필드에서는, 블록 0으로부터 블록 18까지 모두 같은 열 벡터를 사용하여, 필드가 변하면 열 벡터를 갱신한다.

본 실시형태도, 또한, 단순 매트릭스액정의 계조구동방식으로서, 상술한 PWM 계조방식에 FRC 계조방식을 부가한 PpF 계조방식을 적용할 수 있다. 이 PpF 계조 방식은, 이미 본 발명의 제 2 형태에 있어서, 본 발명자에 의해서 제안된 단순 매트릭스액정의 계조방식으로, 상술한 바와 같이, 계조데이터의 상위비트를 펄스 폭 변조(PWM)계조방식으로 표시하는 동시에, 계조데이터의 하위 비트를 프레임 레이트 콘트롤(FRC)계조방식으로 표시하여, PWM 계조방식의 최소분할시간으로 할당하여, PWM 계조방식에 부가하도록 한 것이다.

또, PpF 계조방식의 상세한 내용에 대해서는, 본 발명의 제 2 형태에서 설명하였으므로, 이하에서는, 그 설명을 생략한다.

이하, 본 발명의 포인트인, MLA 구동방식에 특유의 가로방향의 휘도얼룩을 행 벡터의 로테이션에 의해서 해소하는 방법에 대하여 설명한다.

먼저, 가로방향의 휘도얼룩에 대하여 설명한다. 계산상 각 화소의 실효전압은 같지만, 각 행에의 시계열의 열 벡터에 따라 화면가로방향의 휘도얼룩이 생긴다. 이 가로방향의 휘도얼룩은, 표시 사이클의 주파수가 낮고, 전체가 흰 표시일 때에 현저히 나타나, 「COM선」이라고 불린다. 이 가로방향의 휘도얼룩은, 블록갱신모드로 직교함수의 열 벡터를 블록마다 갱신함에 따라 보기 어려워진다. 그러나, LCD 패널을 흔들면 「흔들림선」이라고 하여, 역시 휘도 얼룩이 보이게 된다. 또한, 표시 사이클의 주기를 빨리 하면(예를 들면 60 사이클정도)이 휘도 얼룩은 사라진다.

이 가로방향의 휘도 얼룩은, MLA 구동방식에 특유의 문제로, 이 발생원인은 잘 알려져 있지 않다. 그러나, 액정에 인가되는 시계열의 행전극전압과 열전극전압의 패턴의 차이에 의한 광학응답특성의 한 종류라고 예상된다.

예를 들면, 직교함수로서, 도 22에 나타난 바와 같은, 7행 8열의 Walsh 함수를 사용하여, LCD 패널의 표시를 한다. 이 때, 행전극1의 표시가 다른 행전극보다도 밝아진다. 또한, 행전극1의 행 벡터L1의 극성을 반전하여도, 역시 행전극1의 표시가 다른 행전극보다도 밝다. 사이클 #6의 열 벡터 R6의 극성을 반전하면 행전극1의 밝기는, 부드럽지만, 역시 다른 행전극보다도 밝다. 또한, 열 벡터 R6를 열 벡터 R2 앞으로 이동하여, 열 벡터 R2 R5를 뒤로 시프트하면,

행전극1의 밝기는 없어져, 행전극6이 약간 밝아져, 행전극7이 약간 어두워진다. 또한, 행 벡터 L1 L7을 로테이션하면, 밝은 행전극도 함께 로테이션한다. 또한, 열 벡터 R1 R8를 로테이션하더라도, 행전극1의 표시가, 다른 행전극보다도 밝은 상태이다.

그래서, 이하에 이 가로방향의 휘도 얼룩을 해소하는 방법에 대하여 설명한다.

우선, 행전극의 선택기간(행선택기간)을 복수로 분할하여, 각각을 분할선택기간으로 한다. 다음에, 직교함수의 행 벡터를 로테이션한 직교함수의 조(Set)를, 각각의 분할선택기간에 할당한다. 그리고, 표시 사이클의 사이에, 각각의 분할선택기간의 행전극에는, 할당한 직교함수의 열 벡터를 시계열에서 일순시킨다.

구체적인 열을 사용하여 이것을 설명한다.

도 23은, 직교함수 A를 2행씩 아래로 로테이션한 직교함수의 조(A G)이다.

예를 들면, 도 24에 나타낸 바와 같이, 행선택기간이 14시퀀스(시퀀스 0 시퀀스 13)로 이루어진다. 이 14시퀀스를 2시퀀스씩의 7개의 분할선택기간에 분할한다. 그리고, 각 분할선택기간에 행 벡터 L1 L7을 2개씩 로테이션한 직교함수의 세트를 할당한다.

즉, 시퀀스 0, 1로 이루어지는 제 1 분할선택기간 A에는 직교함수 A가 대응하여, 위에서 행전극1 행전극7에 대하여, 각각 행 벡터 L1 L7이 대응한다. 이에 대하여, 다음 시퀀스 2, 3으로 이루어지는 제 2 분할선택기간 B에는 직교함수 B가 대응하고, 행 벡터를 아래로 2개 어긋나게 하고, 행전극3으로부터 행 벡터 L1로서, 행전극 L2을 행 벡터 L6, L7로 한다. 이하, 마찬가지로 각각의 분할선택기간 (C G)에 각각의 직교함수(C G)가 대응한다.

또한, 1필드의 행선택기간에 지정되는 열 벡터(R1 R8)는 1개이고, 8필드에서 열벡터가 일순하여 표시 사이클이 완결한다.

도 24에 나타낸 바와 같이, 상기 로테이션의 결과, 각각의 행전극의 행선택기간중에, L1에서 L7까지의 모든 행 벡터가 존재한다. 따라서, 가로방향의 휘도 얼룩이 있었다고 해도, 시간적으로 평균화된다. 모든 행전극(행전극1 7)이 같은 조건이기 때문에, MLA 구동방식에 특유의 가로방향의 휘도 얼룩은 해소된다.

이 도 24에 나타낸 예에서는, 분할선택기간의 수와 로테이션에 의해서 얻어지는 직교함수의 세트의 수는 같은 수인 7로, 이상적이지만, 이것은 특히 같을 필요는 없다. 분할선택기간의 수가 많으면, 적은 경우에 비해서 휘도의 평균화가 보증된다. 그러나, 이 경우는, 행전극 및 열전극에 인가하는 전압 레벨이, 보다 많이 변화하기 때문에, 소비전력이 많아져 버린다. 반대로, 분할선택기간의 수의 쪽이 적으면 소비전력은 줄지만, 휘도의 평균화가 약해진다.

단, 휴대기기에서는, 소비전력의 저감쪽이 우선되기 때문에, 분할선택기간의 수가 적은 쪽이 바람직하다. 이들로부터 연역하면, 시퀀스 수(예를 들면 16)을 동시 선택행수(예를 들면 7)로 나눈 몫(商)($16 \div 7 = 2.29$)의 정수값(이 경우는 2)이상의 정수값(이 경우 2이상, 즉 2, 3, 4등) 마다, 행선택기간을 분할하는 것이 바람직하다. 실제로는, 액정에 의해서, 또한 직교함수에 의해서, 휘도 얼룩의 정도가 다르기 때문에, 최종적으로는, 휘도 얼룩을 관찰하여 정하도록 하면 좋다.

또, 상기 예에서는, 행 벡터를 로테이션하는 폭을 2행씩으로 하고 있었지만, 특히 이에 한정되는 것이 아니다. 휘도 얼룩의 정도에 따라서, 로테이션의 폭 또는 직교함수를 바꾸도록 하면 좋다.

이하, 도 19의 액정구동장치(LCD 드라이버)(310)의 작용에 대하여 설명한다.

컨트롤러(334)는, LCD 패널(312)에 표시해야 할 블록의 표시데이터를 표시데이터 메모리(318)의 메모리 디코더(332)에 지시한다. 그리고, 선택된 7행분의 표시데이터(R,G,B)가, 표시데이터 메모리(318)로부터 스크램블러(320)로 보내진다.

스크램블러(320)는, 표시데이터가 나타내는 계조가, 그 시퀀스에서 온인지 오프인지를 계조발생회로(328)로부터 보내지는 계조변환 데이터로부터 판정한다.

또, 이 계조변환 데이터의 생성에 대해서는, 본 발명의 제 2 형태의 실시형태에 있어서, 도 18을 사용하여 상세히 설명하였기 때문에, 본 발명의 제 3 형태의 실시형태에서는, 그 설명을 생략한다. 또, 본 발명의 제 3 형태에 있어서는, 본 발명의 제 2 형태에 있어서의 설명에서, 도 18의 컨트롤러 및 계조발생회로의 참조부호를 각각, 234 및 228의 대신에 334 및 328으로 하면 된다.

또한, 상술한 바와 같이 열 벡터의 갱신에는, 블록갱신모드와 필드갱신모드가 있다. 어느 것이나, 각 블록에서 사용되는 열 벡터는 표시 사이클로 일순한다.

다시 도 19에 있어서, 컨트롤러(334)는, 시퀀스 0(도 24 참조)을 시작할 때에, 직교함수 ROM(329)로부터, 갱신모드에 따라서, 열 벡터의 초기값 7비트를 선택하여, ROT 레지스터(330)에 로드한다. 또한, 소정의 시퀀스수(분할선택기간)마다 ROT 레지스터(330)의 7비트를 로테이션한다. 이에 따라 직교함수의 행 벡터의 로테이션이 이루어진다.

각 선택기간마다 행전극 선택패턴에 대응한 열 벡터의 요소가 ROT 레지스터 (330)로부터 EXOR 게이트(322)로 보내진다.

EXOR 게이트(322)에 있어서, 스크램블러(320)부터의 온/오프 표시데이터와, 행전극 선택패턴에 대응하여 로테이션된 열 벡터요소와의 배타적 논리합(EXOR)가 연산된다. EXOR 연산의 결과는, 가산기(324)로 가산되어, 래치 앤드 디코더(326)로 래치된다.

래치된 값에 의해서, 열전극 전압레벨이 선택되고, 열전극 드라이버(316)에 의해서, 각 열전극에 공급된다.

또한, 한편, 선택된 블록에는, 로테이션된 열 벡터에 따른 행전극전압이 행전극 드라이버(314)에 의해서, 행전극에 공급되고, 이에 따라, LCD 패널(312)이 구동된다.

이와 같이, 직교함수의 행 벡터를 로테이션하여 직교함수의 세트(예를 들면 7종류)를 준비할 필요는 없고, 1종류를 직교함수 ROM(329)에 준비 시켜 두는 것만으로 된다. 여기서, 시퀀스 0에서 초기값이 되는 열 벡터를 ROT 레지스터(330)에 로드하여, 분할선택기간마다 비트를 로테이션(예를 들면 2비트 로테이션)하면 좋다. 또, 시퀀스 0에서의 초기값은, 상술한 바와 같이 갱신모드에 의해서 선택하면 좋다.

또, 상기 실시형태에서는, 계조방식으로서, PpF 계조방식을 사용하였지만, 이에 한정되는 것이 아니라, PWM 계조방식이라도, FRC 계조방식이라도, 혹은 종래예와 같이 분할칼럼전압을 사용한 PWM 계조방식과 FRC 계조방식의 복합 방식 등에도 본 발명은 적용할 수 있다.

이상 설명한 바와 같이, 본 실시형태에 의하면, MLA 구동방식에 특유의 가로방향의 휘도얼룩을 해소하여, 표시품질을 현저히 향상시킬 수 있다.

또한, 직교함수의 행 벡터의 로테이션을 할 때, 직교함수의 열 벡터의 초기값을 로드하여, 분할선택기간마다 비트를 로테이션하는 것만으로도 되기 때문에, 본 발명의 액정구동장치를 실현하기 위한 회로를 매우 작게 할 수가 있다.

또한, 직교함수의 행 벡터를 로테이션한 직교함수 세트의 수보다, 분할선택기간의 수를 적게 함에 따라, 열전극의 구동주파수를 낮게 할 수 있기 때문에, 소비전력을 저감할 수가 있다.

또한, 본 실시형태에서는, 직교함수의 조(組)로서 1종류를 나타내었지만, 다른 직교함수의 조를 혼재시키는 것도 가능하다.

본 발명의 제 3 형태의 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법 및 장치는, 기본적으로 이상과 같이 구성된다.

이상, 본 발명의 단순 매트릭스액정의 구동방법 및 장치에 대하여, 여러가지 실시형태를 들어 상세히 설명하였지만, 본 발명은 이상의 실시형태에 한정되는 것이 아니라, 본 발명의 요지를 일탈하지 않는 범위에서, 각종의 개량이나 변경을 하더라도 좋은 것은 물론이다.

산업상 이용 가능성

이상 상술한 바와 같이, 본 발명의 제 1 형태에 의하면, 행전극 선택전압을 낮게 할 수가 있고, 4K색, 65K색 등의 표시에 필요한 비교적 큰 메모리를 미세 프로세스에 수납할 수 있고, 행전극 드라이버와 열전극 드라이버를 1칩으로 할 수 있어, 칩 사이즈를 적게 할 수 있다. 또한, 동시에 구동하는 행전극의 개수가 7개 혹은 11개 등으로 많기 때문에, 평균적인 응답시간이 빠른 고속액정이라도, 프레임 리스판스 현상을 방지할 수 있고, 콘트라스트를 높게 할 수가 있다.

또한, 전압진폭이 작고, 동작주파수를 낮게 할 수 있어, 소비전력을 적게 하는 것이 가능해진다.

이상 상술한 바와 같이, 본 발명의 제 2 형태에 의하면, STN 액정으로, 다계조의 저속동화상 내지 정지화상을 표시할 수 있는 동시에, 흠어짐이 적어 다계조의 완전동화상을 표시할 수가 있고, 그 때, 행선택기간이 충분히 길고, 또한 열(칼럼)전극전압이 변화하는 주파수가 낮기 때문에, STN 액정패널이 이에 응답할 수 있고, 콘트라스트의 저하를 적게 할 수 있다.

또한, 동작주파수를 체감할 수 있기 때문에, 소비전력이 매우 작고, 완전동화상표시라도, 소비전력이 증가하는 것을 억제하는 것이 가능하다.

또, 완전동화상을 표시하는 영역을 임의로 지정하도록 한 경우에는, 각종류의 어플리케이션에 대응가능하고, FRC 계조표시를 정지할 수 있기 때문에, 스프라이싱이 적고, MLA 연산이 완결하지 않은 것에 의한 색재현성의 저하도 적다고 하는 효과도 갖고 있다.

또한, 이상 상술한 바와 같이, 본 발명의 제 3 형태에 의하면, MLA 구동방식에 특유의 가로방향의 휘도 얼룩을 해소하여, 표시품질을 향상시키는 것이 가능한 동시에, 회로규모를 작게 하여, 더욱 소비전력을 저감하는 것이 가능해진다.

(57) 청구의 범위

청구항 1.

단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서, 7개의 행전극을 동시 선택하여, 이 7개의 행전극의 선택 패턴을 나타내는 7비트의 행선택 벡터와, 열전극의 표시패턴을 나타내는 7비트의 온/오프 표시데이터에 대하여, 해당하는 비트마다 배타적 논리합을 취하고, 각 비트마다의 배타적 논리합을 가산하고,

열전극의 최대전압의 1/3의 전압을 V_c 로 할 때,

상기 가산결과에 따라서, 열전극의 전압 레벨을, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$ 의 4값의 전압 레벨 중에서 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 2.

제 1 항에 있어서, 상기 행전극의 선택패턴으로서, 7행 8열의 직교함수를 사용하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 3.

제 1 항 또는 제 2 항에 있어서, 상기 가산결과를 나타내는 3비트의 2진수 중, 상위 2비트에 의해서, 상기 4값의 전압 레벨 중에서 열전극의 전압레벨을 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 4.

제 1 항 내지 제 3 항 중 어느 한 항에 있어서, 상기 가산결과가 0 또는 1일 때, 열전극의 전압 레벨을 $-3V_c$ 로 하고, 상기 가산결과가 2 또는 3일 때, 열전극의 전압 레벨을 $-V_c$ 로 하며, 상기 가산결과가 4 또는 5일 때, 열전극의 전압 레벨을 $+V_c$ 로 하고, 상기 가산결과가 6 또는 7일 때, 열전극의 전압 레벨을 $+3V_c$ 로 하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 5.

단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서, 11개의 행전극을 동시 선택하여, 이 11개의 행전극의 선택패턴을 나타내는 11비트의 행선택 벡터와, 열전극의 표시패턴을 나타내는 11비트의 온/오프 표시데이터에 대하여, 해당하는 비트마다 배타적 논리합을 취하고, 각 비트마다의 배타적 논리합을 가산하여,

열전극의 최대전압의 1/5의 전압을 V_c 로 할 때,

상기 가산결과에 따라서, 열전극의 전압 레벨을 $-5V_c$, $-3V_c$, $-V_c$, $+V_c$, $+3V_c$, $+5V_c$ 의 6값의 전압 레벨 중에서 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 6.

제 5 항에 있어서, 상기 행전극의 선택패턴으로서, 11행 12열의 직교함수를 사용하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 7.

제 5 항 또는 제 6 항에 있어서, 상기 가산결과를 나타내는 4비트의 2진수 중, 상위 3비트에 의해서, 상기 6값의 전압 레벨 중에서 열전극의 전압 레벨을 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 8.

제 5 항 내지 제 7 항 중 어느 한 항에 있어서, 상기 가산결과가 0 또는 1일 때, 열전극의 전압 레벨을 $-5V_c$ 로 하고, 상기 가산결과가 2 또는 3일 때, 열전극의 전압 레벨을 $-3V_c$ 로 하며, 상기 가산결과가 4 또는 5일 때, 열전극의 전압 레벨을 $-V_c$ 로 하고, 상기 가산결과가 6 또는 7일 때, 열전극의 전압 레벨을 $+V_c$ 로 하며, 상기 가산결과가 8 또는 9일 때, 열전극의 전압 레벨을 $+3V_c$ 로 하고, 상기 가산결과가 10 또는 11일 때, 열전극의 전압 레벨을 $+5V_c$ 로 하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 9.

단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서,

Y 를 7이상의 홀수로 하고, Y 개의 행전극을 동시 선택하여, 이 Y 개의 행전극의 선택패턴을 나타내는 Y 비트의 행선택 벡터와, 열전극의 표시패턴을 나타내는 Y 비트의 온/오프 표시데이터에 대하여, 해당하는 비트마다 배타적 논리합을 취하고, 각 비트마다의 배타적 논리합을 가산하여, $X = (Y+1)/2$ 로 하고, 열전극의 최대전압의 $1/(X-1)$ 의 전압을 V_c 로 하고, $i = 0, 1, 2, \dots, (X-1)$ 로 할 때,

상기 가산결과에 따라서, 열전극의 전압레벨을

$$[2 \times i - (X - 1)] \times V_c$$

의 X 값의 전압 레벨 중에서 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 10.

제 9 항에 있어서, 상기 행전극의 선택패턴으로서, Z 를 Y 보다 큰 정수로 하였을 때, Y 행 Z 열의 직교함수를 사용하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 11.

제 9 항 내지 제 10 항에 있어서, 상기 가산결과를 나타내는 S 비트의 2진수 중, 상위 $(S-1)$ 비트에 의해서, 상기 X 값의 전압 레벨 중에서 열전극의 전압 레벨을 선택하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 12.

제 1 항 내지 제 11항 중 어느 한 항 기재의 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법에 의해 액정표시 디스플레이를 구동하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동장치.

청구항 13.

복수의 행전극 및 열전극으로 이루어지는 단순 매트릭스액정의 구동방법으로서,

표시데이터에 대응하는 계조데이터의 상위비트를 펄스 폭 변조(PWM) 계조방식으로 표현하는 동시에,

상기 표시데이터에 대응하는 계조데이터의 하위 비트를 프레임 레이트 콘트롤 계조방식으로 표현하고,

상기 프레임 레이트 콘트롤 계조방식으로 표현한 것을 상기 펄스 폭 변조 계조방식에 있어서의 최소분할시간으로 할당하여, 상기 펄스 폭 변조 계조방식에 추가하는 단순 매트릭스액정의 구동방법.

청구항 14.

제 13 항에 있어서, 상기 단순 매트릭스액정의 구동방법에 있어서, 상기 행전극을 선택하는 선택기간을, 표시하는 최대의 계조데이터 이상의 상위비트로 하여, 각 계조를 맵핑하는 단순 매트릭스액정의 구동방법.

청구항 15.

제 13 항 또는 제 14 항에 있어서, 상기 표시데이터에 대응하는 계조데이터의 하위 비트를 3비트로 하고, 상기 행전극을 선택하는 선택기간을 8의 배수로 설정하여, 각 계조를 맵핑하는 단순 매트릭스액정의 구동방법.

청구항 16.

제 13 항 내지 제 15 항 중 어느 한 항에 있어서, 상기 단순 매트릭스액정은, 상기 행전극으로부터 복수의 행전극을 동시에 선택하여 구동하는 멀티 라인 어드레싱 구동방식으로 구동되는 단순 매트릭스액정의 구동방법.

청구항 17.

제 16 항에 있어서, 상기 멀티 라인 어드레싱 구동방식은, 상기 최소분할시간마다, 동시에 선택하는 행의 상기 계조데이터에 기초한 온/오프 표시데이터와 행전극 선택패턴으로 배타적 논리합을 하여 가산하는 단순 매트릭스액정의 구동방법.

청구항 18.

제 13 항 내지 제 17 항 중 어느 한 항에 있어서, 상기 펄스 폭 변조 계조방식에 있어서, 상기 행전극을 선택하는 선택기간에, 상기 계조데이터에 기초한 온의 위치를 분산시키는 단순 매트릭스액정의 구동방법.

청구항 19.

제 18 항에 있어서, 상기 행전극을 선택하는 선택기간에 있어서, 상기 계조데이터에 기초한 온의 위치를, 2개로 분산하는 단순 매트릭스액정의 구동방법.

청구항 20.

제 13 항 내지 제 19 항 중 어느 한 항에 있어서, 상기 프레임 레이트 콘트롤 계조방식에 있어서, 프레임 레이트 콘트롤을 정지하는 프레임 레이트 콘트롤 고정영역을 임의로 지정하는 단순 매트릭스액정의 구동방법.

청구항 21.

제 20 항에 있어서, 상기 프레임 레이트 콘트롤 고정영역에서는, 프레임 레이트 콘트롤구간을 상기 계조데이터의 하위 비트 중에서는 최상위 비트로 고정하는 단순 매트릭스액정의 구동방법.

청구항 22.

제 13 항 내지 제 21 항 중 어느 한 항 기재의 단순 매트릭스액정의 구동방법에 의해 슈퍼 트위스트 네마틱액정을 구동하는 액정구동장치.

청구항 23.

단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서,

동시 선택되는 행전극의 1개의 행전극의 선택기간을 복수로 분할한 분할선택기간의 각각에, 상기 동시 선택되는 행전극의 선택패턴에 사용되는 직교함수의 행 벡터를 로테이션하여 얻어지는 직교함수의 조 중에서 복수를 할당하여,

상기 각 분할선택기간에 있어서, 상기 할당된 직교함수의 열 벡터를 시계열로 일순시키는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 24.

제 23 항에 있어서, 상기 직교함수의 행 벡터를 로테이션하여 얻어지는 직교함수의 조의 수보다, 상기 분할선택기간의 수를 적게 하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 25.

제 23 항 또는 제 24 항의 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서,

표시데이터에 대응하는 계조데이터의 상위비트를 펄스 폭 변조 계조방식으로 표현하는 동시에, 상기 표시데이터에 대응하는 계조데이터의 하위 비트를 프레임 레이트 콘트롤 계조방식으로 표현하고, 상기 프레임 레이트 콘트롤 계조방식으로 표현한 것을 상기 펄스 폭 변조 계조방식에 있어서의 최소분할시간으로 할당하여, 상기 펄스 폭 변조 계조방식에 부가하도록 하여 액정을 구동하고,

1개의 행전극의 선택기간을 분할한 최소단위인 시퀀스의 수를, 상기 멀티 라인 어드레싱 구동방법에 있어서의 동시 선택행수로, 나눈 몫의 정수값 이상의 정수값마다, 상기 직교함수의 조를 할당하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 26.

단순 매트릭스액정의 멀티 라인 어드레싱 구동방법으로서,

동시 선택되는 행전극의 선택패턴에 사용되는 직교함수의 열 벡터의 초기값을 로드하고,

상기 동시 선택되는 행전극의 1개의 행전극의 선택기간을 복수로 분할한 분할선택기간마다 상기 로드한 초기값의 비트를 로테이션하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 27.

제 26 항에 있어서, 상기 직교함수의 열 벡터의 초기값을, 상기 동시 선택되는 행전극의 단위인 각 블록마다 갱신하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 28.

제 26 항에 있어서, 상기 직교함수의 열 벡터의 초기값을, 액정 패널에 있어서 모든 행을 1회 스캔하는 단위인 각 필드마다 갱신하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법.

청구항 29.

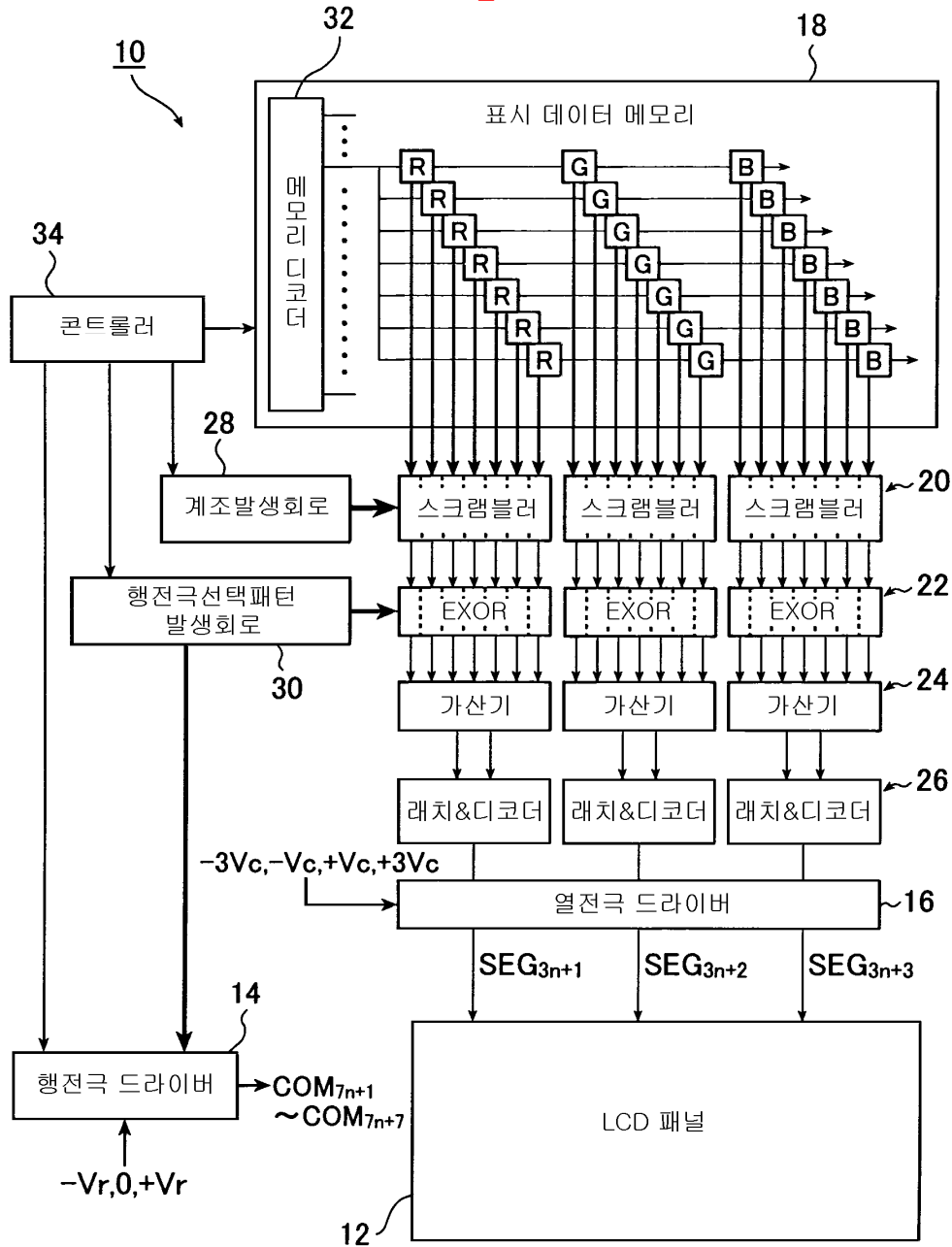
제 23 항 내지 제 28 항 중 어느 한 항 기재의 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법에 의해서 액정을 구동하는 단순 매트릭스액정의 멀티 라인 어드레싱 구동장치.

청구항 30.

제 23 항 내지 제 28 항 중 어느 한 항 기재의 단순 매트릭스액정의 멀티 라인 어드레싱 구동방법에 의해서 구동되는 액정표시디스플레이 패널.

도면

도면1

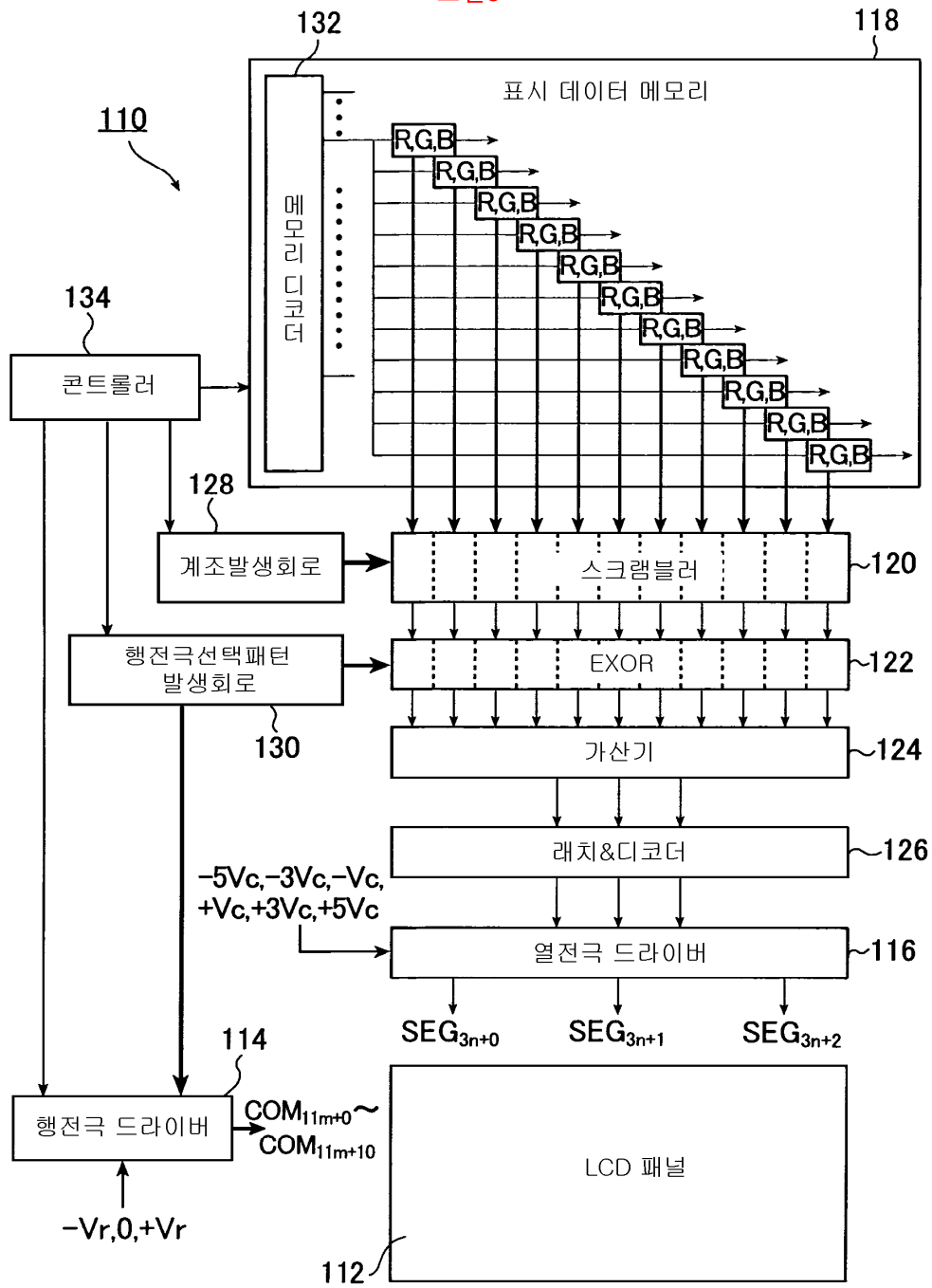


도면2

$$M_1 = \begin{pmatrix} 1 & -1 & 1 & -1 & 1 & -1 & 1 & -1 \\ 1 & 1 & -1 & -1 & 1 & 1 & -1 & -1 \\ 1 & -1 & -1 & 1 & 1 & -1 & -1 & 1 \\ 1 & 1 & 1 & 1 & -1 & -1 & -1 & -1 \\ 1 & -1 & 1 & -1 & -1 & 1 & -1 & 1 \\ 1 & 1 & -1 & -1 & -1 & -1 & 1 & 1 \\ 1 & -1 & -1 & 1 & -1 & 1 & 1 & -1 \end{pmatrix}$$

[illegible]

도면5



도면6

$$M_2 = \begin{pmatrix} 1 & 1 & -1 & 1 & -1 & 1 & -1 & -1 & -1 & 1 & 1 & -1 \\ 1 & -1 & 1 & -1 & -1 & 1 & 1 & -1 & -1 & -1 & -1 & -1 \\ 1 & -1 & -1 & 1 & 1 & 1 & 1 & 1 & -1 & -1 & 1 & 1 \\ 1 & -1 & 1 & -1 & -1 & -1 & -1 & 1 & -1 & 1 & 1 & 1 \\ 1 & -1 & -1 & -1 & 1 & 1 & -1 & 1 & 1 & 1 & -1 & -1 \\ 1 & -1 & 1 & 1 & 1 & -1 & 1 & -1 & 1 & 1 & 1 & -1 \\ 1 & 1 & -1 & -1 & -1 & -1 & 1 & 1 & 1 & -1 & 1 & -1 \\ 1 & 1 & 1 & -1 & 1 & 1 & -1 & -1 & 1 & -1 & 1 & 1 \\ 1 & 1 & -1 & -1 & 1 & -1 & 1 & -1 & -1 & 1 & -1 & 1 \\ 1 & 1 & 1 & 1 & 1 & -1 & -1 & 1 & -1 & -1 & -1 & -1 \\ 1 & -1 & -1 & 1 & -1 & -1 & -1 & -1 & 1 & -1 & -1 & 1 \end{pmatrix}$$

도면7A

[illegible]

도면7B

[illegible]

도면7C

[illegible]



도면9A
행진크 선택패턴

사이클	#1	#2	#3	#4	#5	#6	#7	#8	#9	#10	#11	#12
행진크 1	1	1	-1	1	1	1	-1	-1	-1	1	-1	-1
행진크 2	1	-1	1	-1	1	1	1	-1	-1	-1	1	-1
행진크 3	1	-1	-1	1	-1	1	1	1	-1	-1	-1	1
행진크 4	1	1	-1	-1	1	-1	1	1	1	-1	-1	-1
행진크 5	1	-1	1	-1	-1	1	-1	1	1	1	-1	-1
행진크 6	1	-1	-1	1	-1	-1	1	-1	1	1	1	-1
행진크 7	1	-1	-1	-1	1	-1	-1	1	-1	1	1	1
행진크 8	1	1	-1	-1	-1	1	-1	-1	-1	-1	1	1
행진크 9	1	1	1	-1	-1	-1	1	-1	-1	-1	-1	1
행진크 10	1	1	1	1	-1	-1	-1	1	-1	-1	1	-1
행진크 11	1	-1	1	1	1	-1	-1	-1	1	-1	-1	1

도면9B
표시패턴

R1	R2	R3	R4	R5	R6	R7	R8	R9	R10	R11
1	1	1	1	1	1	1	1	1	1	1
1	1	1	1	1	1	1	1	-1	-1	1
-1	-1	-1	-1	-1	-1	-1	1	-1	-1	-1

도면9C
곱합연산결과

11	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1	-1
7	-5	-5	-1	3	3	-1	-1	3	-1	-1	-1	-1
-9	3	-1	-1	-1	3	-1	-1	3	-1	3	3	

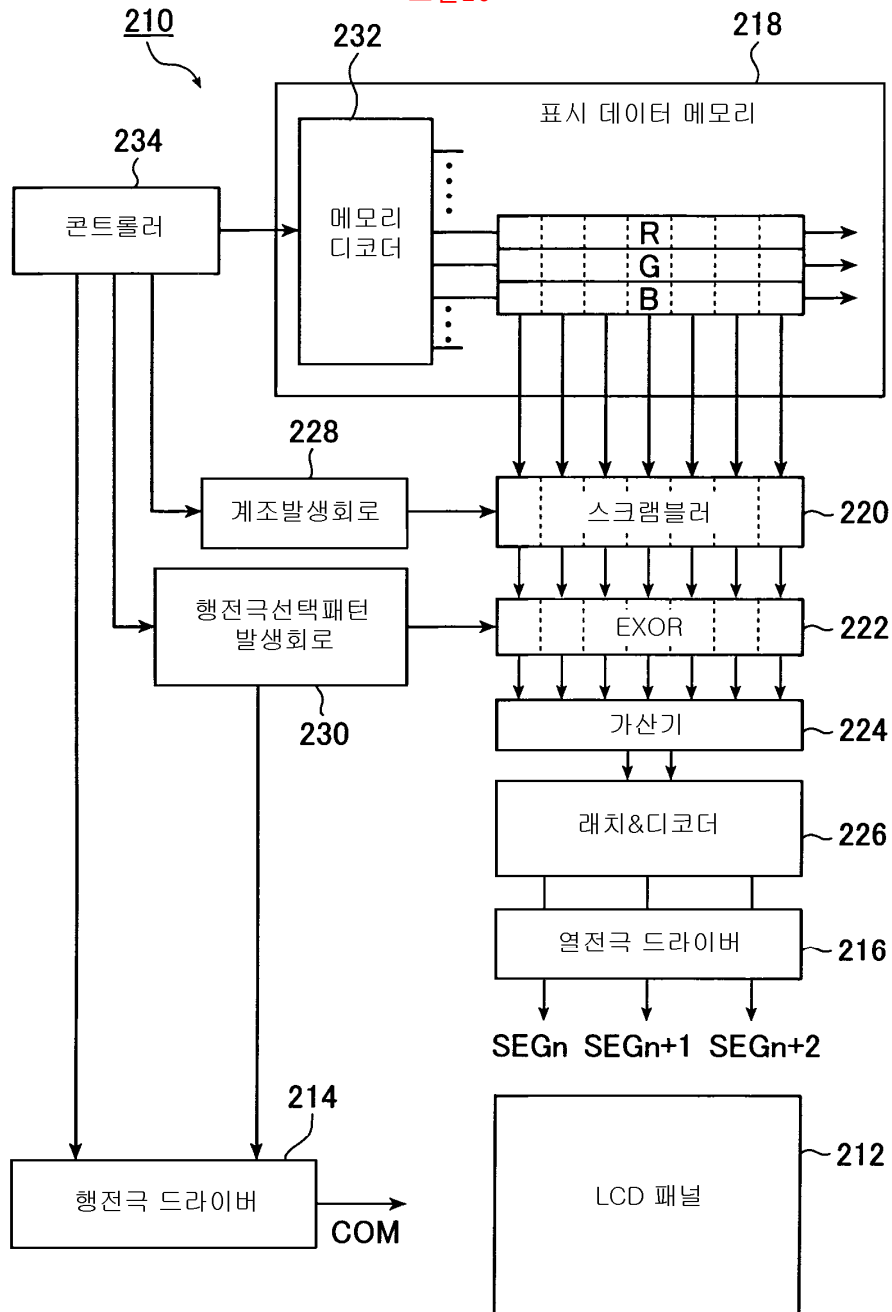
도면9D
열전극 전압패턴

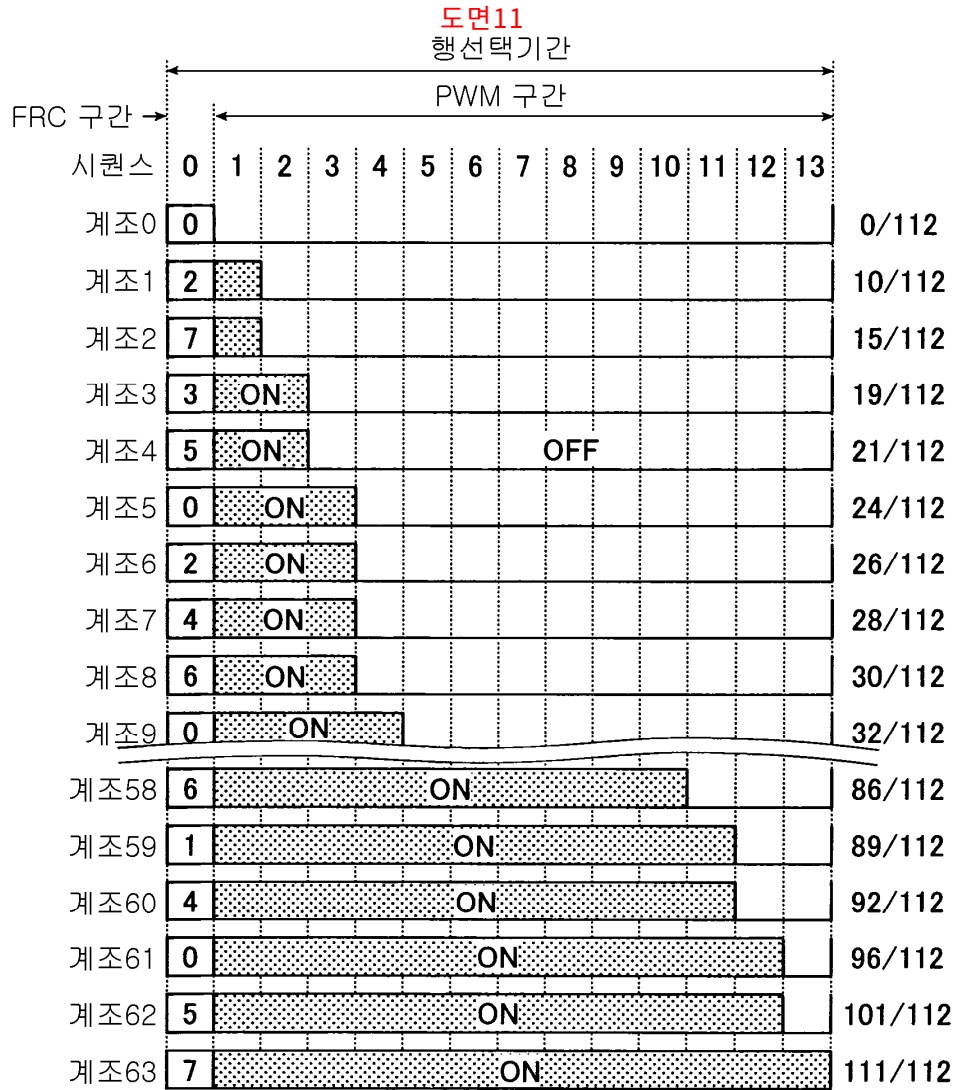
-5	1	1	1	1	1	1	1	1	1	1	1	1
-3	3	3	1	-1	-1	1	1	-1	1	1	1	1
5	-1	1	1	1	-1	1	1	-1	1	-1	-1	

도면9E
실효전압에 상당하는 값

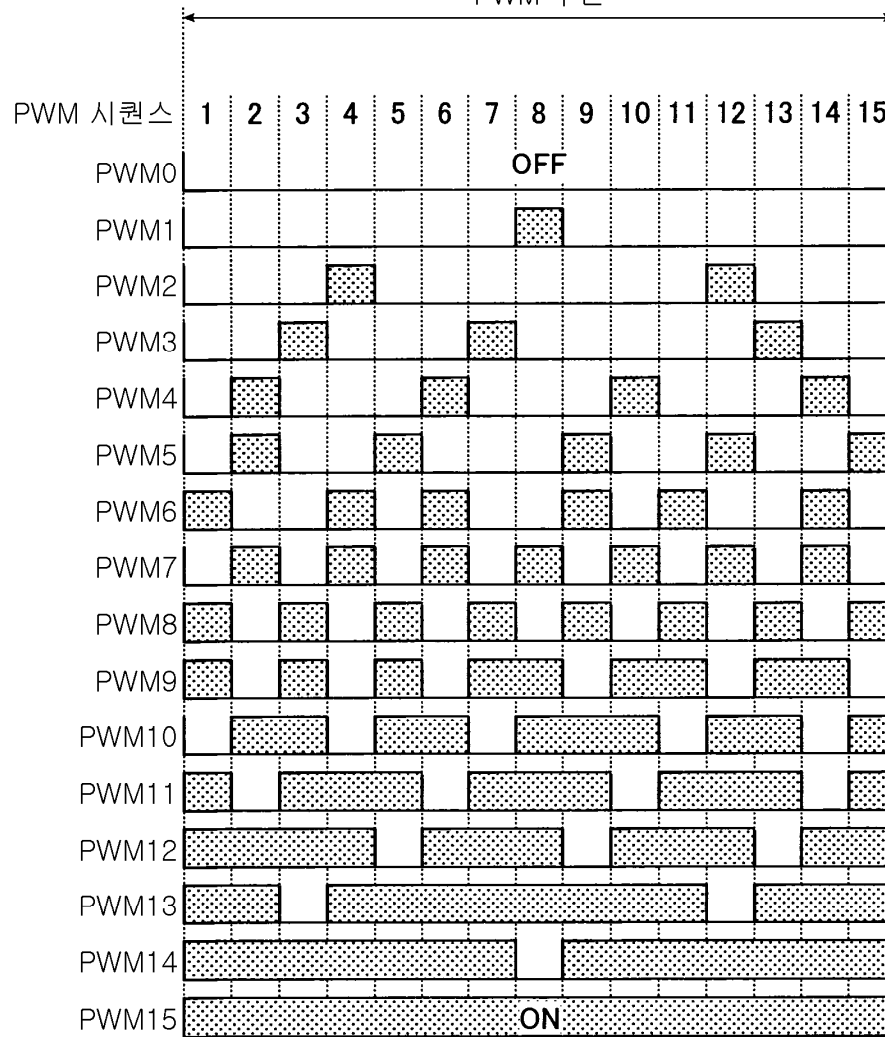
R1	R2	R3	R4	R5	R6	R7	R8	R9	R10	R11
6	6	6	6	6	6	6	6	6	6	6
6	6	6	6	6	6	6	6	-6	-6	6
-6	-6	-6	-6	-6	-6	-6	6	-6	-6	-6

도면10



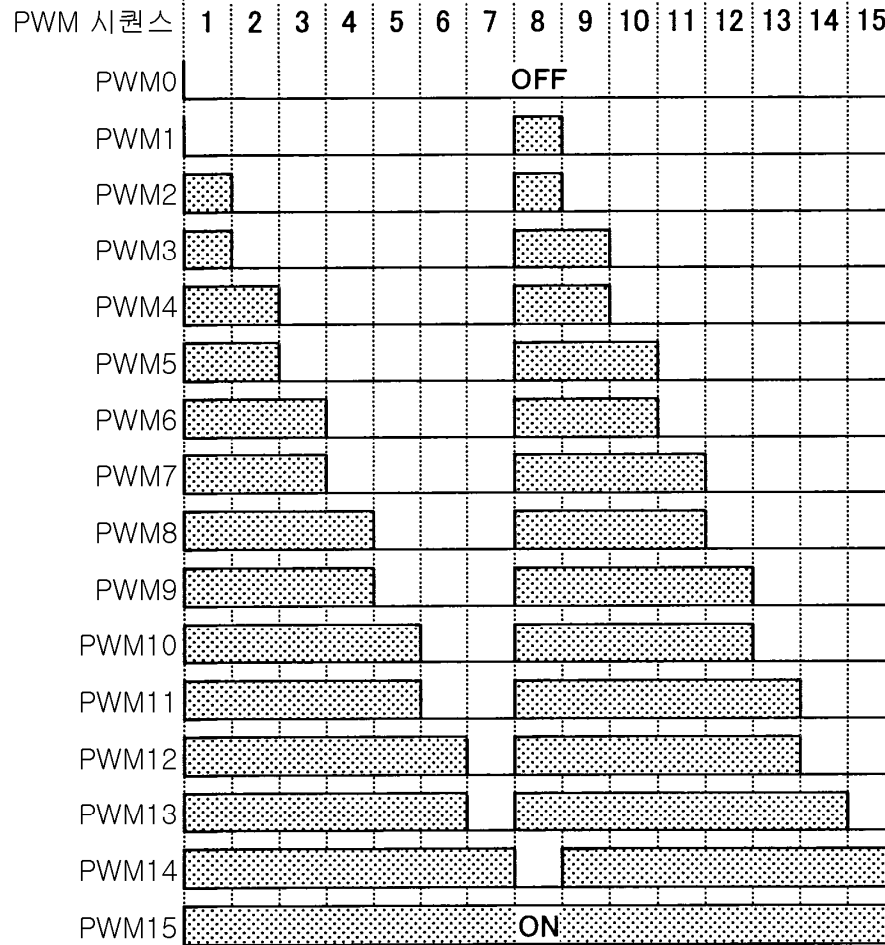


도면12
PWM 구간



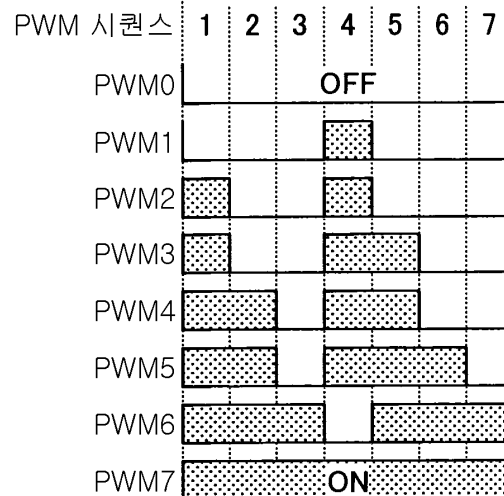
도면13

PWM 구간



도면14

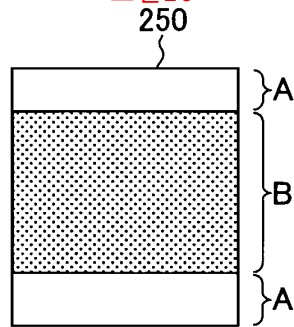
PWM 구간



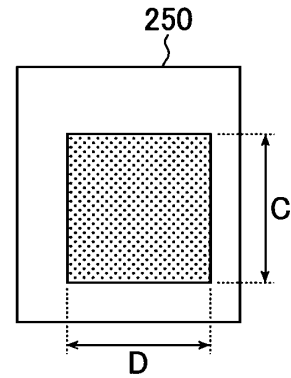
도면15

FRC 시퀀스	0	1	2	3	4	5	6	7
FRC0				OFF				
FRC1								
FRC2								
FRC3								
FRC4								
FRC5							ON	
FRC6	ON			ON				
FRC7				ON				

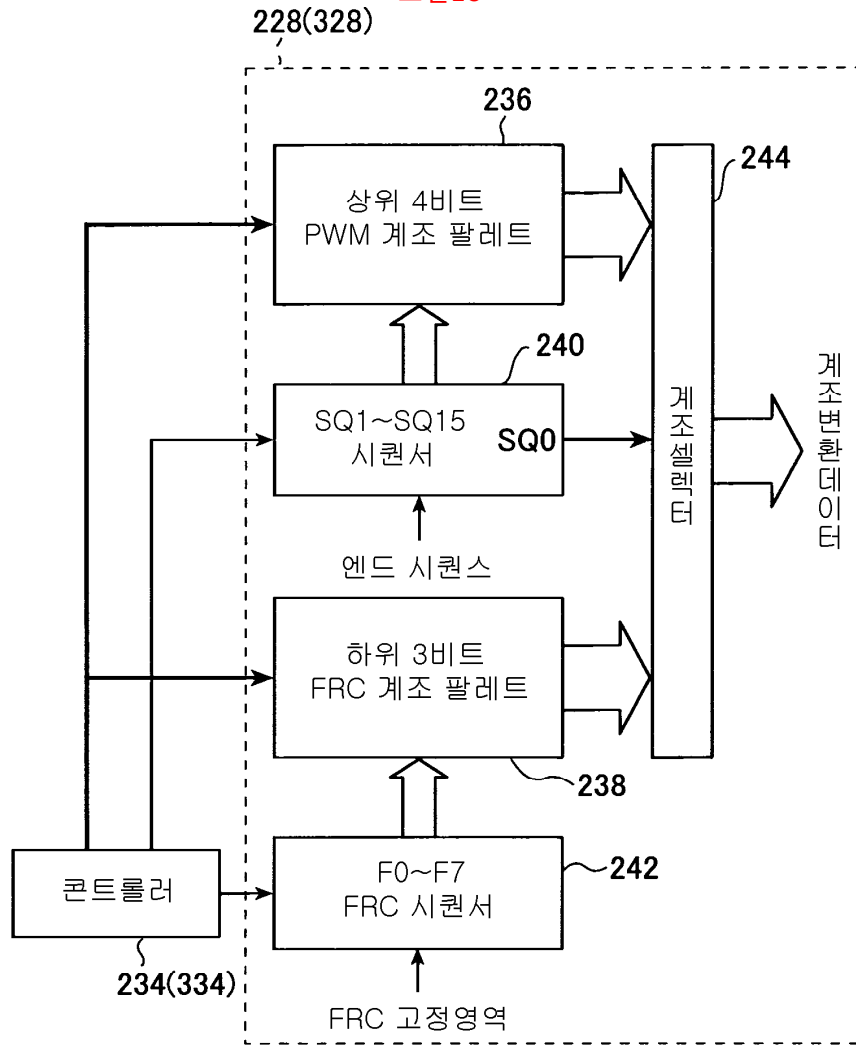
도면16



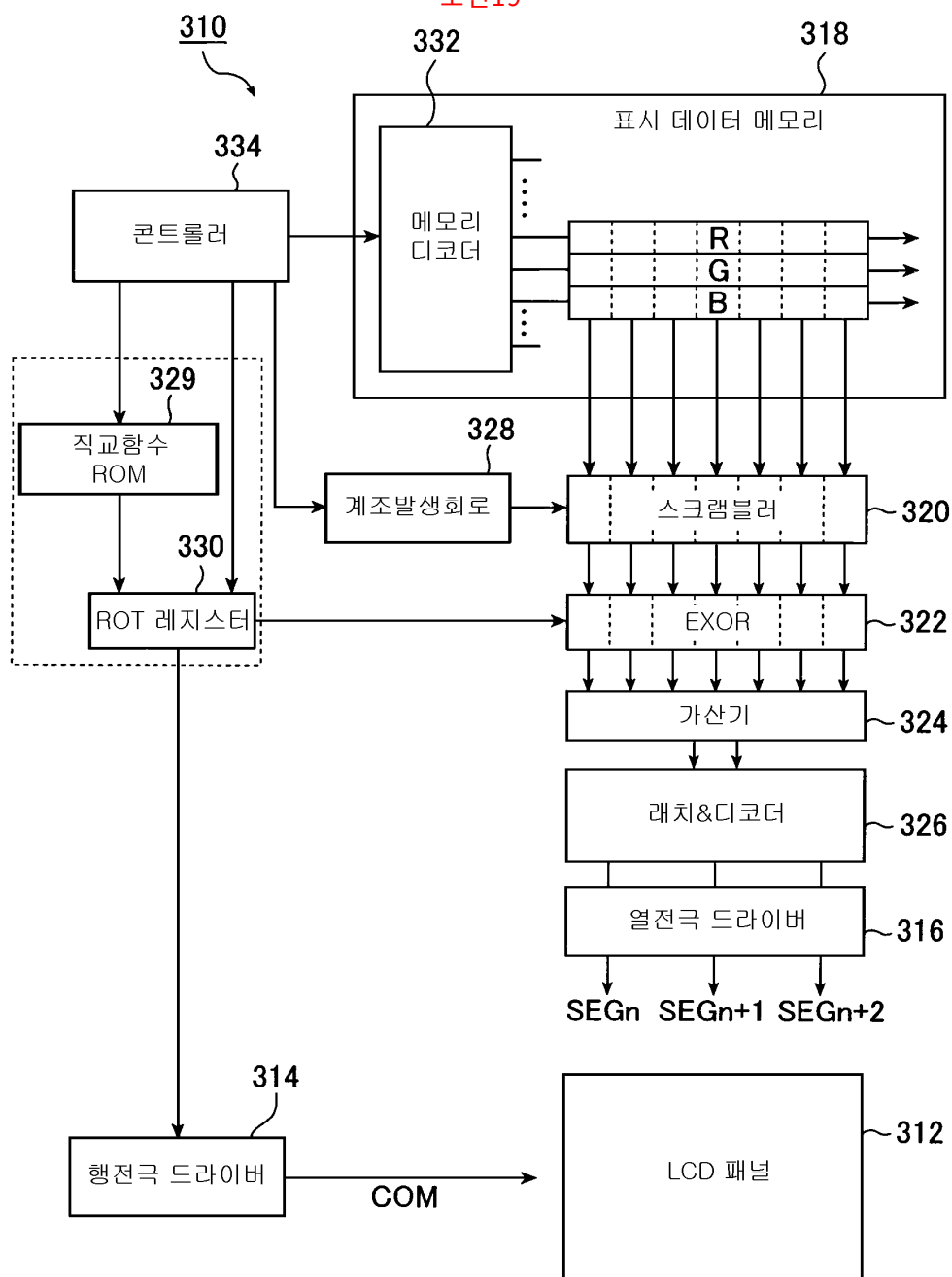
도면17



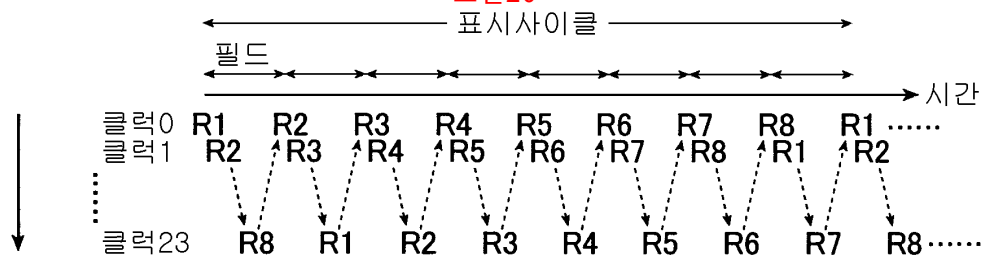
도면18



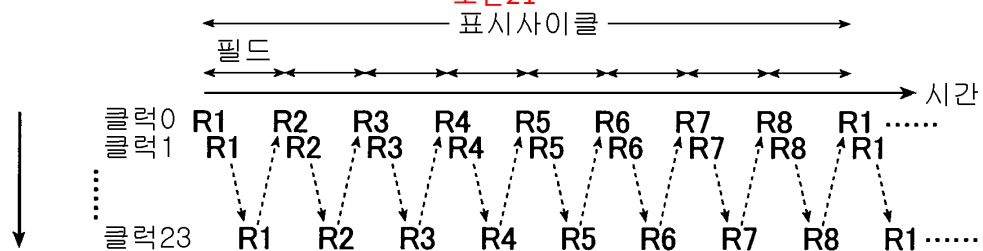
도면19



도면20



도면21

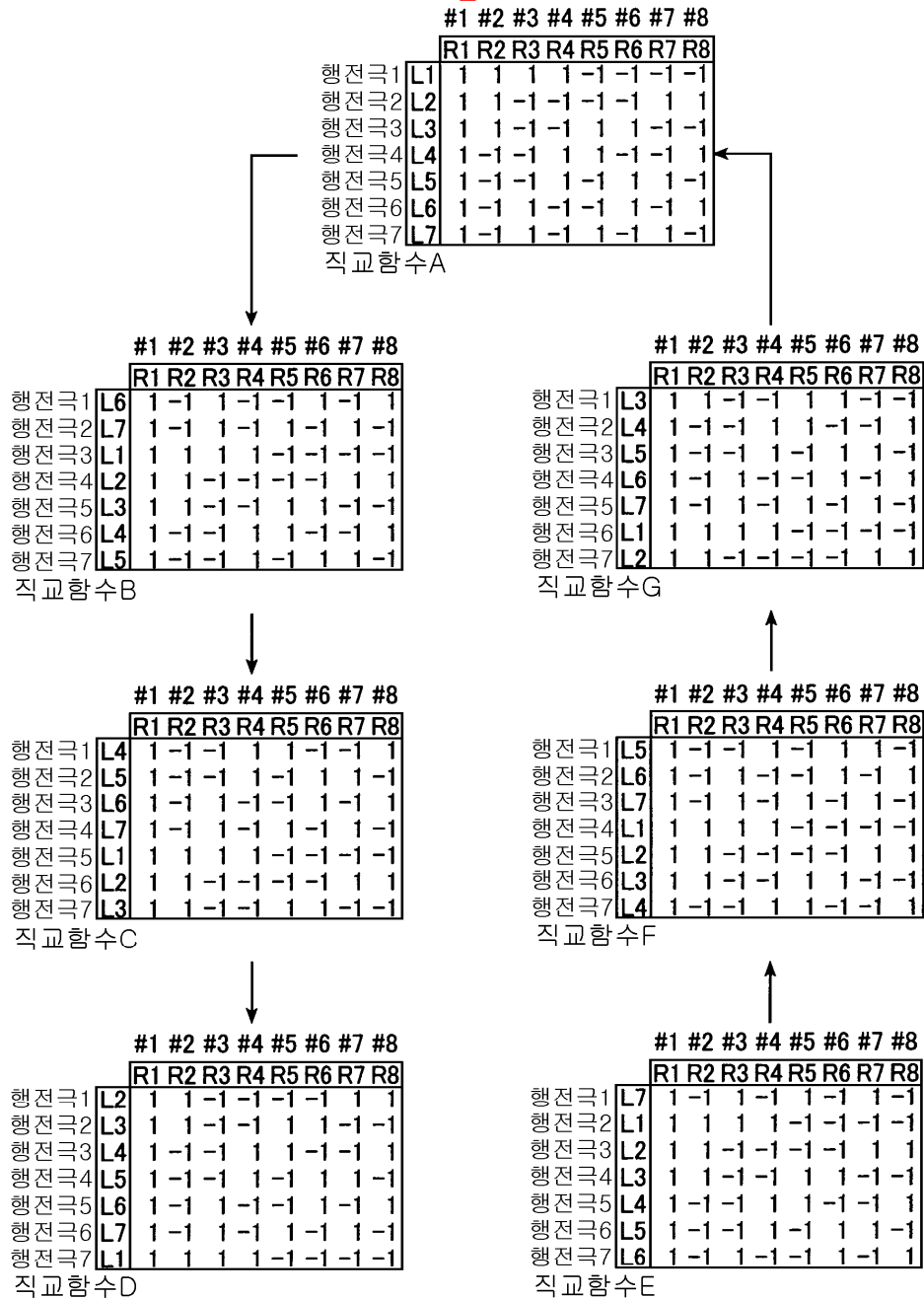


도면22

	#1	#2	#3	#4	#5	#6	#7	#8
	R1	R2	R3	R4	R5	R6	R7	R8
행전극1	L1	1	1	1	1	-1	-1	-1
행전극2	L2	1	1	-1	-1	-1	1	1
행전극3	L3	1	1	-1	-1	1	1	-1
행전극4	L4	1	-1	-1	1	1	-1	1
행전극5	L5	1	-1	-1	1	-1	1	-1
행전극6	L6	1	-1	1	-1	1	-1	1
행전극7	L7	1	-1	1	-1	1	-1	-1

← 밝다

도면23



도면24

행선택기간														
	분할선택 기간A		분할선택 기간B		분할선택 기간C		분할선택 기간D		분할선택 기간E		분할선택 기간F		분할선택 기간G	
	0	1	2	3	4	5	6	7	8	9	10	11	12	13
시퀀스	0	1	2	3	4	5	6	7	8	9	10	11	12	13
행진크1	L1	L1	L6	L6	L4	L4	L2	L2	L7	L7	L5	L5	L3	L3
행진크2	L2	L2	L7	L7	L5	L5	L3	L3	L1	L1	L6	L6	L4	L4
행진크3	L3	L3	L1	L1	L6	L6	L4	L4	L2	L2	L7	L7	L5	L5
행진크4	L4	L4	L2	L2	L7	L7	L5	L5	L3	L3	L1	L1	L6	L6
행진크5	L5	L5	L3	L3	L1	L1	L6	L6	L4	L4	L2	L2	L7	L7
행진크6	L6	L6	L4	L4	L2	L2	L7	L7	L5	L5	L3	L3	L1	L1
행진크7	L7	L7	L5	L5	L3	L3	L1	L1	L6	L6	L4	L4	L2	L2

专利名称(译)	用于驱动简单矩阵液晶的方法和装置，用于简单矩阵液晶的多线寻址的方法和驱动方法		
公开(公告)号	KR1020030046410A	公开(公告)日	2003-06-12
申请号	KR1020037002051	申请日	2002-06-13
[标]申请(专利权)人(译)	川崎微电子股份有限公司		
申请(专利权)人(译)	公司钥匙和微波电子学的斯可否让这个夏		
当前申请(专利权)人(译)	公司钥匙和微波电子学的斯可否让这个夏		
[标]发明人	SAKO NORIMITSU 사코노리미쓰 KITAYAMA HIDEYUKI 기타야마히데유키		
发明人	사코노리미쓰 기타야마히데유키		
IPC分类号	G09G3/20 G09G3/36		
CPC分类号	G09G2320/0613 G09G3/2025 G09G2320/0247 G09G3/2014 G09G2330/021 G09G3/2018 G09G3/3692 G09G3/2077 G09G2320/0233 G09G3/3625 G09G2320/0261		
代理人(译)	李智明 CHOE , JUNG YEON KIM YOUN HEE 金荣HWAN		
优先权	2001177998 2001-06-13 JP 2001353001 2001-11-19 JP 2002084194 2002-03-25 JP 2002128560 2002-04-30 JP		
其他公开文献	KR100515468B1		
外部链接	Espacenet		

摘要(译)

提供一种用于驱动简单矩阵液晶的方法和装置，用于同时选择7个或更多的Y个奇数行电极，并选择表示Y个行电极的Y个选择图案的Y个行选择矢量，获得Y比特的ON / OFF显示数据的每个比特的异或，并且添加每个比特的异或，并且 $X = (Y + 1) / 2$ ，列电极的电压电平设置为 $[2 \times i - (X - 1)] \times V_c$ 的整数 ($i = 0$ 到 $(X - 1)$) 并且X值的X值的电压电平。该方法和装置实现了高对比度显示，低电压驱动，低功耗和芯片尺寸的减小，同时防止了高速液晶的无框面板现象。 1

