



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2008년08월20일  
 (11) 등록번호 10-0853210  
 (24) 등록일자 2008년08월13일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2002-0015245  
 (22) 출원일자 2002년03월21일  
 심사청구일자 2007년03월21일  
 (65) 공개번호 10-2003-0076756  
 (43) 공개일자 2003년09월29일

(56) 선행기술조사문헌

KR1019990011802 A\*

KR1020010050512 A\*

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이승우

서울특별시금천구독산1동293-10독산현대아파트10  
 2동1008호

(74) 대리인

팬코리아특허법인

전체 청구항 수 : 총 8 항

심사관 : 하정균

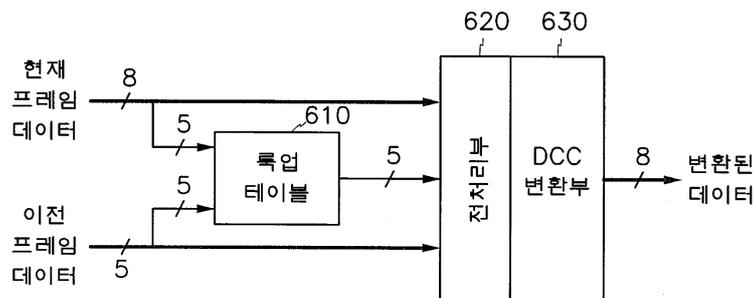
**(54) 색 특성 보상 기능과 응답 속도 보상을 갖는 액정표시 장치**

**(57) 요약**

본 발명은 색 특성 보상을 위한 ACC(Accurate Color Capture) 블록과 응답 속도 보상을 위한 DCC(Dynamic Capacitance Compensation) 블록이 동시에 적용된 액정 표시 장치에 관한 것이다.

상기 액정 표시 장치의 타이밍 제어부는 그래픽 소스로부터 RGB 데이터를 받아들여 ACC(Accurate Color Capture) 기능, DCC(Dynamic Capacitance Compensation) 기능 및 데이터 재분배 기능을 수행하는 데이터 처리블록과, 프레임의 시점을 나타내는 신호, 클럭 신호 및 동기 신호를 이용하여 표시 동작에 필요한 제어신호를 생성하는 제어신호 생성블록으로 구성되며, ACC 블록과 DCC 블록이 동시에 적용될 때, 표시 불량 문제가 발생하는 것을 방지하기 위하여 상기 DCC 블록 내에 전처리부가 구비되어 있다. 상기 전처리부는 현재 프레임의 계조와 이전 프레임의 계조가 '1' 차이일 경우에는 현재 프레임 데이터에 대해 DCC 블록이 작동하지 않도록 제어함으로써, 액정 표시 장치의 색 특성 향상과 응답 속도 향상이 표시 불량의 문제를 일으키지 않고 달성될 수 있게 한다.

대표도 - 도5



## 특허청구의 범위

### 청구항 1

다수의 게이트 라인과 데이터 라인이 교차하는 영역에 형성된 화소를 가지는 액정 패널;

상기 액정 패널의 게이트 라인을 순차적으로 스캐닝하기 위한 신호를 인가하는 게이트 구동부;

RGB 데이터에 따라 상기 액정 패널의 각 화소에 인가하기 위한 계조 전압을 선택하여 출력시키는 소스 구동부;

상기 게이트 구동부의 스캐닝을 위한 게이트 전압을 생성하여 출력하고, 상기 소스 구동부에 필요한 계조 전압을 생성하여 출력시키는 전압 발생부; 및,

그래픽 소스로부터 RGB 데이터를 받아들이며, 임의의 두 계조 값 사이의 적어도 하나 이상의 계조를 표현하기 위하여, 상기 두 계조값이 소정의 빈도에 따라 반복적으로 나타나도록 하나의 프레임을 다수의 프레임으로 확장하는 ACC 블록; 현재 프레임 데이터와 이전 프레임 데이터를 비교하여 DCC 보정값을 구하고 그 값을 토대로 프레임 데이터를 생성하는 DCC 블록; 및, 상기 DCC 블록에서 생성된 프레임 데이터를 상기 소스 구동부에서 처리 가능하도록 데이터 포맷을 변환시키는 타이밍 재분배 블록으로 구성된 타이밍 제어부를 포함하며,

상기 DCC 블록은 현재 프레임 데이터의 N비트와 이전 프레임 데이터의 상위 m비트를 받아들이며,

상기 ACC 블록에서 출력된 프레임 데이터의 전체 비트 또는 일부 비트를 1 프레임동안 저장하는 프레임 메모리;

현재 프레임 데이터의 상위 m비트와 상기 프레임 메모리에 저장된 이전 프레임 데이터의 m비트를 입력받아 이에 대응하는 m비트의 DCC 보정값을 출력하는 룩업 테이블;

상기 현재 프레임 데이터의 m비트와 상기 이전 프레임 데이터의 m비트를 받아들여 그 계조값의 차이가 '1'인지에 따라 DCC 블록의 적용 여부를 결정하는 전처리부; 및,

상기 전처리부의 출력에 따라 DCC 블록을 적용하지 않을 경우에는 현재 프레임 데이터를 그대로 출력시키고, DCC 블록을 적용할 경우에는 상기 룩업 테이블의 출력과 현재 프레임 데이터의 하위 비트를 이용하여 N비트의 데이터를 생성하는 DCC 변환부로 구성됨을 특징으로 하는 액정 표시 장치.

### 청구항 2

제1항에 있어서,

상기 전처리부는,

현재 프레임 데이터의 N비트를 받아들여 그 상위 m비트를 출력시키는 상위비트 선택기;

이전 프레임 데이터의 m비트와 상기 상위비트 선택기에서 출력되는 현재 프레임 데이터의 m비트를 받아들여 둘 중에서 큰값을 출력시키는 큰값 선택기;

이전 프레임 데이터의 m비트와 상기 상위비트 선택기에서 출력되는 현재 프레임 데이터의 m비트를 받아들여 둘 중에서 작은값을 출력시키는 작은값 선택기;

상기 큰값 선택기와 작은값 선택기의 출력에 대해 감산을 수행하는 감산기; 및,

상기 감산기의 출력이 '1'일 경우에 DCC 블록을 적용하지 않는 DCC 디스에이블 신호를 생성하는 DCC 제어신호 생성기로 구성됨을 특징으로 하는 액정 표시 장치.

### 청구항 3

제1항에 있어서,

상기 ACC 블록은

RGB 데이터의 비트 수를 소정 비트 확장시키는 데이터 계조 확장기; 및,

상기 소스 구동부에서 처리 가능한 비트 수에 맞게 데이터의 비트 수를 축소시키며, 상기 확장된 비트에 따라 상기 RGB 데이터가 나타내는 계조와 그 상위 계조의 발생빈도가 소정의 프레임 단위로 조절되도록 프레임 데이터를 구성하는 데이터 계조 축소기로 구성됨을 특징으로 하는 액정 표시 장치.

**청구항 4**

다수의 게이트 라인과 데이터 라인이 교차하는 영역에 형성된 화소를 가지는 액정 패널;

상기 액정 패널의 게이트 라인을 순차적으로 스캐닝하기 위한 신호를 인가하는 게이트 구동부;

RGB 데이터에 따라 상기 액정 패널의 각 화소에 인가하기 위한 계조 전압을 선택하여 출력시키는 소스 구동부;

상기 게이트 구동부의 스캐닝을 위한 게이트 전압을 생성하여 출력하고, 상기 소스 구동부에 필요한 계조 전압을 생성하여 출력시키는 전압 발생부; 및,

그래픽 소스로부터 RGB 데이터를 받아들이며, 임의의 두 계조 값 사이의 적어도 하나 이상의 계조를 표현하기 위하여, 상기 두 계조값이 소정의 빈도에 따라 반복적으로 나타나도록 하나의 프레임을 다수의 프레임으로 확장하는 ACC 블록; 현재 프레임 데이터와 이전 프레임 데이터를 비교하여 DCC 보정값을 구하고 그 값을 토대로 프레임 데이터를 생성하는 DCC 블록; 및, 상기 DCC 블록에서 생성된 프레임 데이터를 상기 소스 구동부에서 처리 가능하도록 데이터 포맷을 변환시키는 타이밍 재분배 블록으로 구성된 타이밍 제어부를 포함하며,

상기 DCC 블록은 현재 프레임 데이터의 N비트와 이전 프레임 데이터의 상위 m비트를 받아들이며,

상기 현재 프레임 데이터의 (N-p)비트와 이전 프레임 데이터의 (N-p)비트를 입력받아 이에 대응하는 기준 데이터와 계수를 출력하는 룩업 테이블;

상기 현재 프레임 데이터의 m비트와 상기 이전 프레임 데이터의 m비트를 받아들여 그 계조값의 차이가 '1'인지에 따라 DCC 블록의 적용 여부를 결정하는 전처리부; 및,

상기 전처리부의 출력에 따라 DCC 블록을 적용하지 않을 경우에는 현재 프레임 데이터를 그대로 출력시키고, DCC 블록을 적용할 경우에는 상기 룩업 테이블의 출력을 이용하여 DCC 보정값을 구하고, 상기 DCC 보정값과 현재 프레임 데이터의 하위 비트를 이용하여 N비트의 데이터를 생성하는 DCC 변환부로 구성됨을 특징으로 하는 액정 표시 장치.

**청구항 5**

제4항에 있어서,

상기 ACC 블록은

RGB 데이터의 비트 수를 소정 비트 확장시키는 데이터 계조 확장기; 및,

상기 소스 구동부에서 처리 가능한 비트 수에 맞게 데이터의 비트 수를 축소시키며, 상기 확장된 비트에 따라 상기 RGB 데이터가 나타내는 계조와 그 상위 계조의 발생빈도가 소정의 프레임 단위로 조절되도록 프레임 데이터를 구성하는 데이터 계조 축소기로 구성됨을 특징으로 하는 액정 표시 장치.

**청구항 6**

다수의 게이트 라인과 데이터 라인이 교차하는 영역에 형성된 화소를 가지는 액정 패널;

상기 액정 패널의 게이트 라인을 순차적으로 스캐닝하기 위한 신호를 인가하는 게이트 구동부;

RGB 데이터에 따라 상기 액정 패널의 각 화소에 인가하기 위한 계조 전압을 선택하여 출력시키는 소스 구동부;

상기 게이트 구동부의 스캐닝을 위한 게이트 전압을 생성하여 출력하고, 상기 소스 구동부에 필요한 계조 전압을 생성하여 출력시키는 전압 발생부; 및,

그래픽 소스로부터 RGB 데이터를 받아들이며, 임의의 두 계조 값 사이의 적어도 하나 이상의 계조를 표현하기 위하여, 상기 두 계조값이 소정의 빈도에 따라 반복적으로 나타나도록 하나의 프레임을 다수의 프레임으로 확장하는 ACC 블록; 현재 프레임 데이터와 이전 프레임 데이터를 비교하여 DCC 보정값을 구하고 그 값을 토대로 프레임 데이터를 생성하는 DCC 블록; 및, 상기 DCC 블록에서 생성된 프레임 데이터를 상기 소스 구동부에서 처리 가능하도록 데이터 포맷을 변환시키는 타이밍 재분배 블록으로 구성된 타이밍 제어부를 포함하며,

상기 DCC 블록은 현재 프레임 데이터의 N비트와 이전 프레임 데이터의 상위 N비트를 받아들이며,

상기 현재 프레임 데이터의 (N-p)비트와 이전 프레임 데이터의 (N-p)비트를 입력받아 이에 대응하는 기준 데이

터와 계수를 출력하는 룩업 테이블;

상기 현재 프레임 데이터의 N비트와 상기 이전 프레임 데이터의 N비트를 받아들여 그 계조값의 차이가 '1'인지에 따라 DCC 블록의 적용 여부를 결정하는 전처리부; 및,

상기 전처리부의 출력에 따라 DCC 블록을 적용하지 않을 경우에는 현재 프레임 데이터를 그대로 출력시키고, DCC 블록을 적용할 경우에는 상기 룩업 테이블의 출력을 이용하여 DCC 보정값을 구하고, 상기 DCC 보정값과 현재 프레임 데이터의 하위 비트를 이용하여 N비트의 데이터를 생성하는 DCC 변환부로 구성됨을 특징으로 하는 액정 표시 장치.

**청구항 7**

제6항에 있어서,

상기 전처리부는,

이전 프레임 데이터의 N비트와 현재 프레임 데이터의 N비트를 받아들여 둘 중에서 큰값을 출력시키는 큰값 선택기;

이전 프레임 데이터의 N비트와 현재 프레임 데이터의 N비트를 받아들여 둘 중에서 작은값을 출력시키는 작은값 선택기;

상기 큰값 선택기와 작은값 선택기의 출력에 대해 감산을 수행하는 감산기; 및,

상기 감산기의 출력이 '1'일 경우에 DCC 블록을 적용하지 않는 DCC 디스에이블 신호를 생성하는 DCC 제어신호 생성기로 구성됨을 특징으로 하는 액정 표시 장치.

**청구항 8**

제6항에 있어서,

상기 ACC 블록은

RGB 데이터의 비트 수를 소정 비트 확장시키는 데이터 계조 확장기; 및,

상기 소스 구동부에서 처리 가능한 비트 수에 맞게 데이터의 비트 수를 축소시키며, 상기 확장된 비트에 따라 상기 RGB 데이터가 나타내는 계조와 그 상위 계조의 발생빈도가 소정의 프레임 단위로 조절되도록 프레임 데이터를 구성하는 데이터 계조 축소기로 구성됨을 특징으로 하는 액정 표시 장치.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <16> 본 발명은 색 특성 보상 기능과 응답 속도 보상 기능을 갖는 액정 표시 장치에 관한 것으로, 더욱 상세하게는 색 특성 보상을 위한 ACC(Accurate Color Capture) 블록과 응답 속도 보상을 위한 DCC(Dynamic Capacitance Compensation) 블록이 동시에 적용된 액정 표시 장치에 관한 것이다.
- <17> 최근, 퍼스널 컴퓨터나 텔레비전 등의 경량화, 박형화에 따라 표시 장치 분야에도 경량화, 박형화가 요구되고 있으며, 이러한 요구를 충족시키기 위하여 음극선관(CRT : cathode-ray tube) 대신에 액정 표시 장치(LCD : liquid crystal display)와 같은 플랫 패널 표시 장치(flat panel display)가 개발되어 다양한 분야에서 실용화되고 있다.
- <18> 액정 표시 장치에서는 두 개의 기관 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전계가 인가되고, 이 전계의 세기를 조절함으로써 기관에 투과되는 빛의 양이 제어되어 원하는 화상(image)에 대한 표시가 이루어진다.
- <19> 이러한 액정 표시 장치는 현재 노트북 컴퓨터의 표시 장치뿐만 아니라 데스크탑(desktop) 컴퓨터의 표시장치로

도 그 사용이 확대되고 있다. 현재의 컴퓨터 사용자들은 발전된 멀티미디어 환경에서 컴퓨터의 표시 장치를 이용하여 동영상을 시청하고자 하는 욕구를 가지고 있다. 이러한 요구를 충족시키기 위해서는, 액정 표시 장치에서 색 특성의 향상과 응답 속도의 향상이 필요하다.

- <20> 상기 색 특성의 향상을 위한 방법으로서, ACC(Accurate Color Capture, 이하 'ACC'라 함) 기능이 알려져 있다. 아래에서 ACC 기능에 관해 설명한다.
- <21> 액정 표시 장치에는 외부의 그래픽 소스로부터 레드(Red), 그린(Green), 블루(Blue)의 RGB 데이터가 입력되며, 각 RGB 데이터는 N비트이다. 상기 RGB 데이터는 액정 패널 상의 대응하는 화소에 인가할 전압을 결정하는데 사용된다. 여기서, 상기 RGB 데이터의 비트수 N은 화소 인가 전압의 계조(gray) 수와 관련된다. 즉, N 비트의 RGB 데이터는  $2^N$  개의 계조(gray)를 표현할 수 있다. 따라서, 원칙적으로는 입력 RGB 데이터의 비트 수에 의해 표시할 수 있는 계조 수가 정해지므로, 표시 가능한 계조 수를 증가시키기 위해서는 입력 RGB 데이터의 비트 수를 증가시켜야 한다. 그러나, 입력 RGB 데이터의 비트 수를 증가시키면, 시스템이 복잡해질 뿐만 아니라 시스템 클럭의 주파수도 증가하는 문제점이 있다.
- <22> 상기 ACC 방법은 입력 RGB 데이터의 비트 수를 증가시키지 않고도 표시 가능한 계조 수를 증가시키기 위한 기술이다. 즉, 임의의 두 계조 값 사이의 계조를 표현하기 위하여, 프레임 레이트 제어(FRC : Frame Rate Control)가 이용된다. 프레임 레이트 제어란 하나의 프레임을 다수의 프레임으로 확장시키는 것이다. 예를 들어, 액정 패널 상의 임의의 화소에 대하여 연속하는 두 계조 '118'과 '119'의 사이에 있는 '118.5'가 표현되도록 할 경우, 첫번째 프레임에서는 그 화소에 대해 계조값 '119'가 할당되게 하고, 두번째 프레임에서는 '118'가 할당되도록 데이터 처리를 수행하면, 계조 '118'과 '119'가 시간적으로 평균되므로, 사람의 눈에 의해 액정 표시 장치에서 '118.5'의 계조가 표시되고 있는 것으로 인식될 수 있다. 이러한 효과를 얻기 위한 데이터 처리를 ACC 기능이라고 한다. 두 계조 사이를 얼마나 정밀하게 분할하느냐에 따라, 프레임의 확장 정도가 증가한다.
- <23> 한편, 액정 표시 장치의 응답 속도를 향상시키기 위한 방법으로서, DCC(Dynamic Capacitance Capture, 이하 'DCC'라 함) 기능이 알려져 있다. 아래에서 DCC 기능에 관해 설명한다.
- <24> 상기 DCC는 임의의 화소에 대한 이전 프레임의 계조 값과 현재 프레임의 계조 값을 비교하여 그 차이보다 더 큰 값이 이전 프레임의 계조 값에 더해지도록 RGB 데이터의 처리를 수행하는 방법이다. 일반적으로, 1 프레임의 지속 시간은 16.7 msec 이다. 임의의 화소에서 액정 물질 양단에 전압이 가해질 때, 액정 물질이 응답하는 데에는 시간이 걸린다. 따라서, 의도하는 계조값이 표현되기 위해서는 시간 지연이 필연적이다. 상기 DCC 기능은 이러한 시간 지연을 최소화하기 위한 기술이다. 예를 들어, 임의의 화소에 대해 이전 프레임에서의 계조값이 '118'이고, 현재 프레임에서의 계조값이 '128'일 때, 두 계조 사이의 차이인 '10'보다 큰 값(보상값이라고 함)을 더한 계조값, 예를 들어 '135'가 현재 프레임의 계조값으로서 변환된다. 이러한 DCC 방법에서는 이전 프레임의 데이터를 저장하기 위한 프레임 메모리가 필요하며, 상기 보상값은 이전 프레임의 데이터와 현재 프레임의 데이터를 기초로 작성되는 룩업 테이블(Look-up table)에 의해 결정될 수 있다. 상기 룩업 테이블의 크기는 비교하는 두 데이터의 비트 수에 관련되며, 비트 수가 증가할수록 그 크기도 커진다. 따라서, 프레임 메모리에 저장되는 데이터의 비트 수는 입력 RGB 데이터의 비트 수보다 작게 하는 것이 일반적이다.
- <25> 액정 표시 장치에서 색 특성 향상과 응답 속도 향상을 모두 만족시키기 위해서는 위에서 설명한 ACC와 DCC 기술을 동시에 적용할 필요가 있으며, 이러한 기술적 배경 하에서 본 발명이 도출되었다.

**발명이 이루고자 하는 기술적 과제**

- <26> 본 발명은 색 특성 보상을 위한 ACC 블록과 응답 속도 보상을 위한 DCC 블록이 동시에 적용되도록 하며, 이 때 발생하는 표시 불량 문제를 해결할 수 있는 액정 표시 장치를 제공하는 데에 그 목적이 있다.

**발명의 구성 및 작용**

- <27> 상기한 목적을 달성하기 위한 본 발명의 액정 표시 장치는,
- <28> 다수의 게이트 라인과 데이터 라인이 교차하는 영역에 형성된 화소를 가지는 액정 패널;
- <29> 상기 액정 패널의 게이트 라인을 순차적으로 스캐닝하기 위한 신호를 인가하는 게이트 구동부;
- <30> RGB 데이터에 따라 상기 액정 패널의 각 화소에 인가하기 위한 계조 전압을 선택하여 출력시키는 소스 구동부;
- <31> 상기 게이트 구동부의 스캐닝을 위한 게이트 전압을 생성하여 출력하고, 상기 소스 구동부에 필요한 계조 전압

을 생성하여 출력시키는 전압 발생부; 및,

- <32> 그래픽 소스로부터 RGB 데이터를 받아들이며, 임의의 두 계조 값 사이의 적어도 하나 이상의 계조를 표현하기 위하여, 상기 두 계조값이 소정의 빈도에 따라 반복적으로 나타나도록 하나의 프레임을 다수의 프레임으로 확장하는 ACC 블록; 현재 프레임 데이터와 이전 프레임 데이터를 비교하여 DCC 보정값을 구하고 그 값을 토대로 프레임 데이터를 생성하는 DCC 블록; 및, 상기 DCC 블록에서 생성된 프레임 데이터를 상기 소스 구동부에서 처리 가능하도록 데이터 포맷을 변환시키는 타이밍 재분배 블록으로 구성된 타이밍 제어부를 포함하며,
- <33> 상기 DCC 블록은 현재 프레임 데이터의 N비트와 이전 프레임 데이터의 상위 m비트를 받아들이며,
- <34> 상기 ACC 블록에서 출력된 프레임 데이터의 전체 비트 또는 일부 비트를 1 프레임동안 저장하는 프레임 메모리;
- <35> 현재 프레임 데이터의 상위 m비트와 상기 프레임 메모리에 저장된 이전 프레임 데이터의 m비트를 입력받아 이에 대응하는 m비트의 DCC 보정값을 출력하는 룩업 테이블;
- <36> 상기 현재 프레임 데이터의 N비트와 상기 이전 프레임 데이터의 m비트를 받아들여 그 계조값의 차이가 '1'인지에 따라 DCC 블록의 적용 여부를 결정하는 전처리부; 및,
- <37> 상기 전처리부의 출력에 따라 DCC 블록을 적용하지 않을 경우에는 현재 프레임 데이터를 그대로 출력시키고, DCC 블록을 적용할 경우에는 상기 룩업 테이블의 출력과 현재 프레임 데이터의 하위 비트를 이용하여 N비트의 데이터를 생성하는 DCC 변환부로 구성되어 있다.
- <38> 상기한 본 발명의 구성에서는 ACC 블록과 DCC 블록이 액정 표시 장치의 타이밍 제어부에 동시에 적용되며, 이때 발생할 수 있는 표시 불량 문제는 DCC 블록에 구비된 전처리부에 의해 제거됨으로써 색 특성 향상과 응답 속도 향상이 함께 달성될 수 있다는 점에 특징이 있다.
- <39> 상기 설명된 본 발명의 목적, 기술적 구성 및 그 효과는 아래의 실시예에 대한 설명을 통해 보다 명백해질 것이다.
- <40> 이하, 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명한다.
- <41> 본 발명에 대해 설명하기 전에, 일반적인 액정 표시 장치에서 ACC 블록과 DCC 블록이 단순하게 결합된 경우에 대해 살펴본다.
- <42> 도 1에는 일반적인 액정 표시 장치의 개략적인 구성이 도시되어 있다.
- <43> 상기 도 1에 도시되어 있듯이, 일반적인 액정 표시 장치는 액정 패널(1), 게이트 구동부(2), 소스 구동부(3), 전압 발생부(4) 및 타이밍 제어부(5)로 이루어진다.
- <44> 상기 액정 패널(1)은 서로 교차하는 다수의 게이트 라인 및 데이터 라인과, 각 게이트 라인과 데이터 라인이 교차하는 영역에 형성된 화소로 구성되며, 게이트 라인이 순차적으로 스캐닝(scanning)될 때마다 표시를 위한 아날로그 전압이 데이터 라인을 거쳐 대응하는 화소에 인가된다. 상기 타이밍 제어부(5)에는 외부의 그래픽 소스(graphic source)로부터 RGB 데이터, 프레임의 시점을 나타내는 데이터 인에이블 신호(DE), 동기 신호(SYNC) 및 클럭 신호(CLK)가 입력되며, 상기 RGB 데이터는 타이밍 제어부(5)의 데이터 처리블록에 의해 타이밍 재분배 등의 데이터 처리가 이루어진 후, 소스 구동부(3)로 전송된다. 또한, 상기 타이밍 제어부(5)에서는 상기 데이터 인에이블 신호(DE), 동기 신호(SYNC) 및 클럭 신호(CLK)를 이용하여 표시 동작을 제어하기 위한 여러 제어 신호가 생성되어 각 구성요소로 전송된다. 상기 전압 발생부(4)는 게이트 라인을 스캐닝하기 위한 게이트 온/오프 전압을 생성하여 상기 게이트 구동부(2)에 출력시킴과 동시에, 화소 인가 전압인 계조 전압을 생성하여 상기 소스 구동부(3)에 출력시킨다. 상기 소스 구동부(3)에서는 타이밍 제어부(5)로부터 전송된 RGB 데이터에 따라 그에 맞는 계조 전압이 선택되어 상기 액정 패널(1)에 인가된다.
- <45> 도 2에는 상기 도 1에 도시된 타이밍 제어부(2)의 데이터 처리블록(51)이 보다 상세하게 도시되어 있다.
- <46> 상기 도 2에 도시되어 있듯이, 데이터 처리블록(51)은 ACC 블록(53), DCC 블록(54) 및 타이밍 재분배 블록(55)으로 구성되어 있다. 상기 타이밍 재분배 블록(55)은 타이밍 제어부(5)의 전형적인 기능을 수행하는 블록으로서, 그래픽 소스로부터 입력된 RGB 데이터의 포맷을 소스 구동부(3)의 회로 스펙에 맞게 변환시킨다.
- <47> 도 3에는 상기 도 2에 도시된 ACC 블록(53)과 DCC 블록(54)이 보다 상세하게 도시되어 있다.
- <48> 도 3을 참조하면, 상기 ACC 블록(53)은 데이터 계조 확장기(531)와 데이터 계조 축소기(532)로 구성되고, 상기

DCC 블록(54)은 프레임 메모리(541)와 데이터 계조신호 변환기(542)로 구성된다.

- <49> 먼저, N비트의 RGB 데이터가 상기 데이터 계조 확장기(531)에 입력되고, 상기 데이터 계조 확장기(531)에 의해 상기 RGB 데이터의 비트 수가 (N+d) 비트로 확장된다. 다음으로, 타이밍 제어부(5)의 출력을 처리하는 소스 구동부(3)에서 처리 가능한 비트 수로 변환하기 위하여, 상기 데이터 계조 축소기(532)는 (N+d) 비트의 데이터를 N비트로 다시 축소시킨다. 이 때, 상기 데이터 계조 축소기(532)는 데이터의 비트 수를 축소시킴과 동시에, 상위 N비트의 계조 값과 그 계조값에 '1'을 더한 값이 확장 비트(d)에 따라 소정의 프레임 단위로 교대로 발생하도록 프레임을 구성한다. 즉, 상기 N 비트 데이터의 계조 값을 'A'라 할 때, 소정의 프레임 동안 확장 비트(d)에 따라 'A'와 'A+1'의 발생 빈도가 조절되도록 프레임 데이터가 구성됨으로써, N비트로 표현 가능한 계조값 사이의 계조들이 표현될 수 있다. 상기 예에서, 상기 데이터 계조 축소기(532)가 N비트로 축소시키는 것으로 가정하였으나, 반드시 N비트일 필요는 없으며, 소스 구동부의 비트 처리 능력에 따라 변경될 수 있다.
- <50> 상기 데이터 계조 축소기(10)에서 출력되는 N 비트의 데이터는 DCC 블록(54)으로 전송되며, 상기 프레임 메모리(541)에는 상기 N비트의 데이터 중에서 상위 m비트의 데이터가 입력된다. 상기 프레임 메모리(541)는 1프레임의 데이터를 저장한다. 한편, 상기 프레임 메모리(541)에 저장되어 있는 1프레임 이전의 m비트의 데이터와 상기 데이터 계조 축소기(532)에서 출력되는 현재 프레임의 N비트의 데이터는 데이터 계조신호 변환기(542)에 입력되며, 상기 데이터 계조신호 변환기(542)에서는 현재 프레임과 이전 프레임의 데이터를 이용한 룩업 테이블로부터 DCC 보정값이 구해지고, 이 DCC 보정값과 입력 데이터 중 (N-m) 비트의 데이터로부터 DCC 변환 데이터를 추정 혹은 연산하여 최종적인 출력이 얻어진다.
- <51> 도 4a 및 도 4b에는 상기 데이터 계조신호 변환기(542)의 제1예와 제2예가 도시되어 있다.
- <52> 먼저, 도 4a를 참조하면, 데이터 계조신호 변환기(542)의 제1실시예는 룩업 테이블(410)과 DCC 변환부(420)로 구성된다.
- <53> 상기 룩업 테이블(410)에는 도 3의 프레임 메모리(541)에서 출력된 m비트의 이전 프레임 데이터와, 도 3의 데이터 계조 축소기(532)에서 출력된 N비트의 현재 프레임 데이터 중에서 상위 m비트의 데이터가 각각 입력된다. 상기 룩업 테이블(410)에서는 상기 이전 프레임 데이터와 현재 프레임 데이터를 어드레스(address)로 하여 m비트의 DCC 보정값이 결정되며, 이 값은 상기 DCC 변환부(420)에 출력된다. 상기 DCC 변환부(420)에는 상기 룩업 테이블(410)에서 출력된 m비트의 DCC 보정값과 현재 프레임 데이터의 (N-m) 비트가 입력되며, 이들 데이터를 이용한 연산에 의해 N비트를 구성함으로써 DCC 변환된 데이터가 얻어진다.
- <54> 도 4b에 도시된 데이터 계조신호 변환기(542)의 제2실시예는 룩업 테이블의 계산량을 감소시키기 위하여 룩업 테이블의 입력 비트수를 제1실시예보다 더 감소시키고, 룩업 테이블에서 DCC 보정값을 직접 제공하는 것이 아니라 기준 데이터와 계수만을 제공하고, DCC 보정값은 상기 기준 데이터와 계수를 이용한 DCC 변환부(440)의 연산에 의해 얻어지고, 이렇게 얻어진 DCC 보정값을 토대로 N비트가 구성되는 것에 특징이 있다. 이러한 특징에 따른 제2실시예는 N비트의 현재 프레임 데이터에서 (N-p)비트, m비트의 이전 프레임 데이터에서 (N-p)비트를 각각 받아들이고, 이들 값에 대응하는 기준 데이터(reference data)와 계수(coefficient)를 출력시키는 룩업 테이블(430)과, 현재 프레임 데이터의 p비트와 이전 프레임 데이터의 m-(N-p)비트와 상기 룩업 테이블(430)에서 출력되는 기준 데이터와 계수를 받아들여 DCC 변환된 데이터를 생성하는 DCC 변환부(440)로 구성된다.
- <55> 위에 설명된 바와 같이, 일반적인 액정 표시 장치에서는 타이밍 제어부에 ACC 블록과 DCC 블록을 단순하게 결합하는 구조를 제안하여 색 특성 향상과 응답 속도의 향상을 기대할 수 있다. 그러나, 이와 같이, ACC 블록과 DCC 블록이 동시에 적용될 때, ACC 블록에 의해 임의의 화소에 대한 현재 프레임의 계조 값이 이전 프레임보다 1만큼 차이가 남에도 불구하고 상위 m비트의 값이 변화가 생겨 DCC 보정값이 현재 프레임 데이터보다 큰 값이 되는 경우가 발생한다. 이렇게 될 경우에는 정지화면에서조차 화면의 일부에서 긴 줄이 나타난다. 즉, 화면 불량이 유발된다.
- <56> 이러한 화면 불량을 없애기 위해서는 ACC 블록에 의해 프레임 레이트 제어가 적용되고 있는 프레임 동안에는 DCC 블록의 기능이 적용되지 않도록 하여야 한다. 즉, 임의의 화소에 대한 이전 프레임과 현재 프레임의 계조값 차이가 '1'일 경우에는 DCC 블록이 적용되지 않도록 제어를 할 필요가 있다.
- <57> 이러한 문제점을 해결하기 위하여, 본 발명에서는 도 5에 도시된 바와 같이, DCC 변환부의 앞에서 DCC 블록의 적용 여부를 결정하는 전처리부를 더 포함하는 데이터 계조신호 변환기(542)의 제1실시예가 제안되어 있다.
- <58> 상기 도 5에 도시되어 있듯이, 제1실시예에 따른 데이터 계조신호 변환기는 N비트의 현재 프레임 데이터의 상위 m비트와, 이전 프레임 데이터의 m비트를 받아들여 그에 대응하는 m비트의 DCC 보정값을 출력시키는 룩업 테이블

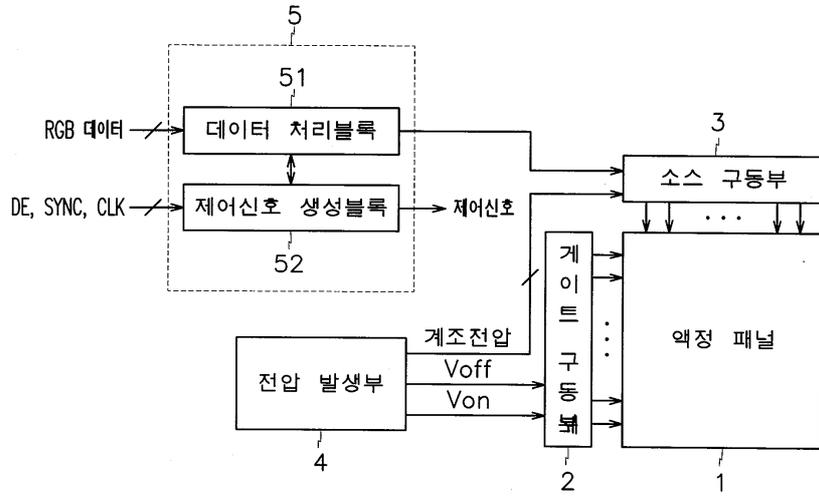
(610)과, N비트의 현재 프레임 데이터와 m비트의 이전 프레임 데이터를 받아들이고 상기 현재 프레임 데이터의 상위 m비트를 추출하여 이를 이전 프레임 데이터의 m비트와 비교하며 그 차이가 '1'인지에 따라 DCC 블록의 적용 여부를 결정하는 전처리부와, 상기 전처리부의 출력에 따라 DCC 블록을 적용하지 않을 경우에는 현재 프레임 데이터를 그대로 출력시키고, DCC 블록을 적용할 경우에는 상기 룩업 테이블(610)의 출력에 현재 프레임 데이터의 하위 비트를 합성하여 DCC 변환된 데이터를 생성하는 DCC 변환부(630)로 구성된다.

- <59> 상기 제1실시예에서는, N=8, m=5것으로 가정하고 비트 수를 표시하였으나, 본 발명의 기술적 범위는 여기에 한정되지 않는다.
- <60> 도 6에는 상기 도 5에 도시된 전처리부(620)의 구성이 보다 상세하게 도시되어 있고, 도 7에는 도 5에 도시된 룩업 테이블(610)의 일 예가 표로서 도시되어 있다.
- <61> 상기 도 6을 참조하면, 전처리부(620)는 상위비트 선택기(621), 큰값 선택기(622), 작은값 선택기(623), 감산기(624) 및 DCC 제어신호 생성기(625)로 구성된다.
- <62> 상기 상위비트 선택기(621)에서는 8비트의 현재 프레임 데이터 중 상위 5비트가 선택되며, 현재 프레임 데이터와 이전 프레임 데이터의 상위 5비트 데이터들은 큰값 선택기(622)와 작은값 선택기(623)에 각각 입력된다. 상기 큰값 선택기(622)는 두 입력 중 큰값을 선택하고, 상기 작은값 선택기(623)는 두 입력 중 작은값을 선택한다. 상기 큰값 선택기(622)와 작은값 선택기(623)의 출력은 감산기(624)로 보내져서 그 둘의 차이가 계산된다. 상기 DCC 제어신호 생성기(625)에서는 감산기(624)의 출력이 '1'일 경우에 DCC 디스에이블 신호가 '하이(high)' 상태로 된다. 이 경우에는 상기 DCC 변환부(630)에서 DCC 블록의 적용되지 않는다.
- <63> 상기 도 7의 룩업 테이블을 참조하여, 현재 프레임 데이터가 '24=00011000'이고, 이전 프레임 데이터가 '23=00010111'인 경우에 대해 예를 들어 설명한다.
- <64> 프레임 메모리에는 상위 5비트만 저장되므로, 이전 프레임 데이터로서 '00010'와 현재 프레임 데이터로서 '00011'이 룩업 테이블(610)에 입력된다. 도 7에서, 세로축은 현재 프레임 데이터의 계조값이며, 가로축은 이전 프레임 데이터의 계조값이다. 또한, 괄호 안의 숫자는 상위 5비트가 나타내는 값이다. 따라서, '00011'의 현재 프레임 데이터와 '00010'의 이전 프레임 데이터를 상기 도 7의 룩업 테이블에 적용하면, DCC 보정값 '32=00100000'가 얻어지며, 이 중에서 상위 5비트가 출력된다. 한편, 현재 프레임 데이터의 상위 5비트와 이전 프레임 데이터의 상위 5비트가 나타내는 값의 차이가 '1'이므로, 상기 전처리부에 의해 디스에이블 신호가 '하이' 상태로 된다. 따라서, DCC 변환부(630)에서는 현재 프레임 데이터에 대해 DCC 블록이 적용되지 않으며, 현재 프레임 데이터가 그대로 출력된다. 만약, DCC 블록이 적용될 경우에는, '32'의 상위 5비트에 현재 프레임 데이터의 하위 3비트가 결합되어 '32=00100000'가 출력되었을 것이다. 이렇게 하면, ACC 블록과 DCC 블록을 동시에 적용할 때 발생하는 화면 불량이 제거될 수 있다.
- <65> 도 8에는 데이터 계조신호 변환기의 제2실시예가 도시되어 있으며, 상기 제2실시예는 룩업 테이블의 계산량을 감소시킴과 동시에 전처리부를 구비한 것에 특징이 있다.
- <66> 상기 제2실시예에 따르면, 룩업 테이블(710)의 입력 비트수가 감소되어 있고, 룩업 테이블(710)은 DCC 보정값을 직접 제공하는 것이 아니라 기준 데이터와 계수만을 제공하고, DCC 보정값은 상기 기준 데이터와 계수를 이용한 DCC 변환부(730)의 연산에 의해 얻어지며, 이렇게 얻어진 DCC 보정값을 토대로 N비트의 DCC 변환된 데이터가 구성되는 것에 특징이 있다.
- <67> 한편, 상기 제2실시예에서는 DCC 변환부(730)의 전단에 전처리부(720)가 추가되어 있으며, 상기 전처리부(720)는 제1실시예의 전처리부와 마찬가지로 현재 프레임 데이터의 상위 소정 수의 비트와 이전 프레임 데이터의 상위 소정 수의 비트를 받아들여 그 값의 차이가 '1'일 경우에는 DCC 블록이 적용되지 않도록 제어한다.
- <68> 상기 제1실시예와 제2실시예는 전처리부에서 프레임 데이터의 상위 소정 비트를 서로 비교하는 방식이었으나, 제3실시예는 프레임 데이터의 모든 비트를 비교하는 방식이다.
- <69> 도 9에는 데이터 계조신호 변환기의 제3실시예가 도시되어 있으며, 도 10에는 상기 도 9의 전처리부(820)가 보다 상세하게 도시되어 있다.
- <70> 상기 도 9에 도시된 제3실시예는 하드웨어의 구성요소에 있어서 상기 제2실시예와 동일하며, DCC 블록을 적용하기 위해 현재 프레임 데이터와 이전 프레임 데이터의 모든 비트가 사용된다는 점이 다르다. 즉, 상기 제3실시예는 프레임 메모리가 이전 프레임 데이터의 모든 비트를 저장하고 있을 것을 그 전제로 하고 있다. 이 경우가 가

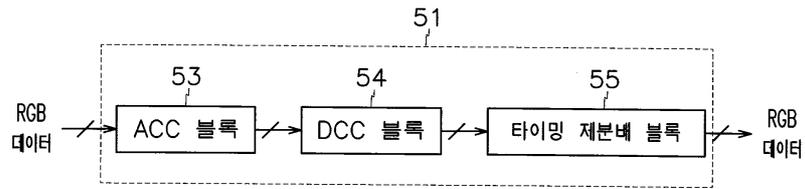


도면

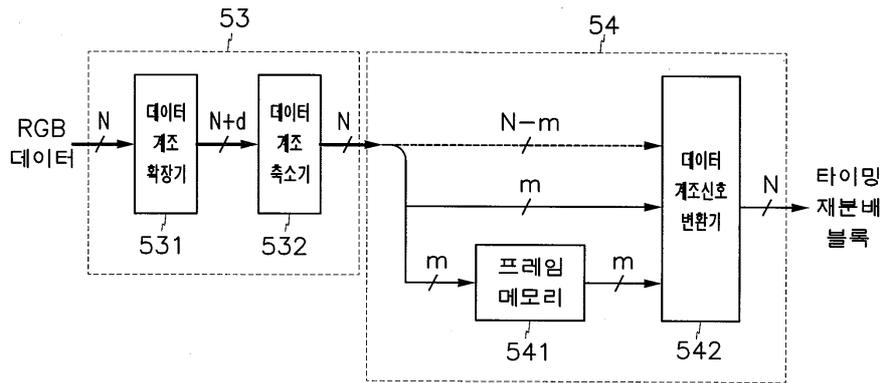
도면1



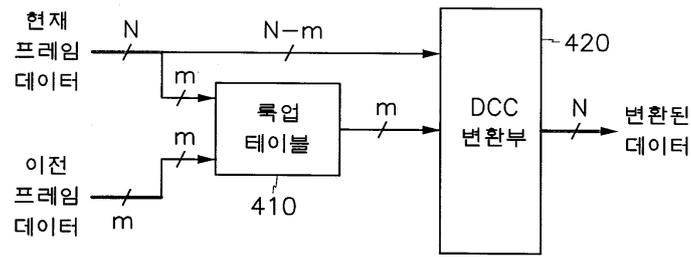
도면2



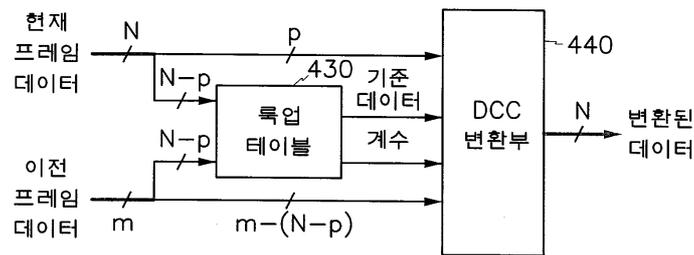
도면3



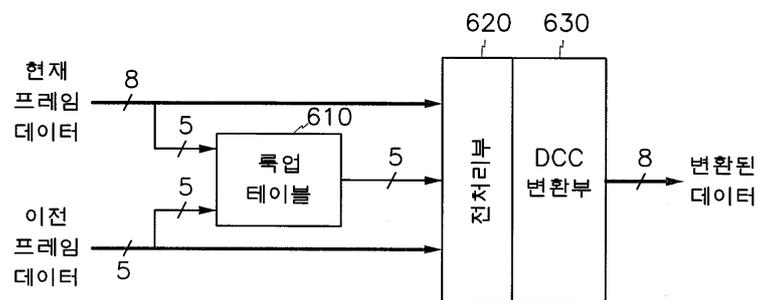
도면4a



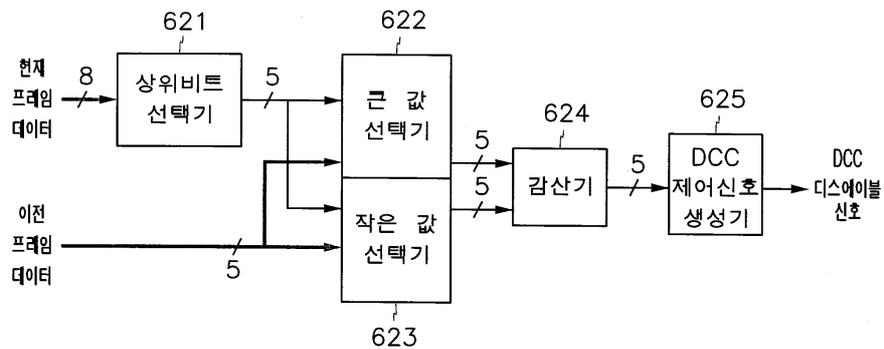
도면4b



도면5



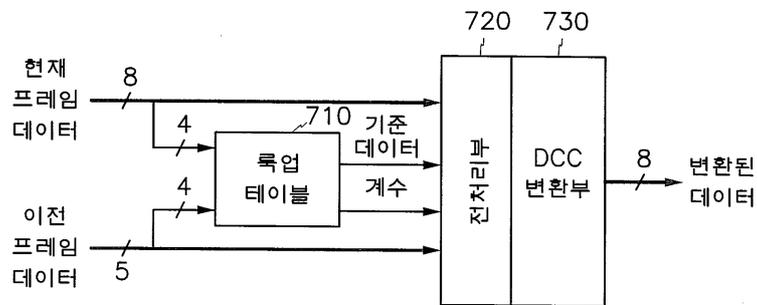
도면6



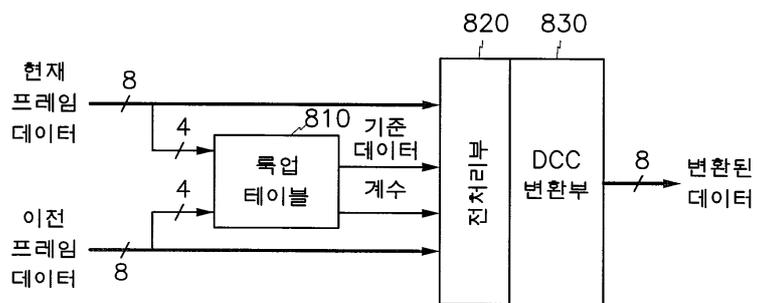
도면7

	0(0)	8(1)	16(2)	24(3)	32(4)	40(5)
0 (0)	0	0	0	0	0	0
8 (1)	16	8	8	8	8	0
16 (2)	32	24	16	16	8	8
24 (3)	40	32	32	24	24	16
32 (4)	48	48	40	40	32	24
40 (5)	72	64	56	56	48	40
48 (6)	88	80	72	72	64	56

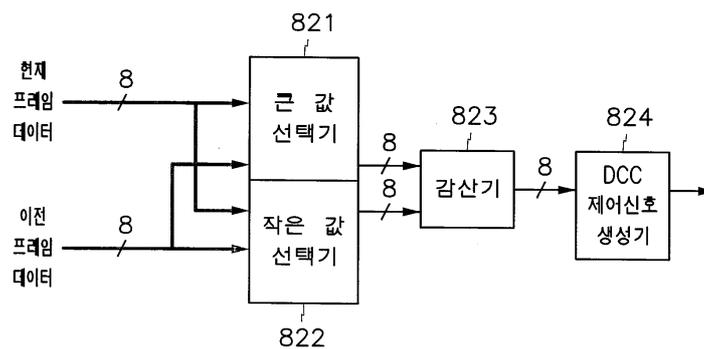
도면8



도면9



도면10



专利名称(译)	液晶显示装置具有色彩特性补偿功能和响应速度补偿功能		
公开(公告)号	<a href="#">KR100853210B1</a>	公开(公告)日	2008-08-20
申请号	KR1020020015245	申请日	2002-03-21
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE SEUNGWOO		
发明人	LEE,SEUNGWOO		
IPC分类号	G02F1/133 G09G3/20 G09G3/36 H04N5/66		
CPC分类号	G09G3/2025 G09G3/3648 G09G3/2081 G09G2340/16 G09G2320/0252 G09G3/2011		
其他公开文献	KR1020030076756A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明涉及一种液晶显示器，其中同时应用于色彩属性补偿和响应速度补偿的ACC（精确色彩捕获）块的DCC（动态电容补偿）块。液晶显示器的定时控制单元包括ACC（精确色彩捕获）功能，并且DCC（动态电容补偿）功能RGB数据被从图形源和数据处理块接受，执行数据再分配功能，以及控制信号生成阻止创建指示帧的时间点的信号所需的控制信号，以及使用时钟信号和同步信号的指示动作。并且同时，当应用ACC块和DCC块以防止发生指示错误问题时，预处理器配备在DCC块内。预处理器进行控制，以便在当前帧的灰度级和前一帧的灰度级为“1”的情况下，DCC块对帧数据起作用。以这种方式，不会引起指示误差的问题，并且实现了液晶显示器的颜色特性增强和响应速度的提高。LCD（液晶显示器），ACC（精确色彩捕获），DCC（动态电容补偿），预处理（预修改）。

