



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0051377
(43) 공개일자 2008년06월11일

(51) Int. Cl.

G09G 3/36 (2006.01) G02F 1/133 (2006.01)

G09G 3/20 (2006.01)

(21) 출원번호 10-2006-0122324

(22) 출원일자 2006년12월05일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

김동현

경북 구미시 인의동 820-12 (12/4)

이주영

경북 구미시 상모동 우방신세계타운 206동 905호

(74) 대리인

박장원

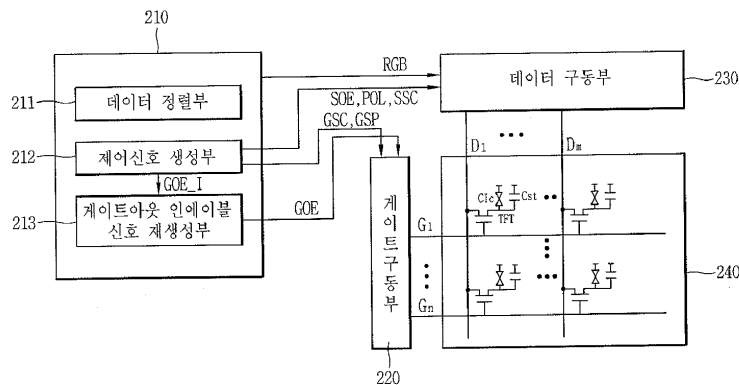
전체 청구항 수 : 총 5 항

(54) 액정표시장치의 구동회로

(57) 요약

본 발명은 액정표시장치에서 데이터 인에이블 엔드 시점을 확인하기 위하여 차징시간을 길게 설정하는 것에 의해 화면 끝단의 밝음 현상이 발생하는 것을 방지하는 기술에 관한 것이다. 이러한 본 발명은, 게이트 구동부 및 데이터 구동부의 구동을 제어하기 위한 제어신호를 출력함과 아울러, 게이트아웃인에이블신호를 출력할 때 기준 주기보다 길어지는 구간에 정극성 펄스를 삽입하여 원래 주기에 맞춰 앞으로 연장된 형태로 출력하는 타이밍 콘트roller와; 상기 액정 패널의 각 게이트 라인에 게이트 온 신호를 공급하는 게이트 구동부 및 각 데이터 라인에 데이터 신호를 공급하는 데이터 구동부와; 상기 게이트 온 신호 및 데이터 신호에 의해 구동되어 화상을 표시하는 액정패널에 의해 달성된다.

대표도



특허청구의 범위

청구항 1

게이트 구동부 및 데이터 구동부의 구동을 제어하기 위한 제어신호를 출력함과 아울러, 게이트아웃인에이블신호를 출력할 때 기준 주기보다 길어지는 구간에 정극성 펄스를 삽입하여 원래 주기에 맞춰 앞으로 연장된 형태로 출력하는 타이밍 콘트롤러와;

액정 패널의 각 게이트 라인에 게이트 온 신호를 공급하는 게이트 구동부 및, 각 데이터 라인에 데이터 신호를 공급하는 데이터 구동부와;

상기 게이트 온 신호 및 데이터 신호에 의해 구동되어 화상을 표시하는 액정패널을 포함하여 구성된 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 2

제1항에 있어서, 타이밍 콘트롤러는

디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하는 데이터 정렬부(211)와;

데이터 구동부를 위한 제어신호(SOE), (POL), (SSC) 및 게이트 구동부를 위한 제어신호(GSC), (GSP)를 생성함과 아울러 게이트 아웃 인에이블신호(GOE_I)를 생성하는 제어신호 생성부(212)와;

상기 게이트아웃인에이블신호(GOE_I)를 검색하여 기준 주기보다 길어지는 구간에 정극성 펄스를 삽입하여 원래 주기에 맞춰 앞으로 연장된 형태의 게이트아웃인에이블신호(GOE)로 출력하는 게이트아웃인에이블신호 재생성부(213)로 구성된 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 3

제2항에 있어서, 게이트아웃인에이블신호 재생성부(213)는

상기 제어신호 생성부(212)로부터 입력되는 게이트아웃인에이블신호(GOE_I)를 그대로 입력신호 합성부(303)의 제1입력단자에 전달하는 제1입력부(301)와;

상기 게이트아웃인에이블신호(GOE_I)가 정상적인 주기보다 더 길게 설정된 구간에 정극성 펄스를 발생하는 제2입력부(302)와;

상기 게이트아웃인에이블신호(GOE_I)가 정상적인 주기로 입력될 때에는 상기 제1입력부(301)의 출력신호를 선택하여 출력하고, 정상적인 주기보다 더 길게 설정된 구간에는 그 제1입력부(301)의 출력신호에 상기 제2입력부(302)에서 생성된 정극성 펄스를 삽입하여 출력하는 입력신호 합성부(303)로 구성된 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 4

제3항에 있어서, 제2입력부(302)는

상기 게이트아웃인에이블신호(GOE_I)를 충전하기 위한 저항(R1) 및 콘덴서(C1)와;

상기 콘덴서(C1)의 충전전압을 반전출력하는 인버터(I1)를 포함하여 구성된 것을 특징으로 하는 액정표시장치의 구동회로.

청구항 5

제3항에 있어서, 입력신호 합성부는 오아게이트(OR1)를 포함하여 구성된 것을 특징으로 하는 액정표시장치의 구동회로.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <9> 본 발명은 액정표시장치의 구동기술에 관한 것으로, 특히 화면 끝단의 밝음 현상을 방지하는데 적당하도록 한 액정표시장치의 구동회로에 관한 것이다.
- <10> 일반적으로, 액정표시장치(LCD)는 경량, 박형, 저소비 전력구동 등의 특징으로 인하여 그 응용범위가 사무자동화 기기, 오디오/비디오기기 등으로 점차 확대되고 있는 추세에 있다.
- <11> 액정표시장치의 시스템에서는 타이밍 콘트롤러에 디지털 비디오 데이터(RGB)와 수직/수평 동기신호 및 클럭신호를 공급한다. 그리고, 상기 타이밍 콘트롤러는 상기 시스템으로부터 입력되는 신호들을 이용하여 게이트 구동부를 제어하기 위한 게이트 제어신호와 데이터 구동부를 제어하기 위한 데이터 제어신호를 발생함과 아울러, 상기 디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하여 데이터 구동부에 공급한다. 이에 따라, 상기 게이트 구동부와 데이터 구동부에 의해 액정패널이 구동되어 상기 비디오 데이터(RGB)의 영상이 디스플레이된다.
- <12> 그런데, 종래의 액정표시장치에 있어서는 데이터 인에이블(DE: Data Enable) 모드 사용시 DE 엔드 시점을 확인하기 위하여 도 1에서와 같이 차징시간을 DE의 약 1/2만큼 더 길게 설정하였다.
- <13> 이와 같이 DE 모드 사용시 DE 엔드 시점을 확인하기 위하여 차징시간을 DE의 약 1/2만큼 더 길게 설정하는 경우, 화면을 60Hz(프레임 주파수)로 구동시에는 별다른 이상현상이 발생되지 않지만, 화면을 120Hz로 구동시에는 마지막 라인이 밝게 나타나는 이상현상이 발생된다. 다시 말해서, DE 엔드 시점을 확인하기 위하여 차징시간을 DE의 약 1/2만큼 더 길게 설정하는 것에 의하여 그만큼 차징 타임이 짧아지고 이로 인하여 휘도차이가 많이 발생하는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

- <14> 따라서, 본 발명의 목적은 데이터 인에이블 모드 사용시 데이터 인에이블(DE) 엔드 시점을 확인하기 위해 차징시간을 DE의 1/2만큼 더 길게 설정하고 화면을 120Hz로 구동하더라도 마지막 라인이 밝게 나타나는 이상현상을 방지하는 로직 게이트 애플리케이션을 제공함에 있다.

발명의 구성 및 작용

- <15> 상기와 같은 목적을 달성하기 위한 본 발명은, 게이트 구동부 및 데이터 구동부의 구동을 제어하기 위한 제어신호를 출력함과 아울러, 게이트아웃인에이블신호를 출력할 때 기준 주기보다 길어지는 구간에 정극성 펄스를 삽입하여 원래 주기에 맞춰 앞으로 연장된 형태로 출력하는 타이밍 콘트롤러와; 액정 패널의 각 게이트 라인에 게이트 온 신호를 공급하는 게이트 구동부와; 상기 액정 패널의 각 데이터 라인에 데이터 신호를 공급하는 데이터 구동부와; 상기 게이트 구동부로부터 입력되는 게이트 온 신호와 데이터 구동부로부터 입력되는 데이터 신호에 의해 구동되어 화상을 표시하는 액정패널을 포함하여 구성함을 특징으로 한다.
- <16> 이하, 첨부한 도면을 참조하여 본 발명에 따른 바람직한 실시예를 상세히 설명한다.
- <17> 도 2는 본 발명에 의한 액정표시장치의 구동회로의 일 실시 구현예를 보인 블록도로서 이에 도시한 바와 같이, 디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하는 데이터 정렬부(211)와, 소스 아웃 인에이블신호(SOE), 극성신호(POL), 소스 시프트 클럭신호(SSC)를 생성함과 아울러 게이트 시프트 클럭신호(GSC), 게이트 스타트 펄스(GSP)를 생성하고, 게이트아웃인에이블신호(GOE_I)를 생성하는 제어신호 생성부(212)와, 상기 게이트아웃인에이블신호(GOE_I)를 검색하여 기준 주기보다 길어지는 구간에 강제로 정극성 펄스를 삽입하여 출력하는 게이트아웃인에이블신호 재생성부(213)로 구성된 타이밍 콘트롤러(210)와; 상기 게이트 시프트 클럭신호(GSC), 게이트 스타트 펄스(GSP) 및 게이트아웃인에이블신호(GOE)를 근거로 하여 액정 패널(240)의 각 게이트 라인G1~Gn)에 게이트 온 신호를 공급하는 게이트 구동부(220)와; 상기 디지털 비디오 데이터(RGB), 소스 아웃 인에이블신호(SOE), 극성신호(POL), 소스 시프트 클럭신호(SSC)를 근거로 상기 액정 패널(240)의 각 데이터 라인에 데이터 신호를 공급하는 데이터 구동부(230)와; 상기 게이트 구동부(220)로부터 입력되는 게이트 온 신호와 데이터 구동부(230)로부터 입력되는 데이터 신호에 의해 구동되어 화상을 표시하는 액정패널(240)을 포함하여 구성하였다.
- <18> 도 3은 상기 타이밍 콘트롤러(210)상의 게이트아웃인에이블신호 재생성부(213)의 일 실시 구현예를 보인 상세 회로도로서 이에 도시한 바와 같이, 상기 제어신호 생성부(212)로부터 입력되는 게이트아웃인에이블신호(GOE_I)를

그대로 입력신호 합성부(303)의 제1입력단자에 전달하는 제1입력부(301)와; 상기 게이트아웃인에이블신호(GOE_I)가 정상적인 주기로 입력될 때에는 별다른 신호를 출력하지 않고, 정상적인 주기보다 더 길게 설정된 구간에 정극성 펄스를 발생하는 제2입력부(302)와; 상기 제1입력부(301) 및 제2입력부(302)의 출력신호를 입력받아 정상적인 주기로 입력되는 게이트아웃인에이블신호(GOE_I)는 그대로 출력하고, 정상적인 주기보다 더 길게 설정된 구간에는 정극성 펄스를 삽입하여 원래 주기에 맞춰 앞으로 연장된 형태로 출력하는 입력신호 합성부(303)로 구성하였다.

- <19> 이와 같이 구성한 본 발명의 작용을 첨부한 도 4 및 도 5를 참조하여 상세히 설명하면 다음과 같다.
- <20> 액정패널(240)에는 $m \times n$ 개의 액정셀(C1c)이 매트릭스 타입으로 배치된다. 그리고, 상기 액정패널(240)에는 m 개의 데이터라인(D1~Dm)과 n 개의 게이트라인(G1~Gn)들이 수직교차되며, 그 교차부마다 상기 액정셀(C1c)을 구동하기 위한 박막트랜지스터(TFT)가 형성된다.
- <21> 상기 박막트랜지스터(TFT)는 게이트 구동부(220)로부터 공급되는 스캔펄스에 응답하여 턴온되며, 이때 데이터라인(D1~Dm)상의 데이터 신호가 액정셀(C1c)의 화소전극에 전달된다.
- <22> 즉, 상기 박막트랜지스터(TFT)의 게이트 전극은 매 수평라인마다 동일한 게이트라인(G1~Gn)에 접속되며, 그 박막트랜지스터(TFT)의 소스 전극은 매 수직라인마다 동일한 데이터라인(D1~Dm)에 접속된다. 그리고, 상기 박막트랜지스터(TFT)의 드레인 전극은 각각의 액정셀(C1c)의 화소전극에 접속된다.
- <23> 그리고, 각 수평라인의 액정셀(C1c)들의 화소전극들은 이전 수평라인의 액정셀(C1c)들을 구동하기 위한 이전 게이트라인(G1~Gn)과 소정 부분 오버랩되어 스토리지 캐패시터를 형성하게 되며, 첫 번째 수평라인의 액정셀(C1c)들의 화소전극들은 상기 첫 번째 게이트라인(G1)의 상부에 위치한 더미 게이트 라인과 소정 부분 오버랩되어 스토리지 캐패시터를 형성하게 된다.
- <24> 이와 같은 박막트랜지스터(TFT)는 각 게이트라인(G1~Gn)에 공급되는 스캔펄스의 게이트 하이전압에 응답하여 데이터라인(D1~Dm)에 공급되는 화소전압이 해당 화소전극에 충전되게 한다.
- <25> 타이밍 콘트롤러(210)는 데이터 정렬부(211), 제어신호 생성부(212) 및 게이트아웃인에이블신호 재생성부(213)를 구비한다.
- <26> 상기 데이터 정렬부(211)는 시스템으로부터 입력되는 디지털 비디오 데이터(RGB)를 샘플링한 후에 재정렬하여 데이터 구동부(230)에 출력한다.
- <27> 상기 제어신호 생성부(212)는 소스 아웃 인에이블신호(SOE), 극성신호(POL), 소스 시프트 클럭신호(SSC)를 생성하여 상기 데이터 구동부(230)에 출력하고, 게이트 시프트 클럭신호(GSC), 게이트 스타트 펄스(GSP)를 생성하여 게이트 구동부(220)에 출력하며, 게이트아웃인에이블신호(GOE_I)를 생성하여 게이트아웃인에이블신호 재생성부(213)에 출력한다.
- <28> 또한, 상기 게이트아웃인에이블신호 재생성부(213)는 상기 제어신호 생성부(212)로부터 입력되는 게이트아웃인에이블신호(GOE_I)를 검색하여 원래 주기보다 길어지는 구간에 강제로 정극성 펄스를 삽입하는 방식으로 게이트아웃인에이블신호를 재생성하여 그 재생성된 게이트아웃인에이블신호(GOE)를 게이트 구동부(220)에 출력한다.
- <29> 상기 게이트 구동부(220)는 상기 타이밍 콘트롤러(210)로부터 입력되는 게이트 시프트 클럭신호(GSC), 게이트 스타트 펄스(GSP) 및 게이트아웃인에이블신호(GOE)에 응답하여 상기 액정패널(240)의 게이트라인(G1~Gn)에 스캔펄스를 순차적으로 공급하고, 이에 의해 데이터가 공급되는 수평라인들이 선택된다.
- <30> 상기 데이터 구동부(230)는 상기 타이밍 콘트롤러(210)로부터 입력되는 소스 아웃 인에이블신호(SOE), 극성신호(POL), 소스 시프트 클럭신호(SSC)를 이용하여 디지털 비디오 데이터(RGB)를 계조값에 대응하는 데이터전압(아날로그 감마보상전압)으로 변환하고, 이렇게 변환된 데이터전압을 액정패널(240)상의 데이터라인(D1~Dm)에 공급한다.
- <31> 참고로, 상기 설명에서는 게이트 구동부(220)와 데이터 구동부(230)가 액정패널(240)과 분리 설치된 것으로 설명하였으나, 근래 들어 이들 각각은 COG(COG: Chip On Glass) 또는 COF(COF: Chip On Film 또는 Chip On Flexible Printed Circuit) 등의 패키징 기술을 이용하여 액정패널(240)상에 직접 실장되는 추세에 있다.
- <32> 상기 게이트아웃인에이블신호 재생성부(213)의 작용을 도 3을 참조하여 좀 더 상세히 설명하면 다음과 같다.
- <33> 제1입력부(301)에서는 상기 제어신호 생성부(212)로부터 입력되는 도 4의 (a)와 같은 게이트아웃인에이블신호

(GOE_I)를 그대로 저항(R1)을 통해 입력신호 합성부(303)의 제1입력단자에 전달하는 역할을 수행한다.

- <34> 그리고, 제2입력부(302)는 상기 제어신호 생성부(212)로부터 입력되는 도 4의 (a)와 같은 게이트아웃인에이블신호(GOE_I)를 소정의 시정수($T = R2 \cdot C1$)로 콘덴서(C1)에 충전하고, 이렇게 충전된 전압은 도 4의 (b)에서와 같이 t 주기로 게이트아웃인에이블신호(GOE_I)의 입력단자측으로 방전된다.
- <35> 따라서, 상기 콘덴서(C1)와 인버터(I1)의 입력단 사이의 노드(N1) 전압은 상기 게이트아웃인에이블신호(GOE_I)가 정상적인 주기로 입력되는 동안에는 1 주기(t) 동안 제로 레벨 이상으로 유지된다. 이로 인하여 상기 게이트아웃인에이블신호(GOE_I)가 정상적인 주기로 입력되는 동안에는 상기 인버터(I1)의 출력단에는 도 4의 (c)에서와 같이 계속 저전위가 출력된다.
- <36> 결과적으로, 상기 게이트아웃인에이블신호(GOE_I)가 정상적인 주기로 입력되는 동안에는 도 4의 (a),(d)에서와 같이 그 게이트아웃인에이블신호(GOE_I)가 입력신호 합성부(303)의 오아게이트(OR1)를 통해 그대로 게이트아웃인에이블신호(GOE)로 출력된다.
- <37> 그런데, 데이터 인에이블(DE) 모드 사용시 DE 엔드 시점을 확인하기 위하여 차징시간을 DE의 약 1/2만큼 더 길게 설정한 구간에서는 도 4의 (a)에서와 같이 상기 t 주기가 경과되어도 다음의 정극성 펄스가 입력되지 않는다.
- <38> 이에 따라, 상기 콘덴서(C1)의 충전전압이 모두 방전되어 제로 레벨에 도달되므로 이때부터 상기 인버터(I1)의 출력단 노드(N2)에 도 4의 (c)에서와 같이 정극성 펄스가 출력되기 시작한다.
- <39> 이로 인하여, 상기 차징시간을 DE의 약 1/2만큼 더 길게 설정한 구간에 도달할 때 상기 인버터(I1)에서 α 구간 동안 출력되는 정극성 펄스에 의해 상기 게이트아웃인에이블신호(GOE)의 정극성 펄스가 앞당겨져 출력된다.
- <40> 그리고, 상기 α 구간동안 출력되는 정극성 펄스가 종료되는 시점에서는 상기 제1입력부(301)의 저항(R1)을 통해 입력되는 상기 게이트아웃인에이블신호(GOE_I)의 마지막 정극성 펄스에 의해 상기 오아게이트(OR1)의 출력단에서 연속해서 정극성 펄스가 출력된다.
- <41> 결과적으로, 상기 차징시간을 DE의 약 1/2만큼 더 길게 설정한 구간에서 상기와 같은 처리과정에 의해 상기 게이트아웃인에이블신호(GOE)의 마지막 정극성 펄스가 도 4의 (d)와 같이 원래 주기에 맞춰 앞으로 연장된 형태로 출력된다.
- <42> 한편, 도 5는 상기와 같은 처리과정에 의해 게이트아웃인에이블신호(GOE)의 마지막 정극성 펄스가 원래 주기에 맞춰 앞으로 연장된 형태로 출력되는 것에 대한 시뮬레이션 결과를 나타낸 파형도이다.

발명의 효과

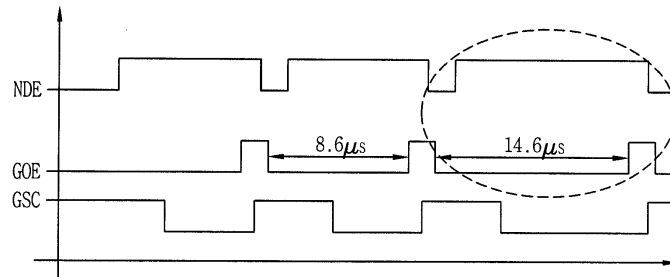
- <43> 이상에서 상세히 설명한 바와 같이 본 발명은 데이터 인에이블 엔드 시점을 확인하기 위해 차징시간을 원래 주기보다 조금 더 길게 설정하고 화면을 120Hz로 구동하는 경우, 게이트아웃인에이블신호의 마지막 정극성 펄스가 원래 주기에 맞춰 앞으로 연장된 형태로 출력되도록 함으로써 마지막 라인이 밝게 나타나는 이상현상을 확실하게 방지할 수 있는 효과가 있다.

도면의 간단한 설명

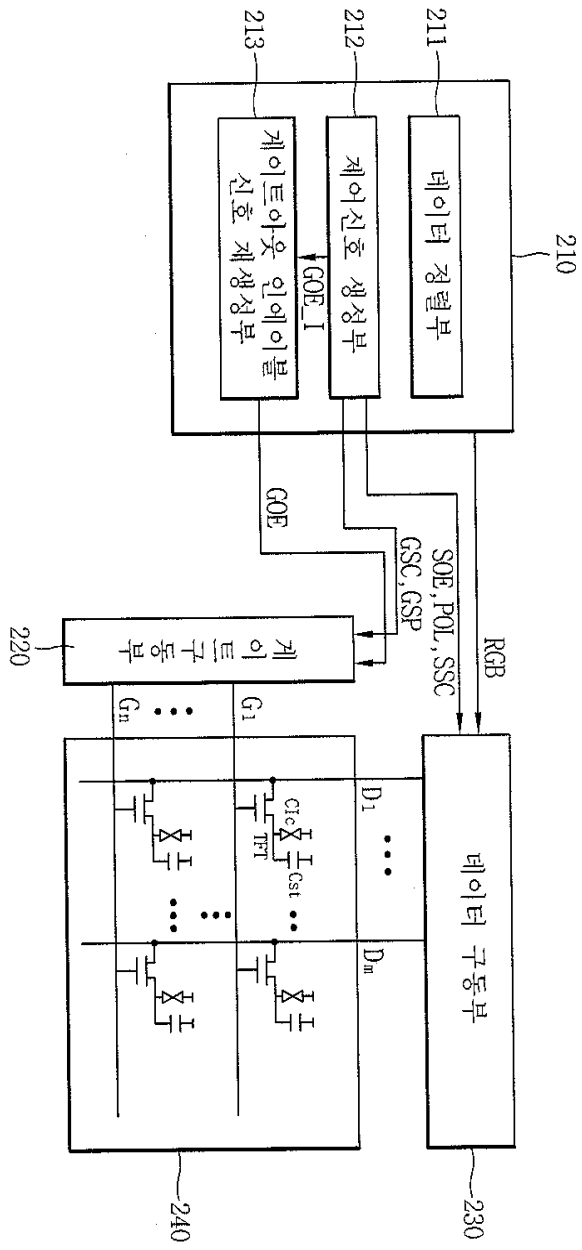
- <1> 도 1은 종래 기술에 의한 게이트 아웃 인에이블신호의 타이밍도.
- <2> 도 2는 본 발명에 의한 액정표시장치의 구동회로의 블록도.
- <3> 도 3은 도 2에서 게이트 아웃 인에이블신호 재생성부의 상세 블록도.
- <4> 도 4의 (a)-(d)는 도 3 각부의 파형도.
- <5> 도 5는 본 발명에 의한 게이트 아웃 인에이블신호의 재생성 시뮬레이션 결과를 보인 파형도.
- <6> ***도면의 주요 부분에 대한 부호의 설명***
- <7> 210 : 타이밍 콘트롤러 220 : 게이트 구동부
- <8> 230 : 데이터 구동부 240 : 액정패널

도면

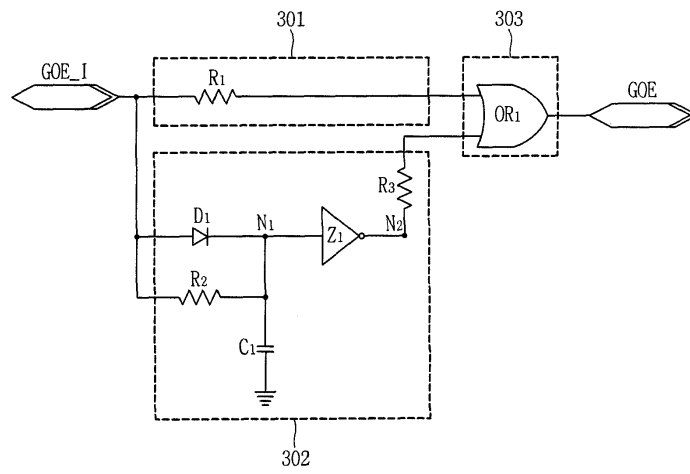
도면1



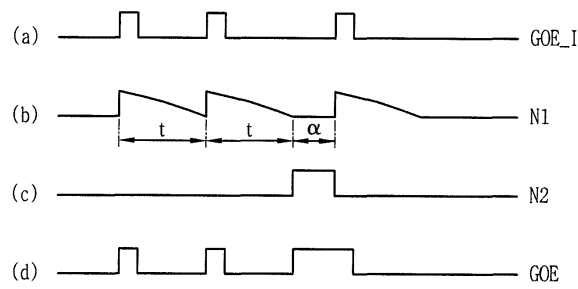
도면2



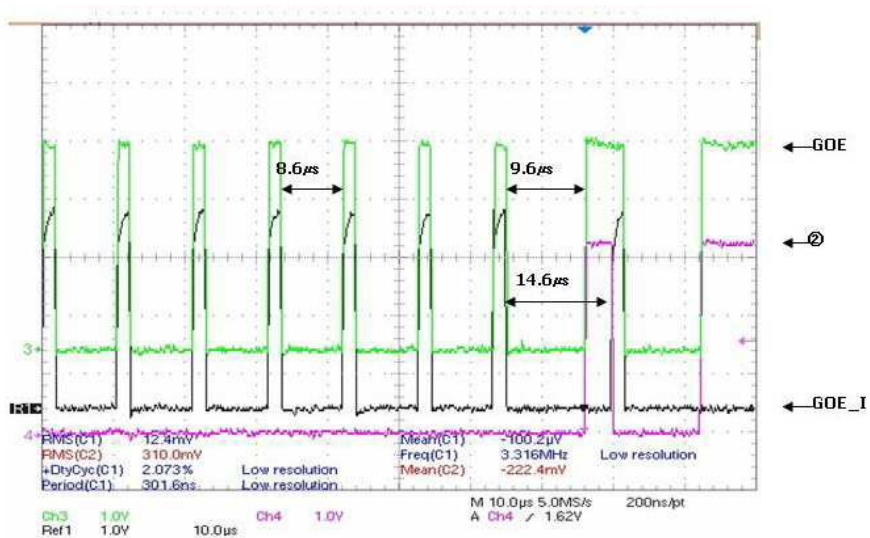
도면3



도면4



도면5



专利名称(译)	一种液晶显示器的驱动电路		
公开(公告)号	KR1020080051377A	公开(公告)日	2008-06-11
申请号	KR1020060122324	申请日	2006-12-05
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM DONG HYUN 김동현 LEE JU YOUNG 이주영		
发明人	김동현 이주영		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
代理人(译)	PARK , JANG WON		
外部链接	Espacenet		

摘要(译)

本发明涉及一种技术，该技术通过纵向设置充电时间来确保在液晶显示器中确定数据使能结束时间，从而产生屏幕端的亮度发展。这是通过用栅极驱动单元驱动的液晶面板实现的，该栅极驱动单元用于向液晶面板的每条栅极线提供栅极导通信号，并且时序控制器输出到插入正极性脉冲并为之配合的形式。循环和扩展，数据驱动器，用于向每条数据线提供数据信号，栅极导通信号和数据信号，并指示图像。

