



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1337 (2006.01)

(11) 공개번호 10-2007-0042824
(43) 공개일자 2007년04월24일

(21) 출원번호 10-2005-0098823
(22) 출원일자 2005년10월19일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 루지안강
경기 용인시 기흥읍 농서리 산 24 삼성전자 남자기숙사상록수동 101호
김희섭
경기 화성시 태안읍 반월리 865-1 신영통현대아파트110-304
한은희
서울 서초구 양재1동 90번지 신영체르니아아파트 814호
이창훈
경기 용인시 기흥읍 서천리 705번지 예현마을 현대홈타운104동 1205호
이준우
경기 안양시 동안구 관양2동 인덕원삼성아파트 112동204호

(74) 대리인 정상빈
특허법인가산

전체 청구항 수 : 총 34 항

(54) 액정 표시 장치

(57) 요약

액정 표시 장치를 제공한다. 액정 표시 장치는 절연 기판 상의 화소 영역 내에 형성되고, 전기적으로 서로 분리되어 있으며, 크로스 핑거 구조를 이루는 제 1 및 제 2 전계 생성 전극 및 제 1 및 제 2 전계 생성 전극을 덮는 제 1 방향으로 러빙된 제 1 배향막을 포함하는 제 1 기판, 절연 기판 상에 형성되고 전계 생성부와 다수개의 개구부를 포함하는 제 3 전계 생성 전극 및 제 3 전계 생성 전극을 덮는 제 2 방향으로 러빙된 제 2 배향막을 포함하는 제 2 기판 및 제 1 및 제 2 기판 사이에 형성된 액정층을 포함한다.

대표도

도 1

특허청구의 범위

청구항 1.

절연 기관 상의 화소 영역 내에 형성되고, 전기적으로 서로 분리되어 있으며, 크로스 핑거 구조를 이루는 제 1 및 제 2 전계 생성 전극 및 상기 제 1 및 제 2 전계 생성 전극을 덮는 제 1 방향으로 러빙된 제 1 배향막을 포함하는 제 1 기관;

절연 기관 상에 형성되고 전계 생성부와 다수개의 개구부를 포함하는 제 3 전계 생성 전극 및 상기 제 3 전계 생성 전극을 덮는 제 2 방향으로 러빙된 제 2 배향막을 포함하는 제 2 기관; 및

상기 제 1 및 제 2 기관 사이에 형성된 액정층을 포함하는 액정 표시 장치.

청구항 2.

제 1 항에 있어서,

상기 제 1 및 제 2 전계 생성 전극은 다수개의 서브 전극 및 상기 각 서브 전극을 전기적으로 연결하는 연결 전극을 포함하는 액정 표시 장치.

청구항 3.

제 1 항에 있어서,

상기 각 개구부는 적어도 상기 제 1 전계 생성 전극의 상기 각 서브 전극 상에 형성되어 있는 액정 표시 장치.

청구항 4.

제 2 항 또는 제 3 항에 있어서,

상기 제 2 전계 생성 전극은 다수개의 서브 지류 전극을 포함하는 액정 표시 장치.

청구항 5.

제 4 항에 있어서,

상기 각 개구부 사이의 상기 전계 생성부는 상기 각 서브 지류 전극 사이에 형성되어 있는 액정 표시 장치.

청구항 6.

제 1 항에 있어서,

상기 액정층을 구성하는 액정 분자의 유전율 이방성이 음인 액정 표시 장치.

청구항 7.

제 6 항에 있어서,

상기 서브 전극과 상기 제 1 방향이 이루는 각은 60° 내지 85° 인 액정 표시 장치.

청구항 8.

제 1 항에 있어서,

상기 액정층을 구성하는 액정 분자의 유전율 이방성이 양인 액정 표시 장치.

청구항 9.

제 8 항에 있어서,

상기 서브 전극과 상기 제 1 방향이 이루는 각도는 5°내지 30°인 액정 표시 장치.

청구항 10.

제 1 항에 있어서,

상기 제 2 전계 생성 전극에 인가되는 전압은 상기 제 1 전계 생성 전극에 인가되는 전압보다는 작고, 상기 제 3 전계 생성 전극에 인가되는 전압 이상의 전압이 인가되는 액정 표시 장치.

청구항 11.

절연 기판 상의 화소 영역 내에 형성되고, 다수개의 서브 전극 및 상기 각 서브 전극을 연결하는 연결 전극을 각각 포함하며, 크로스 핑거 구조를 이루는 화소 전극과 부가 전극 및 상기 화소 전극과 부가 전극을 덮는 제 1 방향으로 러빙된 제 1 수평 배향막을 포함하는 제 1 기판;

절연 기판 상에 형성되고 전계 생성부와 다수개의 개구부를 포함하는 공통 전극 및 상기 공통 전극을 덮는 제 2 방향으로 러빙된 제 2 수평 배향막을 포함하는 제 2 기판; 및

상기 제 1 및 제 2 기판 사이에 형성된 액정층을 포함하는 액정 표시 장치.

청구항 12.

제 11 항에 있어서,

상기 서브 전극의 폭은 7 μ m 이하인 액정 표시 장치.

청구항 13.

제 11 항에 있어서,

상기 개구부는 상기 화소 전극의 상기 각 서브 전극과 대응하여 위치하는 액정 표시 장치.

청구항 14.

제 11 항에 있어서,

상기 각 서브 전극은 상기 화소 영역의 가로 중심에 대하여 대칭으로 배열되어 있으며, 상기 가로 중심에 대하여 수직하거나 평행하지 않은 액정 표시 장치.

청구항 15.

제 11 항에 있어서,

상기 각 개구부는 상기 화소 영역의 가로 중심에 대하여 대칭으로 배열되어 있으며, 상기 가로 중심에 대하여 수직하거나 평행하지 않은 액정 표시 장치.

청구항 16.

제 11 항에 있어서,

상기 액정층을 구성하는 액정 분자의 유전율 이방성이 음인 액정 표시 장치.

청구항 17.

제 16 항에 있어서,

상기 개구부의 폭은 8 내지 $20\mu\text{m}$ 인 액정 표시 장치.

청구항 18.

제 15항 또는 제 16 항에 있어서,

상기 화소 영역의 가로 중심에 대하여 상부 화소 영역에 위치하는 상기 서브 전극과 상기 제 1 방향이 이루는 각은 60° 내지 85° 인 액정 표시 장치.

청구항 19.

제 11 항에 있어서,

상기 액정층을 구성하는 액정 분자의 유전율 이방성이 양인 액정 표시 장치.

청구항 20.

제 19 항에 있어서,

상기 개구부의 폭은 20 내지 $40\mu\text{m}$ 인 액정 표시 장치.

청구항 21.

제 15항 또는 제 19 항에 있어서,

상기 화소 영역의 가로 중심에 대하여 상부 화소 영역에 위치하는 상기 서브 전극과 상기 제 1 방향이 이루는 각도는 5°내지 30°인 액정 표시 장치.

청구항 22.

제 11 항에 있어서,

상기 부가 전극에 인가되는 전압은 상기 화소 전극에 인가되는 전압보다는 작고, 상기 공통 전극에 인가되는 전압 이상의 전압이 인가되는 액정 표시 장치.

청구항 23.

절연 기판 상의 화소 영역 내에 형성되고, 다수개의 서브 전극 및 상기 각 서브 전극을 연결하는 연결 전극을 각각 포함하며, 크로스 핑거 구조를 이루는 화소 전극과 부가 전극 및 상기 화소 전극과 부가 전극을 덮는 제 1 방향으로 러빙된 제 1 수평 배향막을 포함하되, 상기 부가 전극의 각 서브 전극은 다수개의 서브 지류 전극을 포함하는 제 1 기판;

절연 기판 상에 형성되고 전계 생성부 및 다수개의 개구부를 포함하는 공통 전극과 상기 공통 전극을 덮는 제 2 방향으로 러빙된 제 2 수평 배향막을 포함하는 제 2 기판; 및

상기 제 1 및 제 2 기판 사이에 형성된 액정층을 포함하는 액정 표시 장치.

청구항 24.

제 23 항에 있어서,

상기 서브 지류 전극의 폭은 7 μ m 이하인 액정 표시 장치.

청구항 25.

제 23 항에 있어서,

상기 각 개구부 사이의 상기 전계 생성부는 상기 각 부가 전극의 상기 각 서브 지류 전극 사이에 형성되는 액정 표시 장치.

청구항 26.

제 23 항에 있어서,

상기 각 서브 지류 전극은 상기 화소 영역의 가로 중심에 대하여 대칭으로 배열되어 있으며, 상기 가로 중심에 대하여 수직하거나 평행하지 않은 액정 표시 장치.

청구항 27.

제 23 항에 있어서,

상기 각 개구부는 상기 화소 영역의 가로 중심에 대하여 대칭으로 배열되어 있으며, 상기 가로 중심에 대하여 수직하거나 평행하지 않은 액정 표시 장치.

청구항 28.

제 23 항에 있어서,

상기 액정층을 구성하는 액정 분자의 유전율 이방성이 음인 액정 표시 장치.

청구항 29.

제 28 항에 있어서,

상기 개구부의 폭은 8 내지 $20\mu\text{m}$ 인 액정 표시 장치.

청구항 30.

제 27항 또는 28 항에 있어서,

상기 화소 영역의 가로 중심에 대한 상부 화소 영역 또는 하부 화소 영역에 위치하는 서브 전극 중 어느 하나의 영역에 위치하는 서브 전극과 상기 제 1 방향이 이루는 각은 60° 내지 85° 인 액정 표시 장치.

청구항 31.

제 23 항에 있어서,

상기 액정층을 구성하는 액정 분자의 유전율 이방성이 양인 액정 표시 장치.

청구항 32.

제 31 항에 있어서,

상기 개구부의 폭은 20 내지 $40\mu\text{m}$ 인 액정 표시 장치.

청구항 33.

제 27 항 또는 31 항에 있어서,

상기 화소 영역의 가로 중심에 대한 상부 화소 영역 또는 하부 화소 영역에 위치하는 서브 전극 중 어느 하나의 영역에 위치하는 서브 전극과 상기 제 1 방향이 이루는 각도는 5° 내지 30° 인 액정 표시 장치.

청구항 34.

제 23 항에 있어서,

상기 부가 전극에 인가되는 전압은 상기 화소 전극에 인가되는 전압보다는 작고, 상기 공통 전극에 인가되는 전압 이상의 전압이 인가되는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 평판 표시 장치에 관한 것으로, 보다 상세하게는 투과율을 향상시킨 액정 표시 장치에 관한 것이다.

액정 표시 장치(Liquid Crystal Display; LCD)는 현재 가장 널리 사용되고 있는 평판 표시 장치(Flat Panel Display) 중 하나로서, 전극이 형성되어 있는 두 장의 기판과 그 사이에 삽입되어 있는 액정층으로 이루어져, 전극에 전압을 인가하여 액정층의 액정 분자를 재배열시킴으로써 투과되는 광의 양을 조절하는 표시 장치이다.

그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 기판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 광시야각 구현이 용이하여 각광받고 있다. 수직 배향 모드 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전극에 절개 패턴을 형성하는 방법과 돌기를 형성하는 방법 등이 있다. 이들 모두는 프린지 필드(fringe field)를 형성하여 액정의 기우는 방향을 4 방향으로 고르게 분산시킴으로써 광시야각을 확보하는 방법이다. 이 중에서 전극에 절개 패턴을 형성하는 PVA(patterned vertically aligned) 모드는 횡전계 방식의 IPS(In Plane Switching) 모드 또는 PLS(Plane to Line switching) 모드를 대체할 수 있는 광시야각 기술로 인정받고 있다.

그러나 이러한 PVA 모드는 정면의 감마(gamma) 곡선과 측면의 감마 곡선이 일치하지 않는 측면 감마 곡선 왜곡 현상이 발생하여 TN(twisted nematic) 모드에 비하여도 좌우측면에서 열등한 시인성을 나타내어, 여전히 IPS 모드 또는 PLS 모드를 대체할 수 있는 새로운 액정 표시 장치에 대한 연구가 시급한 실정이다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 투과율이 우수한 액정 표시 장치를 제공하고자 하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는 광시야각을 갖는 액정 표시 장치를 제공하고자 하는 것이다.

본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는 절연 기판 상의 화소 영역 내에 형성되고, 전기적으로 서로 분리되어 있으며, 크로스 핑거 구조를 이루는 제 1 및 제 2 전계 생성 전극 및 상기 제 1 및 제 2 전계 생성 전극을 덮는 제 1 방향으로 러빙된 제 1 배향막을 포함하는 제 1 기판, 절연 기판 상에 형성되고 전계 생성부와 다수개의 개구부를 포함하는 제 3 전계 생성 전극 및 상기 제 3 전계 생성 전극을 덮는 제 2 방향으로 러빙된 제 2 배향막을 포함하는 제 2 기판 및 상기 제 1 및 제 2 기판 사이에 형성된 액정층을 포함한다.

상기 기술적 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 액정 표시 장치는 절연 기판 상의 화소 영역 내에 형성되고, 다수개의 서브 전극 및 상기 각 서브 전극을 연결하는 연결 전극을 각각 포함하며, 크로스 핑거 구조를 이루는 화소 전극과 부가 전극 및 상기 화소 전극과 부가 전극을 덮는 제 1 방향으로 러빙된 제 1 수평 배향막을 포함하는 제 1 기판, 절연 기판 상에 형성되고 전계 생성부와 다수개의 개구부를 포함하는 공통 전극 및 상기 공통 전극을 덮는 제 2 방향으로 러빙된 제 2 수평 배향막을 포함하는 제 2 기판 및 상기 제 1 및 제 2 기판 사이에 형성된 액정층을 포함한다.

상기 기술적 과제를 달성하기 위한 본 발명의 또 다른 실시예에 따른 액정 표시 장치는 절연 기판 상의 화소 영역 내에 형성되고, 다수개의 서브 전극 및 상기 각 서브 전극을 연결하는 연결 전극을 각각 포함하며, 크로스 핑거 구조를 이루는 화소 전극과 부가 전극 및 상기 화소 전극과 부가 전극을 덮는 제 1 방향으로 러빙된 제 1 수평 배향막을 포함하되, 상기 부가

전극의 각 서브 전극은 다수개의 서브 지류 전극을 포함하는 제 1 기관, 절연 기관 상에 형성되고 전계 생성부 및 다수개의 개구부를 포함하는 공통 전극과 상기 공통 전극을 덮는 제 2 방향으로 러빙된 제 2 수평 배향막을 포함하는 제 2 기관 및 상기 제 1 및 제 2 기관 사이에 형성된 액정층을 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 명세서에서 사용되는 모든 용어(기술 및 과학적 용어를 포함)는 다른 정의가 없다면 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 공통적으로 이해될 수 있는 의미로 사용될 수 있을 것이다. 또 일반적으로 사용되는 사전에 정의되어 있는 용어들은 명백하게 특별히 정의되어 있지 않은 한 이상적으로 또는 과도하게 해석되지 않는다.

먼저 도 1 내지 도 4를 참조하여, 본 발명의 제 1 실시예 따른 액정 표시 장치에 대해 설명한다. 도 1은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 2는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이며, 도 3은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이고, 도 4는 도 1의 IV-IV' 선을 따라 절단한 단면도이다.

액정 표시 장치는 제 1 기관(100)과 이와 마주보고 있는 제 2 기관(200) 및 제 1 기관(100)과 제 2 기관(200) 사이에 주입되어 기관에 수평하게 배향되어 있는 액정 분자(310)를 포함하는 액정층(300)으로 이루어진다.

우선, 제 1 기관(100)은 유리 등의 투명한 절연 물질로 이루어진 기관(110) 위에 인듐 틴 옥사이드(Indium Tin Oxide, 이하 ITO라 함) 또는 인듐 징크 옥사이드(Indium Zinc Oxide, 이하 IZO라 함) 등의 투명 도전성 산화물로 형성되어 있으며, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극(182a)과 이들을 전기적으로 연결하는 연결 전극(182b)을 포함하는 전계 생성 전극인 화소 전극(182)이 형성되어 있다.

화소 전극(182)은 박막 트랜지스터에 연결되어 화상 신호 전압을 인가 받는다. 이때, 박막 트랜지스터는 주사 신호를 전달하는 게이트선(122)과 화상 신호를 전달하는 데이터선(162)에 각각 연결되어 주사 신호에 따라 화소 전극(182)을 온(on) 또는 오프(off)한다.

또한, 기관(110) 상에는 액정 표시 장치에서 생성되는 전계의 수평 성분을 강화하기 위한 부가 전극(additional electrode, 183)이 형성되어 있다. 부가 전극(183)은 ITO 또는 IZO 등의 투명 도전성 산화물로 형성되어 있으며, 소정 간격 이격되어 서로 평행하게 배열되어 있는 다수개의 서브 전극(183a)과 이들을 전기적으로 연결하는 연결 전극(183b)을 포함한다. 부가 전극(183)은 화소 전극(182)과 전기적으로 분리되어 있으며, 화소 전극(182)과 함께 크로스 핑거(cross finger) 구조를 이룬다. 여기서, "크로스 핑거 구조"라 함은 양손가락의 깍지껴진 모양과 같이 화소 전극(182)의 각 서브 전극(182a)과 부가 전극(183)의 각 서브 전극(183a)이 서로 교대로 위치하여, 화소 전극(182)과 부가 전극(183)이 서로 맞물려 있는 모양을 의미한다.

이러한 화소 전극(182) 및 부가 전극(183)이 형성되어 있는 기관(110) 위에는 배향막이 형성되어 있는데, 이는 액정 표시 장치에 전압을 인가하지 않은 초기 상태의 액정층(300)에 포함되어 있는 액정 분자(310)의 배향을 수평하게 하기 위한 것이다.

또한, 제 2 기관(200)은 유리 등의 투명한 절연 물질로 이루어진 기관(210)의 아래 면에 빛샘을 방지하기 위한 블랙 매트릭스(220)와 적, 녹, 청의 컬러 필터(230) 및 ITO 또는 IZO 등의 투명 도전성 산화물로 형성되어 있으며, 다수개의 개구부(270a)와 전계를 생성하는 전계 생성부(270b)를 포함하는 전계 생성 전극인 공통 전극(270)이 형성되어 있다.

이러한 공통 전극(270)이 형성되어 있는 기관(210) 위에는 배향막(280)이 형성되어 있는데, 이는 초기 상태의 액정층(300)에 포함되어 있는 액정 분자(310)의 배향을 수평하게 하기 위한 것이다.

본 발명의 제 1 실시예에 따른 액정 표시 장치에 대하여 좀 더 상세히 설명한다.

먼저 제 1 기관(100)에 대해 설명하면, 도 2 및 도 4에 도시한 바와 같이 기관(110) 위에 형성된 게이트 배선은 가로 방향으로 뻗어 있는 게이트선(122), 게이트선(122) 끝에 연결되어 있어 외부로부터의 게이트 신호를 인가 받아 게이트선(122)으로 전달하는 게이트 패드(124), 게이트선(122)에 연결되어 돌기 형태로 형성된 박막 트랜지스터의 게이트 전극(126)을 포함한다. 이러한 게이트 배선은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속 등으로 이루어진 도전막의 단일막 구조 또는 상기한 도전막 상에 다른 물질, 특히 ITO 또는 IZO와의 물리적, 화학적, 전기적 접촉 특성이 좋은 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴(Mo) 및 이들의 합금 등으로 이루어진 다른 도전막을 포함하는 다층막 구조(도시하지 않음)를 가질 수 있다.

기관(110) 및 게이트 배선 위에는 질화 규소(SiNx) 등으로 이루어진 게이트 절연막(130)이 형성되어 있다.

게이트 절연막(130) 위에는 데이터 배선이 형성되어 있다. 데이터 배선은 세로 방향으로 형성되어 게이트선(122)과 교차하여 예를 들어 직사각형 형상의 화소 영역을 정의하는 데이터선(162), 데이터선(162)의 분지로서 소오스 전극(165)이 형성되어 있고, 소오스 전극(165)에 인접하여 드레인 전극(166)이 형성되어 있으며, 데이터선(162)의 일단에는 데이터 패드(168)가 형성되어 있다.

데이터선(162), 소오스 전극(165), 드레인 전극(166) 및 데이터 패드(168)도 게이트 배선과 마찬가지로 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속 등으로 이루어진 도전막의 단일막 구조 또는 상기한 도전막 상에 다른 물질, 특히 ITO 또는 IZO와의 물리적, 화학적, 전기적 접촉 특성이 좋은 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta), 몰리브덴(Mo) 및 이들의 합금 등으로 이루어진 다른 도전막을 포함하는 다층막 구조(도시하지 않음)를 가질 수 있다.

소오스 전극(165)과 드레인 전극(166)의 하부에는 박막 트랜지스터의 채널부로 사용되는 섬모양의 반도체층(140)이 형성되어 있다. 또한, 반도체층(140) 위에는 소오스 및 드레인 전극(165, 166)과 채널부 반도체층(140) 사이의 접촉 저항을 감소시키기 위한 실리사이드 또는 n형 불순물이 고농도로 도핑된 n+ 수소화 비정질 규소 등의 물질로 이루어진 저항성 접촉층(155, 156)이 형성되어 있다.

데이터 배선 위에는 질화 규소 등의 무기 절연물이나 수지 등의 유기 절연물로 이루어진 보호막(170)이 형성되어 있다. 보호막(170)에는 드레인 전극(166) 및 데이터 패드(168)를 각각 노출시키는 콘택홀(177, 178)이 형성되어 있다. 또한, 보호막(170)에는 게이트 절연막(130)과 연결되어 있는 콘택홀(174)이 형성되어 있는데, 이는 게이트 패드(124)를 노출시킨다.

보호막(170) 위에는 콘택홀(177)을 통해 드레인 전극(166)과 전기적으로 연결되어 있는 화소 전극(182)이 형성되어 있다. 화소 전극(182)은 다수개의 서브 전극(182a)과 이들 서브 전극(182a)을 연결하는 연결 전극(182b)을 포함한다.

화소 전극(182)의 서브 전극(182a)은 예를 들어 화소 영역의 장변과 평행한 방향으로 형성된 소정의 스트라이프(stripe) 형상을 가질 수 있다. 이때, 화소 전극(182)의 각 서브 전극(182a)의 폭과 간격은 액정 표시 장치의 광학 특성의 설정에 의존하며, 예를 들어 각 서브 전극(182a)의 폭은 약 $7\mu\text{m}$ 이하일 수 있고, 서브 전극(182a) 사이의 간격은 약 8 내지 $20\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 서브 전극(182a) 사이의 간격은 $9\mu\text{m}$ 일 수 있다.

화소 전극(182)의 연결 전극(182b)은 상기한 바와 같은 각 서브 전극(182a)을 전기적으로 연결하기 위해 형성된다. 연결 전극(182b)은 예를 들어 서브 전극(182a)의 양 끝단 중 어느 한쪽 또는 양쪽 모두에서 각 서브 전극(182a)을 연결하여 형성될 수도 있고, 각 서브 전극(182a)의 가운데 부분을 연결하여 형성될 수 있으며, 그 형성 위치는 특별히 한정되지 않는다.

또한, 보호막(170) 위에는 부가 전극(183)이 형성되어, 화소 전극(182)과 함께 크로스 핑거 구조를 이룬다. 부가 전극(183)도 전계 생성 전극의 일종으로서 전계의 수평 성분을 강화시키는 역할을 한다. 부가 전극(183)은 다수개의 서브 전극(183a)과 이들 서브 전극(183a)을 연결하는 연결 전극(183b)을 포함한다.

부가 전극(183)의 서브 전극(183a)은 예를 들어 화소 영역의 장변과 평행한 방향으로 형성된 소정의 스트라이프 형상을 가질 수 있다. 이때, 부가 전극(183)의 각 서브 전극(183a)의 폭과 간격은 액정 표시 장치의 광학 특성의 설정에 의존하며, 예를 들어 각 서브 전극(182a)의 폭은 약 $7\mu\text{m}$ 이하일 수 있고, 서브 전극(182a) 사이의 간격은 약 8 내지 $20\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 서브 전극(182a) 사이의 간격은 $9\mu\text{m}$ 일 수 있다.

부가 전극(183)의 연결 전극(183b)은 상기한 바와 같은 각 서브 전극(183a)을 전기적으로 연결하기 위해 형성된다. 연결 전극(183b)은 예를 들어 서브 전극(183a)의 양 끝단 중 어느 한쪽 또는 양쪽 모두에서 각 서브 전극(183a)을 연결하여 형성될 수도 있고, 각 서브 전극(183a)의 가운데 부분을 연결하여 형성될 수 있으며, 그 형성 위치는 특별히 한정되지 않는다.

또한, 부가 전극(183)에 필요한 전압(V_{add})이 인가되도록 하기 위해, 예를 들어 연결 전극(183a)의 일부가 데이터선(162) 상으로 분지되어 데이터선(162)을 따라 연장되어 후술하는 보조 데이터 패드(188)와 연결될 수 있으며(도시하지 않음), 이러한 보조 데이터 패드(188)를 통해 부가 전극(183)에 필요한 전압이 인가 될 수 있다.

전압이 인가된 화소 전극(182) 및 부가 전극(183)은 제 2 기판(200)의 공통 전극(270)과 함께 전계를 생성함으로써 화소 전극(182)과 공통 전극(270) 사이의 액정층(300)의 액정 분자(310)의 배열을 결정한다.

또한, 보호막(170) 위에는 콘택홀(174, 178)을 통하여 각각 게이트 패드(124) 및 데이터 패드(168)와 연결되어 있는 보조 게이트 패드(184) 및 보조 데이터 패드(188)가 형성되어 있다. 이는 외부 회로 장치와의 접촉성을 보완하고 게이트 패드(124)와 데이터 패드(168)를 보호하기 위한 것으로, 예를 들어 ITO 또는 IZO로 형성될 수 있다.

화소 전극(182)이 형성되어 있는 기판(110) 상에 배향막(190)이 형성되어 있다. 배향막(190)은 액정층(300)의 액정 분자(310)의 초기 배향이 기판(110)에 수평하도록 하는 수평 배 e막을 사용한다.

또한, 배향막은 액정 표시 장치에 전압 인가시 2개 이상의 도메인(domain)이 생성되는 것을 억제하기 위해 액정 분자(310)가 예를 들어 기판에 대하여 0.5° 내지 3° 정도의 선경사각을 갖도록 표면 처리된 것이 사용될 수 있다. 아울러, 배향막(190)은 액정층(300)의 액정 분자(310)의 초기 배향이 기판(110)의 평행한 면내에서 서브 전극(182a, 183a)에 대해 α° 의 경사로 러빙된 것이고, 각 α 는 액정 표시 장치의 광학 특성의 설정에 의존하며, 0° 와 90° 를 제외한 임의의 각일 수 있고, 예를 들어 60° 내지 85° 일 수 있다.

계속해서, 제 2 기판(200)에 대해 설명하면 도 3 및 도 4에 도시한 바와 같이, 기판(210)의 제 1 기판(100)과의 대향면에는 빛이 새는 것을 방지하기 위한 블랙 매트릭스(220)가 형성되어 있다. 블랙 매트릭스(220)의 위에는 적, 녹, 청색의 컬러 필터(230)가 형성되어 있으며, 컬러 필터(230)의 위에는 컬러 필터(230)에 의해 형성된 단차를 평탄화하기 위한 오버코트층(250)이 형성되어 있다.

오버코트층(250) 위에는 예를 들어 투명 도전성 산화 물질, 예를 들어 ITO 또는 IZO 등의 물질로 이루어진 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 다수개의 개구부(270a)와 전계 생성부(270b)를 포함한다. 공통 전극(270)의 각 개구부(270a)는 액정층(300)을 사이에 두고 화소 전극(182)의 각 서브 전극(182a)이 노출되도록 위치하고, 개구부(270a) 사이의 전계 생성부(270b)는 부가 전극(183)의 서브 전극(183a)과 겹치도록 위치한다. 그 이유에 대해서는 후술하도록 한다.

이때, 개구부(270a)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 전극(182a, 183a)의 폭에 의존하며, 예를 들어 각 개구부(270a)의 폭은 약 8 내지 $20\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 개구부의 폭(270a)은 $12\mu\text{m}$ 일 수 있다.

또한, 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 전극(182a, 183a) 및 개구부(270a)의 폭에 의존하며, 예를 들어 약 $7\mu\text{m}$ 이하를 가질 수 있다.

공통 전극(270)이 형성되어 있는 기판(210)에 배향막(280)이 형성되어 있다. 이 배향막(280)은 제 1 기판(100)의 배향막(190)의 러빙 방향과 180° 를 이루도록 러빙된 것을 제외하고는 제 1 기판(100)의 배향막(190)과 실질적으로 동일하므로, 중복되는 설명은 생략한다.

이상과 같은 구조의 박막 트랜지스터가 형성된 제 1 기판(100)과 컬러 필터가 형성되어 있는 제 2 기판(200)이 정렬된 사이에 수평 배향되고, 유전율 이방성($\Delta\epsilon$)이 0 보다 작은, 즉 액정 분자(310)의 장축이 전계 생성 방향과 수직한 방향으로 배열하는 액정 분자(310)를 포함하는 액정층(300)이 형성되어 있다.

계속해서, 도 4 내지 도 7을 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 제 1 실시예에 따른 액정 표시 장치에서의 액정 분자의 배열에 대해 설명한다. 도 5는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이고, 도 6은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이며, 도 7은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태와 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 살펴보면, 도 4, 도 5 및 도 7에 도시한 바와 같이 제 1 및 제 2 기관(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 서브 전극(182a, 183a)을 기준으로 약 60° 내지 85° 의 경사를 갖는 러빙 각도와 평행하게 액정 분자(310)의 장축이 배열된다. 이 경우 액정 분자(310)의 장축은 서브 전극(182a, 183b)에 대하여 약 60° 내지 85° 의 경사각(a)을 갖는다.

다음, 박막 트랜지스터가 온 상태에서의 액정 분자의 배열을 살펴보면, 도 4, 도 6 및 도 7에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면, 제 1 및 제 2 기관(100, 200) 사이에 전계(E)가 형성된다. 이때, 부가 전극(183)에 인가되는 전압은 공통 전극(270)에 인가되는 전압과 동일하거나 그보다 크고, 화소 전극(182)에 인가되는 전압보다는 작은 전압이 인가될 수 있다. 예를 들어 공통 전극(270)에 0V의 전압이 인가되고, 화소 전극(182)에 7V의 전압이 인가되는 경우, 부가 전극(183)에는 1.5 내지 3V의 전압이 인가될 수 있으나, 이에 한정되는 것은 아니다.

우선, 화소 전극(182)과 공통 전극(270) 사이의 전압차에 의해 형성되는 전계는 액정층(300)을 개재하여 위치하는 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)가 서로 엇갈리게 위치하고 있어, 수직하게 형성되지 않고 곡선 형태로 휘는 횡전계가 형성된다.

아울러, 화소 전극(182)과 부가 전극(183) 사이에도 전압차에 의해 전계가 생성되는데, 화소 전극(182)과 부가 전극(183)은 동일 평면 상에 위치하므로, 비교적 강한 횡전계가 형성된다. 또한, 부가 전극(183)과 공통 전극(270)에 인가된 전압의 차이에 의해 부가 전극(183)과 공통 전극(270) 사이에도 전계가 형성될 수 있다.

이로부터, 본 발명의 제 1 실시예에 따른 액정 표시 장치는 화소 전극(182)과 동일 평면에 위치하는 부가 전극(183)을 포함함으로써, 종래 부가 전극을 포함하지 않은 경우보다 수평 성분의 전계가 강하게 발생됨을 알 수 있다. 따라서, 액정 분자(310)는 수직 성분의 전계에 의한 극각(polar) 방향으로의 움직임(motion)보다 수평 성분의 전계에 의한 방위각(azimuthal) 방향으로의 움직임이 더 우세하게 되고, 이는 액정 표시 장치의 투과율 향상에 기여한다.

결국, 화소 전극(182)과 부가 전극(183) 사이에 형성되는 전계, 화소 전극(182)과 공통 전극(270) 사이에 형성되는 전계 및 부가 전극(183)과 공통 전극(270) 사이에 형성되는 전계의 합력의 방향에 대하여 수직을 이루도록 음의 유전율을 이방성을 갖는 액정 분자(310)의 장축은 R_1 방향으로 회전한다.

이때, 액정 분자(310)는 배향막(190, 280)의 러빙에 의해 초기 배향이 서브 전극(182a)에 대해 소정 각도 기울어져 있어, 전압을 인가하였을 경우 이러한 각도에 의해 초기 회전 방향이 결정되어 균일하게 동일한 방향으로 회전한다.

상기한 바와 같은 본 발명의 제 1 실시예에 따른 액정 표시 장치는 부가 전극을 포함함으로써, 수평 성분의 전계가 강화되어 투과율이 향상된다. 또한, 액정 분자의 초기 배향이 서브 전극에 대해 소정 각도 기울어져 있어 전압을 인가하였을 경우 액정 분자가 균일하게 동일한 방향으로 회전하므로, 방향성 없이 무작위로 회전하는 경우 서로 방향이 다른 액정 분자 사이에 발생하는 텍스처(texture)가 발생하지 않으므로 비정상적인 도메인이 발생하지 않는다.

다음, 도 8 내지 도 11을 참조하여 본 발명의 제 2 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 8은 본 발명의 제 2 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 9는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이며, 도 10은 본 발명의 제 2 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이고, 도 11은 도 8의 XI-XI' 선을 따라 절단한 단면도이다.

본 발명의 제 2 실시예에 따른 액정 표시 장치는 화소 전극, 부가 전극 및 공통 전극과 배향막의 러빙 방향을 제외하고는 본 발명의 제 1 실시예에 따른 액정 표시 장치와 동일하므로, 편의상 중복되는 부분에 대한 설명은 생략하고 그 차이에 대하여 설명한다.

도 8 내지 도 11에 도시한 바와 같이, 본 발명의 제 2 실시예에 따른 액정 표시 장치의 제 1 기판(100)의 배향막(190)은 화소 영역의 장변에 대해 90°로 러빙된 것이고, 제 2 배향막(280)은 화소 영역의 장변에 대해 90°로 러빙하되, 제 1 기판(100)의 배향막(190)의 러빙 방향과 180°를 이루도록 러빙된 것이다.

상기한 바와 같은 제 1 기판(100)의 배향막(190) 하부에 위치하는 화소 전극(182)과 부가 전극(183)의 각 서브 전극(182a, 183a) 및 제 2 기판(200)의 배향막(280) 하부에 위치하는 공통 전극(270)의 각 개구부(270a)는 화소 영역의 가로 중심에 대하여 대칭으로 배열되어 있으며, 가로 중심에 대하여 수직하거나 평행하지 않은 형상을 가질 수 있다. 이는 화소 영역에 위치한 액정 분자(310)를 여러 방향으로 회전하도록 하여 어느 방향에서 보더라도 동일한 시야각 특성, 즉 광시야각을 가지도록 하기 위한 것이다.

서브 전극(182a, 183a) 및 개구부(270a)는 배향막(190)의 러빙 방향과 소정의 각도를 이룰 수 있다. 즉, 화소 영역의 가로 중심을 기준으로 상부 화소 영역에 위치한 각 서브 전극(182a, 183a) 및 개구부(270a)는 배향막 러빙 방향(190)에 대해 약 60° 내지 85°의 경사를 가지며 서로 평행하게 형성될 수 있다. 화소 영역의 가로 중심을 기준으로 하부에 위치한 각 서브 전극(182a, 183a) 및 개구부(270a)는 상부 화소 영역에 위치한 각 서브 전극(182a, 183a) 및 개구부(270a)와 대칭으로 배열되어 있다.

계속해서, 도 11 내지 도 13b를 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 제 2 실시예에 따른 액정 표시 장치에서의 액정 분자의 배열에 대해 설명한다. 도 12a 및 도 12b는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이고, 도 13a 및 도 13b는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 살펴보면, 도 11 내지 도 12b에 도시한 바와 같이 제 1 및 제 2 기판(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 화소 영역의 장변에 대하여 90°의 경사를 갖는 러빙 각도와 평행하게 액정 분자(310)의 장축이 배열된다. 이 경우, 도 12a에 도시한 바와 같이 화소 영역의 가로 중심에 대해 상부 화소 영역에 위치한 액정 분자(310)는 서브 전극(182a, 183a)에 대해 약 60° 내지 85°의 경사각(a)을 가지며, 도 12b에 도시한 바와 같이 화소 영역의 가로 중심에 대해 하부 화소 영역에 위치한 액정 분자(310)는 서브 전극(182a, 183a)에 대해 상부 화소 영역에서와 대칭되게 배열된다.

다음, 박막 트랜지스터가 온 상태에서의 액정 분자의 배열을 살펴보면, 도 11, 도 13a 및 도 13b에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면 제 1 및 제 2 기판(100, 200) 사이에 전계(E)가 형성된다.

본 발명의 제 1 실시예에 따른 액정 표시 장치에서의 박막 트랜지스터가 온 상태가 되는 경우와 동일하게, 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b), 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 전극(183a) 및 부가 전극(183)의 서브 전극(183a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b) 사이에 형성되는 전계의 합력의 방향에 따라 액정 분자(310)의 배열이 결정된다. 이에 따라 음의 유전율 이방성을 갖는 액정 분자(310)는 그 장축이 전계 생성 방향에 대해 수직을 이루도록 R_2 (도 13a) 또는 R_3 방향(도 13b)으로 회전한다.

상기한 바와 같은 본 발명의 제 2 실시예에 따른 액정 표시 장치는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 특성을 갖는 외에, 서브 전극과 개구부를 화소 영역의 가로 중심을 기준으로 하여 대칭되게 배열하되, 가로 중심에 대하여 수직하지 않거나 평행하지 않도록 하여 시야각을 향상시킬 수 있을 뿐만 아니라, 배향막의 러빙시 발생할 수 있는 러빙 각도 오차도 방지할 수 있다.

다음, 도 14 내지 도 17을 참조하여 본 발명의 제 3 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 14는 본 발명의 제 3 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 15는 본 발명의 제 3 실시예에 따른 액정 표시 장치의 제 1 기판의 레이아웃도이며, 도 16은 본 발명의 제 3 실시예에 따른 액정 표시 장치의 제 2 기판의 레이아웃도이고, 도 17은 도 14의 XVII-XVII' 선을 따라 절단한 단면도이다.

본 발명의 제 3 실시예에 따른 액정 표시 장치는 부가 전극 및 공통 전극을 제외하고는 본 발명의 제 1 실시예와 동일하므로, 편의상 중복되는 부분에 대한 설명은 생략하고 그 차이에 대하여 설명한다.

도 14, 도 15 및 도 17에 도시한 바와 같이, 제 1 기관(100)의 보호막(170) 위에는 다수개의 서브 전극(182a)과 이들 서브 전극(182a)을 연결하는 연결 전극(182b)을 포함하는 화소 전극(182) 및 이와 함께 크로스 핑거 구조를 이루는 부가 전극(183)이 형성되어 있다. 부가 전극(183)은 다수개의 서브 전극(183a)과 이들 서브 전극(183b)을 연결하는 연결 전극(183b)을 포함하고, 각 서브 전극(183a)은 다수개의 서브 지류 전극(183aa, 183ab)으로 구성될 수 있다.

부가 전극(183)의 서브 전극(183a)을 구성하는 다수개의 서브 지류 전극(183aa, 183ab)은 예를 들어 화소 영역의 장변과 평행한 방향으로 형성된 소정의 스트라이프 형상을 가질 수 있다. 이때, 각 서브 지류 전극(183aa, 183ab)의 폭과 간격은 액정 표시 장치의 광학 특성의 설정에 의존하며, 예를 들어 각 서브 지류 전극(183aa, 183ab)의 폭은 약 $7\mu\text{m}$ 이하일 수 있고, 서브 지류 전극(183aa, 183ab)들 사이의 간격은 약 8 내지 $20\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 서브 전극(182a)들 사이의 간격은 $9\mu\text{m}$ 일 수 있다.

이러한 화소 전극(182) 및 부가 전극(183)이 형성되어 있는 기관(110) 상에는 서브 전극(182a, 183a)에 대하여 예를 들어 약 60° 내지 85° 의 경사로 러빙된 수평 배향막이(190) 형성되어 있다.

도 14, 도 16 및 도 17에 도시한 바와 같이, 제 2 기관(200)의 오버코트층(250) 위에 다수개의 개구부(270a)와 전계 생성부(270b)를 포함하는 공통 전극(270)이 형성되어 있다. 공통 전극(270)의 개구부(270a)는 화소 전극(182)의 서브 전극(182a)과 함께 그것을 중심으로 양쪽에 위치하는 서로 다른 부가 전극(183)의 서브 전극(183a)에 속하는 서브 지류 전극(183aa, 183ab)이 노출되도록 위치하고, 개구부(270a) 사이의 전계 생성부(270b)는 동일한 부가 전극(183)의 서브 전극(183a)에 속하는 서브 지류 전극(183aa, 183ab) 사이에 위치한다.

이때, 개구부(270a)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 지류 전극(183aa, 183ab)의 폭에 의존하며, 예를 들어 각 개구부(270a)의 폭은 약 8 내지 $20\mu\text{m}$ 일 수 있다. 예를 들어 서브 지류 전극(183aa, 183ab)의 폭이 $4\mu\text{m}$ 인 경우, 개구부의 폭(270a)은 $9\mu\text{m}$ 일 수 있다. 또한, 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 지류 전극(182aa, 182ab) 및 개구부(270a)의 폭에 의존하며, 예를 들어 약 $7\mu\text{m}$ 이하를 가질 수 있다.

이러한 공통 전극(270)이 형성되어 있는 기관(210) 상에는 개구부(270a)에 대하여 예를 들어 약 60° 내지 85° 의 경사로 러빙된 수평 배향막(280)이 형성되어 있다.

계속해서, 도 17 내지 도 19를 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 또 다른 실시예에 따른 액정 표시 장치에서의 액정 분자의 배열에 대해 설명한다. 도 18은 본 발명의 제 3 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이고, 도 19는 본 발명의 제 3 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 살펴보면, 도 17 및 도 18에 도시한 바와 같이 제 1 및 제 2 기관(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 서브 전극(182a, 183a)을 기준으로 약 60° 내지 85° 의 경사를 갖는 러빙 각도와 평행하게 액정 분자(310)의 장축이 배열된다. 이 경우 액정 분자(310)의 장축은 서브 전극(182a, 183a)에 대하여 약 60° 내지 85° 의 경사각(α)을 갖는다.

다음, 박막 트랜지스터가 온 상태에서의 액정 분자의 배열을 살펴보면, 도 17 및 도 19에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면, 제 1 및 제 2 기관(100, 200) 사이에 전계(E)가 형성된다. 이때, 화소 전극(182), 부가 전극(180) 및 공통 전극(270)에 인가되는 전압 조건은 본 발명의 제 1 실시예에 따른 액정 표시 장치와 동일하다.

제 1 및 제 2 기관(100, 200) 사이에 형성되는 전계(E)는 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b) 사이의 전계(E1), 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 지류 전극(183aa, 183ab) 사이의 전계(E2), 부가 전극(183)의 서브 지류 전극(183aa, 183ab)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b) 사이의 전계(E3)의 합이다.

이때, 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)는 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 지류 전극(183aa, 183bb)와 액정층(300)을 개재하여 서로 엇갈리게 위치하고 있다. 따라서, 화소 전극(182)의 서

브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b) 사이에 형성되는 전계(E1)와 부가 전극(183)의 서브 지류 전극(183aa, 183ab)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b) 사이에 형성되는 전계(E2)는 수직하게 형성되지 않고 곡선 형태로 휘는 횡전계가 형성된다.

아울러, 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 지류 전극(183aa, 183ab)은 동일 평면 상에 위치하므로, 비교적 강한 횡전계가 형성된다.

화소 전극(182)과 공통 전극(270)의 전압차에 의해 발생하는 전계, 화소 전극(182)과 부가 전극(183)의 전압차에 의해 발생하는 전계, 부가 전극(183)과 공통 전극(270)의 전압차에 의해 발생하는 전계의 합력의 방향에 따라 액정 분자(310)의 배열이 결정된다. 본 발명의 제 1 실시예에 따른 액정 표시 장치에서 설명한 바와 같이 음의 유전율 이방성을 갖는 액정 분자(310)는 그 장축이 전계 생성 방향에 대해 수직을 이루도록 R_4 방향으로 회전한다.

상기한 바와 같은 본 발명의 제 3 실시예에 따른 액정 표시 장치는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 특성을 갖는 외에, 서브 지류 전극으로 구성되는 서브 전극을 포함하는 부가 전극을 포함함으로써, 공통 전극과 부가 전극 사이에도 횡전계를 형성함으로써, 수평 성분의 전계가 강화되어 투과율이 더욱 향상된다.

다음, 도 20 내지 도 23을 참조하여 본 발명의 제 4 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 20은 본 발명의 제 4 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 21은 본 발명의 제 4 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이며, 도 22는 본 발명의 제 4 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이고, 도 23은 도 20의 XXIII-XXIII' 선을 따라 절단한 단면도이다.

본 발명의 제 4 실시예에 따른 액정 표시 장치는 화소 전극, 부가 전극 및 공통 전극과 배향막의 러빙 방향을 제외하고는 본 발명의 제 2 실시예에 따른 액정 표시 장치와 동일하므로 편의상 중복되는 부분에 대한 설명은 생략하고 그 차이에 대해 설명한다.

본 발명의 제 4 실시예에 따른 액정 표시 장치의 제 1 기관(100)의 배향막(190)은 화소 영역의 장변에 대해 90° 로 러빙된 것이고, 제 2 배향막(280)은 화소 영역의 장변에 대해 90° 로 러빙하되, 제 1 기관(100)의 배향막(190)의 러빙 방향과 180° 를 이루도록 러빙된 것이다.

상기한 바와 같은 제 1 기관(100)의 배향막(190) 하부에 위치하는 화소 전극(182)의 각 서브 전극(182a)과 부가 전극(183)의 서브 전극(183a)을 구성하는 각 서브 지류 전극(183aa, 183ab) 및 제 2 기관(200)의 배향막(280) 하부에 위치하는 공통 전극(270)의 각 개구부(270a)는 화소 영역의 가로 중심에 대하여 대칭으로 배열되어 있으며, 가로 중심에 대하여 수직하거나 평행하지 않은 형상을 갖고 있다.

화소 전극(182)의 서브 전극(182a), 부가 전극의 서브 전극(183a)을 구성하는 서브 지류 전극(183aa, 183ab) 및 개구부(270a)의 형상은 배향막(190)의 러빙 방향과 소정의 각도를 이룰 수 있다. 즉, 화소 영역의 가로 중심을 기준으로 상부 화소 영역에 위치한 각 서브 전극(182a), 서브 지류 전극(183aa, 183ab) 및 개구부(270a)는 배향막 러빙 방향(190)에 대해 60° 내지 85° 의 경사를 가지며 서로 평행하게 형성될 수 있다. 화소 영역의 가로 중심을 기준으로 하부 화소 영역에 위치한 각 서브 전극(182a), 서브 지류 전극(183aa, 183ab) 및 개구부(270a)는 상부 화소 영역에 위치한 각 서브 전극(182a), 서브 지류 전극(183aa, 183ab) 및 개구부(270a)와 대칭으로 배열되어 있다.

계속해서, 도 23 내지 도 25b를 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 제 4 실시예에 따른 액정 표시 장치에서의 액정 분자의 배열에 대해 설명한다. 도 24a 및 도 24b는 본 발명의 제 4 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이고, 도 25a 및 도 25b는 본 발명의 제 4 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 살펴보면, 도 23 내지 도 24b에 도시한 바와 같이 제 1 및 제 2 기관(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 화소 영역의 장변에 대하여 90° 의 경사를 갖는 러빙 각도와 평행하게 액정 분자(310)의 장축이 배열된다. 이 경우, 도 24a에 도시한 바와 같이 화소 영역의 가로 중심에 대해 상부 화소 영역에 위치한 액정 분자(310)는 서브 전극(182a, 183a)에 대해 약 60° 내지 85° 의 경사각(α)을 가지며, 도 24b에 도시한 바와 같이 화소 영역의 가로 중심에 대해 하부 화소 영역에 위치한 액정 분자(310)는 서브 전극(182a, 183a)에 대해 상부 화소 영역에서와 대칭되게 배열된다.

다음, 박막 트랜지스터가 온 상태에서의 액정 분자의 배열을 살펴보면, 도 23, 도 25a 및 도 25b에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면 제 1 및 제 2 기관(100, 200) 사이에 전계(E)가 형성된다.

이때, 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 전압차에 의해 발생하는 전계(E1), 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 전극(183a)을 구성하는 서브 지류 전극(183aa, 183ab)의 전압차에 의해 발생하는 전계(E2), 부가 전극(183)의 서브 전극(183a)을 구성하는 서브 지류 전극(183aa, 183ab)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 전압차에 의해 발생하는 전계(E3)의 합력의 방향에 따라 액정 분자(310)의 배열이 결정된다. 이에 따라, 음의 유전율 이방성을 갖는 액정 분자(310)는 그 장축이 전계 생성 방향에 대해 수직을 이루도록 R_5 (도 25a) 또는 R_6 방향(도 25b)으로 회전한다.

상기한 바와 같은 본 발명의 제 4 실시예에 따른 액정 표시 장치는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 특성을 갖는 외에, 서브 전극과 개구부를 화소 영역의 가로 중심을 기준으로 하여 대칭되게 배열하되, 가로 중심에 대하여 수직하지 않거나 평행하지 않도록 하여 시야각을 향상시킬 수 있을 뿐만 아니라, 배향막의 러빙시 발생할 수 있는 러빙 각도 오차도 방지할 수 있다.

다음, 도 26 내지 도 29를 참조하여 본 발명의 제 5 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 26은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 27은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이며, 도 28은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이고, 도 29는 도 26의 XXIX-XXIX' 선을 따라 절단한 단면도이다.

본 발명의 제 5 실시예에 따른 액정 표시 장치는 화소 전극, 공통 전극, 배향막의 러빙 방향 및 액정을 제외하고는 본 발명의 제 1 실시예에 따른 액정 표시 장치와 동일하므로, 중복되는 부분에 대한 설명은 생략하고 그 차이에 대해 설명한다.

도 26, 도 27 및 도 29에 도시한 바와 같이, 제 1 기관(100)의 보호막(170) 위에는 다수개의 서브 전극(182a, 183a)과 이들 서브 전극(182a, 183)을 연결하는 연결 전극(182b, 183b)을 각각 포함하며, 크로스 핑거 구조를 이루는 포함하는 화소 전극(182) 및 부가 전극(183)이 형성되어 있다. 이러한 서브 전극(182a, 183a)은 예를 들어 화소 영역의 장변과 평행한 방향으로 형성된 소정의 스트라이프 형상을 가질 수 있다.

이때, 각 서브 전극(182a)의 폭과 간격은 액정 표시 장치의 광학 특성의 설정에 의존하며, 예를 들어 각 서브 전극(182a, 183a)의 폭은 약 $7\mu\text{m}$ 이하일 수 있고, 각 서브 전극(182a, 183a)들 사이의 간격은 약 20 내지 $40\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 서브 전극(182a)들 사이의 간격은 $36\mu\text{m}$ 일 수 있다.

화소 전극(182) 및 부가 전극(183)의 연결 전극(182b, 183b)은 상기한 바와 같은 각 서브 전극(182a, 183b)을 전기적으로 연결하기 위해 형성되고, 예를 들어 서브 전극(182a, 183a)의 양 끝단 중 어느 한쪽 또는 양쪽 모두에서 각 서브 전극(182a, 183a)을 연결하여 형성될 수도 있고, 각 서브 전극(182a, 183a)의 가운데 부분을 연결하여 형성될 수 있으며, 그 형성 위치는 특별히 한정되지 않는다.

화소 전극(182) 및 부가 전극(183)이 형성되어 있는 기관(110) 상에는 배향막(190)이 형성되어 있다. 배향막(190)은 액정 분자의 초기 배향을 기관면에 대해 수평하게 하는 수평 배향막을 사용하고, 예를 들어 액정 분자(310')가 기관에 대하여 0.5° 내지 3° 정도의 선경사각을 갖도록 표면 처리된 배향막(190)을 사용할 수 있다. 또한, 배향막(190)은 액정층(300)의 액정 분자(310')의 초기 배향이 기관(110)의 평행한 면내에서 서브 전극(182a, 183a)에 대해 α° 의 경사를 갖도록 러빙된 것이다. 각 α 는 액정 표시 장치의 광학 특성의 설정에 의존하며, 0° 와 90° 를 제외한 임의의 각일 수 있고, 예를 들어 5° 내지 30° 일 수 있다.

도 26, 도 28 및 도 29에 도시한 바와 같이, 제 2 기관(200)의 오버코트층(250) 위에 다수개의 개구부(270a)와 전계 생성부(270b)를 포함하는 공통 전극(270)이 형성되어 있다. 공통 전극(270)의 각 개구부(270a)는 액정층(300)을 사이에 두고 화소 전극(182)의 각 서브 전극(182a)이 노출되도록 위치하고, 개구부(270a) 사이의 전계 생성부(270b)는 부가 전극(183)의 서브 전극(183a)과 겹치도록 위치한다.

이때, 개구부(270a)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 전극(182a, 183a)의 폭에 의존하며, 예를 들어 각 개구부(270a)의 폭은 약 20 내지 40 μm 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 4 μm 인 경우, 개구부의 폭(270a)은 36 μm 일 수 있다.

또한, 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 전극(182a, 183a) 및 개구부(270a)의 폭에 의존하며, 예를 들어 약 7 μm 이하를 가질 수 있다.

공통 전극(270)이 형성되어 있는 기관(210)에 배향막(280)이 형성되어 있다. 이 배향막(280)은 제 1 기관(100)의 배향막(190)의 러빙 방향과 180°를 이루도록 러빙된 것을 제외하고는 제 1 기관(100)의 배향막(190)과 실질적으로 동일하므로, 중복되는 설명은 생략한다.

또한, 본 발명의 또 다른 실시예에 따른 액정 표시 장치의 액정층(300)을 이루는 액정 분자(310')는 유전율 이방성($\Delta\epsilon$)이 0보다 큰, 즉 액정 분자(310')의 장축이 전계 생성 방향과 평행한 방향으로 배열하는 액정 분자(310')를 포함하는 액정층(300)이 형성되어 있다.

계속해서, 도 29 내지 도 31을 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 제 2 실시예에 따른 액정 표시 장치에서의 액정 분자의 배열에 대해 설명한다. 도 30은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이고, 도 31은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 살펴보면, 도 29 및 도 30에 도시한 바와 같이 제 1 및 제 2 기관(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 서브 전극(182a, 183a)을 기준으로 약 5°내지 30°의 경사를 갖는 러빙 각도와 평행하게 액정 분자(310)의 장축이 배열된다. 이 경우 액정 분자(310)의 장축은 서브 전극(182a, 183b)에 대하여 약 5°내지 30°의 경사각(α)을 갖는다.

다음, 박막 트랜지스터가 온 상태에서의 액정 분자의 배열을 살펴보면, 도 29 및 도 31에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면 제 1 및 제 2 기관(100, 200) 사이에 전계(E)가 형성된다. 이때, 부가 전극(183)에 인가되는 전압은 공통 전극(270)에 인가되는 전압과 동일하거나 그보다 크고, 화소 전극(182)에 인가되는 전압보다는 작은 전압이 인가될 수 있다. 예를 들어 공통 전극(270)에 0V의 전압이 인가되고, 화소 전극(182)에 7V의 전압이 인가되는 경우, 부가 전극(183)에는 0 내지 2V의 전압이 인가될 수 있으나, 이에 한정되는 것은 아니다.

본 발명의 제 1 실시예에 따른 액정 표시 장치에서의 박막 트랜지스터가 온 상태가 되는 경우와 동일하게, 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b), 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 전극(183a) 및 부가 전극(183)의 서브 전극(183a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b) 사이에 형성되는 전계의 합력의 방향에 따라 액정 분자(310')의 배열이 결정된다. 이에 따라 양의 유전율 이방성을 갖는 액정 분자(310')는 그 장축이 전계 생성 방향에 대해 평행하도록 R_7 방향으로 회전한다. 액정 분자(310')의 회전하는 정도는 음의 유전율 이방성을 갖는 액정 분자(300)에 비해 움직이는 비율이 더 많다.

상기한 바와 같은 본 발명의 제 5 실시예에 따른 액정 표시 장치는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 특성을 갖는 외에, 서브 전극 사이의 간격 및 공통 전극의 개구부의 폭이 넓어서, 제 1 기관과 제 2 기관의 미스얼라인(misalign)이 발생하더라도 전계 왜곡 문제가 발생되지 않는다. 또한, 양의 유전율 이방성을 갖는 액정 분자를 사용함으로써 응답 속도가 빨라지고, 음의 유전율을 갖는 액정 분자보다 평면 내에서의 움직이는 비율이 투과율이 더 향상될 수 있다.

다음, 도 32 내지 도 35를 참조하여 본 발명의 제 6 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 32는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 33은 본 발명의 제 6 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이며, 도 34는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이고, 도 35는 도 32의 XXXV-XXXV' 선을 따라 절단한 단면도이다.

본 발명의 제 6 실시예에 따른 또 다른 실시예에 따른 액정 표시 장치는 화소 전극, 부가 전극 및 공통 전극과 배향막의 러빙 방향을 제외하고는 본 발명의 제 5 실시예에 따른 액정 표시 장치와 동일하므로, 편의상 중복되는 부분에 대한 설명은 생략하고 그 차이에 대하여 설명한다.

도 32 내지 도 33에 도시한 바와 같이, 본 발명의 제 2 실시예에 따른 액정 표시 장치의 제 1 기관(100)의 배향막(190)은 화소 영역의 장변에 대해 평행하게 러빙된 것이고, 제 2 배향막(280)은 화소 영역의 장변에 대해 평행하게 러빙하되, 제 1 기관(100)의 배향막(190)의 러빙 방향과 180°를 이루도록 러빙된 것이다.

상기한 바와 같은 제 1 기관(100)의 배향막(190) 하부에 위치하는 화소 전극(182)과 부가 전극(183)의 각 서브 전극(182a, 183a) 및 제 2 기관(200)의 배향막(280) 하부에 위치하는 공통 전극(270)의 각 개구부(270a)는 화소 영역의 가로 중심에 대하여 대칭으로 배열되어 있으며, 가로 중심에 대하여 수직하거나 평행하지 않은 형상을 갖는다.

서브 전극(182a, 183a) 및 개구부(270a)의 형상은 배향막(190)의 러빙 방향과 소정의 각도를 이룰 수 있다. 즉, 즉, 화소 영역의 가로 중심을 기준으로 상부 화소 영역에 위치한 각 서브 전극(182a, 183a) 및 개구부(270a)는 배향막 러빙 방향(190)에 대해 약 5° 내지 30°의 경사를 가지며 서로 평행하게 형성될 수 있다. 화소 영역의 가로 중심을 기준으로 하부에 위치한 각 서브 전극(182a, 183a) 및 개구부(270a)는 상부 화소 영역에 위치한 각 서브 전극(182a, 183a) 및 개구부(270a)와 대칭으로 배열되어 있다.

계속해서, 도 35 내지 도 37b를 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 제 6 실시예에 따른 액정 표시 장치에서의 액정 분자의 배열에 대해 설명한다. 도 36a 및 도 36b는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이고, 도 37a 및 도 37b는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 살펴보면, 도 35 내지 도 36b에 도시한 바와 같이 제 1 및 제 2 기관(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 화소 영역의 장변에 대하여 90°의 경사를 갖는 러빙 각도와 평행하게 액정 분자(310)의 장축이 배열된다. 이 경우, 도 35a에 도시한 바와 같이 화소 영역의 가로 중심에 대해 상부 화소 영역에 위치한 액정 분자(310)는 서브 전극(182a, 183a)에 대해 약 5° 내지 30°의 경사각(α)을 가지며, 도 35b에 도시한 바와 같이 화소 영역의 가로 중심에 대해 하부 화소 영역에 위치한 액정 분자(310)는 상부 화소 영역에서와 서브 전극(182a, 183a)에 대해 대칭되게 배열된다.

다음, 박막 트랜지스터가 온 상태에서의 액정 분자의 배열을 살펴보면, 도 35, 도 37a 및 도 37b에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면 제 1 및 제 2 기관(100, 200) 사이에 전계(E)가 형성된다.

본 발명의 제 5 실시예에 따른 액정 표시 장치에서의 박막 트랜지스터가 온 상태가 되는 경우와 동일하게, 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b), 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 전극(183a) 및 부가 전극(183)의 서브 전극(183a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b) 사이에 형성되는 전계의 합력의 방향에 따라 액정 분자(310')의 배열이 결정된다. 이에 따라 양의 유전율 이방성을 갖는 액정 분자(310')는 그 장축이 전계 생성 방향에 대해 평행을 이루도록 R_g (도 36a) 또는 R_g 방향(도 36b)으로 회전한다.

상기한 바와 같은 본 발명의 제 6 실시예에 따른 액정 표시 장치는 본 발명의 제 5 실시예에 따른 액정 표시 장치의 특성을 갖는 외에, 서브 전극과 개구부를 화소 영역의 가로 중심을 기준으로 하여 대칭되게 배열하되, 가로 중심에 대하여 수직하지 않거나 평행하지 않도록 하여 시야각을 향상시킬 수 있을 뿐만 아니라, 배향막의 러빙시 발생할 수 있는 러빙 각도 오차도 방지할 수 있다.

다음, 도 38 내지 도 41을 참조하여 본 발명의 제 7 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 38은 본 발명의 제 7 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 39는 본 발명의 제 7 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이며, 도 40은 본 발명의 제 7 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이고, 도 41은 도 38의 XXXXI-XXXXI' 선을 따라 절단한 단면도이다.

본 발명의 제 7 실시예에 따른 액정 표시 장치는 부가 전극 및 공통 전극을 제외하고는 본 발명의 제 5 실시예와 동일하므로, 편의상 중복되는 부분에 대한 설명은 생략하고 그 차이에 대하여 설명한다.

도 38, 도 39 및 도 41에 도시한 바와 같이, 제 1 기관(100)의 보호막(170) 위에는 다수개의 서브 전극(182a)과 이들 서브 전극(182a)을 연결하는 연결 전극(182b)을 포함하는 화소 전극(182)과 이와 함께 크로스 핑거 구조를 이루는 부가 전극(183)이 형성되어 있다. 부가 전극(183)은 다수개의 서브 전극(183a)과 이들 서브 전극(183b)을 연결하는 연결 전극(183b)을 포함하고, 각 서브 전극(183a)은 다수개의 서브 지류 전극(183aa, 183ab)으로 구성될 수 있다.

부가 전극(183)의 서브 전극(183a)을 구성하는 다수개의 서브 지류 전극(183aa, 183ab)은 예를 들어 화소 영역의 장변과 평행한 방향으로 형성된 소정의 스트라이프 형상을 가질 수 있다. 이때, 각 서브 지류 전극(183aa, 183ab)의 폭과 간격은 액정 표시 장치의 광학 특성의 설정에 의존하며, 예를 들어 각 서브 지류 전극(183aa, 183ab)의 폭은 약 $7\mu\text{m}$ 이하일 수 있고, 서브 지류 전극(183aa, 183ab)들 사이의 간격은 약 20 내지 $40\mu\text{m}$ 일 수 있다. 예를 들어 서브 전극(182a)의 폭이 $4\mu\text{m}$ 인 경우, 서브 전극(182a)들 사이의 간격은 $34\mu\text{m}$ 일 수 있다.

이러한 화소 전극(182) 및 부가 전극(183)이 형성되어 있는 기관(110) 상에는 서브 전극(182a, 183a)에 대하여 예를 들어 약 5° 내지 30° 의 경사로 러빙된 수평 배향막이(190) 형성되어 있다.

도 38, 도 40 및 도 41에 도시한 바와 같이, 제 2 기관(200)의 오버코트층(250) 위에 다수개의 개구부(270a)와 전계 생성부(270b)를 포함하는 공통 전극(270)이 형성되어 있다. 공통 전극(270)의 개구부(270a)는 화소 전극(182)의 서브 전극(182a)과 함께 그것을 중심으로 양쪽에 위치하는 서로 다른 부가 전극(183)의 서브 전극(183a)에 속하는 서브 지류 전극(183aa, 183ab)이 노출되도록 위치하고, 개구부(270a) 사이의 전계 생성부(270b)는 동일한 부가 전극(183)의 서브 전극(183a)에 속하는 서브 지류 전극(183aa, 183ab) 사이에 위치한다.

이때, 개구부(270a)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 지류 전극(183aa, 183ab)의 폭에 의존하며, 예를 들어 각 개구부(270a)의 폭은 약 20 내지 $40\mu\text{m}$ 일 수 있다. 예를 들어 서브 지류 전극(183aa, 183ab)의 폭이 $4\mu\text{m}$ 인 경우, 개구부의 폭(270a)은 $36\mu\text{m}$ 일 수 있다. 또한, 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 폭은 액정 표시 장치의 광학 특성의 설정과 서브 지류 전극(182aa, 182ab) 및 개구부(270a)의 폭에 의존하며, 예를 들어 약 $7\mu\text{m}$ 이하를 가질 수 있다.

이러한 공통 전극(270)이 형성되어 있는 기관(210) 상에는 개구부(270a)에 대하여 예를 들어 약 60° 내지 85° 의 경사로 러빙된 수평 배향막(280)이 형성되어 있다.

계속해서, 도 41 내지 도 43을 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 제 7 실시예에 따른 액정 표시 장치에서의 액정 분자의 배열에 대해 설명한다. 도 42는 본 발명의 제 7 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이고, 도 43은 본 발명의 제 7 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 살펴보면, 도 41 및 도 42에 도시한 바와 같이 제 1 및 제 2 기관(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 서브 전극(182a, 183a)을 기준으로 약 5° 내지 30° 의 경사를 갖는 러빙 각도와 평행하게 액정 분자(310)의 장축이 배열된다. 이 경우 액정 분자(310)의 장축은 서브 전극(182a, 183a)에 대하여 약 5° 내지 30° 의 경사각(α)을 갖는다.

다음, 박막 트랜지스터가 온 상태에서의 액정 분자의 배열을 살펴보면, 도 41 및 도 43에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면 제 1 및 제 2 기관(100, 200) 사이에 전계(E)가 형성된다.

이때, 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 전압차에 의해 발생하는 전계(E1), 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 전극(183a)을 구성하는 서브 지류 전극(183aa, 183ab)의 전압차에 의해 발생하는 전계(E2), 부가 전극(183)의 서브 전극(183a)을 구성하는 서브 지류 전극(183aa, 183ab)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 전압차에 의해 발생하는 전계(E3)의 합력의 방향에 따라 액정 분자(310')의 배열이 결정된다. 이에 따라, 양의 유전율 이방성을 갖는 액정 분자(310')는 그 장축이 전계 생성 방향에 대해 수직을 이루도록 R_{10} 방향으로 회전한다.

상기한 바와 같은 본 발명의 제 7 실시예에 따른 액정 표시 장치는 본 발명의 제 5 실시예에 따른 액정 표시 장치의 특성을 갖는 외에, 서브 지류 전극으로 구성되는 서브 전극을 포함하는 부가 전극을 포함함으로써, 공통 전극과 부가 전극 사이에도 횡전계를 형성함으로써, 수평 성분의 전계가 강화되어 투과율이 더욱 향상된다.

다음, 도 44 내지 도 47을 참조하여 본 발명의 제 8 실시예에 따른 액정 표시 장치에 대해 설명한다. 도 44는 본 발명의 제 8 실시예에 따른 액정 표시 장치의 레이아웃도이고, 도 45는 본 발명의 제 8 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이며, 도 46은 본 발명의 제 8 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이고, 도 47은 도 44의 XXXXVII-XXXXVII' 선을 따라 절단한 단면도이다.

도 44 내지 도 47에 도시한 바와 같이, 본 발명의 제 7 실시예에 따른 액정 표시 장치는 화소 전극, 부가 전극 및 공통 전극과 배향막의 러빙 방향을 제외하고는 본 발명의 제 6 실시예에 따른 액정 표시 장치와 동일하므로 편의상 중복되는 부분에 대한 설명은 생략하고 그 차이에 대해 설명한다.

본 발명의 제 8 실시예에 따른 액정 표시 장치의 제 1 기관(100)의 배향막(190)은 화소 영역의 장변과 평행하게 러빙된 것이고, 제 2 배향막(280)은 화소 영역의 장변에 대해 평행하게 러빙하되, 제 1 기관(100)의 배향막(190)의 러빙 방향과 180°를 이루도록 러빙된 것이다.

상기한 바와 같은 제 1 기관(100)의 배향막(190) 하부에 위치하는 화소 전극(182)의 각 서브 전극(182a)과 부가 전극(183)의 서브 전극(183a)을 구성하는 각 서브 지류 전극(183aa, 183ab) 및 제 2 기관(200)의 배향막(280) 하부에 위치하는 공통 전극(270)의 각 개구부(270a)는 화소 영역의 가로 중심에 대하여 대칭으로 배열되어 있으며, 가로 중심에 대하여 수직하거나 평행하지 않은 형상을 갖고 있다.

화소 전극(182)의 서브 전극(182a), 부가 전극의 서브 전극(183a)을 구성하는 서브 지류 전극(183aa, 183ab) 및 개구부(270a)의 형상은 배향막(190)의 러빙 방향과 소정의 각도를 이룰 수 있다. 즉, 화소 영역의 가로 중심을 기준으로 상부 화소 영역에 위치한 각 서브 전극(182a), 서브 지류 전극(183aa, 183ab) 및 개구부(270a)는 배향막 러빙 방향(190)에 대해 60° 내지 85°의 경사를 가지며 서로 평행하게 형성될 수 있다. 화소 영역의 가로 중심을 기준으로 하부 화소 영역에 위치한 각 서브 전극(182a), 서브 지류 전극(183aa, 183ab) 및 개구부(270a)는 상부 화소 영역에 위치한 각 서브 전극(182a), 서브 지류 전극(183aa, 183ab) 및 개구부(270a)와 대칭으로 배열되어 있다.

계속해서, 도 47 내지 도 49b를 참조하여 박막 트랜지스터의 온 또는 오프에 따른 본 발명의 제 8 실시예에 따른 액정 표시 장치에서의 액정 분자의 배열에 대해 설명한다. 도 48a 및 48b는 본 발명의 제 8 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이고, 도 49a 및 도 49b는 본 발명의 제 8 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

먼저, 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 살펴보면, 도 47 내지 도 48b에 도시한 바와 같이 제 1 및 제 2 기관(100, 200)의 배향막(190, 280)의 러빙 각도, 즉 화소 영역의 장변에 대하여 평행하게 액정 분자(310)의 장축이 배열된다. 이 경우, 도 49a에 도시한 바와 같이 화소 영역의 가로 중심에 대해 상부 화소 영역에 위치한 액정 분자(310)는 서브 전극(182a, 183a)에 대해 약 5° 내지 30°의 경사각(α)을 가지며, 도 49b에 도시한 바와 같이 화소 영역의 가로 중심에 대해 하부 화소 영역에 위치한 액정 분자(310)는 서브 전극(182a, 183a)에 대해 서브 전극(182a, 183a)에 대해 상부 화소 영역에서와 대칭되게 배열된다.

다음, 박막 트랜지스터가 온 상태에서의 액정 분자의 배열을 살펴보면, 도 47, 도 49a 및 도 49b에 도시한 바와 같이, 박막 트랜지스터가 온 상태가 되어 화소 전극(182)에 화상 신호가 인가되면 제 1 및 제 2 기관(100, 200) 사이에 전계(E)가 형성된다.

이때, 화소 전극(182)의 서브 전극(182a)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 전압차에 의해 발생하는 전계(E1), 화소 전극(182)의 서브 전극(182a)과 부가 전극(183)의 서브 전극(183a)을 구성하는 서브 지류 전극(183aa, 183ab)의 전압차에 의해 발생하는 전계(E2), 부가 전극(183)의 서브 전극(183a)을 구성하는 서브 지류 전극(183aa, 183ab)과 공통 전극(270)의 개구부(270a) 사이의 전계 생성부(270b)의 전압차에 의해 발생하는 전계(E3)의 합력의 방향에 따라 액정 분자(310)의 배열이 결정된다. 이에 따라, 양의 유전율 이방성을 갖는 액정 분자(310)는 그 장축이 전계 생성 방향에 대해 평행하도록 R_{11} (도 49a) 또는 R_{12} 방향(도 49b)으로 회전한다.

상기한 바와 같은 본 발명의 제 8 실시예에 따른 액정 표시 장치는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 특성을 갖는 외에 서브 전극과 개구부를 화소 영역의 가로 중심을 기준으로 하여 대칭되게 배열하되, 가로 중심에 대하여 수직하지 않거나 평행하지 않도록 하여 시야각을 향상시킬 수 있을 뿐만 아니라, 배향막의 러빙시 발생할 수 있는 러빙 각도 오차도 방지할 수 있다.

이하, 실험예들 및 비교예들을 통하여 본 발명을 더욱 상세하게 설명한다. 단, 하기 실험예들은 본 발명을 예시하기 위한 것으로서 본 발명이 하기 실험예들에 의하여 한정되는 것은 아님이 이해되어야 한다.

우선, 본 발명의 실시예들에 따른 액정 표시 장치 및 PVA 모드 및 PLS 모드의 액정 표시 장치에 대하여 2D MOS를 이용한 시뮬레이션을 수행하고, 시뮬레이션하여 얻어진 투과율을 하기 표 1에 기재하였다. 표 1에서 실험예 1 내지 3은 본 발명의 실시예들에 따른 액정 표시 장치에 대해 시뮬레이션을 수행한 것이고, 비교예 1 및 2는 각각 PVA 모드 및 PLS 모드의 액정 표시 장치에 대해 시뮬레이션을 수행한 것이다. 표 1에서 w 는 실험예 1 내지 3의 경우 서브 전극 또는 서브 지류 전극의 폭 또는 공통 전극의 개구부 사이의 전계 형성부의 폭을 의미하고, 비교예 1의 경우 화소 전극 또는 공통 전극의 폭을 의미하고, 비교예 2의 경우 화소 전극의 폭을 의미한다. 표 1에서 l 은 실험예 1 내지 3의 경우 서브 전극 또는 서브 지류 전극 사이의 간격 또는 공통 전극의 개구부의 폭을 의미하고, 비교예 1의 경우 화소 전극 또는 공통 전극의 절개부의 폭을 의미하며, 비교예 2의 경우 화소 전극 사이의 간격을 의미한다. 표 1에서 d 는 셀갭을 의미하고, Δn 은 복굴절율을 의미하며, $\Delta \varepsilon$ 은 유전율 이방성을 의미하고, V_{com} , V_{pix} , V_{add} 는 각각 공통 전극, 화소 전극 및 부가 전극에 인가된 전압을 의미한다.

또한, 실험예 1 내지 3에 대해서는 박막 트랜지스터 온 상태에서 형성되는 등전위 형상을 각각 도 50 내지 도 52에서 개념적으로 도시하였다. 도 50은 실험예 1의 액정 표시 장치에서 제 1 기판의 기판(110) 상에 형성된 화소 전극(182)의 서브 전극(182a) 및 부가 전극(183)의 서브 전극(183a)과 제 2 기판의 기판(220) 상에 형성된 공통 전극(270)의 전계 생성부(270b) 사이에 형성된 등전위 형상과 음의 유전율 이방성을 갖는 액정 분자(310)의 배열을 나타낸다. 도 51은 실험예 2의 액정 표시 장치에서 제 1 기판의 기판(110) 상에 형성된 화소 전극(182)의 서브 전극(182a) 및 부가 전극(183)의 서브 전극(183a)과 제 2 기판의 기판(220) 상에 형성된 공통 전극(270)의 전계 생성부(270b) 사이에 형성된 등전위 형상과 양의 유전율 이방성을 갖는 액정 분자(310')의 배열을 나타낸다. 도 52는 실험예 3의 액정 표시 장치에서 제 1 기판의 기판(110) 상에 형성된 화소 전극(182)의 서브 전극(182a) 및 부가 전극(183)의 서브 지류 전극(183aa, 183bb)과 제 2 기판의 기판(220) 상에 형성된 공통 전극(270)의 전계 생성부(270b) 사이에 형성된 등전위 형상과 양의 유전율 이방성을 갖는 액정 분자(310')의 배열을 나타낸다.

표 1

	w (μm)	l (μm)	d (μm)	Δn	$\Delta \varepsilon$	V_{com} (V)	V_{pix} (V)	V_{add} (V)	투과도 (%)
실험예 1	4	9	4.6	0.080	-3.8	0	7.0	2.5	46.64
실험예 2	4	36	5	0.072	6.0	0	7.0	0.0	45.04
실험예 3	4	34	13	0.072	6.0	0	7.0	3.5	44.28
비교예 1	56	10	4.2	0.082	-3.8	0	7.0	-	43.59
비교예 2	4	7	4.2	0.092	-3.8	0	7.0	-	45.69

상기 표 1 및 도 50 내지 도 52에 나타난 바와 같이, 본 발명의 실시예들에 따른 실험예 1 내지 실험예 3의 액정 표시 장치와 PVA 모드의 비교예 1과 PLS 모드의 비교예 2의 액정 표시 장치와의 시뮬레이션 결과를 비교하여 보면 실험예 1 내지 3의 액정 표시 장치의 투과율이 비교예 1 및 2의 액정 표시 장치보다 우수하거나 유사함을 알 수 있다.

이상 첨부된 도면들을 참조하여 본 발명의 실시예들을 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상술한 바와 같이, 본 발명의 실시예들에 따른 액정 표시 장치는 수평 성분의 전계를 강화할 수 있는 구조를 가지며, 다양한 유전율 이방성을 갖는 액정 분자의 적용이 가능한 구조를 채택하여, 높은 투과율 및 광시야각을 갖는다.

도면의 간단한 설명

도 1은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 2는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이다.

도 3은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이다.

도 4는 도 1의 IV-IV' 선을 따라 절단한 단면도이다.

도 5는 본 발명의 제 1 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 6은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 7은 본 발명의 제 1 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태와 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 8은 본 발명의 제 2 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 9는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이다.

도 10은 본 발명의 제 2 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이다.

도 11은 도 8의 XI-XI' 선을 따라 절단한 단면도이다.

도 12a 및 도 12b는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

도 13a 및 도 13b는 본 발명의 제 2 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

도 14는 본 발명의 제 3 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 15는 본 발명의 제 3 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이다.

도 16은 본 발명의 제 3 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이다.

도 17은 도 14의 XVII-XVII' 선을 따라 절단한 단면도이다.

도 18은 본 발명의 제 3 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 19는 본 발명의 제 3 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 20은 본 발명의 제 4 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 21은 본 발명의 제 4 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이다.

도 22는 본 발명의 제 4 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이다.

도 23은 도 20의 XXIII-XXIII' 선을 따라 절단한 단면도이다.

도 24a 및 도 24b는 본 발명의 제 4 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

도 25a 및 도 25b는 본 발명의 제 4 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

도 26은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 27은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이다.

도 28은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이다.

도 29는 도 26의 XXIX-XXIX' 선을 따라 절단한 단면도이다.

도 30은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 31은 본 발명의 제 5 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 32는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 33은 본 발명의 제 6 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이다.

도 34는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이다.

도 35은 도 32의 XXXV-XXXV' 선을 따라 절단한 단면도이다.

도 36a 및 도 36b는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

도 37a 및 도 37b는 본 발명의 제 6 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

도 38은 본 발명의 제 7 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 39는 본 발명의 제 7 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이다.

도 40은 본 발명의 제 7 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이다.

도 41은 도 38의 XXXXI-XXXXXI' 선을 따라 절단한 단면도이다.

도 42는 본 발명의 제 7 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 43는 본 발명의 제 7 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도이다.

도 44는 본 발명의 제 8 실시예에 따른 액정 표시 장치의 레이아웃도이다.

도 45는 본 발명의 제 8 실시예에 따른 액정 표시 장치의 제 1 기관의 레이아웃도이다.

도 46은 본 발명의 제 8 실시예에 따른 액정 표시 장치의 제 2 기관의 레이아웃도이다.

도 47은 도 44의 XXXXVII-XXXXVII' 선을 따라 절단한 단면도이다.

도 48a 및 48b는 본 발명의 제 8 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 오프 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

도 49a 및 도 49b는 본 발명의 제 8 실시예에 따른 액정 표시 장치의 박막 트랜지스터의 온 상태에서의 액정 분자의 배열을 개략적으로 도시한 평면도들이다.

도 50 내지 도 52는 실험예 1 내지 3의 액정 표시 장치의 박막 트랜지스터 온 상태에서 형성되는 등전위 형상을 개념적으로 나타내는 단면도들이다.

<도면의 주요부분에 대한 부호의 설명>

100: 제 1 기관 182: 화소 전극

182a: 서브 전극 182b: 연결 전극

183: 부가 전극 183a: 서브 전극

183aa, 183ab: 서브 지류 전극 183b: 연결 전극

190: 배향막 200: 제 2 기관

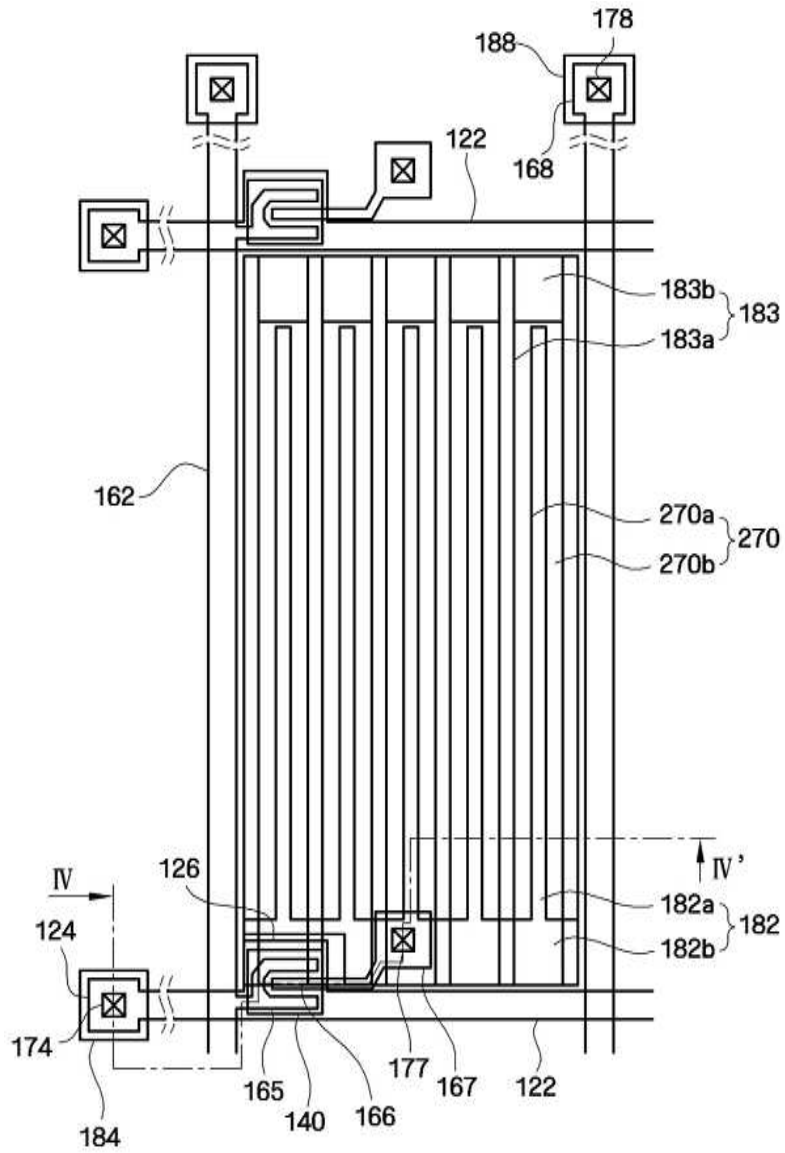
270: 공통 전극 270a: 개구부

270b: 전계 생성부 280: 배향막

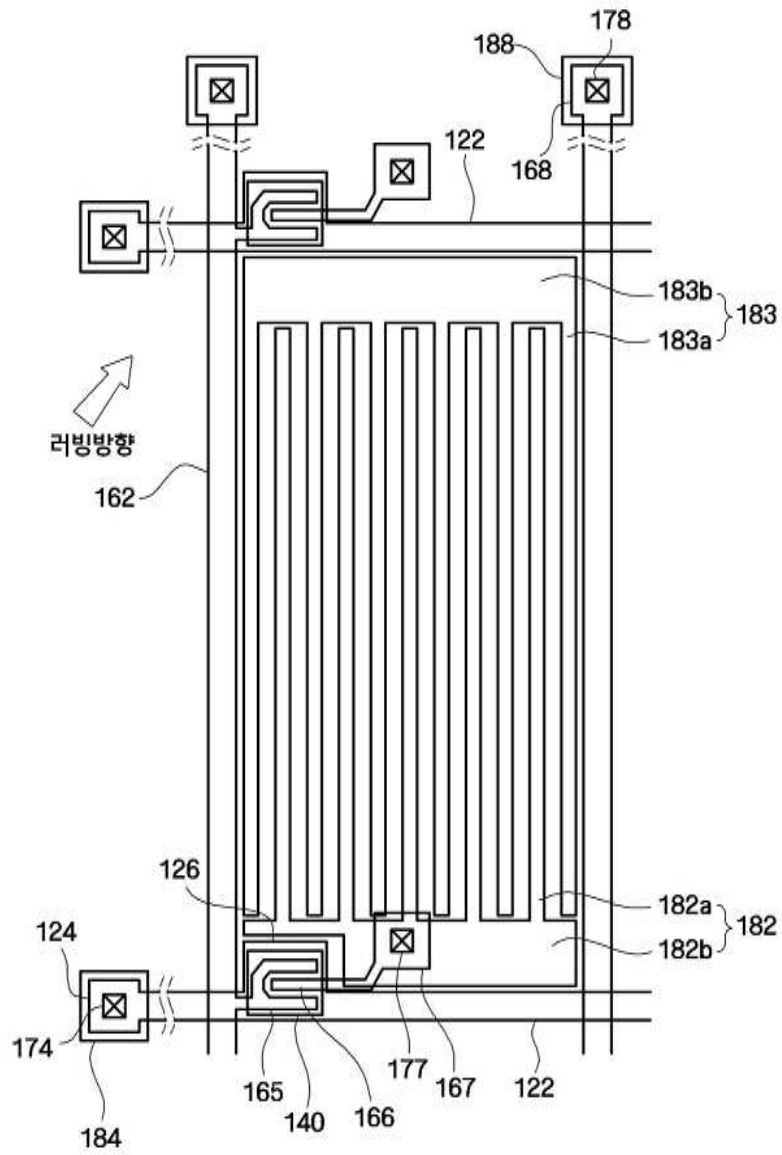
300: 액정층 310, 310': 액정 분자

도면

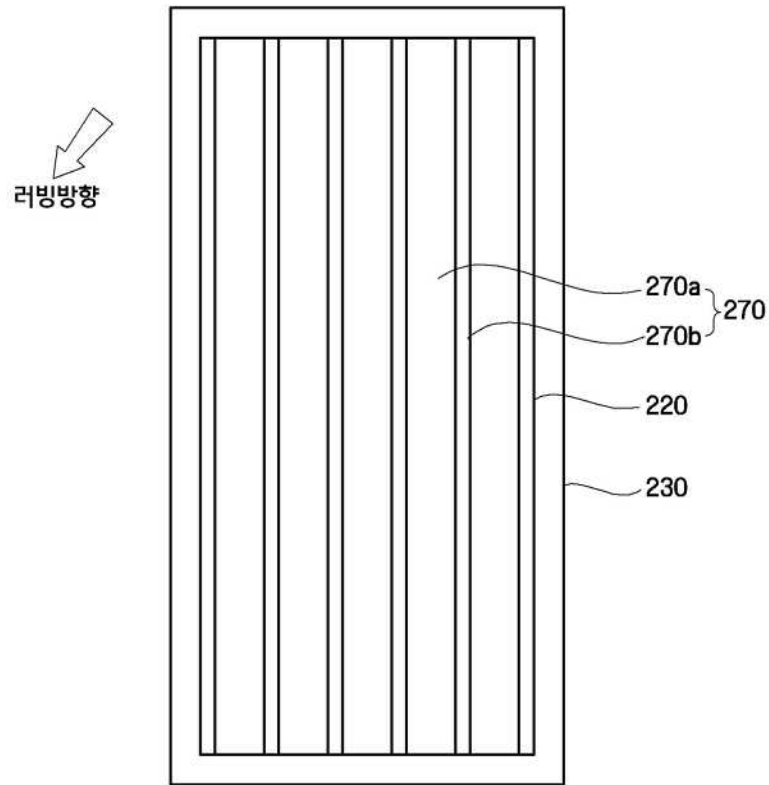
도면1



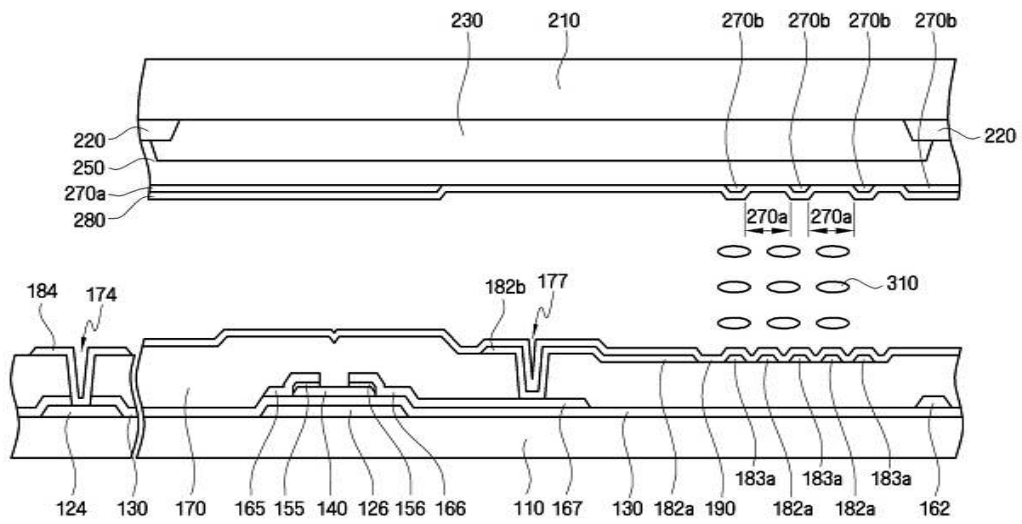
도면2



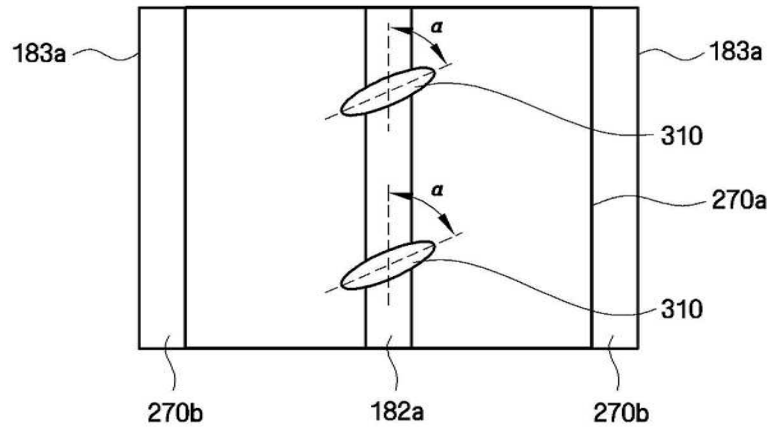
도면3



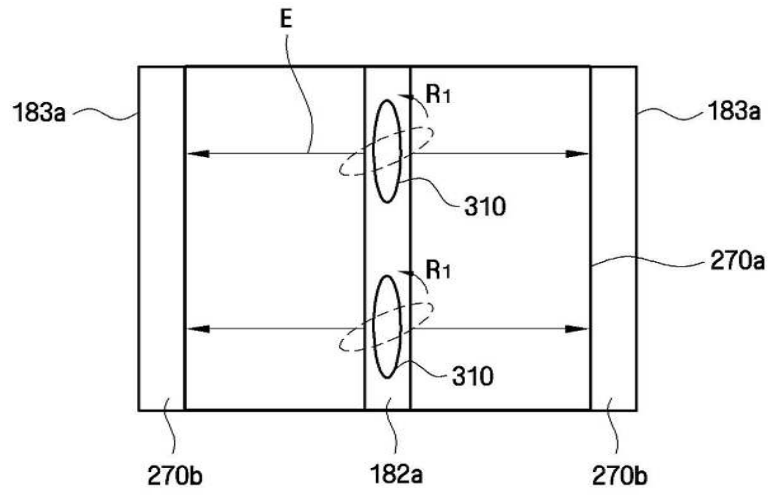
도면4



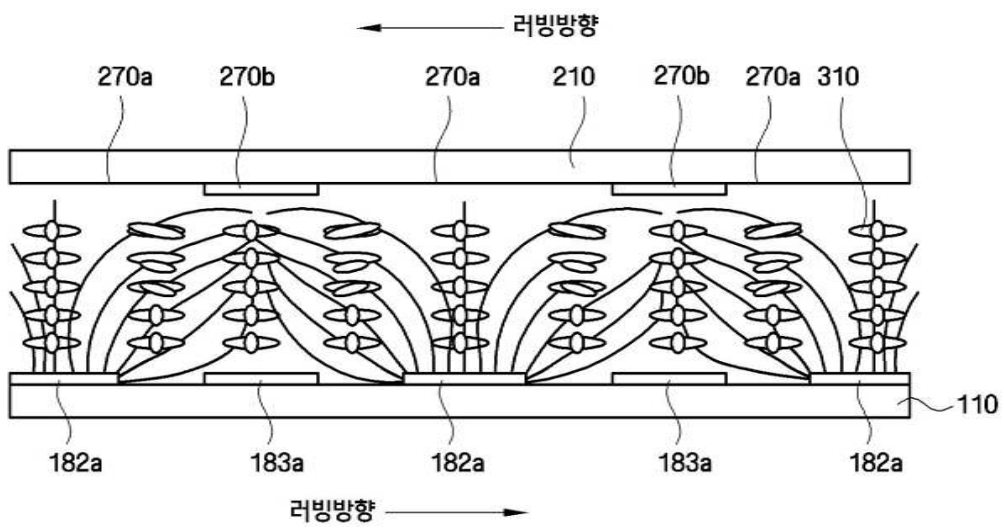
도면5



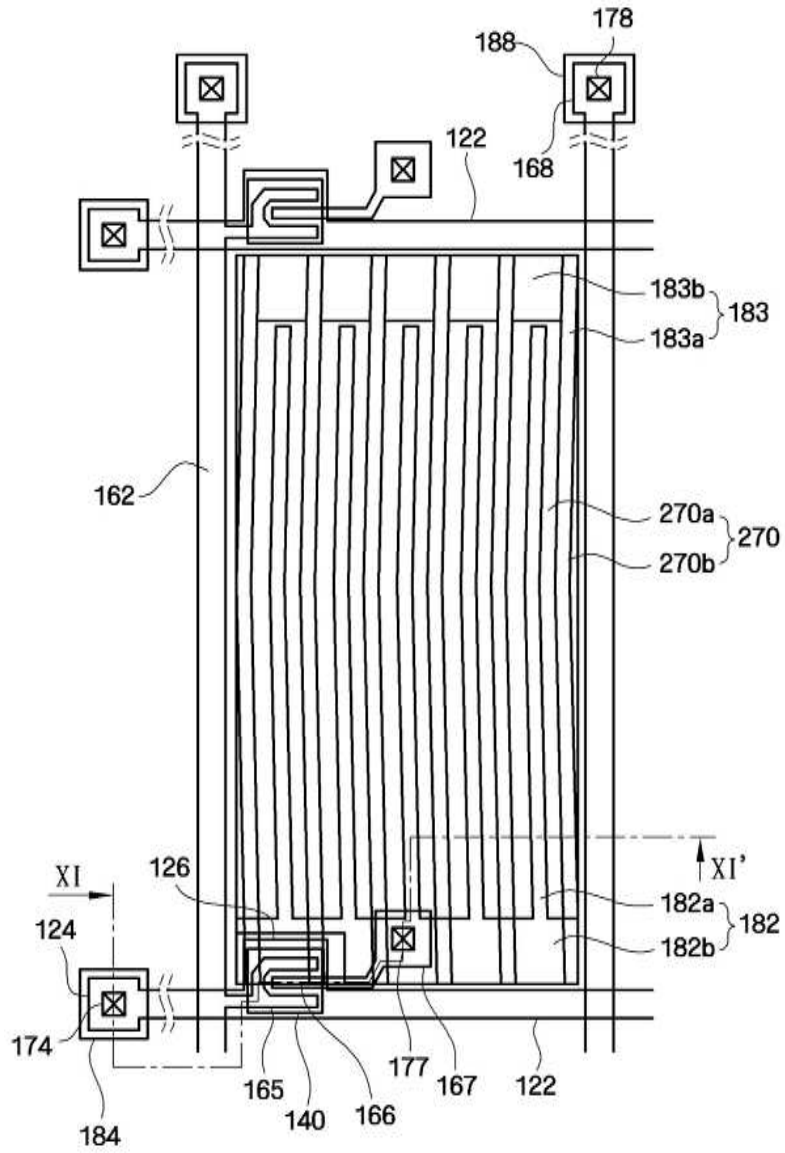
도면6



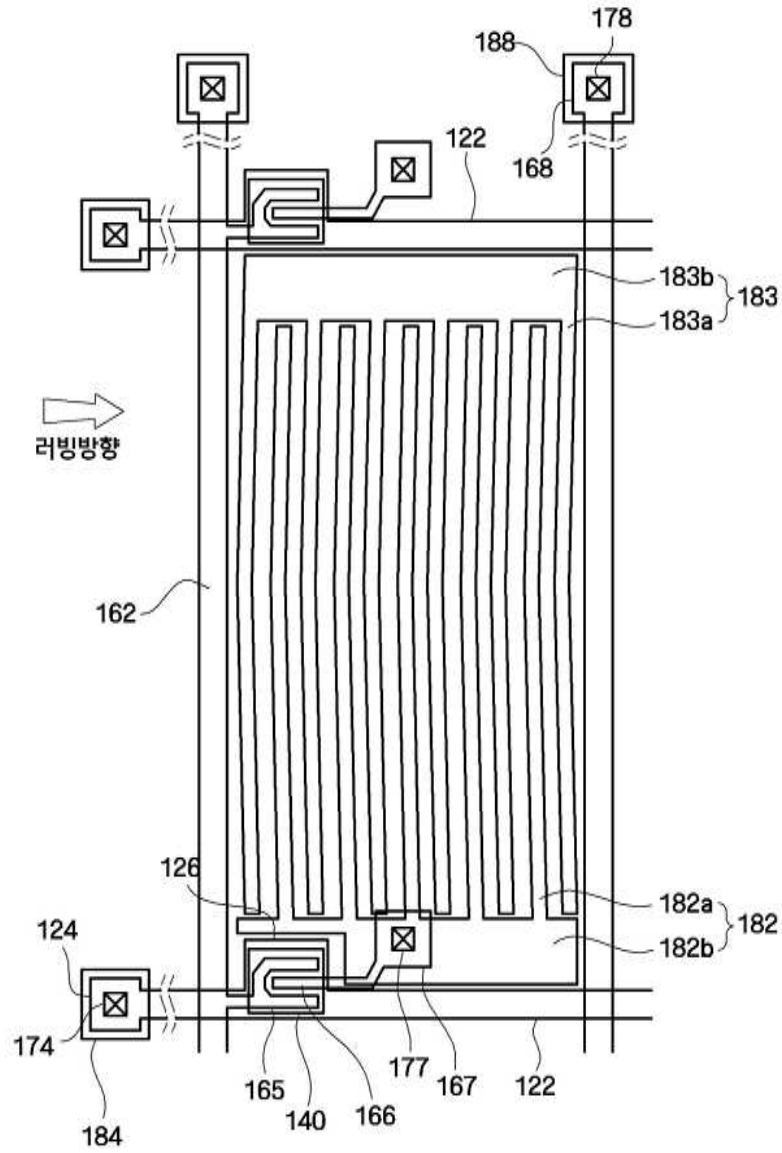
도면7



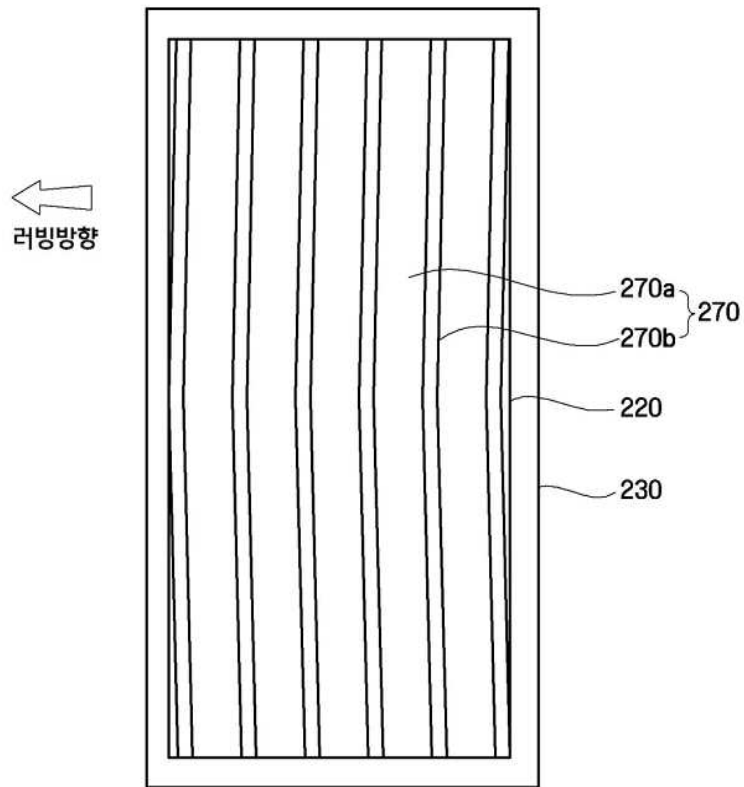
도면8



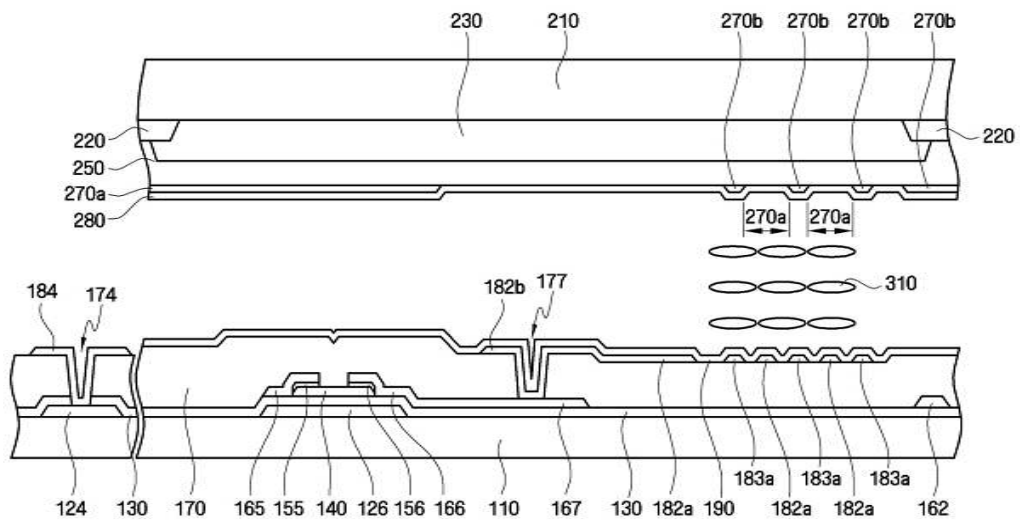
도면9



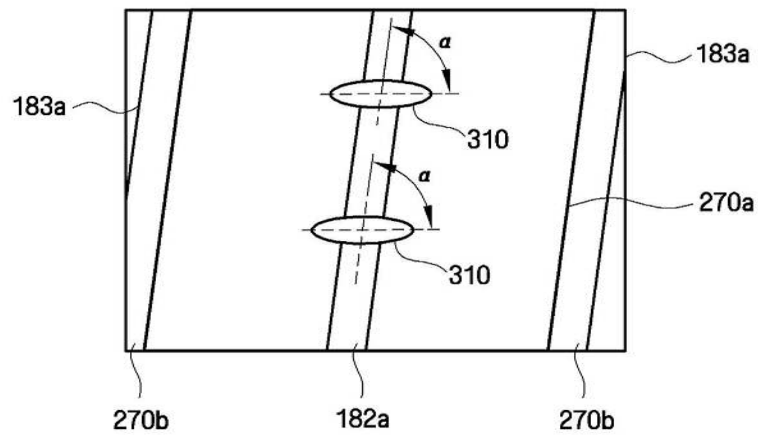
도면10



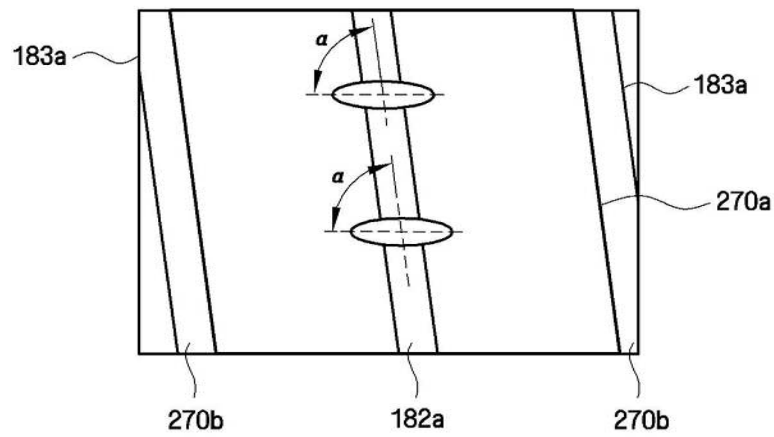
도면11



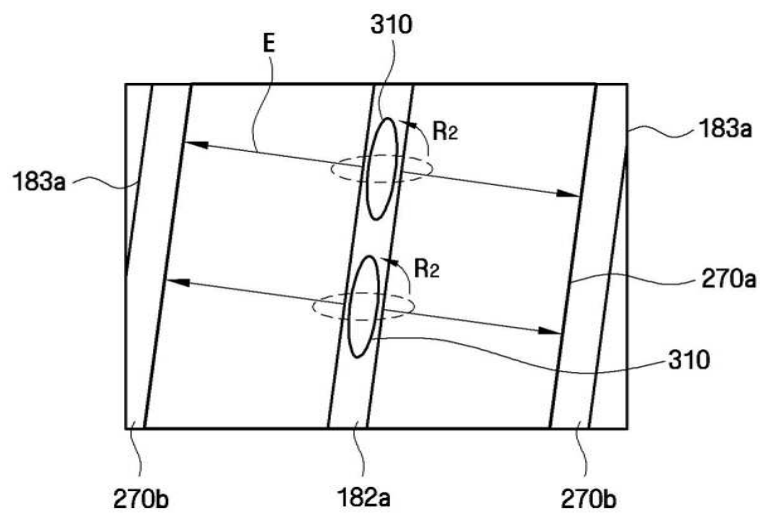
도면12a



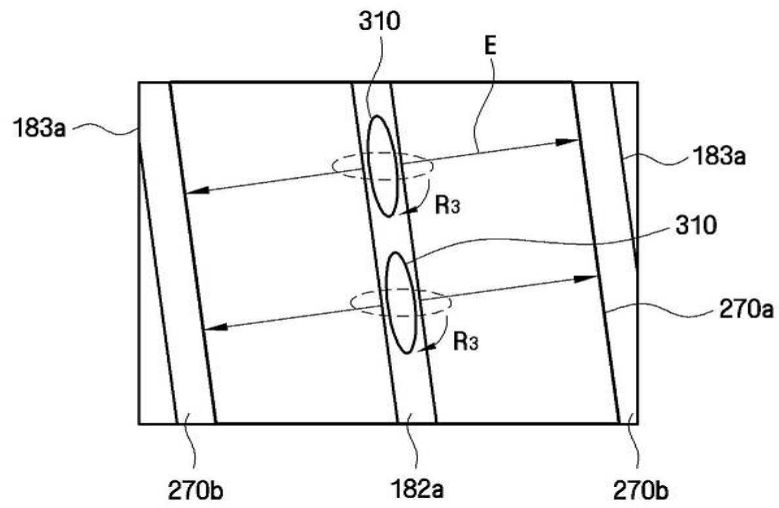
도면 12b



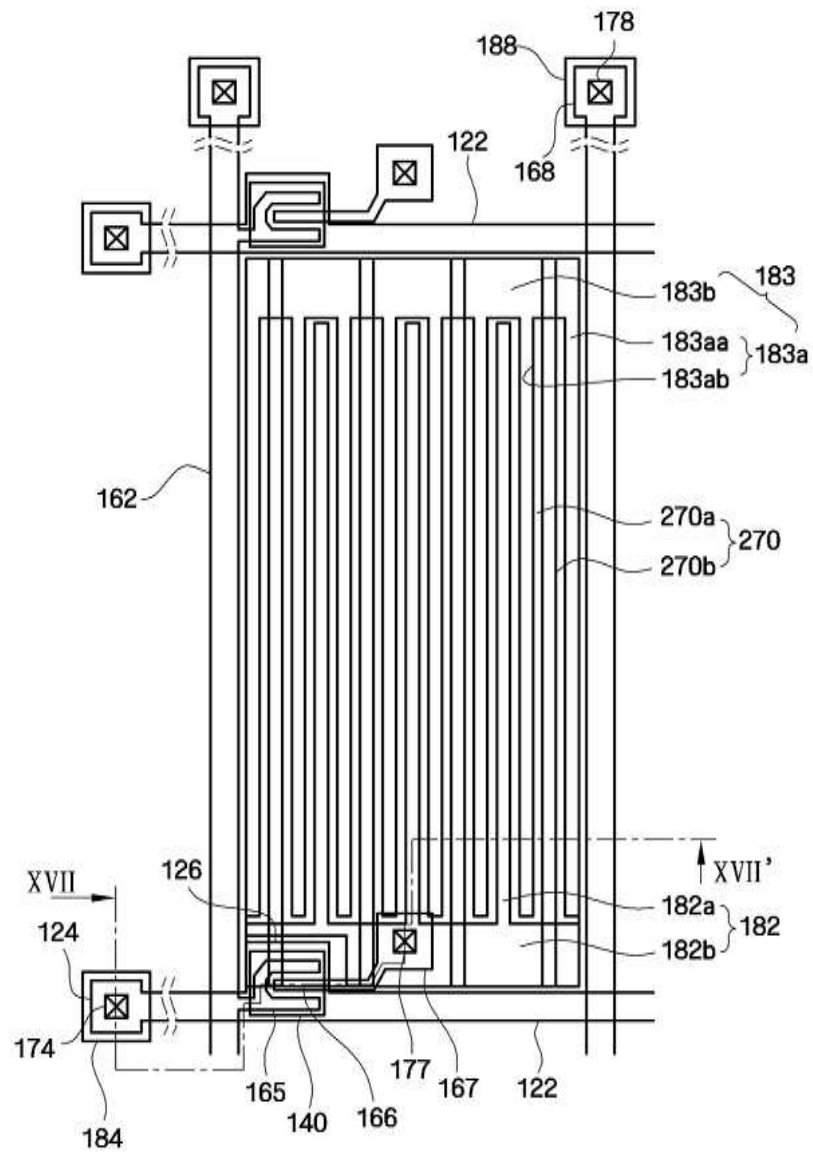
도면13a



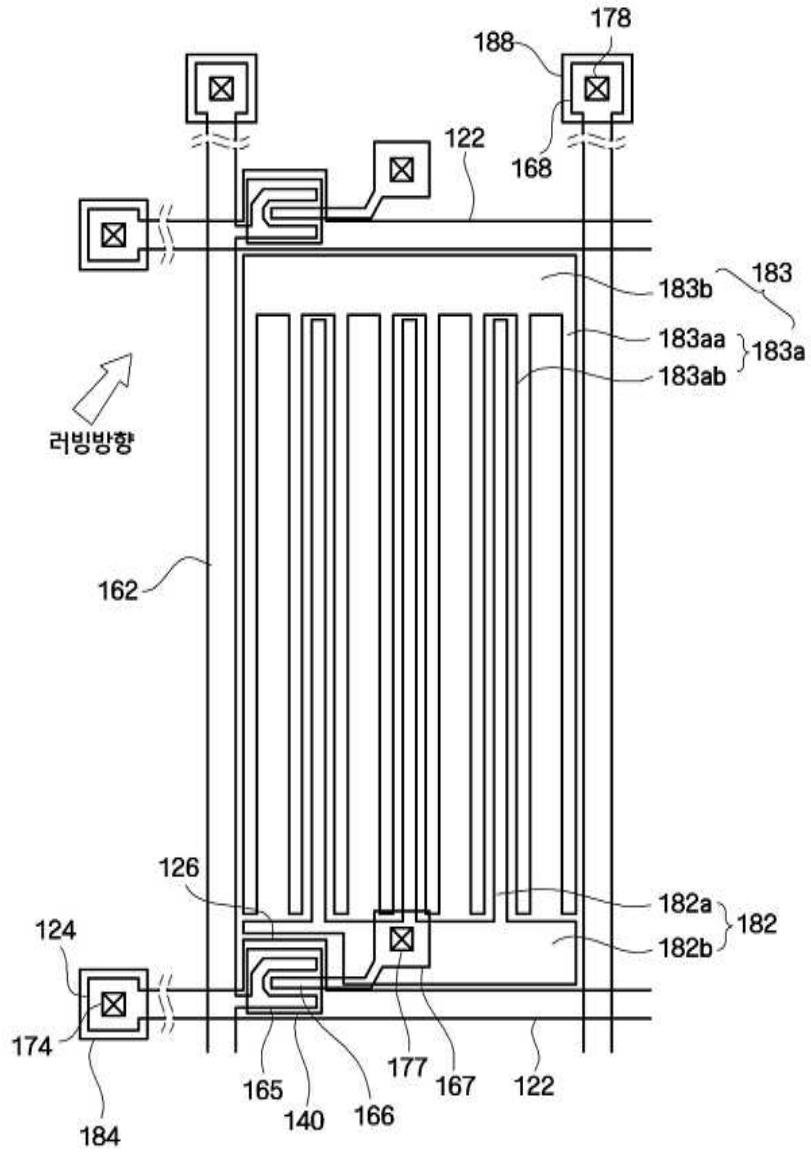
도면13b



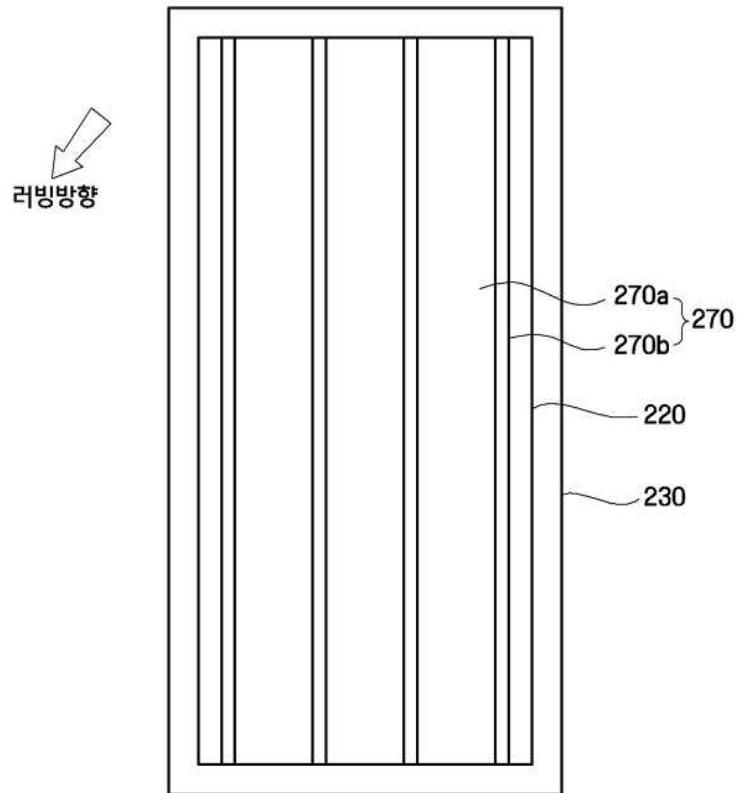
도면14



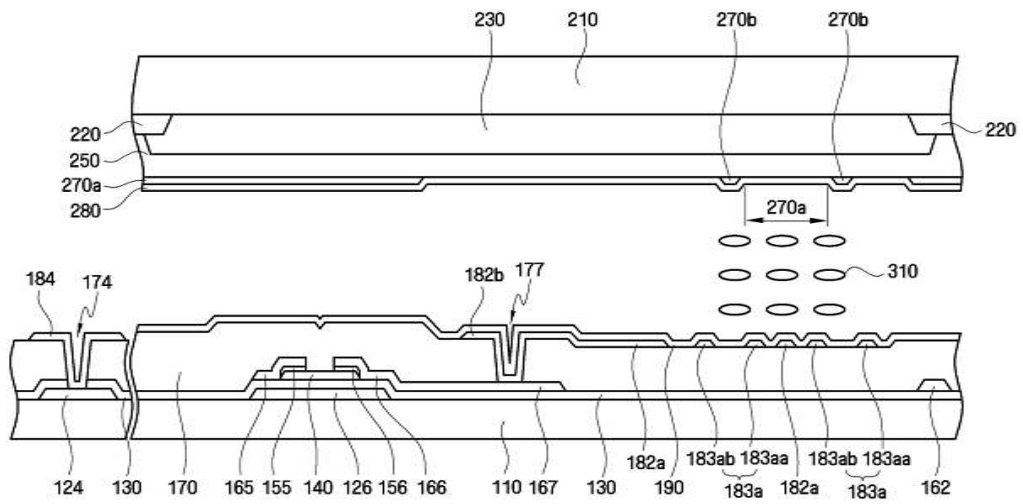
도면15



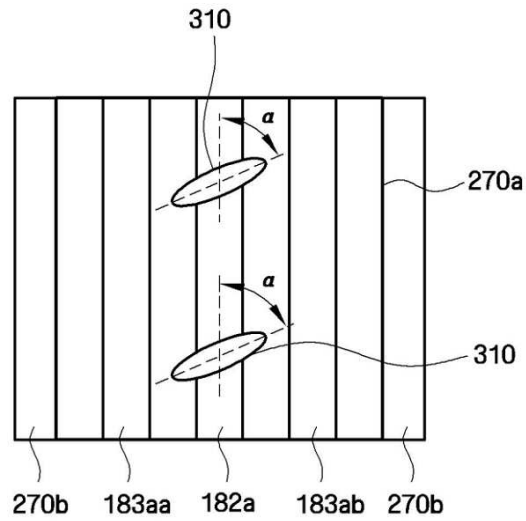
도면16



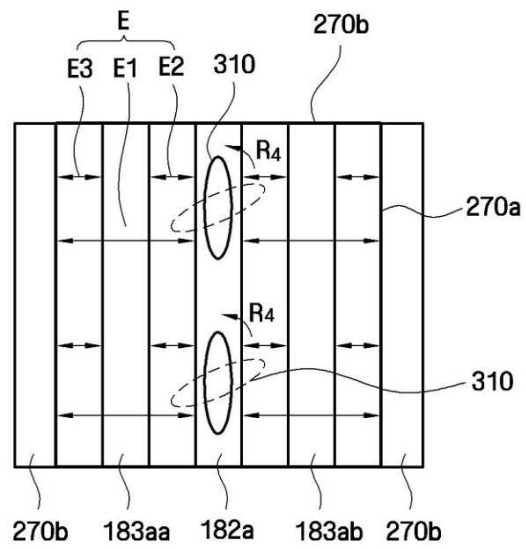
도면17



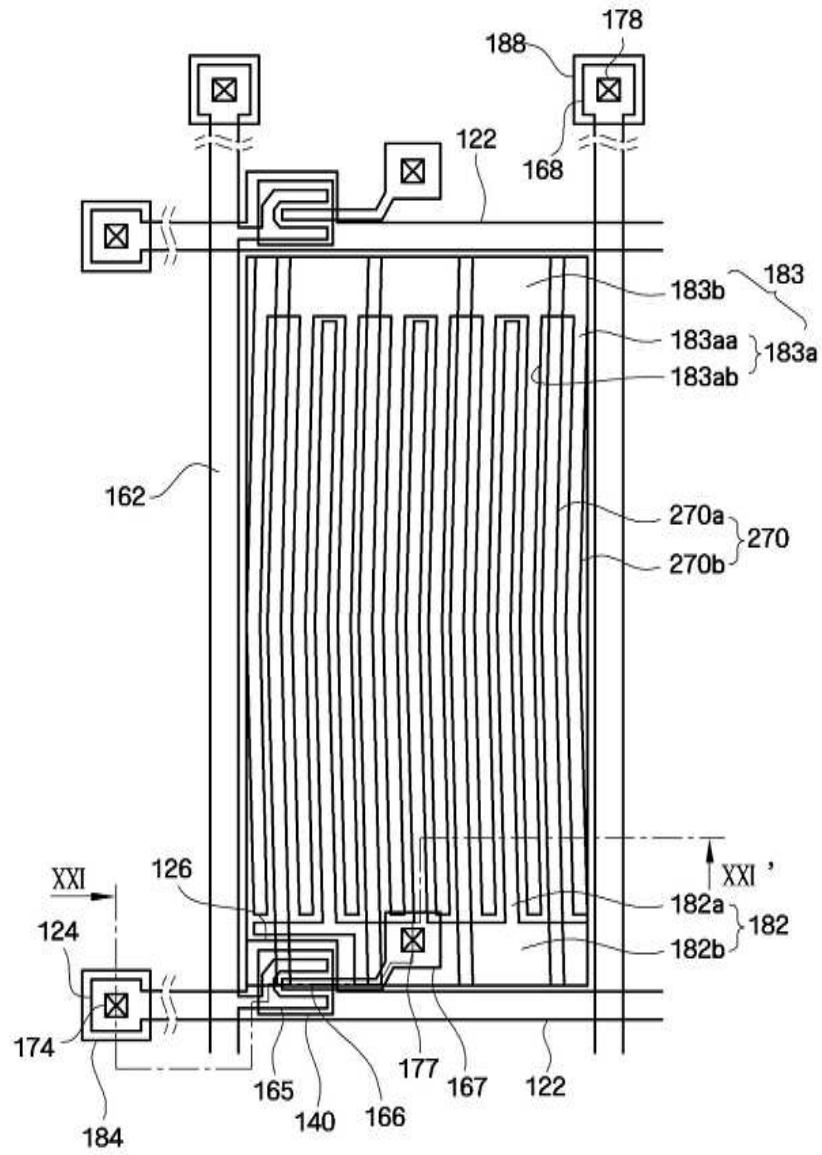
도면18



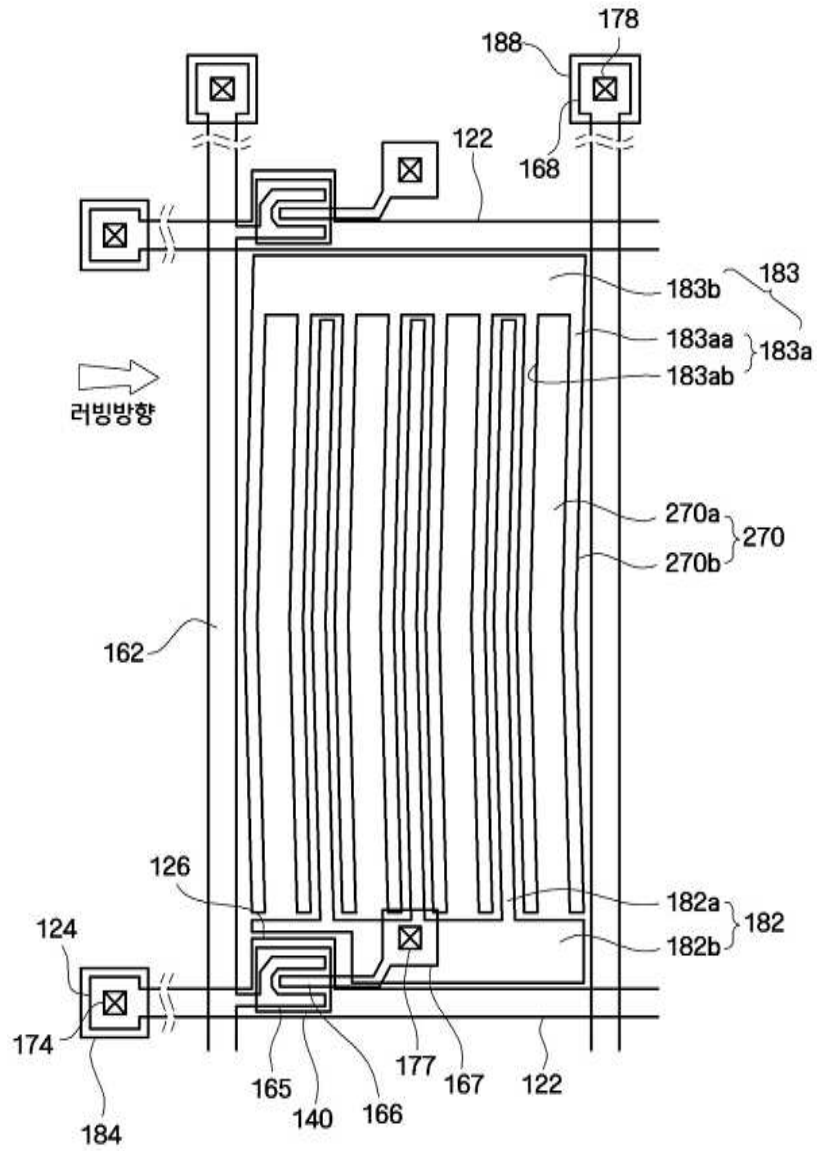
도면19



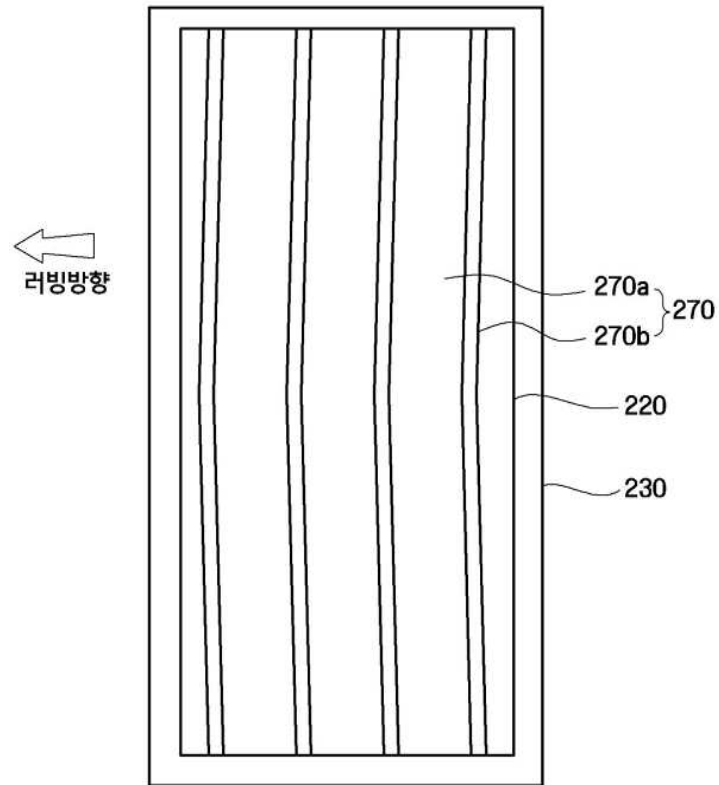
도면20



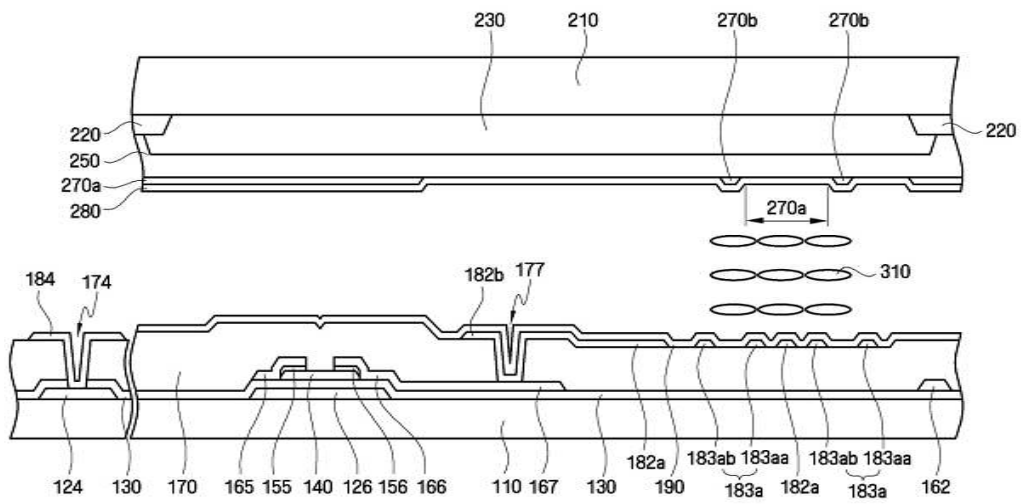
도면21



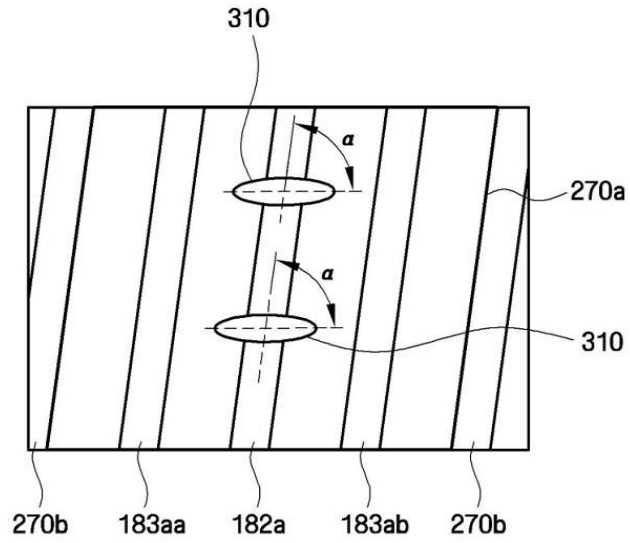
도면22



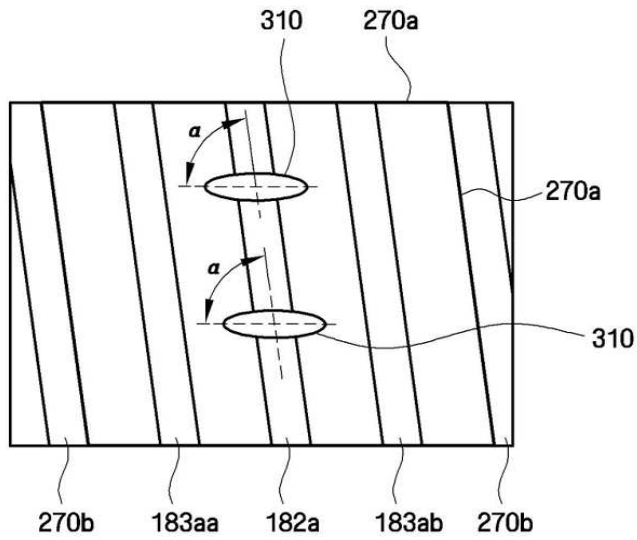
도면23



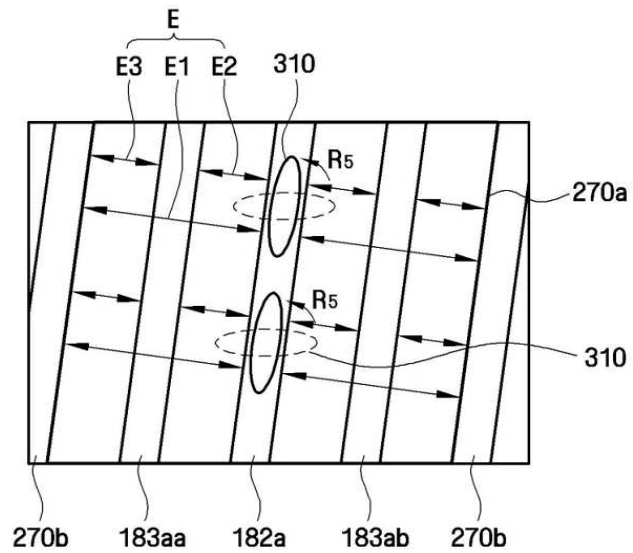
도면24a



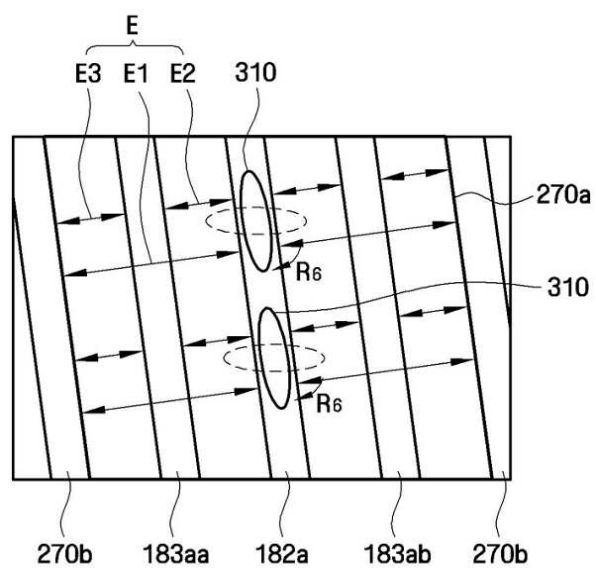
도면24b



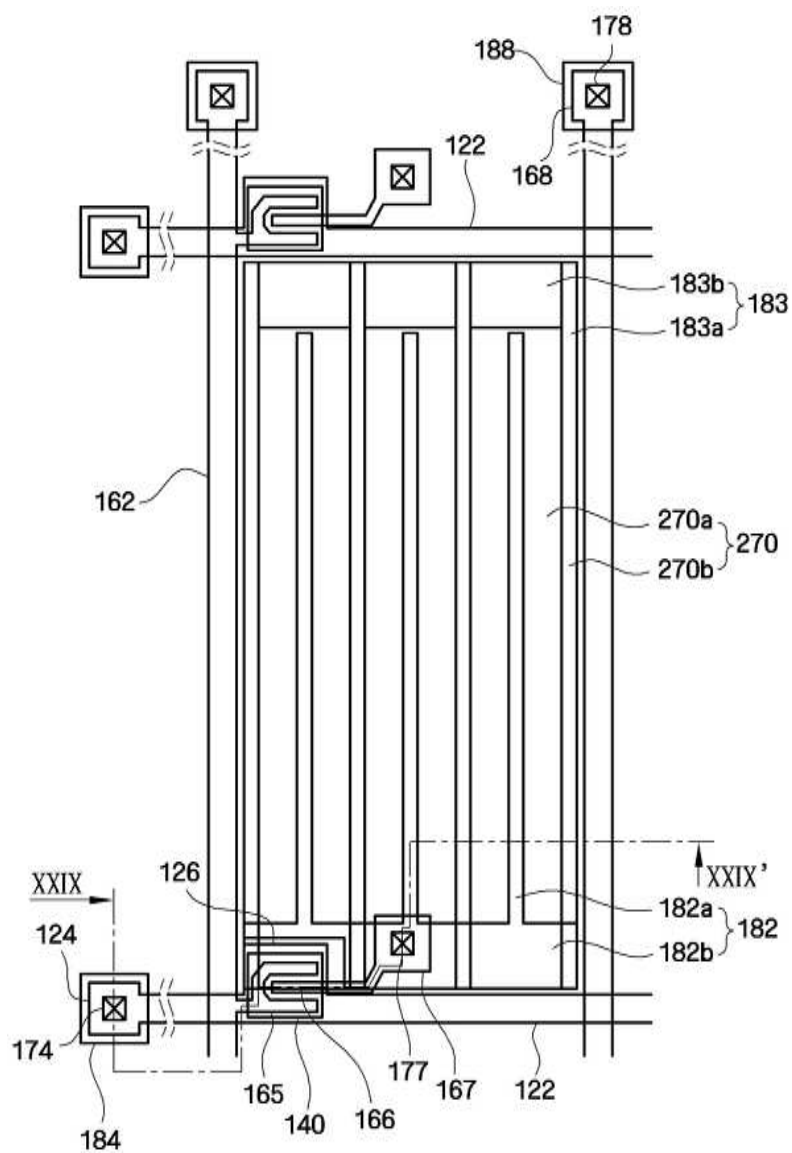
도면25a



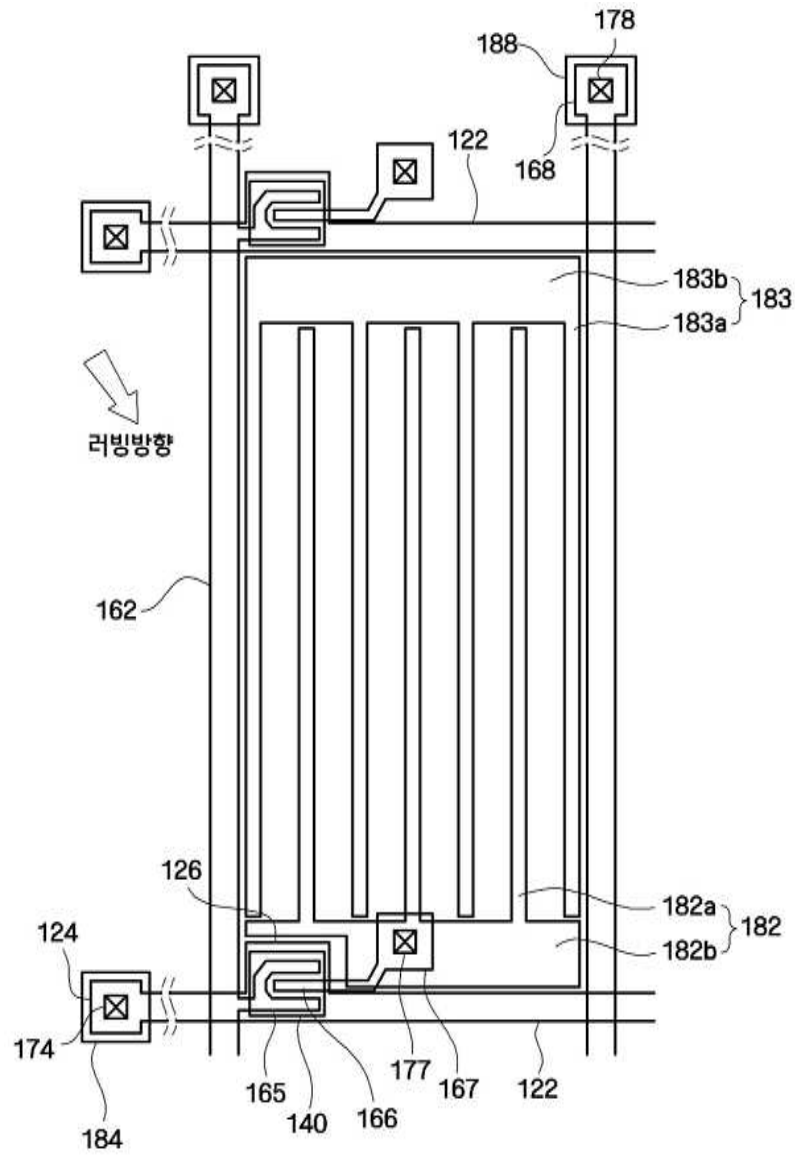
도면 25b



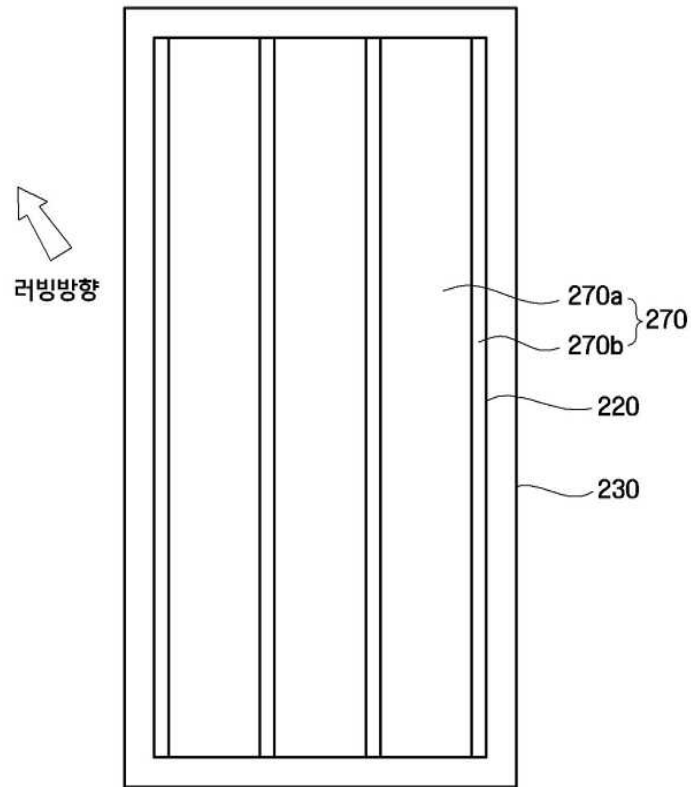
도면26



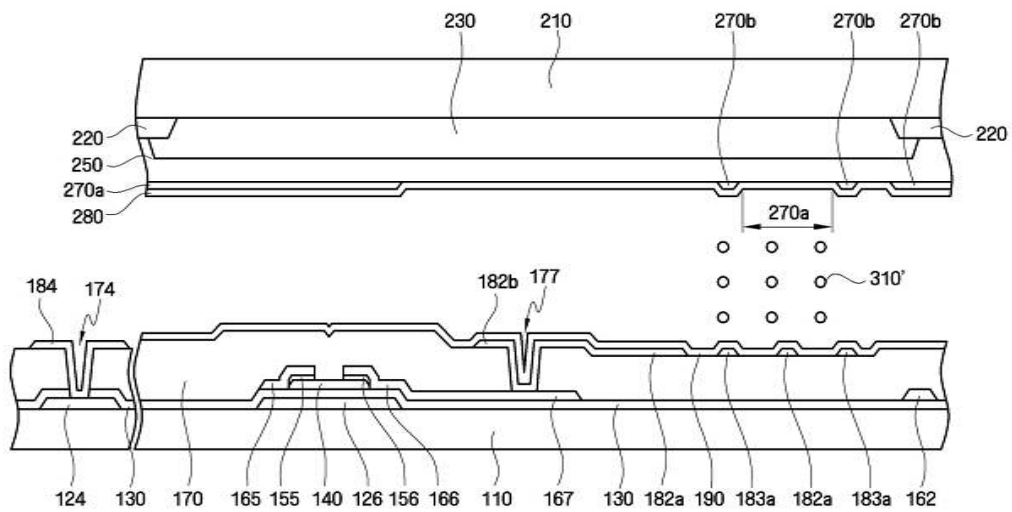
도면27



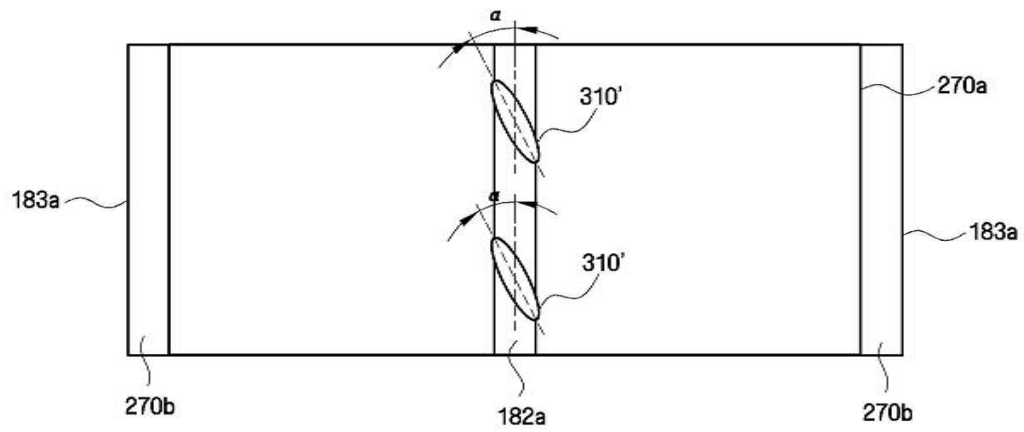
도면28



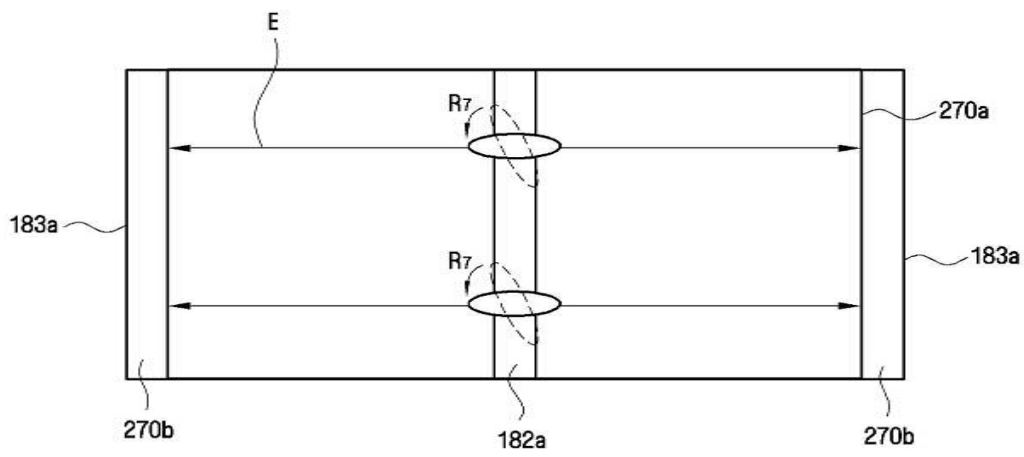
도면29



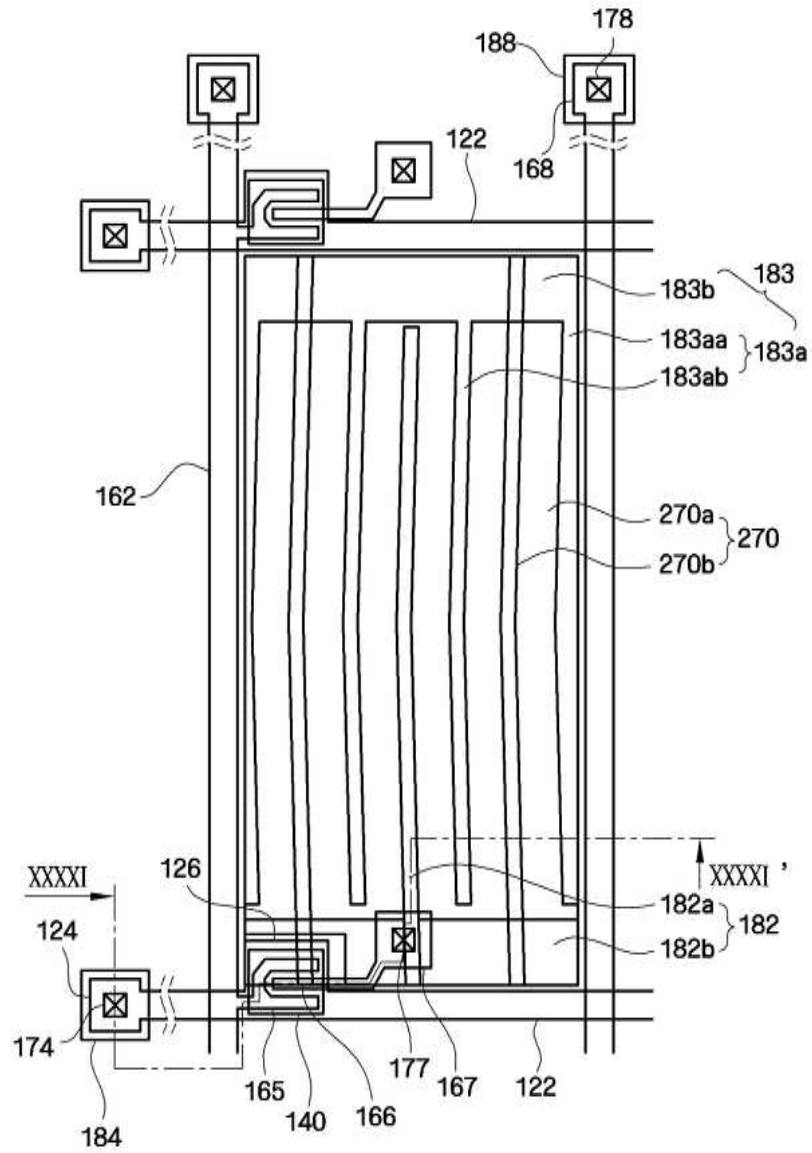
도면30



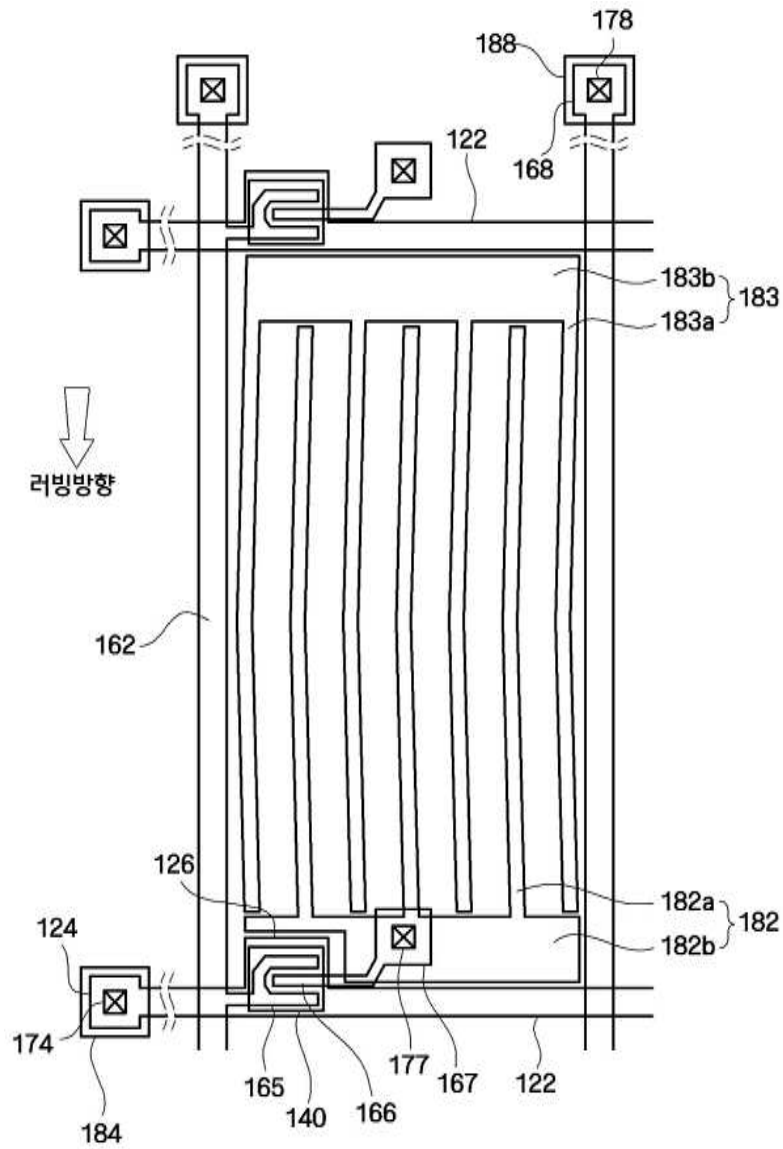
도면31



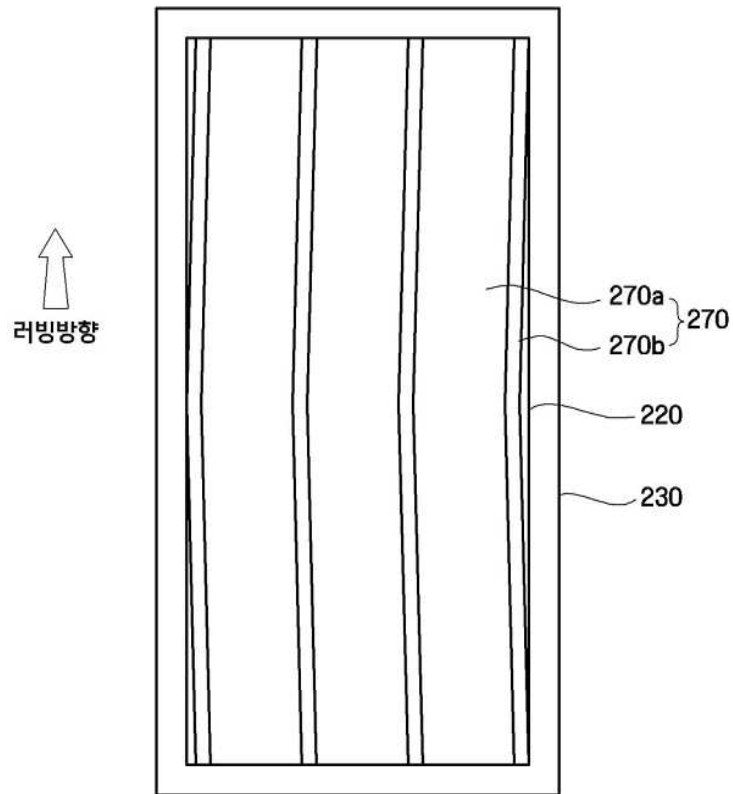
도면32



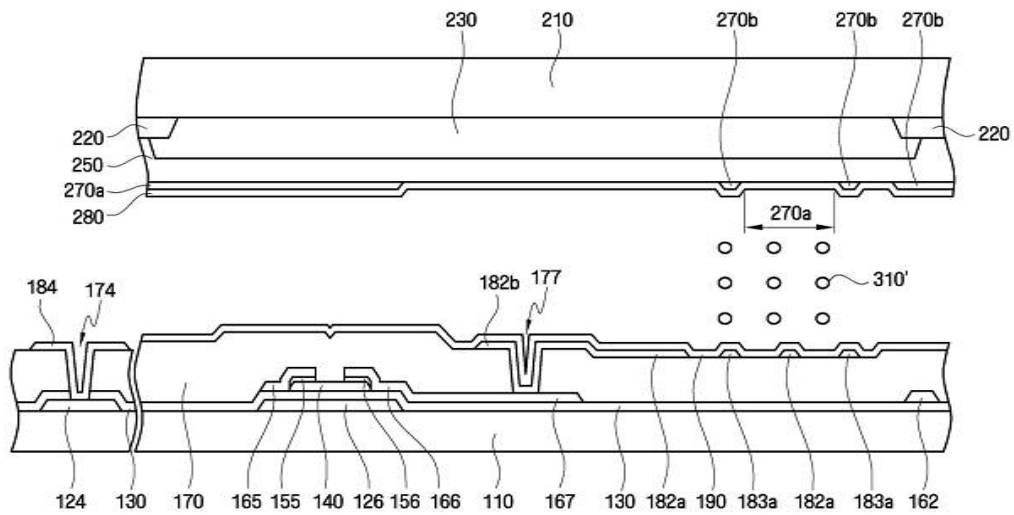
도면33



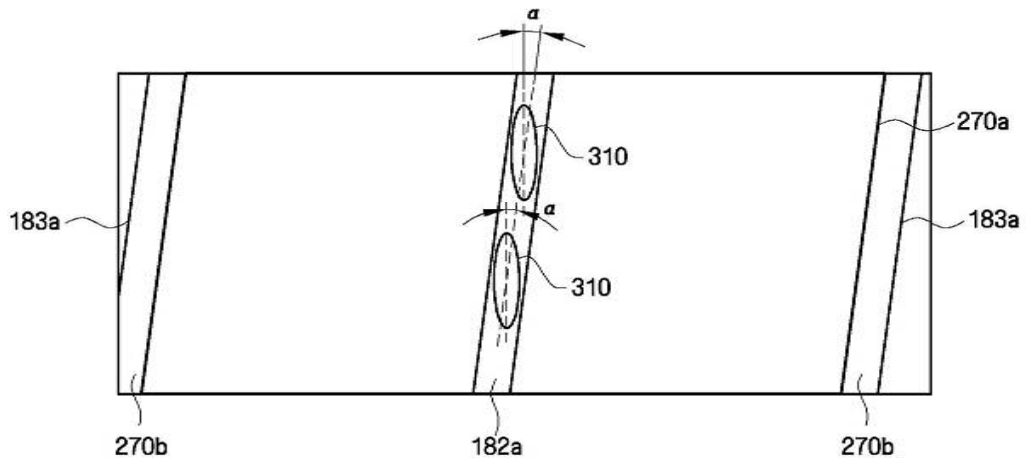
도면34



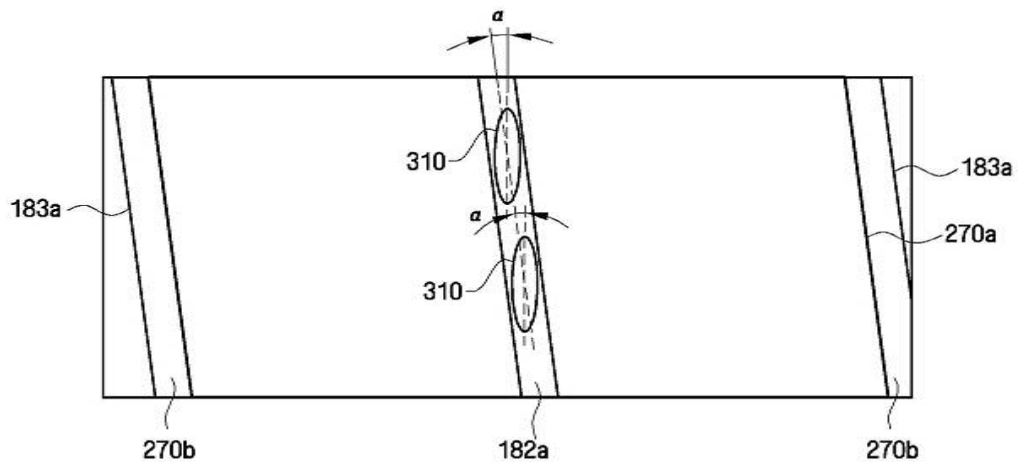
도면35



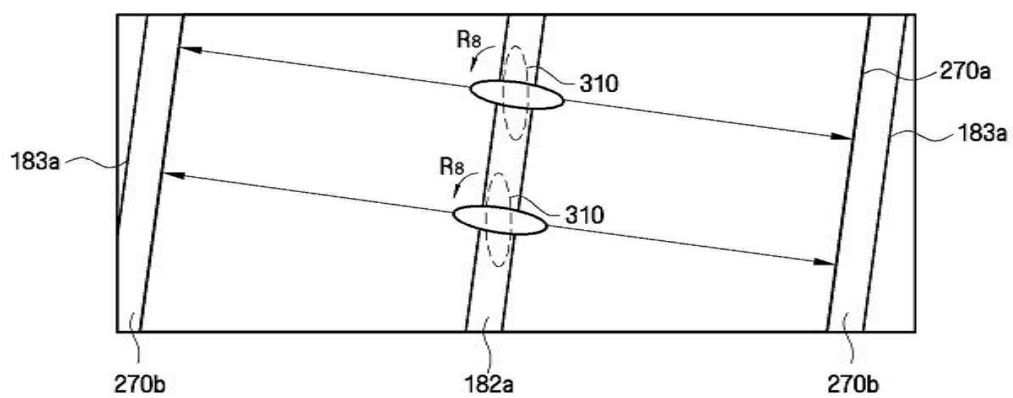
도면36a



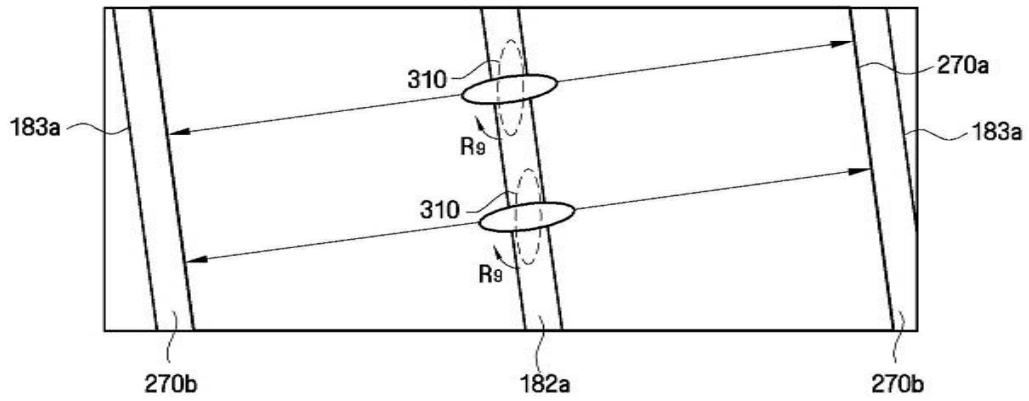
도면36b



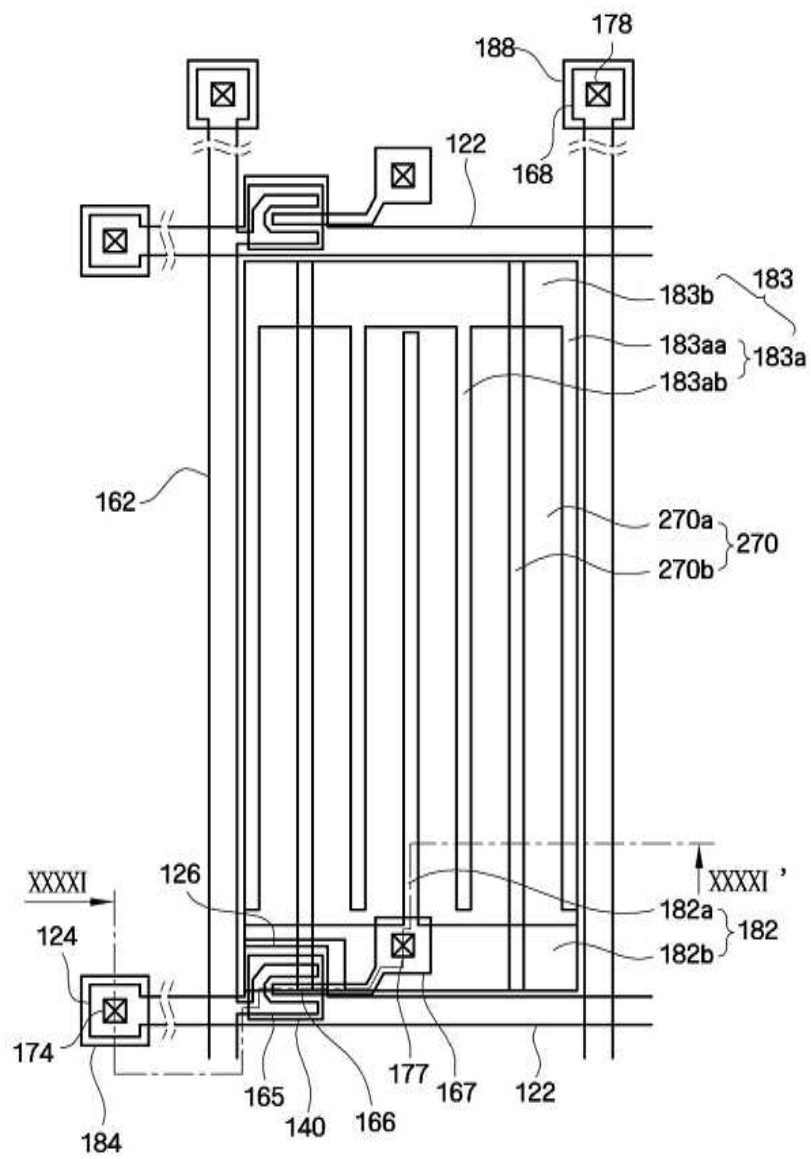
도면37a



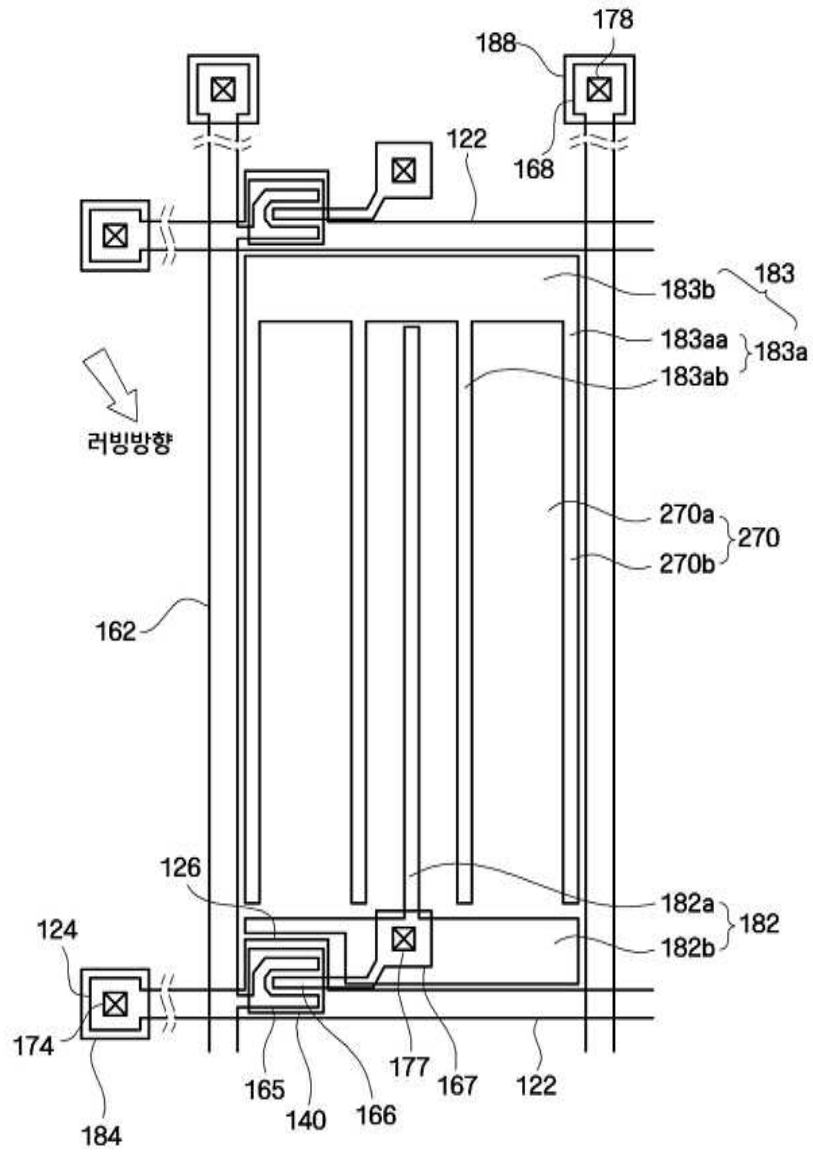
도면37b



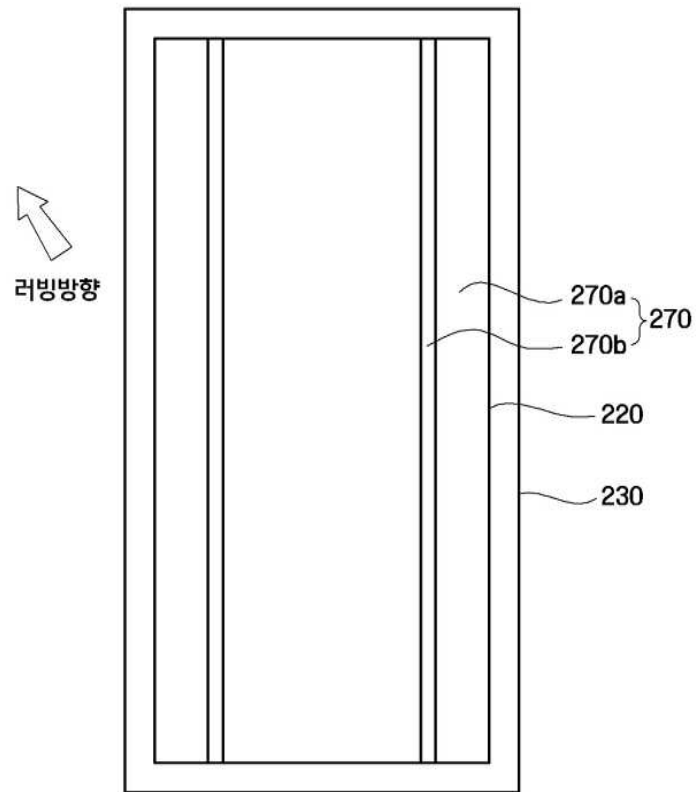
도면38



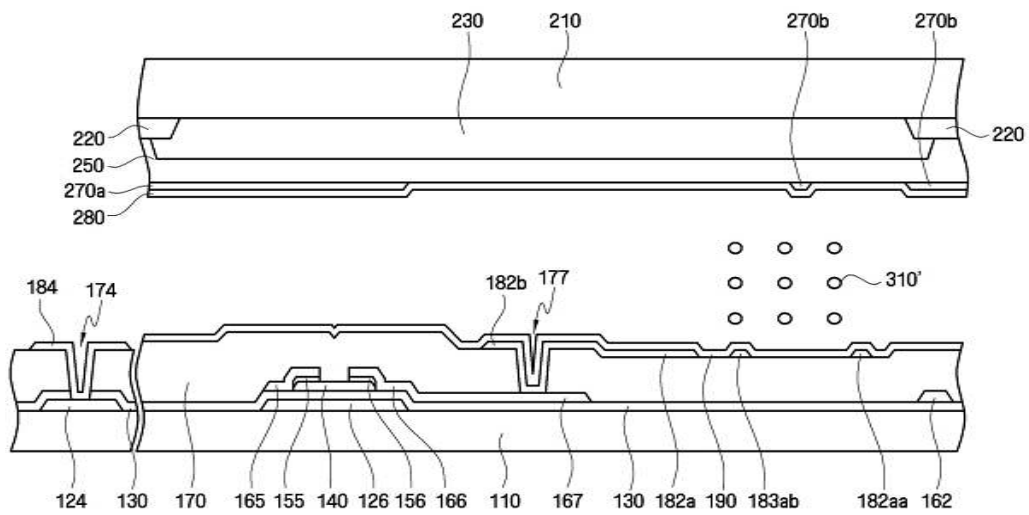
도면39



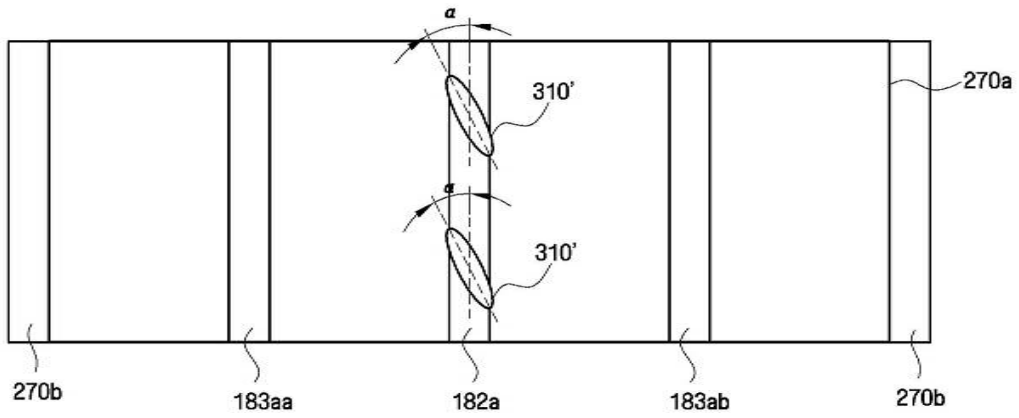
도면40



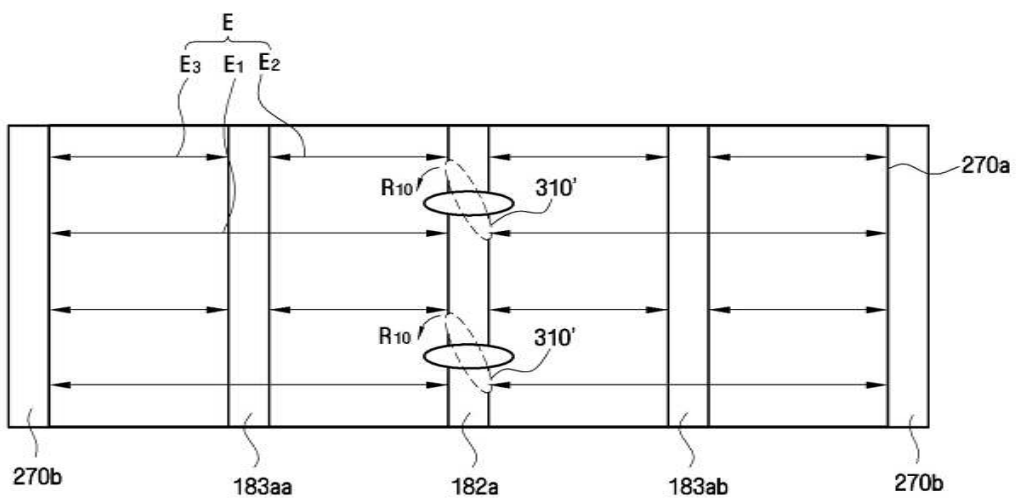
도면41



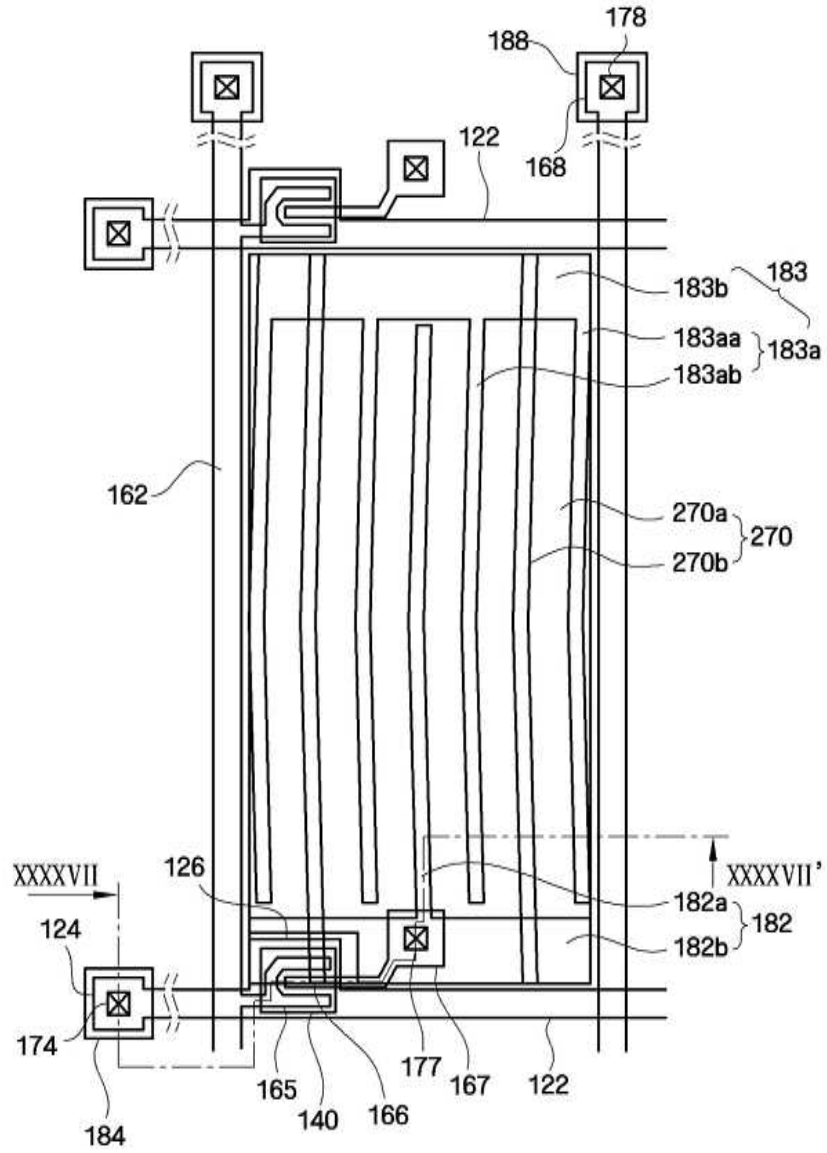
도면42



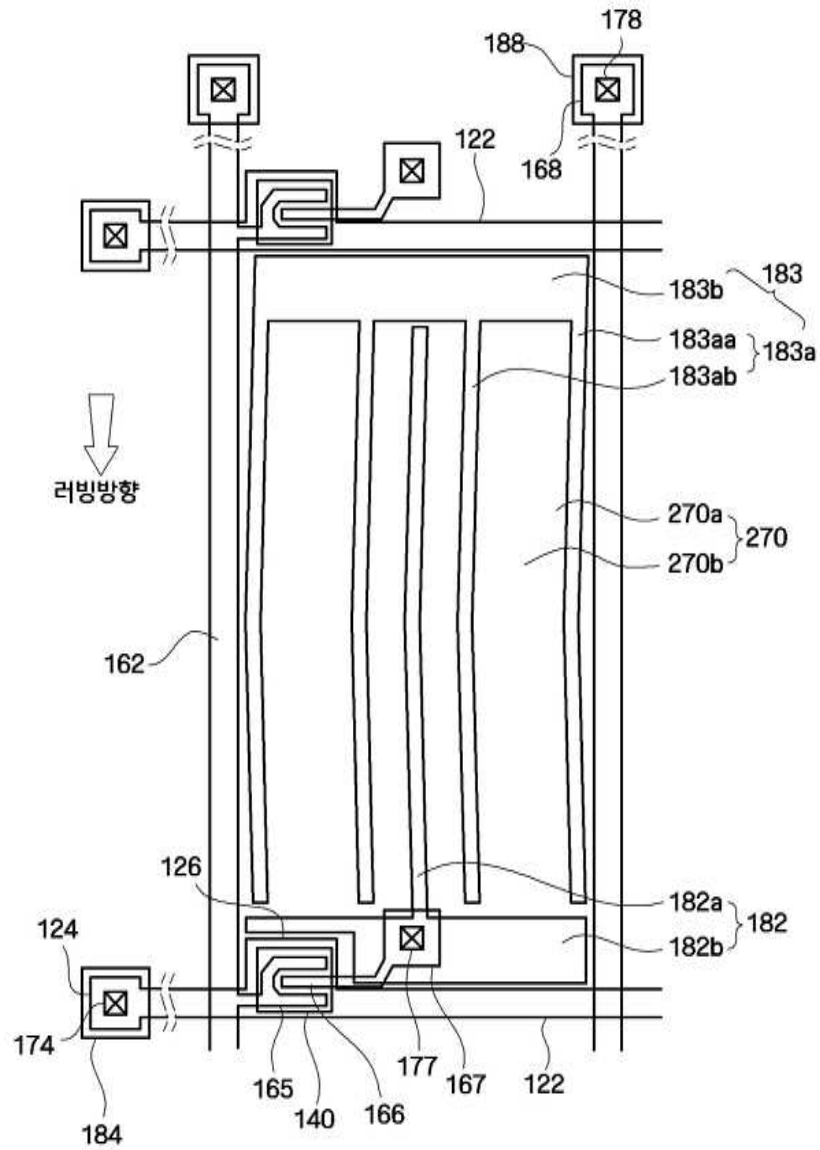
도면43



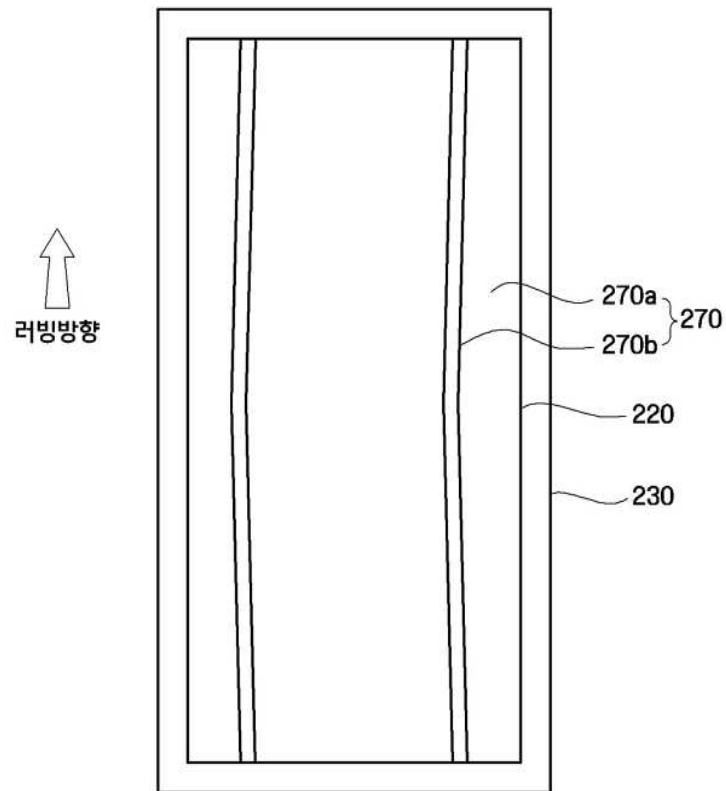
도면44



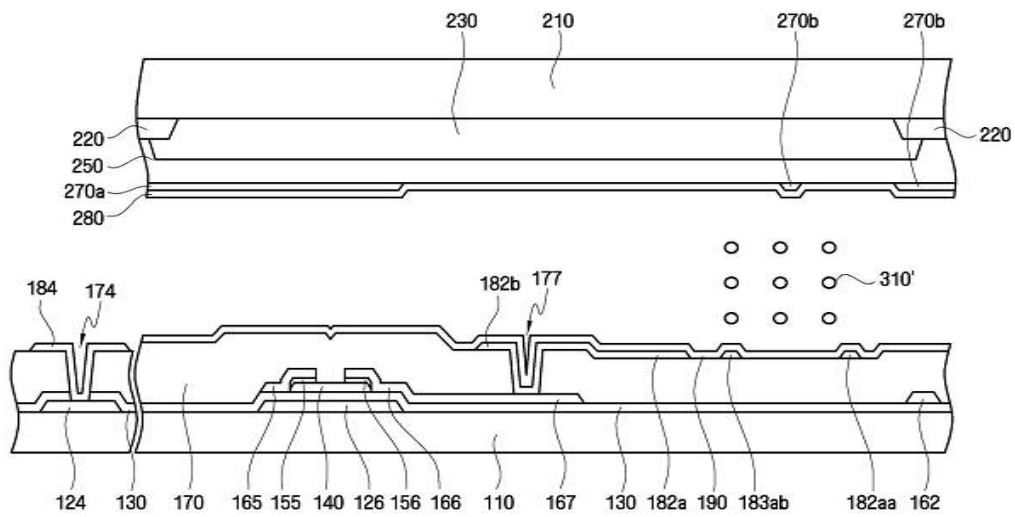
도면45



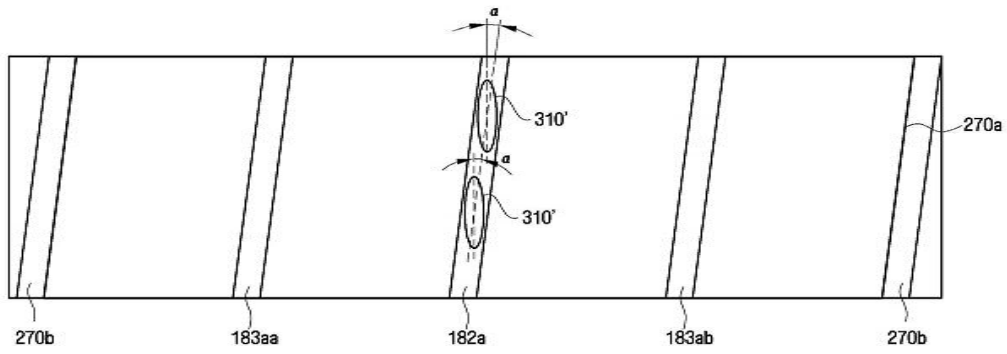
도면46



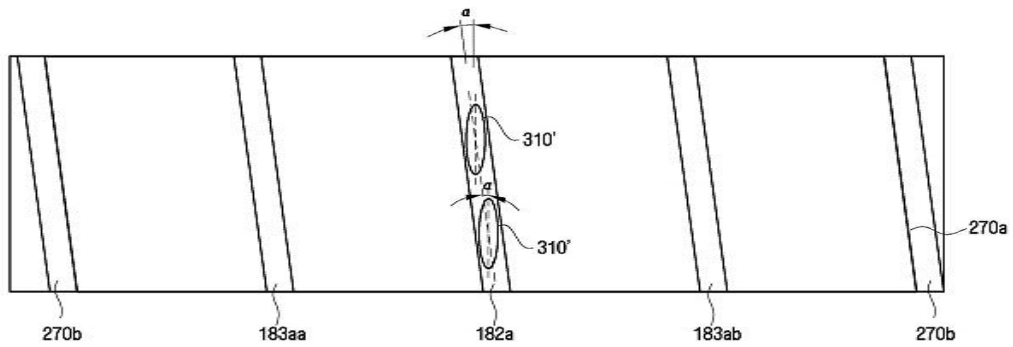
도면47



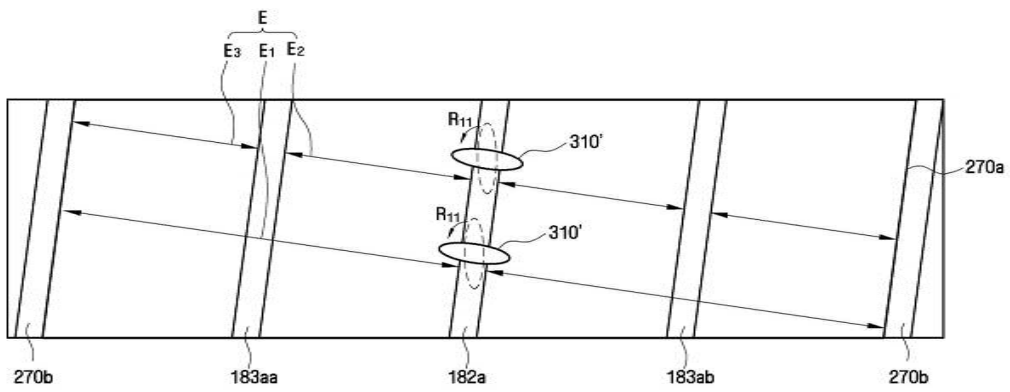
도면48a



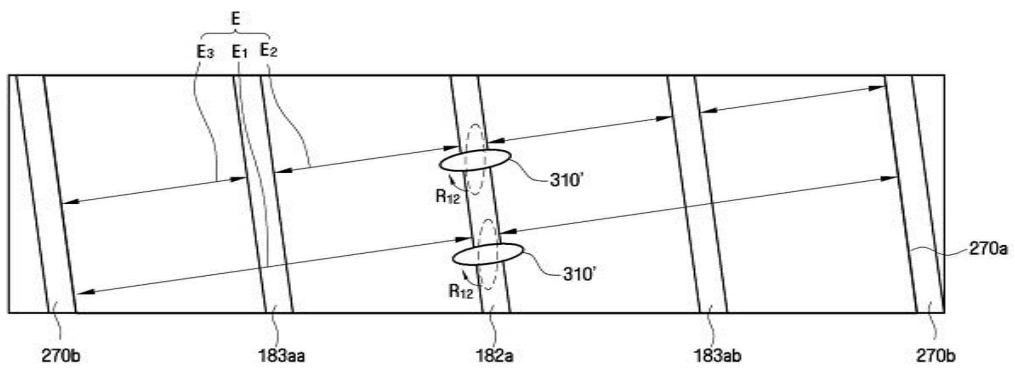
도면48b



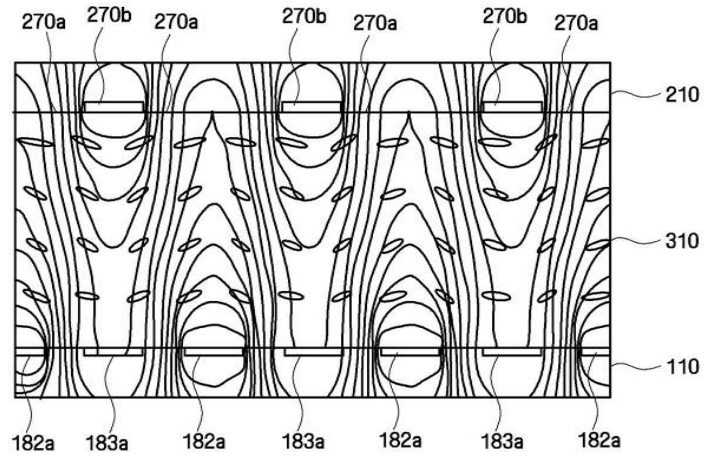
도면49a



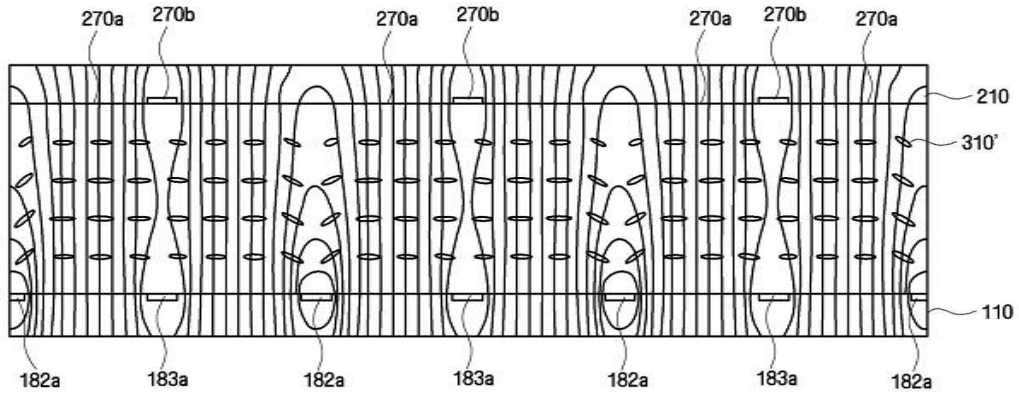
도면49b



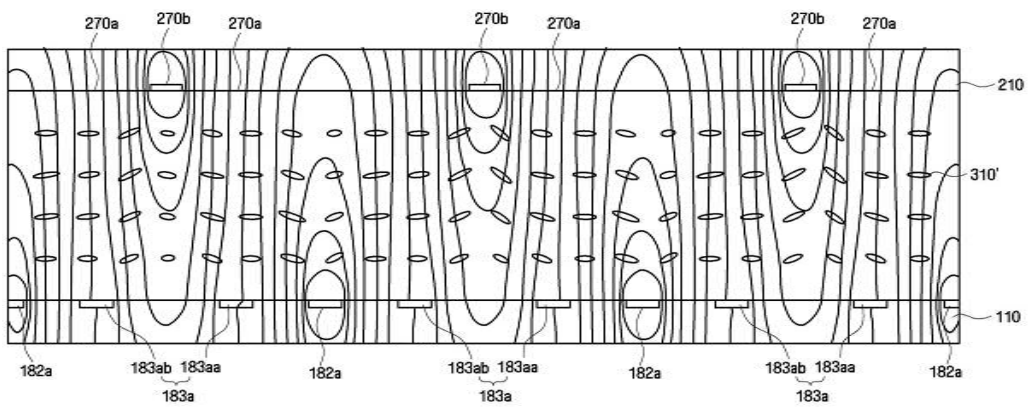
도면50



도면51



도면52



专利名称(译)	液晶显示器		
公开(公告)号	KR1020070042824A	公开(公告)日	2007-04-24
申请号	KR1020050098823	申请日	2005-10-19
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LU JIANGANG 루지안강 KIM HEE SEOP 김희섭 HAN EUN HEE 한은희 LEE CHANG HUN 이창훈 LEE JUN WOO 이준우		
发明人	루지안강 김희섭 한은희 이창훈 이준우		
IPC分类号	G02F1/1337		
CPC分类号	G02F1/133707 G02F2001/133738 G02F1/133784 G02F2201/124 G02F2201/128 G02F2001/134381		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供液晶显示器。液晶显示器包括第一和第二电场产生电极，它们形成在绝缘基板上的像素区域内并且电气彼此分离并且包括交叉指状结构，第一基板包括擦拭到第一基板的第一取向层。第一方向覆盖第一和第二电场产生电极，并且电场产生单元形成在绝缘基板上，并且形成在包括第二配向层的第二基板之间的液晶层被擦拭到覆盖第三电场的第二方向产生电极和第一和第二基板的多个开口部分。液晶显示器，透射率，取向层，介电各向异性。

