

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl. (11) 공개번호 10-2006-0029858
G02F 1/133 (2006.01) (43) 공개일자 2006년04월07일

(21) 출원번호 10-2004-0078711
(22) 출원일자 2004년10월04일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 창학선
서울특별시 강남구 일원동 까치마을아파트 1006동 315호
손지원
서울특별시 용산구 이태원2동 223-1번지
최낙초
서울특별시 양천구 신월4동 431-6
김현욱
경기도 용인시 기흥읍 농서리 산24번지
이창훈
경기도 용인시 기흥읍 서천리 705번지 예현마을 현대홈타운 104동
1205호
유재진
경기도 광주군 오포면 양별1리 692번지

(74) 대리인 유미특허법인

심사청구 : 없음

(54) 액정 표시 장치 및 영상 신호 보정 방법

요약

본 발명은 액정 표시 장치 및 영상 신호 보정 방법에 관한 것으로, 이 장치는 복수의 화소, 복수의 계조 전압을 생성하는 계조 전압 생성부, 제1 영상 신호 및 제2 영상 신호에 기초하여 제1 보정 신호를 생성하며 제1 보정 신호 및 제3 영상 신호에 기초하여 제2 보정 신호를 생성하는 영상 신호 보정부, 그리고 복수의 계조 전압 중에서 제2 보정 신호에 대응하는 계조 전압을 선택하여 데이터 전압으로서 화소에 공급하는 데이터 구동부를 포함한다. 이때 계조 전압의 범위는 화소의 목표 투과율을 얻을 수 있는 목표 화소 전압의 범위와 실질적으로 동일하며, 제2 보정 신호의 최대값은 영상 신호의 최대값과 동일하다. 본 발명에 의하면, 오버슈트 전압을 없애고 프리틸트 전압 및 화이트 전압을 높임으로써 휘도 손실 및 계조 손실 없이 응답 속도를 향상시킬 수 있다.

대표도

도 5

색인어

액정 표시 장치, 영상 신호 보정, 응답 속도, VA 모드, 프리틸트, 오버슈트

명세서

도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도의 일례이다.

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도의 일례이다.

도 3은 도 1에 도시한 박막 트랜지스터 표시판과 도 2에 도시한 공통 전극 표시판을 포함하는 액정 표시 장치의 배치도이다.

도 4는 도 3의 액정 표시 장치를 IV-IV'선을 따라 잘라 도시한 단면도이다.

도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.

도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 7은 본 발명의 한 실시예에 따른 액정 표시 장치의 영상 신호 보정부의 블록도이다.

도 8은 도 7의 영상 신호 보정부의 동작을 나타내는 흐름도이다.

도 9는 본 발명의 한 실시예에 따른 액정 표시 장치에서 프리틸트 전압과 화이트 전압에 따른 응답 속도를 도시한 그래프이다.

도 10은 본 발명의 한 실시예에 따른 액정 표시 장치에서 보정된 신호를 보여주는 도면이다.

도 11은 도 9의 보정된 신호에 따른 투과율을 보여주는 도면이다.

도 12는 본 발명의 다른 실시예에 따른 액정 표시 장치의 영상 신호 보정부의 블록도이다.

도 13은 도 12의 영상 신호 보정부의 동작을 나타내는 흐름도이다.

도 14는 본 발명의 다른 실시예에 따른 액정 표시 장치에서 보정된 신호를 보여주는 도면이다.

< 도면 부호의 설명 >

3: 액정층 12, 22: 편광판

91: 유지 전극 연결 다리 95, 97: 접촉 보조 부재

100, 200: 표시판 110, 210: 절연 기판

121, 125: 게이트선 123: 게이트 전극

131: 유지 전극선 133a-133c: 유지 전극

140: 게이트 절연막 151, 154: 반도체

161, 163, 165: 저항성 접촉 부재

171, 179: 데이터선 173: 소스 전극

- 175: 드레인 전극 180: 보호막
- 181-185: 접촉 구멍 190: 화소 전극
- 191-193: 절개부 220: 차광 부재
- 230: 색필터 250: 덮개막
- 270: 공통 전극 271-273: 절개부
- 300: 액정 표시판 조립체 400: 게이트 구동부
- 500: 데이터 구동부 600: 신호 제어부
- 610, 630: 영상 신호 보정부 611, 631: 신호 수신기
- 613, 615, 633: 프레임 메모리
- 617, 619, 635: 보정부 800: 계조 전압 생성부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 영상 신호 보정 방법에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향(VA, vertical alignment) 모드 액정 표시 장치는 대비비가 크고 광시야각 구현이 용이하여 각광받고 있다.

수직 배향 모드 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 절개부를 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다. 절개부와 돌기로 액정 분자가 기우는 방향을 결정할 수 있으므로, 이들을 사용하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 광시야각을 확보할 수 있다. 이 중에서 절개부를 적용한 PVA(patterned vertically aligned) 방식의 액정 표시 장치는 IPS(in-plane switching) 방식의 액정 표시 장치를 대체할 수 있는 광시야각 기술로 인정받고 있다.

한편 이러한 액정 표시 장치는 컴퓨터의 표시 장치뿐만 아니라 텔레비전의 표시 화면으로도 널리 사용됨에 따라 동화상을 구현할 필요가 높아지고 있다. 그러나 종전의 액정 표시 장치는 액정의 응답 속도가 느리기 때문에 동화상을 구현하기 어렵다.

즉, 액정 분자의 응답 속도가 느리기 때문에 액정 축전기에 충전되는 전압이 목표 전압, 즉 원하는 휘도를 얻을 수 있는 전압까지 도달하는 데는 어느 정도의 시간이 소요되며, 이 시간은 액정 축전기에 이전에 충전되어 있던 전압과의 차에 따라 달라진다. 따라서 예를 들어 목표 전압과 이전 전압의 차가 큰 경우 처음부터 목표 전압만을 인가하면 한 프레임의 시간 동안 목표 전압에 도달하지 못할 수 있다.

이에 따라 액정의 물성적인 변화 없이 구동적인 방법으로 이를 개선하기 위하여 DCC(dynamic capacitance compensation) 방식이 제안되었다. 즉, DCC 방식은 액정 축전기 양단에 걸린 전압이 클수록 액정의 응답 속도가 빨라진

다는 점을 이용한 것으로서 해당 화소에 인가하는 데이터 전압(실제로는 데이터 전압과 공통 전압의 차이지만 편의상 공통 전압을 0으로 가정한다)을 목표 전압보다 높게 하여 액정의 휘도 표시가 목표한 값까지 도달하는 데 걸리는 시간을 단축한다.

그러나 이러한 DCC 방식에 의하더라도 VA 모드의 액정 표시 장치에서는 블랙 계조에서 화이트 계조로 영상 신호가 변할 때 응답 속도는 여전히 느리다. 이를 해소하기 위하여 우선 액정 분자들을 프리틸트(pre-tilt)시키고 그 후 높은 데이터 전압을 인가하는 방법이 제안되었다. 그런데 높은 데이터 전압, 즉 목표 전압보다 높은 오버슈트 전압을 인가하기 위하여 화이트 계조에 해당하는 목표 전압을 최대 계조 전압보다 낮게 설정할 수밖에 없다. 따라서 화이트 계조에 대응하는 휘도가 상대적으로 낮게 되고, 사용할 수 있는 계조 범위도 줄어든다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명이 이루고자 하는 기술적 과제는 휘도 손실 및 계조 손실 없이 응답 속도를 향상시킬 수 있는 액정 표시 장치 및 영상 신호 보정 방법을 제공하는 것이다.

발명의 구성 및 작용

이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 액정 표시 장치는, 복수의 화소, 복수의 계조 전압을 생성하는 계조 전압 생성부, 연속된 3 프레임의 제1, 제2 및 제3 영상 신호를 받고, 상기 제1 영상 신호 및 상기 제2 영상 신호에 기초하여 제1 보정 신호를 생성하며, 상기 제1 보정 신호 및 상기 제3 영상 신호에 기초하여 제2 보정 신호를 생성하는 영상 신호 보정부, 그리고 상기 복수의 계조 전압 중에서 상기 영상 신호 보정부로부터의 상기 제2 보정 신호에 대응하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 공급하는 데이터 구동부를 포함하며, 상기 계조 전압의 범위는 상기 화소의 목표 투과율을 얻을 수 있는 목표 화소 전압의 범위와 실질적으로 동일하며, 상기 제2 보정 신호의 최대값은 상기 영상 신호의 최대값과 동일하다.

상기 영상 신호 보정부는 상기 제1 보정 신호가 제1 설정 값보다 작고, 상기 제3 영상 신호가 제2 설정 값보다 크면 제1 보정 값을 갖는 상기 제2 보정 신호를 생성할 수 있다.

상기 화소는 복수의 영역을 포함하며, 상기 제1 보정 값은 상기 영역의 간격에 따라 결정될 수 있다.

상기 간격이 21 μ m~25 μ m인 경우 상기 제1 보정 값에 대응하는 계조 전압은 2.5V 이상일 수 있다.

상기 영상 신호 보정부는 상기 제1 보정 신호가 제1 설정 값보다 작고, 상기 제3 영상 신호가 제2 설정 값보다 크면 상기 제1 보정 신호에 제2 보정 값을 더하여 상기 제2 보정 신호를 생성할 수 있다.

상기 화소는 복수의 영역을 포함하며, 상기 제2 보정 값은 상기 영역의 간격에 따라 결정될 수 있다.

상기 간격이 21 μ m~25 μ m인 경우 상기 제1 보정 신호에 상기 제2 보정 값을 더한 값에 대응하는 계조 전압은 2.5V 이상일 수 있다.

상기 영상 신호 보정부는 상기 제1 보정 신호가 상기 제1 설정 값 이상이거나, 상기 제3 영상 신호가 상기 제2 설정 값 이하이면 상기 제1 보정 신호와 동일한 값을 갖는 제2 보정 신호를 생성할 수 있다.

상기 영상 신호 보정부는 상기 제1 영상 신호가 상기 제2 영상 신호보다 작으면 상기 제2 영상 신호 이상인 값으로 상기 제1 보정 신호를 생성할 수 있다.

상기 영상 신호 보정부는, 기억되어 있는 상기 제2 영상 신호를 출력하고 상기 제3 영상 신호를 기억하는 제1 프레임 메모리, 기억되어 있는 상기 제1 영상 신호를 출력하고 상기 제2 영상 신호를 기억하는 제2 프레임 메모리, 상기 제1 프레임 메모리로부터의 상기 제2 영상 신호 및 상기 제2 프레임 메모리로부터의 상기 제1 영상 신호에 따라 상기 제1 보정 신호를 생성하는 제1 보정부, 그리고 상기 제3 영상 신호 및 상기 제1 보정부로부터의 상기 제1 보정 신호에 따라 상기 제2 보정 신호를 생성하는 제2 보정부를 포함할 수 있다.

상기 목표 화소 전압의 최대값은 6V 이상일 수 있다.

상기 화소는 복수의 영역을 포함할 수 있다.

상기 화소는 복수의 절개부 또는 복수의 돌기를 더 포함하며, 상기 영역은 상기 절개부 또는 상기 돌기에 의하여 나뉠 수 있다.

본 발명의 다른 실시예에 따른 액정 표시 장치는, 복수의 화소, 복수의 계조 전압을 생성하는 계조 전압 생성부, 연속된 2 프레임의 제1 및 제2 영상 신호를 받고, 상기 제1 영상 신호 및 상기 제2 영상 신호에 기초하여 보정 신호를 생성하되 상기 제1 영상 신호가 제1 설정 값보다 작고, 상기 제2 영상 신호가 제2 설정 값보다 크면 소정 보정 값을 갖는 보정 신호를 생성하는 영상 신호 보정부, 그리고 상기 복수의 계조 전압 중에서 상기 영상 신호 보정부로부터의 상기 보정 신호에 대응하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 공급하는 데이터 구동부를 포함하며, 상기 계조 전압의 범위는 상기 화소의 목표 투과율을 얻을 수 있는 목표 화소 전압의 범위와 실질적으로 동일하며, 상기 보정 신호의 최대값은 상기 영상 신호의 최대값과 동일하다.

상기 목표 화소 전압의 최대값은 6V 이상이며, 상기 보정 값에 대응하는 계조 전압은 2.5V 이상일 수 있다.

본 발명의 다른 실시예에 따른 복수의 화소를 포함하는 액정 표시 장치의 영상 신호 보정 방법은, 복수의 계조 전압을 생성하는 단계, 연속된 3 프레임의 제1, 제2 및 제3 영상 신호를 공급받는 단계, 상기 제1 및 제2 영상 신호에 기초하여 제1 보정 신호를 생성하는 단계, 상기 제1 보정 신호 및 상기 제3 영상 신호에 기초하여 제2 보정 신호를 생성하는 단계, 상기 복수의 계조 전압 중에서 상기 제2 보정 신호에 대응하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 공급하는 단계를 포함하며, 상기 계조 전압의 범위는 상기 화소의 목표 투과율을 얻을 수 있는 목표 화소 전압의 범위와 실질적으로 동일하며, 상기 제2 보정 신호의 최대값은 상기 영상 신호의 최대값과 동일하다.

상기 제2 보정 신호 생성 단계는, 상기 제1 보정 신호와 제1 설정 값을 비교하고, 상기 제3 영상 신호와 제2 설정 값을 비교하는 단계, 그리고 비교 결과에 따라 상기 제2 보정 신호를 생성하는 단계를 포함할 수 있다.

상기 제1 보정 신호가 상기 제1 설정 값보다 작고, 상기 제3 영상 신호가 상기 제2 설정 값보다 크면 제1 보정 값을 갖는 상기 제2 보정 신호를 생성하고, 상기 제1 보정 신호가 상기 제1 설정 값 이상이거나, 상기 제3 영상 신호가 상기 제2 설정 값 이하이면 상기 제1 보정 신호와 동일한 값을 갖는 상기 제2 보정 신호를 생성할 수 있다.

상기 제1 보정 값에 대응하는 계조 전압은 2.5V 이상일 수 있다.

상기 제1 보정 신호가 상기 제1 설정 값보다 작고, 상기 제3 영상 신호가 상기 제2 설정 값보다 크면 상기 제1 보정 신호에 제2 보정 값을 더하여 상기 제2 보정 신호를 생성하고, 상기 제1 보정 신호가 상기 제1 설정 값 이상이거나, 상기 제3 영상 신호가 상기 제2 설정 값 이하이면 상기 제1 보정 신호와 동일한 값을 갖는 상기 제2 보정 신호를 생성할 수 있다.

상기 제1 보정 신호에 상기 제2 보정 값을 더한 값에 대응하는 계조 전압은 2.5V 이상일 수 있다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

이제 본 발명의 실시예에 따른 액정 표시 장치 및 영상 신호 보정 방법에 대하여 도면을 참고로 하여 상세하게 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이며, 도 3은 도 1에 도시한 박막 트랜지스터 표시판과 도 2에 도시한 공통 전극 표시판을 포함하는 액정 표시 장치의 배치도이고, 도 4는 도 3의 액정 표시 장치를 IV-IV'선을 따라 잘라 도시한 단면도이다.

본 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판(100)과 이와 마주보고 있는 공통 전극 표시판(200), 그리고 이들 사이에 삽입되어 있으며 두 표시판(100, 200)의 표면에 대하여 거의 수직으로 배향되어 있는 액정 분자를 포함하는 액정층(3)으로 이루어진다.

먼저, 도 1, 도 3 및 도 4를 참고로 하여 박막 트랜지스터 표시판에 대하여 상세하게 설명한다.

투명한 유리 등으로 이루어진 절연 기판(110) 위에 복수의 게이트선(gate line)(121)과 복수의 유지 전극선(storage electrode lines)(131)이 형성되어 있다

게이트선(121)은 주로 가로 방향으로 뻗어 있고, 서로 분리되어 있으며 게이트 신호를 전달한다. 각 게이트선(121)은 게이트 전극(123)을 이루는 복수의 돌기를 가지며, 게이트선(121)의 한쪽 끝부분(125)은 외부 회로와의 연결을 위하여 면적이 넓다.

각 유지 전극선(131)은 주로 가로 방향으로 뻗어 있고 제1 내지 제3 유지 전극(133a, 133b, 133c)을 이루는 복수 별의 가지 집합을 포함한다. 제1 유지 전극(133a)과 제2 유지 전극(133b)은 세로 방향으로 뻗어 있고, 제3 유지 전극(133c)은 가로 방향으로 뻗어 제1 유지 전극(133a)과 제2 유지 전극(133b)을 연결하고 있다. 제1 유지 전극(133a)은 자유단과 유지 전극선(131)에 연결된 고정단을 가지며, 자유단은 돌출부를 가지고 있다. 제3 유지 전극(133c)은 인접한 두 게이트선(121)의 중앙선을 이룬다. 유지 전극선(131)에는 액정 표시 장치의 공통 전극 표시판(200)의 공통 전극(270)에 인가되는 공통 전압 등 소정의 전압이 인가된다. 각 유지 전극선(131)은 가로 방향으로 뻗은 한 쌍의 줄기선을 포함할 수 있다.

게이트선(121)과 유지 전극선(131)은 알루미늄과 알루미늄 합금 등 알루미늄 계열의 금속, 은과 은 합금 등 은 계열의 금속, 구리와 구리 합금 등 구리 계열의 금속, 몰리브덴과 몰리브덴 합금 등 몰리브덴 계열의 금속, 크롬, 티타늄, 탄탈륨 따위로 이루어지는 것이 바람직하다. 게이트선(121)과 유지 전극선(131)은 물리적 성질이 다른 두 개의 막, 즉 하부막(도시하지 않음)과 그 위의 상부막(도시하지 않음)을 포함할 수 있다. 상부막과 하부막 중 어느 하나는 게이트선(121)과 유지 전극선(131)의 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열의 금속으로 이루어진다. 이 막과 조합되는 다른 막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 몰리브덴(Mo), 몰리브덴 합금, 크롬(Cr) 등으로 이루어진다. 하부막과 상부막의 조합의 예로는 크롬/알루미늄-네오디뮴(Nd) 합금을 들 수 있으며, 또는 알루미늄-네오디뮴/몰리브덴을 들 수 있다.

또한 게이트선(121)과 유지 전극선(131)의 측면은 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 20-80°이다.

게이트선(121)과 유지 전극선(131) 위에는 질화규소(SiN_x) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소 등으로 이루어진 복수의 선형 반도체(151)가 형성되어 있다. 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며 이로부터 복수의 돌출부(extension)(154)가 게이트 전극(123)을 향하여 뻗어 나와 있다.

반도체(151)의 상부에는 실리사이드(silicide) 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 선형 및 섬형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 선형 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 섬형 접촉 부재(165)는 쌍을 이루어 반도체(151)의 돌출부(154) 위에 위치한다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110)의 표면에 대하여 경사져 있으며 경사각은 30-80°이다.

저항성 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 이로부터 분리되어 있는 복수의 드레인 전극(drain electrode)(175) 및 복수의 고립된 금속편(metal piece)(172)이 형성되어 있다.

데이터선(171)은 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차하며 데이터 전압을 전달한다. 각 데이터선(171)은 유지 전극선(131)의 인접한 가지 집합(133a-133c)의 제1 유지 전극(133a)과 제2 유지 전극(133b) 사

이에 위치하며, 다른 층 또는 외부 장치와의 접촉을 위하여 면적이 넓은 끝부분(179)을 포함한다. 각 데이터선(171)에서 드레인 전극(175)을 향하여 뺀 복수의 가지가 소스 전극(source electrode)(173)을 이룬다. 각 드레인 전극(175)의 한쪽 끝부분은 다른 층과의 접촉을 위하여 면적이 넓으며, 각 소스 전극(173)은 드레인 전극(175)의 다른 끝부분을 감싸도록 휘어져 있다. 게이트 전극(123), 소스 전극(173) 및 드레인 전극(175)은 반도체(151)의 돌출부(154)와 함께 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

금속편(172)은 유지 전극(133a)의 끝부분 부근의 게이트선(121) 위에 위치한다.

데이터선(171)과 드레인 전극(175) 및 금속편(172)은 크롬 또는 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속으로 이루어지는 것이 바람직하며, 몰리브덴(Mo), 몰리브덴 합금, 크롬(Cr) 따위의 하부막(도시하지 않음)과 그 위에 위치한 알루미늄 계열 금속인 상부막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다.

데이터선(171)과 드레인 전극(175)도 게이트선(121) 및 유지 전극선(131)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

저항성 접촉 부재(161, 165)는 그 하부의 반도체(151)와 그 상부의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다. 선형 반도체(151)는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있다.

데이터선(171), 드레인 전극(175) 및 노출된 반도체(151) 부분의 위에는 보호막(180)이 형성되어 있다. 보호막(180)은 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기 물질, 플라즈마 화학 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등 유전 상수 4.0 이하의 저유전율 절연 물질, 또는 무기 물질인 질화규소 따위로 이루어지는 것이 바람직하다.

보호막(180)에는 드레인 전극(175)의 끝부분 및 데이터선(171)의 끝부분(179)을 각각 드러내는 복수의 접촉 구멍(contact hole)(181, 183)이 형성되어 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 끝부분(125), 제1 유지 전극(133a) 자유단의 돌출부 및 유지 전극선(131)에서 제1 유지 전극(133a)의 고정단부와 가까운 부분을 각각 노출하는 접촉 구멍(182, 184, 185)이 형성되어 있다. 여기서, 접촉 구멍(181-185)은 다각형 또는 원형일 수 있으며, 그 측벽은 비스듬하다.

보호막(180) 위에는 ITO 또는 IZO로 이루어진 복수의 화소 전극(pixel electrode)(190), 복수의 접촉 보조 부재(contact assistant)(95, 97) 및 복수의 유지 전극선 연결 다리(91)가 형성되어 있다.

화소 전극(190)은 접촉 구멍(181)을 통하여 드레인 전극(175)과 물리적·전기적으로 연결되어 드레인 전극(175)으로부터 데이터 전압을 인가 받는다.

데이터 전압이 인가된 화소 전극(190)은 공통 전압(common voltage)을 인가 받는 공통 전극(270)과 함께 전기장을 생성함으로써 두 전극(190, 270) 사이의 액정층(3)의 액정 분자들을 재배열시킨다.

또한 화소 전극(190)과 공통 전극은 축전기[이하 "액정 축전기(liquid crystal capacitor)"라 함]를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지하는데, 전압 유지 능력을 강화하기 위하여 액정 축전기와 병렬로 연결된 다른 축전기를 두며 이를 "유지 축전기(storage electrode)"라 한다. 유지 축전기는 화소 전극(190) 및 유지 전극(133a, 133b, 133c)을 포함하는 유지 전극선(131)의 중첩에 의하여 만들어진다.

각 화소 전극(190)은 네 모퉁이에서 모따기되어 있으며, 모따기된 빗변은 게이트선(121)에 대하여 약 45도의 각도를 이룬다.

화소 전극(190)은 하부 절개부(191), 중앙 절개부(192) 및 상부 절개부(193)를 가지며, 화소 전극(190)은 이들 절개부(191-193)에 의하여 복수의 영역으로 분할된다. 절개부(191-193)는 제3 유지 전극(133c)에 대하여 거의 반전 대칭을 이루고 있다.

하부 및 상부 절개부(191, 193)는 대략 화소 전극(190)의 오른쪽 변에서부터 왼쪽 변으로 비스듬하게 뺀어 있으며, 제3 유지 전극(133c)으로 나뉘는 화소 전극(190)의 하반면과 상반면에 각각 위치하고 있다. 하부 및 상부 절개부(191, 193)는 게이트선(121)에 대하여 약 45도의 각도를 이루며 서로 수직하게 뺀어 있다.

중앙 절개부(192)는 제3 유지 전극(133c)을 따라 뺀으며 화소 전극(190)의 오른쪽 변 쪽에 입구를 가지고 있다. 중앙 절개부(192)의 입구는 하부 절개부(191)와 상부 절개부(193)에 각각 거의 평행한 한 쌍의 빗변을 가지고 있다.

따라서, 화소 전극(190)의 하반면은 하부 절개부(191)에 의하여 두 개의 영역으로 나누어지고, 상반면 또한 상부 절개부(193)에 의하여 두 개의 영역으로 분할된다. 이때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로 변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라진다.

접촉 보조 부재(95, 97)는 접촉 구멍(182, 183)을 통하여 게이트선(121)의 끝부분(125) 및 데이터선(171)의 끝부분(179)과 각각 연결된다. 접촉 보조 부재(95, 97)는 게이트선(121) 및 데이터선(171)의 각 끝부분(125, 179)과 외부 장치와의 접촉성을 보완하고 이들을 보호하는 역할을 하는 것으로 필수적인 것은 아니며, 이들의 적용 여부는 선택적이다.

유지 전극선 연결 다리(91)는 게이트선(121)을 가로지르며, 접촉구(184, 185)를 통하여 게이트선(121)을 사이에 두고 인접하는 제1 유지 전극(133a)의 고정단 돌출부와 유지 전극선(131)의 노출된 부분에 연결되어 있다. 유지 전극선 연결 다리(91)는 금속편(172)과 중첩하고 있으며, 이들은 서로 전기적으로 연결될 수도 있다. 유지 전극(133a-133c)을 비롯한 유지 전극선(131)은 유지 전극선 연결 다리(91) 및 금속편(172)과 함께 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결합을 수리하는 데 사용할 수 있다. 게이트선(121)을 수리할 때에는 게이트선과 유지 전극선 연결 다리(91)의 교차점을 레이저 조사하여 게이트선(121)과 유지 전극선 연결 다리(91)를 전기적으로 연결함으로써 게이트선(121)과 유지 전극선(131)을 전기적으로 연결시킨다. 이 때 다리부 금속편(172)은 게이트선(121)과 유지 배선 연결 다리(91)의 전기적 연결을 강화하기 위하여 형성한다.

다음, 도 2 내지 도 4를 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 등으로 이루어진 절연 기관(210) 위에 빗샘을 방지하기 위한 블랙 매트릭스라고 하는 차광 부재(220)가 형성되어 있으며 차광 부재(220)는 화소 전극(190)과 마주보며 화소 전극(190)과 거의 동일한 모양을 가지는 복수의 개구부를 가지고 있다. 이와는 달리 차광 부재(220)는 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어질 수도 있다.

기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있으며 차광 부재(230)로 둘러싸인 영역 내에 대부분 위치한다. 색필터(230)는 화소 전극(190)을 따라서 세로 방향으로 길게 뺀을 수 있다. 색필터(230)는 적색, 녹색 및 청색 등의 원색 중 하나를 표시할 수 있다.

색필터(230)의 위에는 덮개막(250)이 형성되어 있다.

덮개막(250)의 위에는 ITO, IZO 등의 투명한 도전체 따위로 이루어진 공통 전극(270)이 형성되어 있다.

공통 전극(270)은 복수 벌의 절개부(271-273) 집합을 가진다.

한 벌의 절개부(271-273)는 하나의 화소 전극(190)과 마주 보며 하부 절개부(271), 중앙 절개부(272) 및 상부 절개부(273)를 포함한다. 절개부(271-273) 각각은 화소 전극(190)의 인접 절개부(191-193) 사이 또는 절개부(191, 193)와 화소 전극(190)의 빗변 사이에 배치되어 있다. 또한, 각 절개부(271-273)는 화소 전극(190)의 하부 절개부(191) 또는 상부 절개부(193)와 평행하게 뺀은 적어도 하나의 사선부를 포함한다. 서로 평행한 인접한 두 절개부(271-273, 191-193) 또는 그 사선부, 빗변 및 화소 전극(190)의 빗변 중 인접한 둘 사이의 간격(W_p), 즉 화소 전극(190)과 공통 전극(270)에 의하여 형성되는 패턴 사이의 간격(W_p)은 모두 실질적으로 같다. 이 간격(W_p)은 설계 요소에 따라 설정될 수 있으며, 특히 15~25 μm 의 범위로 설정할 수 있다.

하부 및 상부 절개부(271, 273) 각각은 대략 화소 전극(190)의 왼쪽 변에서 위쪽 또는 아래쪽 변을 향하여 뺀은 사선부, 그리고 사선부의 각 끝에서부터 화소 전극(190)의 변을 따라 변과 중첩하면서 뺀으며 사선부와 둔각을 이루는 가로부 및 세로부를 포함한다.

중앙 절개부(272)는 대략 화소 전극(190)의 왼쪽 변에서부터 제3 유지 전극(133c)을 따라 뺀 중앙 가로부, 이 중앙 가로부의 끝에서 중앙 가로부와 빗각을 이루며 화소 전극(190)의 오른쪽 변을 향하여 뺀 한 쌍의 사선부, 그리고 사선부의 각 끝에서부터 화소 전극(190)의 오른쪽 변을 따라 오른쪽 변과 중첩하면서 뺀 사선부와 둔각을 이루는 중단 세로부를 포함한다.

절개부(271-273)의 수효는 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(271-273)와 중첩하여 절개부(271-273) 부근의 빛샘을 차단할 수 있다.

표시판(100, 200)의 안쪽 면에는 수직 배향막(도시하지 않음)이 도포되어 있고, 바깥쪽 면에는 편광판(12, 22)이 구비되어 있다. 두 편광판의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광판(12, 22) 중 하나가 생략될 수 있다.

액정 표시 장치는 액정층(3)의 위상 지연을 보상하기 위한 적어도 하나의 지연 필름을 포함할 수 있다.

액정층(3)의 액정 분자는 그 장축이 두 표시판(100, 200)의 표면에 대하여 수직을 이루도록 배향되어 있고, 액정층(3)은 음의 유전율 이방성을 가진다.

절개부(191-193, 271-273)는 액정층(3)의 액정 분자가 기울어지는 방향을 제어한다. 즉 인접하는 절개부(191-193, 271-273)에 의하여 정의되거나 절개부(271, 273)와 화소 전극(190)의 빗변에 의하여 정의되는 각 영역 내에 있는 액정 분자는 절개부(191-193, 271-273)의 길이 방향에 대하여 수직을 이루는 방향으로 기울어진다. 각 영역의 가장 긴 변 2개는 거의 나란하고 게이트선(121)과 약 45도를 이룬다.

적어도 하나의 절개부(191-193, 271-273)는 돌기나 함몰부로 대체할 수 있다.

절개부(191-193, 271-273)의 모양 및 배치는 변형될 수 있다.

그러면, 구동 측면에서의 본 발명의 실시예에 따른 액정 표시 장치에 대하여 도 5 및 도 6을 참고로 하여 상세하게 설명한다.

도 5는 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 6은 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 5에 도시한 바와 같이, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300) 및 이에 연결된 게이트 구동부(400), 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 생성부(800), 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 표시 신호선(G_1-G_n , D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수의 화소(pixel)를 포함한다.

표시 신호선(G_1-G_n , D_1-D_m)은 게이트 신호("주사 신호"라고도 함)를 전달하는 복수의 게이트선(G_1-G_n)과 데이터 신호를 전달하는 데이터선(D_1-D_m)을 포함한다. 게이트선(G_1-G_n)은 대략 행 방향으로 뺀어 있으며 서로가 거의 평행하고 데이터선(D_1-D_m)은 대략 열 방향으로 뺀어 있으며 서로가 거의 평행하다.

각 화소는 표시 신호선(G_1-G_n , D_1-D_m)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 축전기(liquid crystal capacitor)(C_{LC}) 및 유지 축전기(storage capacitor)(C_{ST})를 포함한다.

박막 트랜지스터 등 스위칭 소자(Q)는 하부 표시판(100)에 구비되어 있으며, 삼단자 소자로서 그 제어 단자 및 입력 단자는 각각 게이트선(G_1-G_n) 및 데이터선(D_1-D_m)에 연결되어 있으며, 출력 단자는 액정 축전기(C_{LC}) 및 유지 축전기(C_{ST})에 연결되어 있다.

액정 축전기(C_{LC})는 하부 표시판(100)의 화소 전극(190)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(190, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(190)은 스위칭 소자(Q)에 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(V_{com})을 인가받는다.

액정 축전기(C_{LC})의 보조적인 역할을 하는 유지 축전기(C_{ST})는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(190)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(V_{com}) 따위의 정해진 전압이 인가된다.

한편, 색 표시를 구현하기 위해서는 각 화소가 삼원색 중 하나를 고유하게 표시하여 이들 삼원색의 공간적 합으로 원하는 색상이 인식되도록 한다. 도 6은 그 한 예로서 각 화소가 화소 전극(190)에 대응하는 영역에 적색, 녹색, 또는 청색의 색필터(230)를 구비함을 보여주고 있다.

계조 전압 생성부(800)는 화소의 투과율과 관련된 두 별의 복수 계조 전압을 생성한다. 두 별 중 한 별은 공통 전압(V_{com})에 대하여 양의 값을 가지고 다른 한 별은 음의 값을 가진다.

게이트 구동부(400)는 액정 표시판 조립체(300)의 게이트선(G_1-G_n)에 연결되어 외부로부터의 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가한다.

데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D_1-D_m)에 연결되어 계조 전압 생성부(800)로부터의 계조 전압을 선택하여 데이터 전압으로서 화소에 인가한다. 데이터 전압은 스위칭 소자(Q)를 통하여 액정 축전기(C_{LC})의 화소 전극(190)에 인가되며, 데이터 전압과 공통 전압(V_{com})의 차이는 액정 축전기(C_{LC})의 충전 전압, 즉 화소 전압으로서 나타난다.

액정 축전기(C_{LC})의 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며, 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 표시판(100, 200)에 부착된 편광자(도시하지 않음)에 의하여 빛의 투과율 변화로 나타난다.

본 실시예에 따른 계조 전압 생성부(800)의 계조 전압의 범위는 목표 투과율 범위를 얻기 위하여 필요한 목표 화소 전압의 범위와 실질적으로 동일하다. 이때 계조 전압의 상한은 목표 화소 전압의 상한과 같고, 그 하한은 목표 화소 전압의 하한과 같다. 이와 달리 계조 전압의 하한이 목표 화소 전압의 하한보다 작을 수도 있다.

다시 말하면, 가장 낮은 계조인 블랙 계조를 표시할 때의 액정 축전기에 충전되는 화소 전압[이하 "블랙 전압(V_b)"이라 함]과 가장 높은 계조인 화이트 계조를 표시할 때 액정 축전기에 충전된 화소 전압[이하 "화이트 전압(V_w)"이라 함]이 데이터 전압의 하한과 상한을 결정한다. 즉 데이터 전압의 범위는 블랙 전압(V_b)과 화이트 전압(V_w)의 사이로 정해지며, 노멀리 블랙 액정 표시 장치의 경우에는 블랙 전압(V_b)이 최소값, 화이트 전압(V_w)이 최대값이고, 노멀리 화이트 액정 표시 장치의 경우는 그 반대이다. 최대 화소 전압은 액정 표시 장치의 적절한 휘도를 보장하기 위하여 6V 이상인 것이 바람직하다.

예를 들면, 노멀리 블랙 액정 표시 장치에서, 목표 투과율 범위를 얻기 위한 화소 전압의 전압 범위가 0V~7.3V이고, 공통 전압의 크기를 편의상 0V라고 하면, 정극성 계조 전압의 범위는 0V~7.3V이고 부극성 계조 전압의 범위는 -7.3V~0V이다. 이 경우, 정극성인 경우만 본다면, 블랙 전압(V_b)은 0V가 되고, 화이트 전압(V_w)은 7.3V가 된다. 예를 들어 8비트 영상 신호, 즉 256계조인 경우, 0계조는 0V에 대응하고, 255계조는 7.3V에 대응한다. 여기서 계조 전압의 범위, 목표 화소 전압의 범위 및 계조의 범위는 다양한 변화가 가능하다.

이하 본 발명의 실시예에 따른 액정 표시 장치를 노멀리 블랙이라 두고 설명한다.

게이트 구동부(400) 또는 데이터 구동부(500)는 복수의 구동 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착될 수도 있다. 이와는 달리, 게이트 구동부(400) 또는 데이터 구동부(500)가 액정 표시판 조립체(300)에 집적될 수도 있다.

신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등의 동작을 제어한다.

그러면 이러한 액정 표시 장치의 표시 동작에 대하여 좀더 상세하게 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(V_{sync})와 수평 동기 신호(H_{sync}), 메인 클록(MCLK), 데이터 인에이블 신호(DE) 등을 제공받는다. 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT)는 데이터 구동부(500)로 내보낸다.

게이트 제어 신호(CONT1)는 게이트 온 전압(V_{on})의 주사 시작을 지시하는 주사 시작 신호(STV)와 게이트 온 전압(V_{on})의 출력을 제어하는 적어도 하나의 클록 신호 등을 포함한다.

데이터 제어 신호(CONT2)는 한 화소행의 데이터 전송을 알리는 수평 동기 시작 신호(STH)와 데이터선(D_1-D_m)에 해당 데이터 전압을 인가하라는 로드 신호(LOAD), 공통 전압(V_{com})에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS) 및 데이터 클록 신호(HCLK) 등을 포함한다.

데이터 구동부(500)는 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대한 영상 데이터(DAT)를 입력받고, 계조 전압 생성부(800)로부터의 계조 전압 중 각 영상 데이터(DAT)에 대응하는 계조 전압을 선택함으로써, 영상 데이터(DAT)를 해당 데이터 전압으로 변환한 후 이를 해당 데이터선(D_1-D_m)에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(V_{on})을 게이트선(G_1-G_n)에 인가하여 이 게이트선(G_1-G_n)에 연결된 스위칭 소자(Q)를 턴 온시킨다.

1 수평 주기(또는 "1H")[수평 동기 신호(H_{sync}), 데이터 인에이블 신호(DE), 게이트 클록(CPV)의 한 주기]가 지나면 데이터 구동부(500)와 게이트 구동부(400)는 다음 행의 화소에 대하여 동일한 동작을 반복한다. 이러한 방식으로, 한 프레임(frame) 동안 모든 게이트선(G_1-G_n)에 대하여 차례로 게이트 온 전압(V_{on})을 인가하여 모든 화소에 데이터 전압을 인가한다. 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 바뀌거나(보기: 행반전, 점반전), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다(보기: 열반전, 점반전).

본 발명의 한 실시예에 따른 액정 표시 장치에서의 영상 신호 처리는 액정의 응답 속도를 개선하면서도 휘도 및 계조의 손실이 없도록 이전 프레임의 영상 신호(이하 "이전 영상 신호"라 함)와 현재 프레임의 영상 신호(이하 "현재 영상 신호"라 함)와 다음 프레임의 영상 신호(이하 "다음 영상 신호"라 함)를 기초로 보정된 영상 신호를 만들어 내는 것이다.

설명의 편의를 위하여, (n-1)번째 프레임의 영상 신호(g_{N-1})를 이전 영상 신호라 하고, n번째 프레임의 영상 신호(g_N)를 현재 영상 신호라 하며, (n+1)번째 프레임의 영상 신호(g_{N+1})를 다음 영상 신호라 정의한다.

그러면, 도 7 및 도 8을 참조하여, 본 발명의 한 실시예에 따른 액정 표시 장치의 영상 신호 보정부 및 영상 신호 보정 방법에 대하여 상세히 설명한다.

도 7은 본 발명의 한 실시예에 따른 액정 표시 장치의 영상 신호 보정부의 블록도이고, 도 8은 도 7의 영상 신호 보정부의 동작을 나타내는 흐름도이다.

도 7에 도시한 것처럼, 영상 신호 보정부(610)는 신호 수신기(611), 신호 수신기(611)에 연결되어 있는 제1 프레임 메모리(613), 제1 프레임 메모리(613)에 연결되어 있는 제2 프레임 메모리(615), 제1 및 제2 프레임 메모리(613, 615)에 연결되어 있는 제1 보정부(617), 신호 수신기(611) 및 제1 보정부(617)에 연결되어 있는 제2 보정부(619)를 포함한다. 여기서 영상 신호 보정부(610)는 전체가 신호 제어부(600)에 포함되거나 그 일부가 신호 제어부(600)에 포함될 수 있다.

신호 수신기(611)는 외부로부터의 영상 신호(I_{N+1})를 수신하여 영상 신호 보정부(610)가 처리할 수 있는 영상 신호(g_{N+1})로 변환하여 제1 프레임 메모리(613) 및 제2 보정부(619)에 공급한다.

제1 프레임 메모리(613)는 기억되어 있는 현재 영상 신호(g_N)를 제2 프레임 메모리(615)와 제1 보정부(617)에 내보내고, 신호 수신기(611)로부터의 다음 영상 신호(g_{N+1})를 기억한다.

제2 프레임 메모리(615)는 기억되어 있는 이전 영상 신호(g_{N-1})를 제1 보정부(617)에 내보내고, 제1 프레임 메모리(613)로부터 현재 영상 신호(g_N)를 받아 기억한다.

여기서 제1 프레임 메모리(613)와 제2 프레임 메모리(615)는 분리되어 있는 것으로 기술하였지만 하나의 프레임 메모리가 기억하고 있는 이전 영상 신호(g_{N-1}) 및 현재 영상 신호(g_N)를 제1 보정부(617)에 내보내고, 신호 수신기(611)로부터 다음 영상 신호(g_{N+1})를 받아 기억할 수 있다.

제1 보정부(617)는 제1 프레임 메모리(613)로부터의 현재 영상 신호(g_N)와 제2 프레임 메모리(615)로부터의 이전 영상 신호(g_{N-1})에 따라 현재 영상 신호(g_N)를 보정하여 제1 보정 신호(g_N')를 제2 보정부(619)로 내보낸다.

제2 보정부(619)는 신호 수신기(611)로부터의 다음 영상 신호(g_{N+1})와 제1 보정부(617)로부터의 제1 보정 신호(g_N')에 따라 제1 보정 신호(g_N')를 보정하여 제2 보정 신호(g_N'')를 생성하여 출력한다.

그러면 제1 보정부(617)와 제2 보정부(619)에서의 보정 동작을 도 8을 참고로 하여 설명한다.

먼저 동작이 시작되면(S10), 제1 및 제2 보정부(617, 619)는 이전 영상 신호(g_{N-1}), 현재 영상 신호(g_N) 및 다음 영상 신호(g_{N+1})를 읽어 들인다(S20).

제1 보정부(617)는 이전 영상 신호(g_{N-1})와 현재 영상 신호(g_N)의 쌍을 분류하여 룩업 테이블(도시하지 않음)로부터 해당 쌍에 대응하는 보정용 기준 데이터를 추출한 후 연산 처리하여 제1 보정 신호(g_N')를 생성한다(S30). 이전 영상 신호(g_{N-1})와 현재 영상 신호(g_N)의 각 쌍에 대한 보정용 기준 데이터는 액정 모드나 시험 결과에 따라 설정될 수 있다. 본 실시예에서는 이전 영상 신호(g_{N-1})가 현재 영상 신호(g_N)보다 작으면 제1 보정 신호(g_N')가 현재 영상 신호(g_N) 이상인 값을 갖도록 보정용 기준 데이터를 설정하고, 이전 영상 신호(g_{N-1})와 현재 영상 신호(g_N)의 차이가 소정 범위 내에 있으면 제1 보정 신호(g_N')가 현재 영상 신호(g_N)와 동일한 값을 갖도록 보정용 기준 데이터를 설정한다. 다만 현재 영상 신호(g_N)가 최대 계조(화이트 계조)라면, 예를 들어 8비트 영상 신호의 경우 현재 영상 신호(g_N)가 255 계조라면, 제1 보정 신호(g_N')도 최대 계조(255 계조)가 되도록 보정용 기준 데이터를 설정한다. 즉, 영상 신호가 화이트 계조로 변하는 경우 보정 데이터 전압은 계조 전압의 상한 전압과 동일하므로 오버슈트되지 않는다.

제2 보정부(619)는 제1 보정부(617)로부터의 제1 보정 신호(g_N')와 미리 정해진 제1 설정 값(value1)을 비교하고, 다음 영상 신호(g_{N+1})와 미리 정해진 제2 설정 값(value2)을 비교한다(S40).

비교 결과, 제1 보정 신호(g_N')가 제1 설정 값(value1)보다 작고, 다음 영상 신호(g_{N+1})가 제2 설정 값(value2)보다 큰 경우, 제1 보정 신호(g_N')에 보정 값(α)을 더하여 제2 보정 신호(g_N'')를 생성한다(S50). 또는, 제1 보정 신호(g_N')와 무관하게 일정한 상수 값(β)을 갖는 제2 보정 신호(g_N'')를 생성할 수도 있다(S50). 여기서 보정 값(α)은 제1 보정 신호(g_N')와 다음 영상 신호(g_{N+1})의 영역에 따라 설정할 수 있다. 이 경우 생성된 제2 보정 신호(g_N'')는 프리틸트 전압으로 변환되어 화소에 인가되며, n 프레임과 (n+1) 프레임의 계조 차이의 일정분만큼 n 프레임에서 액정 분자들을 미리 프리틸트시킨다.

한편, 비교 결과, 제1 보정 신호(g_N')가 제1 설정 값(value1) 이상이거나, 다음 영상 신호(g_{N+1})가 제2 설정 값(value2) 이하인 경우, 제1 보정 신호(g_N')와 동일한 값을 갖는 제2 보정 신호(g_N'')를 생성한다(S60).

그리고 제2 보정 신호(g_N'')를 출력한(S70) 후 동작을 되돌린다(S80).

그러면, 도 9를 참고로 하여 프리틸트 전압과 화이트 전압에 따른 응답 속도에 대하여 설명한다.

도 9는 본 발명의 한 실시예에 따른 액정 표시 장치에서 프리틸트 전압과 화이트 전압에 따른 응답 속도를 도시한 그래프이다.

프레임 단위로 차례로 블랙 전압(V_b), 프리틸트 전압(V_p), 화이트 전압(V_w)을 화소에 인가하여 응답 속도를 측정하였고, 화이트 전압(V_w)을 5V~6.5V로 두고 프리틸트 전압(V_p)을 변화시켜 응답 속도를 측정하였다. 도 9에서 가로축은 프리틸트 전압(V_p), 세로축은 응답 속도로서 상승 시간(T_{on})을 나타낸다. 여기서 상승 시간(T_{on})은 인가되는 데이터 전압에 대한 목표 휘도가 10%인 시점에서 90%인 시점까지의 시간으로 정의된다.

도 9에 보이는 것처럼, 화이트 전압(V_w)이 5.5V 이상이면 프리틸트 전압(V_p)이 높을수록 응답 속도가 빨라지고, 그 기준이 되는 프리틸트 전압(V_p)은 대략 2.5V가 된다. 또한 프리틸트 전압(V_p)이 2.5V 이상인 경우에 화이트 전압(V_w)이 높을수록 응답 속도가 빨라진다. 다만 화이트 전압(V_w)이 5V인 경우에는 프리틸트 전압(V_p)이 높을수록 오히려 응답 속도가 느려지는 경향을 보인다.

한편 도 9에 도시한 응답 속도는 앞서 설명한 본 발명의 한 실시예에 따른 액정 표시 장치에서 화소 전극(190)과 공통 전극(270)에 의하여 형성되는 패턴 사이의 간격(W_p)을 23 μ m로 설정하고 측정된 결과이다. 이 간격(W_p)에 따라 프리틸트 전압(V_p)의 기준도 달라진다.

액정 표시 장치에서 응답 속도는 다음 [수학식 1]을 따르며, 데이터 전압 차이가 클수록 응답 속도는 빨라진다.

$$\text{수학식 1} \\ T_{on} \propto \frac{\gamma d^2}{\Delta\epsilon(V^2 - V_0^2)}$$

여기서, γ 는 액정 점도, d 는 셀 간격(cell gap), $\Delta\epsilon$ 는 유전율 이방성, V 는 인가 데이터 전압, V_0 는 이전 데이터 전압을 나타낸다.

그런데, 통상의 VA 모드 액정 표시 장치는 앞서 설명한 바와 같이 복수의 영역으로 분할되므로 영역 사이와 데이터선쪽에서의 측면 전계(lateral field)에 의하여 액정 분자들이 부분적으로 무질서하게 배열되어 텍스처(texture)가 발생하기 쉽다. 이러한 텍스처로 인하여 [수학식 1]을 적용하기 어렵고 따라서 높은 데이터 전압을 인가하더라도 응답 속도가 빨라지지 않는다.

그러나 본 발명의 실시예에 따른 액정 표시 장치에서, 도 9의 그래프에 보이는 것처럼, 프리틸트 전압(V_p)을 2.5V 이상으로 하면 액정 분자들이 충분히 제어되어 화이트 전압(V_w)의 크기를 키울수록 응답 속도는 더욱 빨라지며, 대체적으로 [수학식 1]을 따라가는 것을 알 수 있다.

그러면 본 발명의 한 실시예에 따른 액정 표시 장치의 영상 신호 보정부(610)가 입력되는 신호에 대하여 보정된 신호를 생성하는 일례를 도 10 및 도 11을 참고로 하여 설명한다.

도 10은 본 발명의 한 실시예에 따른 액정 표시 장치에서 보정된 신호를 보여주는 도면이고, 도 11은 도 10의 보정된 신호에 따른 투과율을 보여주는 도면이다.

도 10에 도시한 바와 같이, 입력 영상 신호는 (n-1) 및 n 프레임에서 0계조, (n+1) 프레임부터는 255계조이다. 여기서 입력 및 보정 영상 신호에 대한 데이터 전압은 절대값으로 표시한다.

(n-1) 프레임과 n 프레임 사이의 계조 차이는 없으므로 n 프레임에서의 제1 보정 신호는 "0"이고, (n+1) 프레임과 (n+2) 프레임 사이의 계조 차이는 없으므로 (n+2) 프레임에서의 제1 보정 신호는 "255"이다. n 프레임과 (n+1) 프레임 사이의 계조 차이는 "255"이므로 제1 보정 신호도 "255"이다.

일례로서, 제1 및 제2 설정 값(value1, value2)을 각각 "40", "210"라 두고, 단계(S50)에서의 제2 보정 신호가 상수 값(예를 들면, $\beta = "91"$)을 갖는다고 가정하면, 제2 보정부(619)는 n 프레임에서 "91", 다른 나머지 프레임에서 제1 보정 신호와 동일한 값으로 제2 보정 신호를 생성한다. 계조 전압의 범위를 0~7.3V라 두면 데이터 전압으로서 (n-1) 프레임에서 블랙 전압(V_p) 0V, n 프레임에서 프리틸트 전압(V_p) 2.6V, (n+1) 프레임부터 화이트 전압(V_w) 7.3V가 최종적으로 화소에 인가된다.

이처럼 n 프레임에서 높은 프리틸트 전압(V_p)을 화소에 인가하고 (n+1) 프레임에서 오버슈트 없이 충분히 높은 화이트 전압(V_w)을 인가하면, n 프레임에서 액정 분자들이 프리틸트된 후, 도 11에 보이는 것처럼, (n+1) 프레임에서 목표 휘도에 신속하게 접근함을 볼 수 있고 따라서 응답 속도가 향상된다.

다음 [표 1]은 다양한 조건에서 액정 표시 장치의 휘도와 응답 속도를 측정한 결과이다. 블랙 전압(V_b)에서 프리틸트 전압(V_p)을 거쳐 화이트 전압(V_w)을 화소에 프레임 단위로 차례로 인가하였으며, 오버슈트 전압을 화이트 전압(V_w)에 더하여 인가하였다. 그리고 데이터 구동부(500)가 화소에 인가할 수 있는 최대 데이터 전압은 정극성의 경우 대략 7.4V로 한정되는 것으로 하였다.

[표 1]에 보이는 것처럼, 액정 표시 장치의 휘도(T_w)는 화이트 전압(V_w)이 높아질수록 함께 높아진다. 그리고 프리틸트 전압(V_p)이 높으면 응답 속도도 대체로 빠르다. [표 1]의 조건 (8) 및 (9)은 본 발명의 실시예에 따른 액정 표시 장치에서의 영상 신호 보정에 따라 오버슈트 전압이 0V이고 프리틸트 전압(V_p)이 2.5V 이상인 경우이다. 이 경우 계조 전압의 상한을 화이트 전압(V_w)으로 사용할 수 있으므로 휘도(T_w)는 가장 높으며 조건 (1)에서의 휘도에 비하여 15% 정도 높아진다. 또한, 상승 시간(T_{on})도 기준값인 10ms보다 작으므로 응답 속도도 충족된다.

[표 1]

	화이트 전압 (V_w)	오버슈트 전압	프리틸트 전압(V_p)	휘도(T_w)	상승 시간
(1)	5.6V	1.1V	2.2V	611cd	16.5ms
(2)	6.1V	1.3V	2.3V	645cd	5.97ms
(3)	6.3V	1.1V	2.4V	656cd	6.53ms
(4)	6.5V	0.9V	2.5V	665cd	6.33ms
(5)	6.7V	0.64V	2.6V	678cd	6.05ms
(6)	7.0V	0.35V	2.7V	692cd	5.75ms
(7)	7.1V	0.2V	2.8V	700cd	5.01ms
(8)	7.3V	0.0V	2.9V	707cd	5.78ms
(9)	7.3V	0.0V	2.6V	707cd	8.12ms
(10)	7.3V	0.0V	2.4V	707cd	16.73ms

따라서 본 실시예에 따른 액정 표시 장치의 영상 신호 보정에 의하면 휘도 손실 및 계조 손실 없이 응답 속도를 향상시킬 수 있다. 특히 화소 전극을 두 개로 나누고 주 화소 전극에 인가하는 화소 전압보다 작은 전압을 부 화소 전극에 인가하는 이중 전극 구조의 액정 표시 장치에서 휘도 상승 효과는 크며, 부 화소 전극의 전압 강하를 보상할 수 있다.

그러면 이전 영상 신호(g_{N-1})와 현재 영상 신호(g_N)를 기초로 보정된 영상 신호(g_N')를 만들어 내는 본 발명의 다른 실시예에 따른 액정 표시 장치의 영상 신호 보정에 대하여 도 12 내지 도 14를 참고로 하여 상세하게 설명한다.

도 12는 본 발명의 다른 실시예에 따른 액정 표시 장치의 영상 신호 보정부의 블록도이고, 도 13은 도 12의 영상 신호 보정부의 동작을 나타내는 흐름도이며, 도 14는 본 발명의 다른 실시예에 따른 액정 표시 장치에서 보정된 신호를 보여주는 도면이다.

도 12에 도시한 바와 같이, 본 발명의 다른 실시예에 따른 영상 신호 보정부(630)는 신호 수신기(631), 신호 수신기(631)에 연결되어 있는 프레임 메모리(633) 및 프레임 메모리(633)에 연결되어 있는 보정부(635)를 포함한다. 여기서 영상 신호 보정부(630)는 전체가 신호 제어부(600)에 포함되거나 그 일부가 신호 제어부(600)에 포함될 수 있다.

신호 수신기(631)는 외부로부터의 영상 신호(I_N)를 수신하여 영상 신호 보정부(630)가 처리할 수 있는 영상 신호(g_N)로 변환하여 프레임 메모리(633) 및 보정부(635)에 공급한다.

프레임 메모리(633)는 기억되어 있는 이전 영상 신호(g_{N-1})를 보정부(635)에 내보내고, 신호 수신기(631)로부터 현재 영상 신호(g_N)를 받아 기억한다.

보정부(635)는 프레임 메모리(633)로부터의 이전 영상 신호(g_{N-1}) 및 신호 수신기(631)로부터의 현재 영상 신호(g_N)에 따라 현재 영상 신호(g_N)를 보정하여 보정 영상 신호(g_N')를 생성하여 출력한다.

그러면 보정부(635)에서의 보정 동작을 도 13을 참고로 하여 설명한다.

먼저 동작이 시작되면(S100), 보정부(635)는 이전 영상 신호(g_{N-1}) 및 현재 영상 신호(g_N)를 읽어 들인다(S110).

보정부(635)는 이전 영상 신호(g_{N-1})와 미리 정해진 제3 설정 값(value3)을 비교하고, 현재 영상 신호(g_N)와 미리 정해진 제4 설정 값(value4)을 비교한다(S120).

비교 결과, 이전 영상 신호(g_{N-1})가 제3 설정 값(value3)보다 작고, 현재 영상 신호(g_N)가 제4 설정 값(value4)보다 큰 경우, 일정한 상수 값(y)을 갖는 보정 영상 신호(g_N')를 생성한다(S50). 이 보정 영상 신호(g_N')는 프리틸트 전압의 역할을 한다.

한편, 비교 결과, 이전 영상 신호(g_{N-1})가 제3 설정 값(value3) 이상이거나, 현재 영상 신호(g_N)가 제4 설정 값(value4) 이하인 경우, 이전 영상 신호(g_{N-1})와 현재 영상 신호(g_N)에 따라 보정 영상 신호(g_N')를 생성한다(S140). 이때 보정 영상 신호(g_N')는 앞의 실시예에서 제1 보정 신호(g_N')를 생성하는 방법과 동일한 방법으로 생성한다.

생성된 보정 영상 신호(g_N')를 출력하고 동작을 되돌린다(S150).

그러면 본 실시예의 영상 신호 보정부(630)가 입력되는 신호에 대하여 보정된 신호를 생성하는 일례를 도 14를 참고로 하여 설명한다.

도 14에 도시한 바와 같이, 입력 영상 신호는 (n-1) 프레임에서 0계조, n 프레임부터는 255계조이다. 여기서 입력 및 보정 영상 신호에 대한 데이터 전압은 절대값으로 표시한다.

일례로서, 제3 및 제4 설정 값(value3, value4)을 각각 "40", "210"라 두고, 상수 값(y)이 "91"이라 가정하면, 보정부(635)는 (n-1) 프레임에서 "0", n 프레임에서 "91", (n+1) 프레임부터는 "255"로 보정 영상 신호를 생성한다. 계조 전압의 범위를 0~7.3V라 두면 데이터 전압으로서 (n-1) 프레임에서 블랙 전압(V_b) 0V, n 프레임에서 프리틸트 전압(V_p) 2.6V, (n+1) 프레임부터 화이트 전압(V_w) 7.3V가 최종적으로 화소에 인가된다.

이와 같이 블랙 계조에서 화이트 계조로 영상 신호가 변할 때 n 프레임에서 오버슈트 전압 대신에 프리틸트 전압(V_p)을 인가함으로써 (n+1) 프레임에서 신속하게 목표 휘도에 접근할 수 있고, 계조 전압의 상한을 화이트 전압(V_w)으로 사용함으로써 휘도 및 계조의 손실 없이 영상을 표시할 수 있다.

또한 본 실시예에 의하면 프레임 메모리를 하나만 사용하므로 원가를 절감할 수 있다.

한편 본 발명의 실시예에 따른 영상 신호 보정은 앞서 설명한 PVA 모드 액정 표시 장치뿐만 아니라 MVA(multi-domain vertical alignment) 모드 액정 표시 장치 및 SPVA(super-patterned vertical alignment) 또는 SVA(super vertical alignment) 모드 액정 표시 장치에도 적용할 수 있다.

발명의 효과

이와 같이 본 발명에 의하면, 오버슈트 전압을 없애고 프리틸트 전압 및 화이트 전압을 높임으로써 휘도 손실 및 계조 손실 없이 응답 속도를 향상시킬 수 있다.

이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

(57) 청구의 범위

청구항 1.

복수의 화소,

복수의 계조 전압을 생성하는 계조 전압 생성부,

연속된 3 프레임의 제1, 제2 및 제3 영상 신호를 받고, 상기 제1 영상 신호 및 상기 제2 영상 신호에 기초하여 제1 보정 신호를 생성하며, 상기 제1 보정 신호 및 상기 제3 영상 신호에 기초하여 제2 보정 신호를 생성하는 영상 신호 보정부, 그리고

상기 복수의 계조 전압 중에서 상기 영상 신호 보정부로부터의 상기 제2 보정 신호에 대응하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 공급하는 데이터 구동부

를 포함하며,

상기 계조 전압의 범위는 상기 화소의 목표 투과율을 얻을 수 있는 목표 화소 전압의 범위와 실질적으로 동일하며,

상기 제2 보정 신호의 최대값은 상기 영상 신호의 최대값과 동일한

액정 표시 장치.

청구항 2.

제1항에서,

상기 영상 신호 보정부는 상기 제1 보정 신호가 제1 설정 값보다 작고, 상기 제3 영상 신호가 제2 설정 값보다 크면 제1 보정 값을 갖는 상기 제2 보정 신호를 생성하는 액정 표시 장치.

청구항 3.

제2항에서,

상기 화소는 복수의 영역을 포함하며, 상기 제1 보정 값은 상기 영역의 간격에 따라 결정되는 액정 표시 장치.

청구항 4.

제3항에서,

상기 간격이 $21\mu\text{m} \sim 25\mu\text{m}$ 인 경우 상기 제1 보정 값에 대응하는 계조 전압은 2.5V 이상인 액정 표시 장치.

청구항 5.

제1항에서,

상기 영상 신호 보정부는 상기 제1 보정 신호가 제1 설정 값보다 작고, 상기 제3 영상 신호가 제2 설정 값보다 크면 상기 제1 보정 신호에 제2 보정 값을 더하여 상기 제2 보정 신호를 생성하는 액정 표시 장치.

청구항 6.

제5항에서,

상기 화소는 복수의 영역을 포함하며, 상기 제2 보정 값은 상기 영역의 간격에 따라 결정되는 액정 표시 장치.

청구항 7.

제6항에서,

상기 간격이 21 μm ~25 μm 인 경우 상기 제1 보정 신호에 상기 제2 보정 값을 더한 값에 대응하는 계조 전압은 2.5V 이상인 액정 표시 장치

청구항 8.

제2항 또는 제5항에서,

상기 영상 신호 보정부는 상기 제1 보정 신호가 상기 제1 설정 값 이상이거나, 상기 제3 영상 신호가 상기 제2 설정 값 이하이면 상기 제1 보정 신호와 동일한 값을 갖는 제2 보정 신호를 생성하는 액정 표시 장치.

청구항 9.

제8항에서,

상기 영상 신호 보정부는 상기 제1 영상 신호가 상기 제2 영상 신호보다 작으면 상기 제2 영상 신호 이상인 값으로 상기 제1 보정 신호를 생성하는 액정 표시 장치.

청구항 10.

제9항에서,

상기 영상 신호 보정부는,

기억되어 있는 상기 제2 영상 신호를 출력하고 상기 제3 영상 신호를 기억하는 제1 프레임 메모리,

기억되어 있는 상기 제1 영상 신호를 출력하고 상기 제2 영상 신호를 기억하는 제2 프레임 메모리,

상기 제1 프레임 메모리로부터의 상기 제2 영상 신호 및 상기 제2 프레임 메모리로부터의 상기 제1 영상 신호에 따라 상기 제1 보정 신호를 생성하는 제1 보정부, 그리고

상기 제3 영상 신호 및 상기 제1 보정부로부터의 상기 제1 보정 신호에 따라 상기 제2 보정 신호를 생성하는 제2 보정부를 포함하는 액정 표시 장치.

청구항 11.

제1항에서,

상기 목표 화소 전압의 최대값은 6V 이상인 액정 표시 장치.

청구항 12.

제1항에서,

상기 화소는 복수의 영역을 포함하는 액정 표시 장치.

청구항 13.

제12항에서,

상기 화소는 복수의 절개부 또는 복수의 돌기를 더 포함하며, 상기 영역은 상기 절개부 또는 상기 돌기에 의하여 나뉘는 액정 표시 장치.

청구항 14.

복수의 화소,

복수의 계조 전압을 생성하는 계조 전압 생성부,

연속된 2 프레임의 제1 및 제2 영상 신호를 받고, 상기 제1 영상 신호 및 상기 제2 영상 신호에 기초하여 보정 신호를 생성하되 상기 제1 영상 신호가 제1 설정 값보다 작고, 상기 제2 영상 신호가 제2 설정 값보다 크면 소정 보정 값을 갖는 보정 신호를 생성하는 영상 신호 보정부, 그리고

상기 복수의 계조 전압 중에서 상기 영상 신호 보정부로부터의 상기 보정 신호에 대응하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 공급하는 데이터 구동부

를 포함하며,

상기 계조 전압의 범위는 상기 화소의 목표 투과율을 얻을 수 있는 목표 화소 전압의 범위와 실질적으로 동일하며,

상기 보정 신호의 최대값은 상기 영상 신호의 최대값과 동일한

액정 표시 장치.

청구항 15.

제14항에서,

상기 목표 화소 전압의 최대값은 6V 이상이며, 상기 보정 값에 대응하는 계조 전압은 2.5V 이상인 액정 표시 장치.

청구항 16.

복수의 화소를 포함하는 액정 표시 장치의 영상 신호 보정 방법으로서,

복수의 계조 전압을 생성하는 단계,

연속된 3 프레임의 제1, 제2 및 제3 영상 신호를 공급받는 단계,

상기 제1 및 제2 영상 신호에 기초하여 제1 보정 신호를 생성하는 단계,

상기 제1 보정 신호 및 상기 제3 영상 신호에 기초하여 제2 보정 신호를 생성하는 단계,

상기 복수의 계조 전압 중에서 상기 제2 보정 신호에 대응하는 계조 전압을 선택하여 데이터 전압으로서 상기 화소에 공급하는 단계

를 포함하며,

상기 계조 전압의 범위는 상기 화소의 목표 투과율을 얻을 수 있는 목표 화소 전압의 범위와 실질적으로 동일하며,

상기 제2 보정 신호의 최대값은 상기 영상 신호의 최대값과 동일한

액정 표시 장치의 영상 신호 보정 방법.

청구항 17.

제16항에서,

상기 제2 보정 신호 생성 단계는,

상기 제1 보정 신호와 제1 설정 값을 비교하고, 상기 제3 영상 신호와 제2 설정 값을 비교하는 단계, 그리고

비교 결과에 따라 상기 제2 보정 신호를 생성하는 단계

를 포함하는 액정 표시 장치의 영상 신호 보정 방법.

청구항 18.

제17항에서,

상기 제1 보정 신호가 상기 제1 설정 값보다 작고, 상기 제3 영상 신호가 상기 제2 설정 값보다 크면 제1 보정 값을 갖는 상기 제2 보정 신호를 생성하고,

상기 제1 보정 신호가 상기 제1 설정 값 이상이거나, 상기 제3 영상 신호가 상기 제2 설정 값 이하이면 상기 제1 보정 신호와 동일한 값을 갖는 상기 제2 보정 신호를 생성하는

액정 표시 장치의 영상 신호 보정 방법.

청구항 19.

제18항에서,

상기 제1 보정 값에 대응하는 계조 전압은 2.5V 이상인 액정 표시 장치의 영상 신호 보정 방법.

청구항 20.

제17항에서,

상기 제1 보정 신호가 상기 제1 설정 값보다 작고, 상기 제3 영상 신호가 상기 제2 설정 값보다 크면 상기 제1 보정 신호에 제2 보정 값을 더하여 상기 제2 보정 신호를 생성하고,

상기 제1 보정 신호가 상기 제1 설정 값 이상이거나, 상기 제3 영상 신호가 상기 제2 설정 값 이하이면 상기 제1 보정 신호와 동일한 값을 갖는 상기 제2 보정 신호를 생성하는

액정 표시 장치의 영상 신호 보정 방법.

청구항 21.

제20항에서,

상기 제1 보정 신호에 상기 제2 보정 값을 더한 값에 대응하는 계조 전압은 2.5V 이상인 액정 표시 장치의 영상 신호 보정 방법.

청구항 22.

제18항 또는 제20항에서,

상기 제1 보정 신호는 상기 제1 영상 신호가 상기 제2 영상 신호보다 작으면 상기 제2 영상 신호 이상인 값으로 생성되는 액정 표시 장치의 영상 신호 보정 방법.

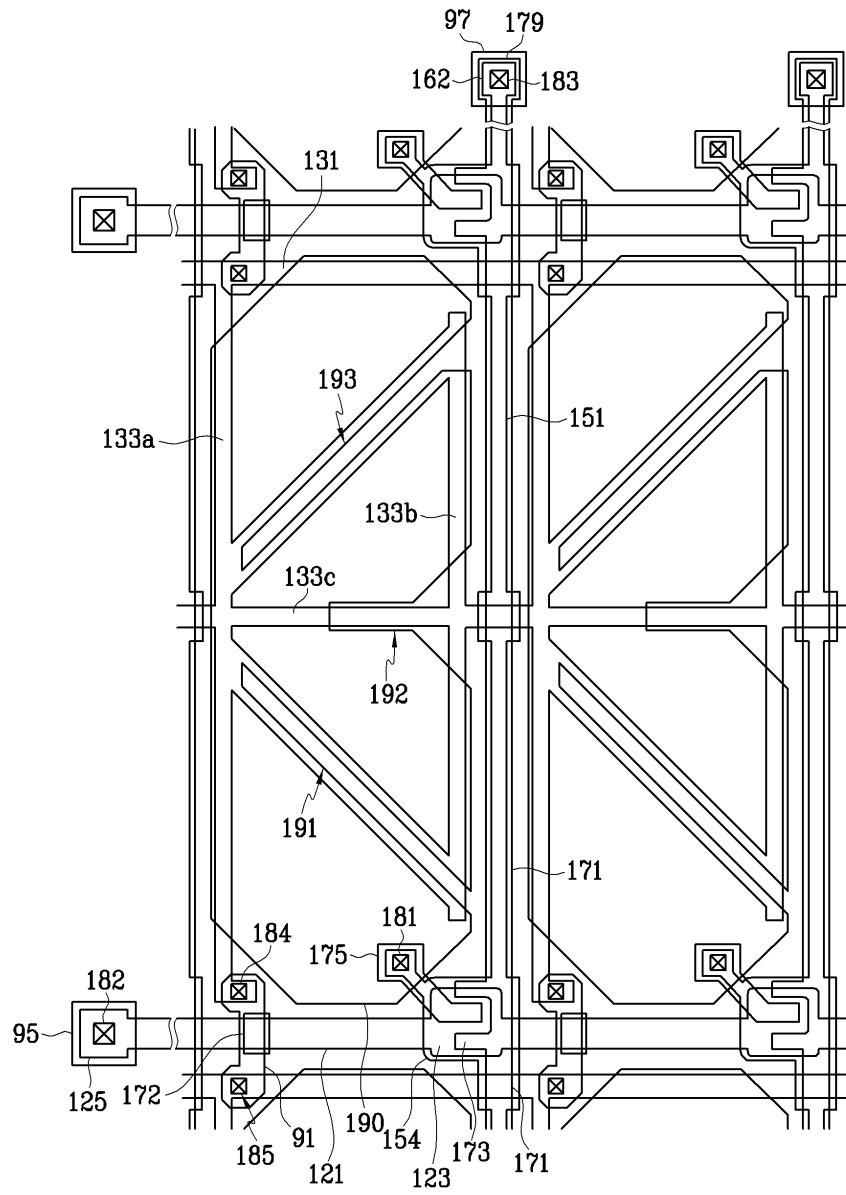
청구항 23.

제16항에서,

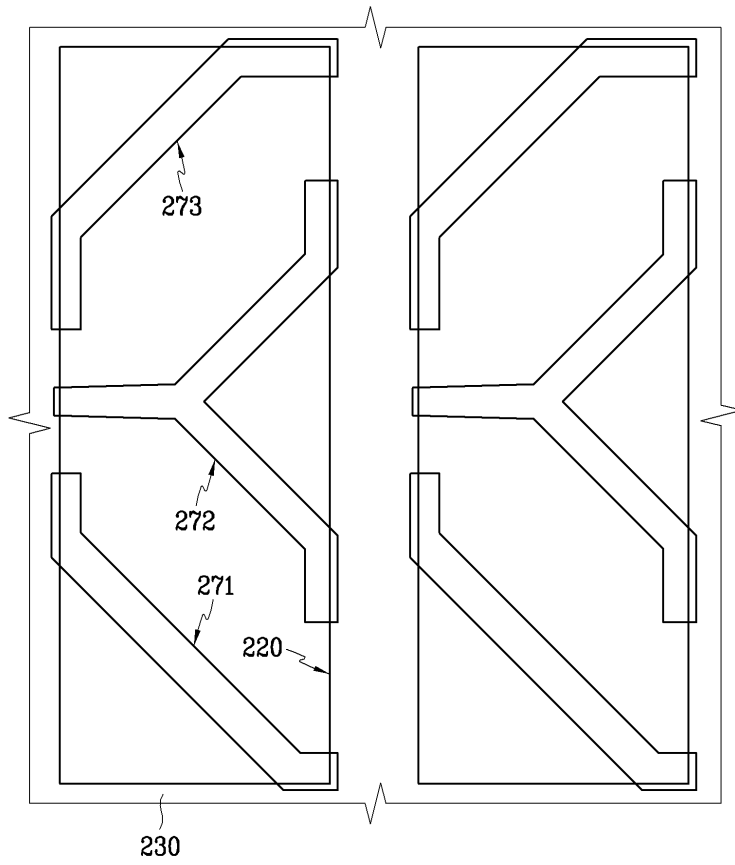
상기 목표 화소 전압의 최대값은 6V 이상인 액정 표시 장치의 영상 신호 보정 방법.

도면

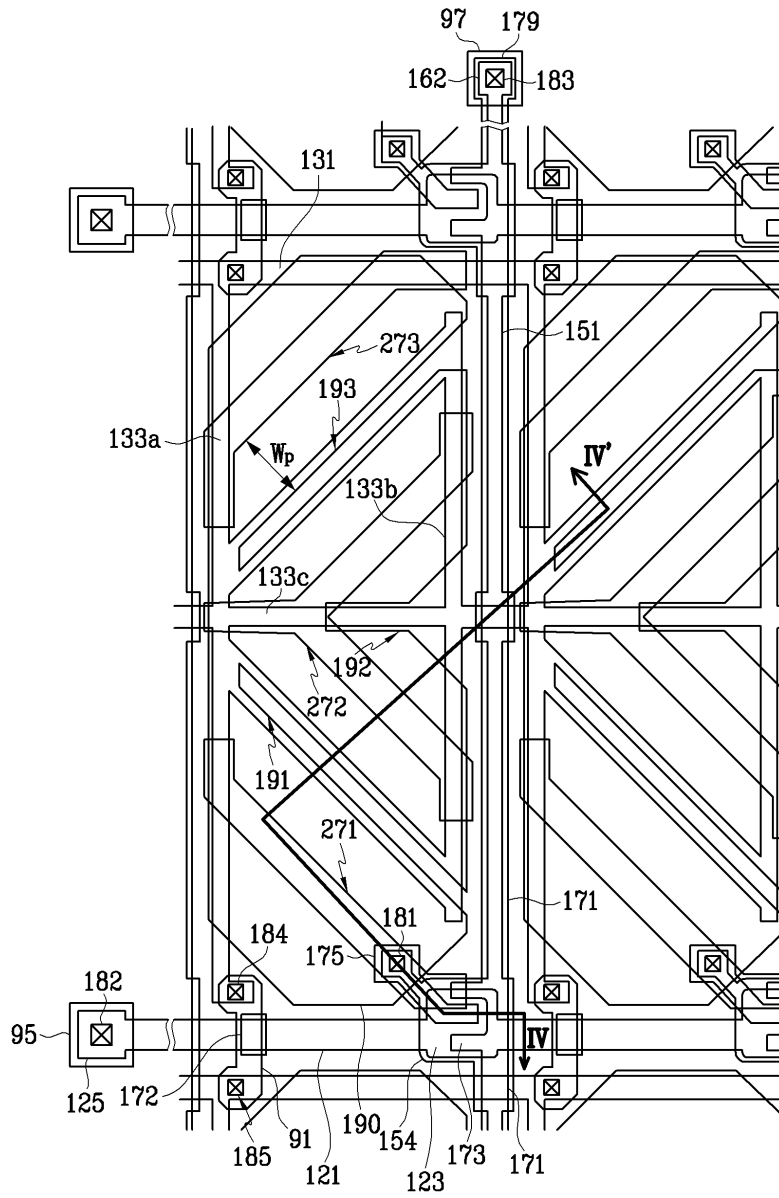
도면1



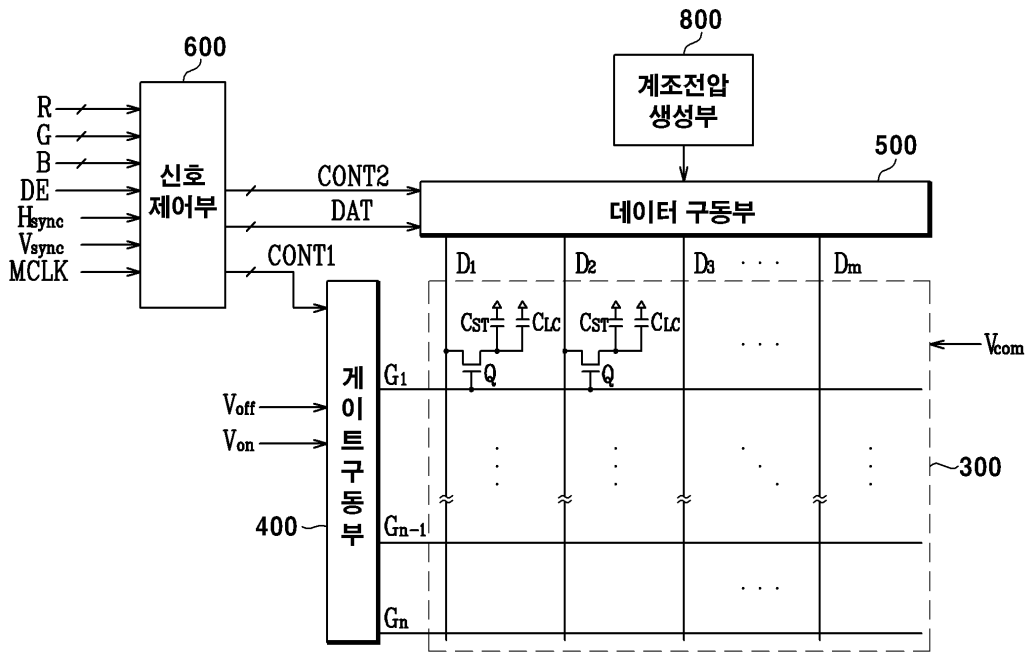
도면2



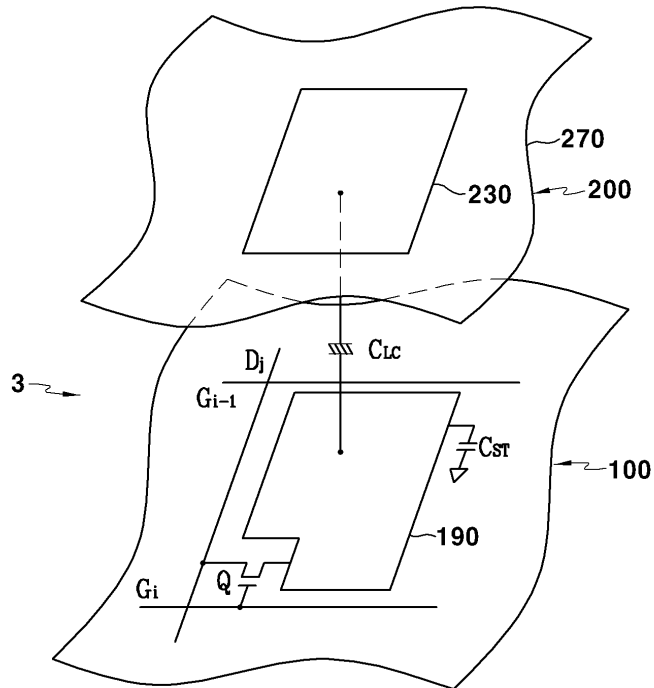
도면3



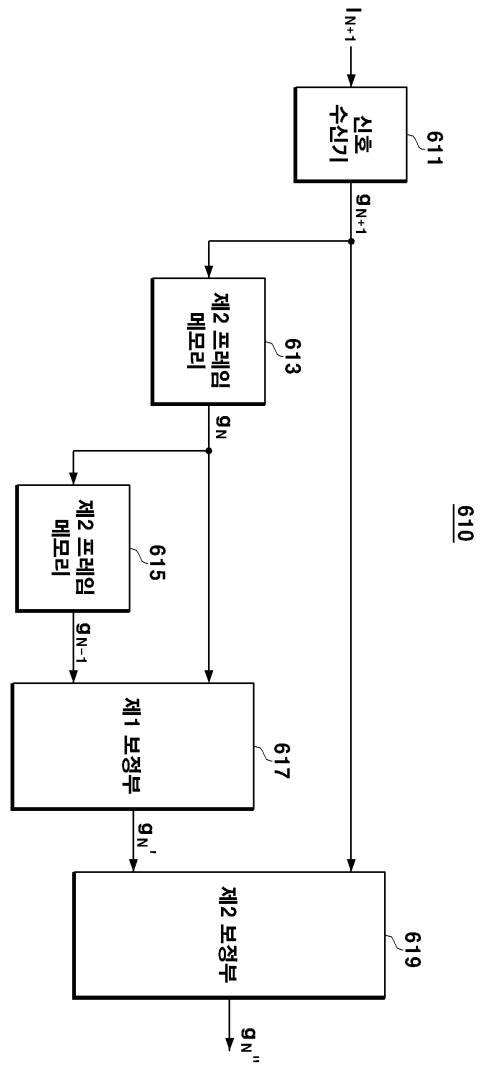
도면5



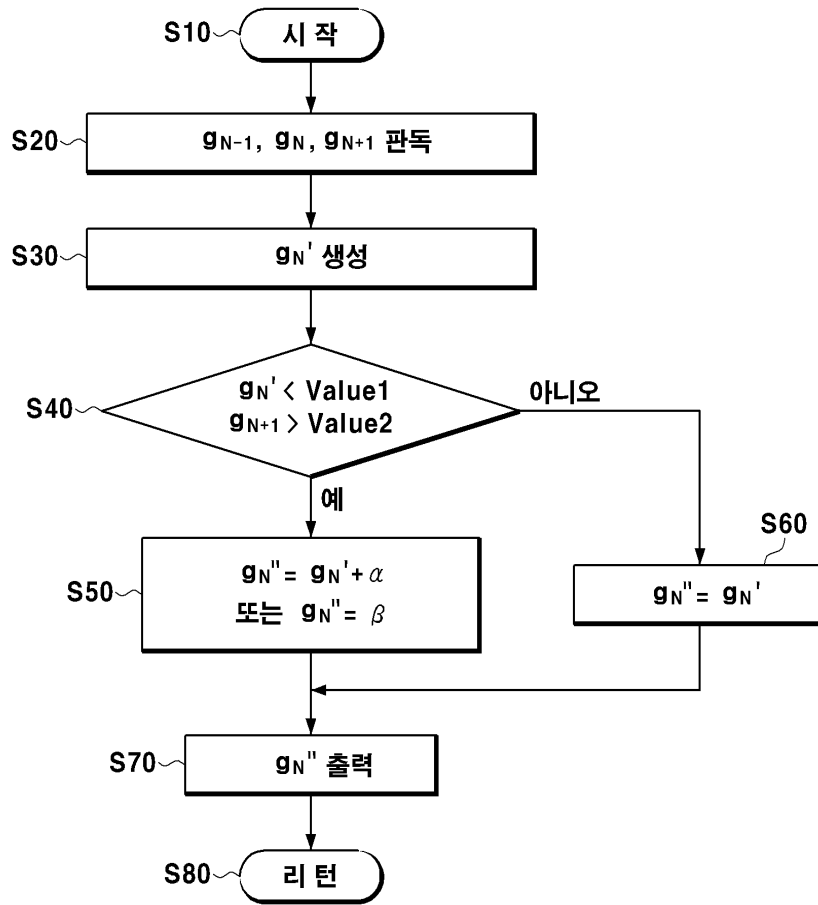
도면6



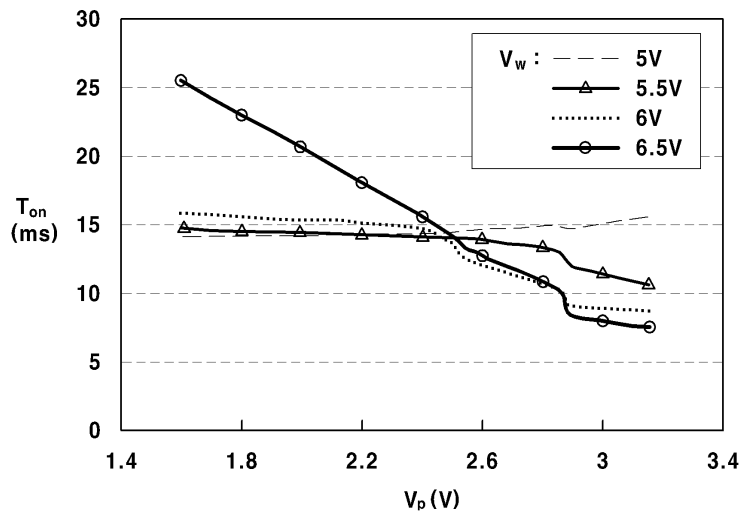
도면7



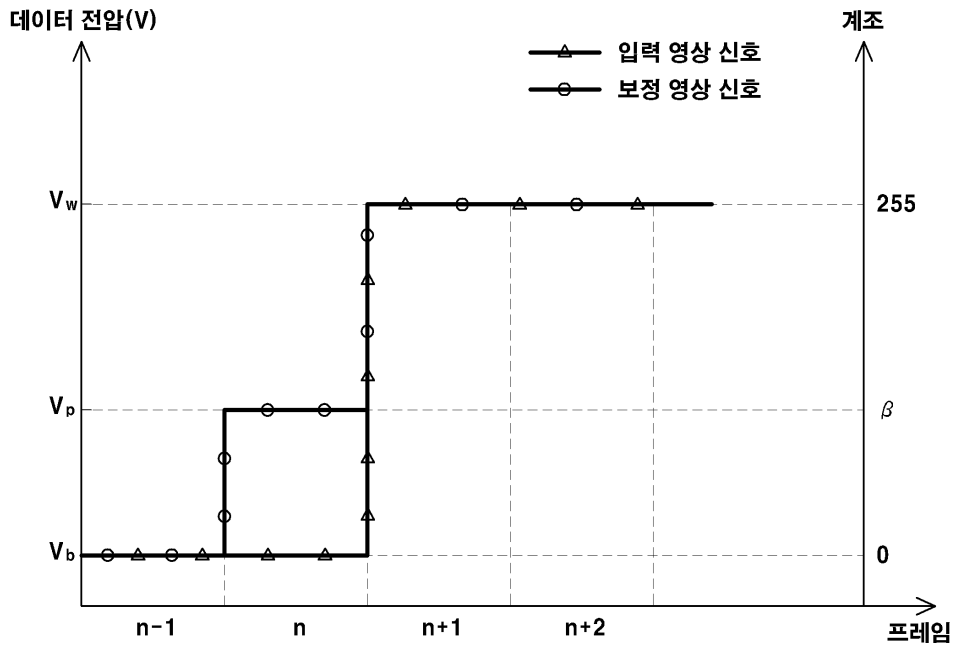
도면8



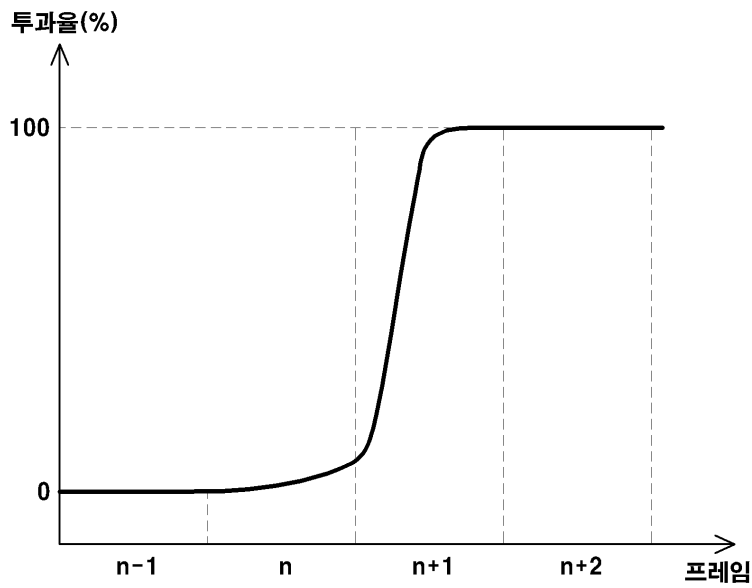
도면9



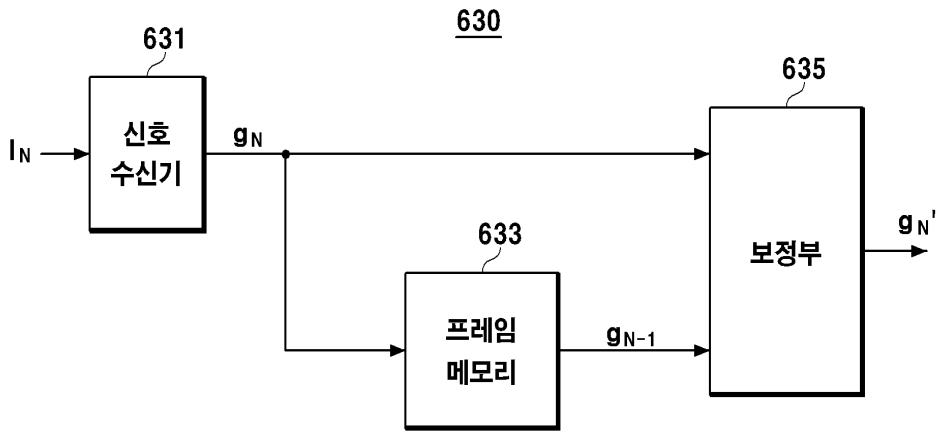
도면10



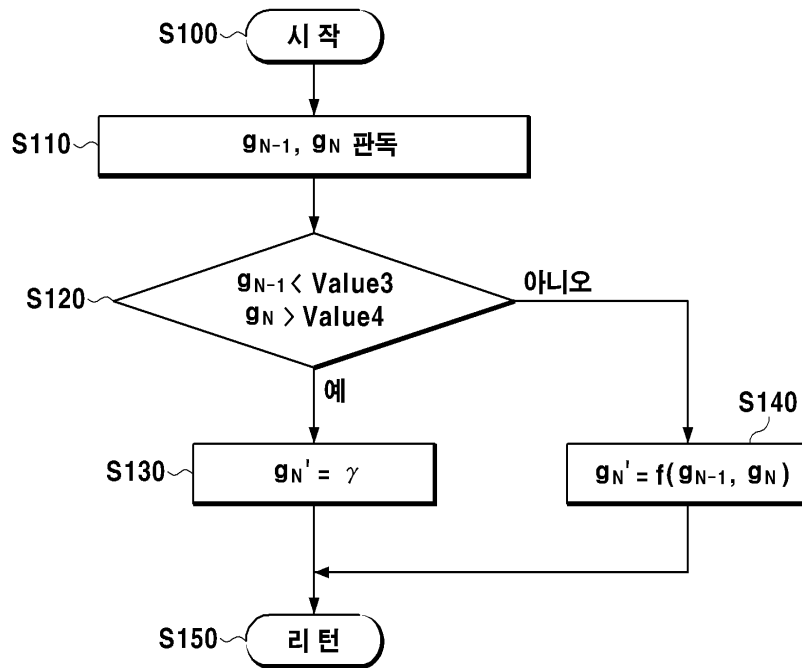
도면11



도면12



도면13



도면14

