

(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(51) Int. Cl. <sup>7</sup> G02F 1/136	(11) 공개번호 특2000-0062893	(43) 공개일자 2000년10월25일
(21) 출원번호	10-2000-0015284	
(22) 출원일자	2000년03월25일	
(71) 출원인	가부시키가이샤 히타치세이사쿠쇼 가나이 쓰토무 일본국 도쿄도 치요다쿠 간다스루가다이 4쵸메 6반치	
(72) 발명자	데라카도 마사또모 일본 지바켄 지바시 주우오구 미야꼬쵸 1-26-13 이께다 하지메 일본 지바켄 모바라시 시모나가요시 460 오노 가꾸오 일본 지바켄 모바라시 마찌보 13 가네꼬 도시끼 일본 지바켄 지바시 미도리구 아스미가오까 4-39-9-303	
(74) 대리인	구영창, 장수길	

심사청구 : 없음

(54) 액정 표시 장치 및 그 제조 방법

요약

신호 배선이나 전극의 패터닝 공정을 간략화하고, 단자부에서의 전식(電蝕) 등을 방지하여 신뢰성을 높인 액정 표시 장치를 제공한다.

기판(1)에 전극 및/또는 신호 배선을 형성할 때에, 기판(1) 상에 성막한 크롬 등의 금속막(2) 상에 에칭 레이트가 큰 비정질의 산화 도전막(3)을 적층하고, 1회의 포토리소그래피 처리로 일괄하여 에칭 가공한다.

대표도

도1

색인어

액티브 매트릭스 기판, 컬러 필터 기판, 액정층, 금속막, 비정질의 산화 도전막, 질화 실리콘막, 패시베이션막

명세서

도면의 간단한 설명

- 도 1은 본 발명에 따른 액정 표시 장치의 제1 실시예를 설명하는 주요부의 모식 단면도.
- 도 2는 본 발명에 따른 액정 표시 장치의 제1 실시예를 설명하는 액티브 매트릭스 기판 상에 형성된 1화소 부분의 모식 평면도.
- 도 3은 에천트에서의 전극 형성 재료의 부식 전위의 설명도.
- 도 4는 본 발명에 따른 액정 표시 장치의 제2 실시예를 설명하는 주요부의 모식 단면도.
- 도 5는 본 발명에 따른 액정 표시 장치의 구동 회로의 개념도.
- 도 6은 본 발명에 따른 액정 표시 장치의 전체 구성예를 설명하는 전개 사시도.

<도면의 주요 부분에 대한 부호의 설명>

- 1 : 액티브 매트릭스 기판
- 11 : 컬러 필터 기판
- 15 : 액정층

- 2 : 금속막
- 3 : 비정질의 산화 도전막
- 4 : 질화 실리콘막
- 5 : i-a-Si막
- 6 : n+a-Si막
- 7 : 금속막
- 8 : 비정질의 도전막
- 9 : 패시베이션막(PAS막)

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 그 제조 방법에 관한 것으로, 특히 박막 트랜지스터 등의 능동 소자를 갖는 액티브 매트릭스형 액정 표시 장치 및 그 제조 방법에 관한 것이다.

액정 표시 장치는 기본적으로 적어도 한측이 투명한 유리 등으로 이루어진 2장의 기판 사이에 액정층을 끼운 액정 패널을 이용하고, 2장의 기판 각각에 형성한 화소 형성용 전극에 선택적으로 전압을 인가하여 소정 화소의 점등과 소등을 행하는 형식(소위, 단순 매트릭스형)과, 상기 종류의 전극에 화소 선택용 능동 소자(스위칭 소자)를 배치한 액정 패널을 형성하여 이 능동 소자를 선택함으로써 소정 화소의 점등과 소등을 행하는 형식(예를 들면, 박막 트랜지스터(TFT)를 능동 소자로서 이용하는 액티브 매트릭스형)으로 크게 구별된다.

특히, 후자의 액티브 매트릭스형 액정 표시 장치는 콘트라스트 성능, 고속 표시 성능 등으로부터 액정 표시 장치의 주류로 되어 있다.

이 액티브 매트릭스형 액정 표시 장치에는, 한측의 기판에 형성한 전극과 다른측의 기판에 형성한 전극 사이에 액정층의 배향 방향을 변화시키기 위한 전극을 인가하는 종 전계 방식과, 한측의 기판에만 형성한 전극 사이에 액정층의 배향 방향을 변화시키는 전계를 기판과 평행한 방향으로 형성시키는 횡 전계 방식(IPS : In-Plane Switching Mode)이 있다.

이들 액정 표시 장치에서는, 그 액정 패널의 각 전극에 주사 신호나 영상 신호를 공급하기 위한 신호 배선이 액정 패널의 표시 영역으로부터 그의 단부 테두리의 단자부까지 형성되어 있다.

각 배선의 단자부에서의 구동 회로 칩(구동 IC), 또는 구동 IC를 탑재한 플렉시블 프린트 기판을 접속하는 접속부는 접촉 저항의 증가 등의 문제점이 생기지 않도록 산화물의 도전막으로 피복되어 있다.

이 산화물의 도전막으로서, 종 전계 방식의 액정 표시 장치에서는, 산화물 투명 도전막을 이용하고 있고, 이 산화물 투명 도전막으로 단자부를 피복하고 있다.

그러나, 횡 전계 방식의 액정 표시 장치에서는, 기판에 평행하게 형성한 전극 사이(화소 전극과 대향 전극 사이)에서 전계를 형성하여 액정층의 배향 방향을 변화시키는 것이므로, 투명 전극은 불필요하다.

한편, 단자부의 신뢰성을 확보하기 위해, 즉 통전에 의해 배선이나 전극의 형성 재료가 산화하여 부식 또는 용해하는 전식을 방지하기 위해, 단자부를 화학적으로 안정한 산화물인 투명 도전막으로 피복하고 있다.

상기한 바와 같이, 횡 전계 방식의 액정 표시 장치에서는, 화소 영역에 투명 도전막을 형성하는 것이 불필요함에도 불구하고, 단자부에서는 그의 접속 안정성을 확보하기 위해 산화물로 이루어진 투명 도전막이 필요하므로, 표시 영역과 단자부 전체의 신호 배선 및 각 전극을 금속막의 상층에 투명 도전막을 피복한 구조로 해야 하고, 포토리소그래피에 의한 에칭 가공(습식 에칭)의 공정수를 줄이는 데 문제가 된다.

단자부의 금속막의 패터닝 가공 외에, 산화물의 투명 도전막의 패터닝을 위해 또 한번의 포토리소그래피 공정과 에칭 공정이 필요하고, 단자부의 패터닝 가공을 위해 최저 2회의 포토리소그래피 공정이 필요하였다.

#### 발명이 이루고자하는 기술적 과제

본 발명의 목적은, 상기 종래 기술의 문제점을 해결하기 위한 것으로, 횡 전계 방식의 액정 표시 장치에서의 신호 배선이나 전극의 패터닝 공정을 간략화함과 동시에, 단자부에서의 전식 등을 방지하여 신뢰성을 높은 액정 표시 장치와 그 제조 방법을 제공하는 것에 있다.

상기 목적을 달성하기 위해, 본 발명은, 종류가 다른 금속들 사이의 부식 전위차에 의한 부식 속도(에칭 레이트)가 상이한 것을 이용하여 패터닝하여 형성한 신호 배선과 각종 전극을 포함하는 횡 전계 방식의 액정 표시 장치를 얻는 점에 특징을 갖는다.

본 발명의 대표적인 구성을 기술하면, 다음과 같다. 즉,

(1) 금속막 상에 에칭 레이트가 큰 비정질의 산화 도전막을 배치한 적층 구조로 이루어진 전극 및/또는 신호 배선을 형성한다.

(2) 주사 신호 배선을 통해 주사 신호를 인가하는 게이트 전극, 영상 신호 배선을 통해 영상 신호를 인가하는 드레인 전극, 소스 전극을 갖는 박막 트랜지스터, 및 대향 전극을 형성한 한층의 기판과, 적어도 컬러 필터를 갖는 다른층의 기판으로 이루어지며, 상기 한층의 기판과 다른층의 기판 사이에 액정층을 밀봉한 액정 표시 장치에 있어서,

상기 주사 신호 배선, 영상 신호 배선, 게이트 전극, 드레인 전극, 소스 전극, 대향 전극의 전부 또는 일부를, 에칭 레이트가 큰 비정질의 산화 도전막을 금속막의 상층에 배치한 적층 구조로 형성했다.

(3) (1) 또는 (2)에서의 상기 금속막이 부식 전위가 다른 2종류의 재료의 적층으로 구성된다.

(4) 그리고, 상기의 신호 배선 및/또는 각종 전극을, 에칭액 중에 금속막보다 낮은 부식 전위를 갖는 비정질의 산화 도전막을 금속막의 상층에 배치한 적층 구조 박막을 성막하고, 이 적층 구조 박막을 한번의 포토리소그래피에 의한 에칭 처리 공정으로 소정의 패턴링 가공을 실시한다.

(5) (4)에서의 상기 적층 구조의 금속막이 크롬 또는 크롬-몰리브덴 합금이고, 산화 도전막이 인듐-주석-옥사이드인 것을 특징으로 한다.

(6) 또한, 상기 비정질의 산화 도전막의 재료로서, 인듐(In), 아연(Zn)의 산화물을 이용한다. (그리고, 상기 금속막의 재료로서, 크롬(Cr), 크롬-몰리브덴(Cr-Mo), 크롬-텅스텐(Cr-W) 등을 사용할 수 있다.)

상기 구성에 의해, 본 발명의 목적이 달성되는 이유는 다음과 같다. 즉, 횡 절개 방식의 액정 표시 장치를 구성하는 액티브 매트릭스형 액정 패널을 작성할 때, 2장의 기판의 한층에 게이트 배선(주사 신호 배선), 드레인 전극(영상 신호 배선), 소스 전극(소스 전극은 화소 전극에 접속하지만, 여기서는 화소 전극도 포함하여 소스 전극이라 칭함), 대향 전극(공통 전극이라고도 칭함)을 형성한다.

이들 배선 또는 전극을 1층 또는 2층의 금속막의 상층에 금속 산화물막을 적층한 다층 구조로 형성한다. 이 다층 구조를 구성하는 금속 산화물막은 배선의 단자부에서 당해 단자의 산화에 의한 프린트 기판의 배선이나 구동 IC와 배선과의 접속의 신뢰성을 확보한다. 이에 따라, 단자부의 보호만을 위해 포토리소그래피 공정을 증가시킬 필요가 없게 된다.

또한, 이 산화물 도전막을 비정질 상태의 산화막으로 함으로써, 하층의 금속막과의 동일한 에칭으로 가공하는 것이 가능해진다. 결정 상태의 산화물은 금속 배선용의 강산성 에천트(에칭액)에서는 에칭되기가 상당히 어려우므로, 통상적으로 다른 에천트를 이용한 에칭 처리가 필요하다.

결정 상태의 산화막은 에천트에서의 부식 전위가 높고, 따라서 금속 배선용 에천트에서 거의 에칭되지 않기 때문이다. 그러나, 비정질 상태의 산화막은 금속 배선용 에천트에서도 그 부식 전위가 낮고, 금속막과 동등하다.

그 때문에, 에천트, 금속막, 및 산화막 각각의 조성을 최적화함으로써, 동일한 에천트를 이용하여 금속막과 산화막 양자를 동시에 에칭 가공할 수 있게 된다.

상기 각각의 조성의 조합의 최적 재료로서는, 예를 들면 에천트로서 질산(硝酸) 제2 세륨 암모늄 수용액을 주성분으로 하는 에천트, 인산, 질산, 초산(酢酸)을 주성분으로 하는 에천트이다.

또한, 금속막으로서, 순 크롬(Cr) 및 그의 합금, 몰리브덴(Mo) 및 그의 합금, 또는 이들 적층막이다.

그리고, 산화막 즉 산화물 도전막으로서, 인듐(In)과 아연(Zn) 및 산소(O)로 이루어진 산화물이다. 특히, In-Zn-O막은 크롬(Cr)막 또는 몰리브덴(Mo)막의 형성시와 거의 같은 높은 기판 온도에서도 비정질 구조를 유지하고, 또한 성막 온도가 높기 때문에, 금속막과의 밀착성이 확보될 수 있는 특징을 갖는다.

산화물 도전막과 금속막과의 적층 배선을 습식 에칭할 때, 동일한 에천트로 에칭할 수 있을 뿐만 아니라, 각각의 에칭 레이트를 조정함으로써 배선의 단면 형상을 순방향 테이퍼 형상으로 가공할 수 있다.

배선 단면을 순방향 테이퍼 형상으로 가공함으로써, 그 상부에 피복하는 막의 커버리지를 개선할 수 있다. 즉, 최하부의 게이트 배선 및 대향 배선을 테이퍼 가공함으로써, 게이트 절연막, a-Si막(반도체층), 드레인 배선, 및 소스 배선(전극)의 형상도 동일하게 순방향 테이퍼 형상으로 가공되고, 최상층의 패시베이션막(PAS막)의 커버리지를 개선하고, PAS막의 커버리지 불량에 의한 배선 부식을 방지할 수 있다.

또한, 모든 배선의 최상부가 산화물로 피복되어 있기 때문에, 포토리소그래피 공정에서의 감광 레지스트와 배선막과의 밀착성을 금속막만의 경우와 비교하여 대폭 향상시킬 수 있다는 이점도 있다.

또한, 본 발명은 상기 구성과 그 설명에 한정되는 것이 아니라, 본 발명의 기술 사상을 이탈하지 않고서, 각종의 변경이 가능함은 물론이다.

### 발명의 구성 및 작용

이하, 본 발명의 실시 형태에 대하여, 실시예의 도면을 참조하여 상세히 설명한다.

#### [제1 실시예]

도 1은 본 발명에 따른 액정 표시 장치의 제1 실시예를 설명하는 주요부의 모식 단면도이다. 또한, 도 2는 본 발명에 따른 액정 표시 장치의 제1 실시예를 설명하는 액티브 매트릭스 기판 상에 형성한 1 화소 부분의 모식 평면도이다.

이 액정 표시 장치는, 한측의 기판인 액티브 매트릭스 기판(1)과 다른측의 기판인 컬러 필터 기판(11) 사이에 액정층(15)을 끼워 이루어진다. 액티브 매트릭스 기판(1)의 내면에는 금속막(2)과 비정질의 산화 도전막(3)의 다층 구조로 이루어진 게이트 배선(전극), 절연막인 질화 실리콘막(4), i-a-Si막(5)과 n+a-Si막(6)의 다층 구조의 반도체막, 소스 배선(전극)과 드레인 배선(전극)의 배선용 금속막(7), 소스 배선(전극)과 드레인 배선(전극)의 배선용 비정질의 도전막(8), 패시베이션막(PAS막)(9)이 형성되어 있다.

한편, 컬러 필터 기판(11)의 내면에는, 블랙 매트릭스(12)로 구획된 복수 색의 컬러 필터(13)가 성막되고, 그 상층에 보호막(14)이 피복되어 있다. 또한, 이 보호막(14)과 액티브 매트릭스 기판측의 패시베이션막(PAS막)(9)과 액정층(15)의 계면에는 액정층을 구성하는 액정 조성물의 배향 방향을 규제하는 배향막이 도포되어 있지만, 도시는 생략하고 있다.

액티브 매트릭스 기판(1) 상에 크롬(Cr) 또는 크롬과 몰리브덴(Mo) 합금(Cr-Mo), 또는 크롬과 텅스텐(W) 합금(Cr-W) 등으로 이루어진 금속 배선(2)용 박막을 성막 온도 120℃로 스퍼터링법으로 성막한다. 이어서, 인듐(In)-아연(Zn)-산소(O)막(3)(IZO막)을 마찬가지로 성막 온도 120℃로 연속 성막하여 다층 구조의 금속막을 형성한다.

이 때, In-Zn-O막(3)은 성막시의 기판 온도를 실온보다 높여도 결정화는 일어나지 않고, 비정질 상태를 유지한다.

다음에, 이 금속막을 게이트 배선 패턴의 포토마스크를 이용하여 노광한 후, 질산 제2 세륨 암모늄 수용액의 에천트로 에칭하여 게이트 배선(21)을 형성한다. 또한, 이 게이트 배선과 동시에, 횡 전개 방식의 화소를 형성하는 다른측의 전극인 대향 전극 배선(22)을 형성한다.

또한, 도 2에서, 참조 번호 23은 박막 트랜지스터 TFT를 구성하는 a-Si의 섬, 24는 소스 전극(이 소스 전극은 1 화소 중에서 빗살 형상의 화소 전극을 구성함), 25는 드레인 배선(전극)이다.

이 횡 전개 방식에서는, 박막 트랜지스터 TFT의 소스 전극(24)으로 구성되는 빗살의 화소 전극(24)과 대향 전극 배선(22) 사이에 전계를 형성하여 액정층의 배향을 제어함으로써, 화소의 온, 오프를 행한다.

도 3은 에천트에서의 전극 형성 재료의 부식 전위의 설명도이다. 도 3은 에천트로서 질산 제2 세륨 암모늄 수용액을 이용한 경우로, 이 에천트에서의 결정성 도전막, 비정질 도전막(ITO, IZO), 크롬(Cr), 크롬-몰리브덴 합금(Cr-Mo)의 각 부식 전위를 나타낸다.

도시된 바와 같이, 결정성 도전막에 비해 비정질 도전막의 부식 전위는 낮고, 금속 재료인 크롬(Cr), 크롬-몰리브덴 합금(Cr-Mo)보다도 약간 낮다. 따라서, 크롬(Cr)이나 크롬-몰리브덴 합금(Cr-Mo)용의 에칭액에서는 결정성 도전막은 에칭되지 않기 때문에, 이 결정성 도전막을 금속(Cr, Cr-Mo) 상에 적층한 다층 구조의 막을 에칭하는 경우에는, 금속용과는 다른 에천트를 이용한 에칭 공정이 필요하다.

이에 반해, 비정질 도전막은 금속(Cr, Cr-Mo)용의 에천트를 이용하여 1회의 에칭으로 일괄 가공할 수 있다.

또한, 도 3에 도시된 바와 같이, 크롬(Cr)이나 크롬-몰리브덴 합금(Cr-Mo)에 대해 비정질 도전막의 부식 전위는 약간 낮으므로, 이들 금속 박막보다도 빠르게 에칭이 진행된다. 그 결과, 도 1에 도시된 바와 같이, 적층 구조의 게이트 배선(전극)은 순방향 테이퍼 형상으로 가공할 수 있다.

게이트 배선(전극)의 에칭 처리 후, 레지스트를 박리하고, 플라즈마 CVD법으로 SiN막(4), i-a-Si막(5), n+a-Si막(6)을 연속 성막한다. 그리고, 도 2에 나타낸 a-Si의 섬(23)을 가공하기 위해, 게이트 배선(전극)의 패턴링 공정과 동일하게 레지스트를 형성하고, 건식 에칭법을 이용하여 i-a-Si막(5), n+a-Si막(6)을 에칭한다.

a-Si 섬의 가공용 레지스트를 박리한 후, 소스 배선(전극) 및 드레인 배선(전극)으로서, 게이트 배선(전극)과 동일한 구조인 Cr막과 Cr-Mo막, 비정질 도전막으로서 In-Zn-O막을 연속 성막하고, 적층 구조의 박막을 형성한다.

성막한 적층 구조의 박막을, 포토리소그래피 공정으로 소스 배선(전극)(24)과 드레인 배선(전극)(25)을 동시에 형성한다. 게이트 배선(전극)과 마찬가지로, 질산 세륨 암모늄을 주성분으로 하는 수용액(에천트)을 이용하여, 상기의 적층 구조의 박막을 일괄 에칭한다.

그리고, 소스 배선(전극)(24)과 드레인 배선(전극)(25)의 패턴을 마스크로서 채널부의 n+a-Si막(6)을 건식 에칭법을 이용하여 에칭한다. 그 후, CVD법으로 패시베이션막으로서 SiN막(9)을 성막한다.

이상의 방법을 이용함으로써, 횡 전개 방식의 액정 표시 장치의 액티브 매트릭스 기판(4)에 4회의 포토 에칭 공정으로 박막 트랜지스터를 형성할 수 있다.

상기의 배선 구조(전극 구조)는 비정질 도전막과 금속막의 적층 구조이지만, 금속막도 적층 구조로 할 수도 있다.

#### [제2 실시예]

도 4는 본 발명에 따른 액정 표시 장치의 제2 실시예를 설명하는 주요부의 모식 단면도이다. 본 실시예에서는, 순 크롬(Cr)막(2a) 상에 크롬-몰리브덴 합금(Cr-Mo)막(2b)을 적층하여 적층 구조의 금속막(2)을 형성하고, 그 상층에 인듐 아연 옥사이드(In-Zn-O)막(3)을 적층한 것이다.

순 크롬(Cr)막(2a)과 크롬-몰리브덴 합금(Cr-Mo)막(2b)의 적층 구조의 금속막(2)의 상층에 인듐 아연 옥사이드(In-Zn-O)막(3)을 적층한 적층 구조로 함으로써, 도 3에서 설명한 각 층의 에칭 레이트의 상이로 전체의 적층 구조를 1회의 포토리소그래피 에칭으로 테이퍼 형상으로 가공할 수 있다.

또한, 금속막(2) 상에 적층하는 산화물 도전막(3)은 비정질 상태의 산화물일 수 있고, 상기 인듐 아연 옥사이드(In-Zn-O)막 이외에도, 실온에서 성막한 인듐 주석 옥사이드(In-Sn-O : ITO), 그 외의 산화물 도전막을 이용할 수 있다.

또한, 인듐 아연 옥사이드(In-Zn-O)막을 이용한 것에서는, 그 후의 CVD법 등의 성막 공정에서도 비정질 상태를 유지하지만, 실온에서 성막한 ITO의 경우는 비정질 상태에서 상기의 포토리소그래피 에칭 가공을 실시하고, 그 후의 CVD 성막 공정 등의 가열 공정을 거쳐 최종적으로는 결정 상태가 될 수도 있다.

[제3 실시예]

본 실시예에서는, 적층 구조로 하는 금속층으로서 몰리브덴(Mo)을 주성분으로 하는 합금을 이용한다. 몰리브덴 합금을 이용한 경우, 그 에천트로서는 인산, 질산, 초산, 물로 이루어진 에칭액을 이용한다.

이 경우도 상층에 성막한 인듐 아연 옥사이드막은 이 에칭액으로 에칭되므로, 적층 구조의 막을 일괄하여 에칭할 수 있다. 인듐 아연 옥사이드막과 몰리브덴 합금막의 에칭 레이트의 차는, 양자의 에칭 레이트 또는 부식 전위차를 에칭액의 성분을 변화시킴으로써 제어할 수 있다.

또한, 몰리브덴(Mo) 합금을 이용하는 경우에 기초층인 유리 기판과의 밀착성이 불량하고, 막이 박리될 가능성이 있는 경우, 몰리브덴(Mo) 합금층의 하층에도 인듐 아연 옥사이드막을 형성하여 3층의 적층 구조로 함으로써 몰리브덴(Mo) 합금층과 기초층과의 밀착성을 개선할 수 있다.

이와 같이, 본 발명의 각 실시예에 의해, 액정 패널을 구성하는 각종의 배선이나 전극을 패터닝하기 위한 포토리소그래피 공정에서의 에칭 공정을 간소화할 수 있고, 또한 단선 등의 발생이 적은 고 신뢰성의 액정 표시 장치를 얻을 수 있다.

이상의 방법에 의해 패터닝한 각종 배선(전극)을 구비한 에칭 표시 장치의 구체예를 설명한다.

도 5는 본 발명에 따른 액정 표시 장치의 구동 회로의 개념도로서, 참조 번호 31은 제어 회로, 32는 주사 전극(게이트 전극) 구동 회로, 33은 영상 신호 전극(드레인 전극) 구동 회로, 34는 대향 전극 구동 회로, 35는 액정 패널의 유효 표시 영역이다. 또한, C<sub>1c</sub>는 액정의 용량 성분, C<sub>s</sub>는 유지 용량을 나타낸다.

액정 패널의 유효 표시 영역(35)에 형성되어 각 화소를 스위칭하는 박막 트랜지스터 TFT는 주사 전극 구동 회로(32), 영상 신호 전극 구동 회로(33) 및 대향 전극 구동 회로(34)에 의해 선택적으로 온/오프된다. 이러한 온/오프는 제어 회로(31)에 의해 제어된다.

도 6은 본 발명에 따른 액정 표시 장치의 전체 구성예를 설명하는 전개 사시도이다. 도면에서는 본 발명에 따른 액정 표시 장치(액정 패널, 회로 기판, 백라이트, 그 외의 구성 부재를 일체화한 것을 액정 표시 모듈(MDL)이라 칭함)의 구체적인 구조를 설명하는 것이다.

도면 중, SHD는 금속판으로 이루어진 실드 케이스(메탈 프레임이라고도 칭함), WD는 표시창, INS1~3은 절연 시트, PCB1~3은 회로 기판으로, PCB1은 드레인측 회로 기판(영상 신호선 구동용 회로 기판), PCB2는 게이트측 회로 기판(주사 신호선 구동용 회로 기판), PCB3은 인터페이스 회로 기판, JN1~3은 회로 기판 PCB1~3 사이를 전기적으로 접속하는 조이너, TCP1, TCP2는 테이프 캐리어 패키지, PNL은 액정 패널, GC는 고무 쿠션, ILS는 차광 스페이서, PRS는 프리즘 시트, SPS는 확산 시트, GLB는 도광판, RFS는 반사 시트, MCA는 일체화 성형에 의해 형성된 하측 케이스(몰드 프레임), MO는 MCA의 개구, LP는 형광관, LPC는 램프 케이블, GB는 형광관 LP를 지지하는 고무 부쉬, BAT는 양면 접착 테이프, BL은 형광관이거나 도광판 등으로 이루어진 백라이트를 나타내며, 도시의 배치 관계에서 확산판 부재를 겹쳐서 액정 표시 모듈 MDL이 조립된다.

액정 표시 모듈 MDL은 하측 케이스 MCA와 실드 케이스 SHD의 2종류의 수납·유지 부재를 가지며, 절연 시트 INS1~3, 회로 기판 PCB1~3, 액정 표시 패널 PNL을 수납 고정된 금속제의 실드 케이스 SHD와, 형광관 LP, 도광판 GLB, 프리즘 시트 PRS 등으로 이루어진 백라이트 BL을 수납한 하측 케이스 MCA를 합체시켜 이루어진다.

영상 신호선 구동용 회로 기판 PCB1에는 액정 표시 패널 PNL의 각 화소를 구동하기 위한 집적 회로 칩이 탑재되고, 또는 인터페이스 회로 기판 PCB3에는 외부 호스트로부터의 영상 신호를 수신하고, 타이밍 신호 등의 제어 신호를 수신하는 집적 회로 칩, 및 타이밍을 가공하여 클럭 신호를 생성하는 타이밍 컨버터 TCON 등이 탑재된다.

상기 타이밍 컨버터에서 생성된 클럭 신호는 인터페이스 회로 기판 PCB3 및 영상 신호선 구동용 회로 기판 PCB1에 매설된 클럭 신호 라인 CLL을 통해 영상 신호선 구동용 회로 기판 PCB1에 탑재된 집적회로 칩에 공급된다.

인터페이스 회로 기판 PCB3 및 영상 신호선 구동용 회로 기판 PCB1은 다층 배선 기판이고, 상기 클럭 신호 라인 CLL은 인터페이스 회로 기판 PCB3 및 영상 신호 구동용 회로 기판 PCB1의 내측 배선으로서 형성된다.

또한, 액정 패널 PNL에는 박막 트랜지스터 TFT를 구동하기 위한 영상 신호선 구동용 회로 기판 PCB1, 주사 신호선 구동 회로 기판 PCB2 및 인터페이스 회로 기판 PCB3이 테이프 캐리어 패키지 TCP1, TCP2에 접속되고, 각 회로 기판 사이는 조이너 JN1, 2, 3으로 접속되어 있다.

상기 액정 표시 장치에 의하면, 그 액정 패널의 각종 배선이나 전극의 제조 공정을 단축함과 동시에, 단선 등의 발생을 저감한 신뢰성이 높은 액정 표시 장치를 제공할 수 있다.

**발명의 효과**

이상 설명한 바와 같이, 액정 패널의 각종 배선이나 전극을 금속막 상에 비정질 상태의 산화 도전막을 피복한 적층 구조로 하는 본 발명에 따르면, 당해 배선이나 전극을 동일한 에천트로 일괄하여 패터닝 가공을 실시할 수 있게 되고, 또한, 형성한 배선이나 전극의 측면에 순방향 테이퍼를 갖게 하는 것이 용이하므로, 단선 등의 발생이 방지되고, 또한 특히 단자부에서의 전식에 대한 내성을 대폭 향상시킬 수 있고, 저 비용이면서 표시 불량에 없는 고 신뢰성의 액정 표시 장치를 제공할 수 있다.

### (57) 청구의 범위

#### 청구항 1

액정 표시 장치에 있어서,

금속막 상에 에칭 레이트가 큰 비정질의 산화 도전막을 배치한 적층 구조로 이루어진 전극 및/또는 신호 배선을 포함하는 것을 특징으로 하는 액정 표시 장치.

#### 청구항 2

주사 신호 배선을 통해 주사 신호를 인가하는 게이트 전극, 영상 신호 배선을 통해 영상 신호를 인가하는 드레인 전극, 소스 전극을 갖는 박막 트랜지스터, 및 대향 전극을 형성한 한측의 기판과, 적어도 컬러 필터를 갖는 다른측의 기판으로 이루어지며, 상기 한측의 기판과 다른측의 기판 사이에 액정층을 밀봉한 액정 표시 장치에 있어서,

상기 주사 신호 배선, 영상 신호 배선, 게이트 전극, 드레인 전극, 소스 전극, 대향 전극의 전부 또는 일부를, 에칭 레이트가 큰 비정질의 산화 도전막을 금속막의 상층에 배치한 적층 구조로 형성한 것을 특징으로 하는 액정 표시 장치.

#### 청구항 3

제1항 또는 제2항에 있어서, 상기 금속막이 부식 전위가 다른 2 종류의 재료의 적층으로 이루어진 것을 특징으로 하는 액정 표시 장치.

#### 청구항 4

액정 표시 장치의 제조 방법에 있어서,

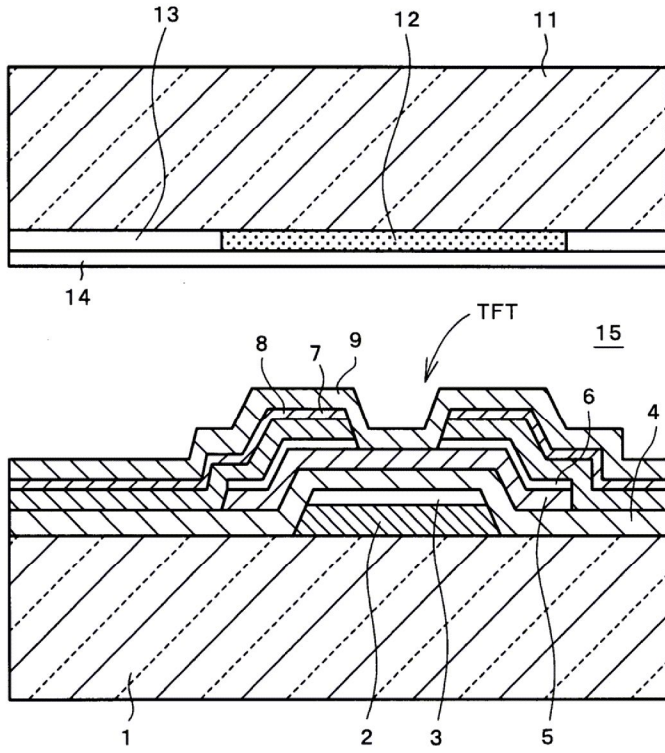
에칭액 중에 금속막보다 낮은 부식 전위를 갖는 비정질의 산화 도전막을 금속막의 상층에 배치한 적층 구조 박막을 성막하고, 이 적층 구조 박막을 한번의 에칭 처리 공정으로 소정의 전극 패턴 및/또는 신호 배선 패턴을 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

#### 청구항 5

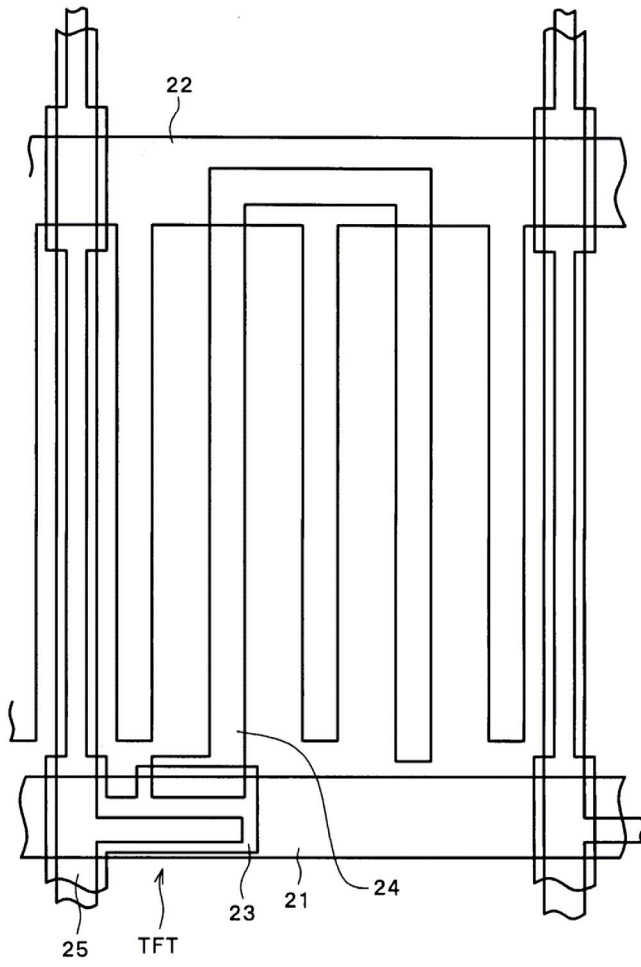
제4항에 있어서, 상기 적층 구조의 금속막은 크롬 또는 크롬-몰리브덴 합금이고, 산화 도전막이 인듐 아연 옥사이드인 것을 특징으로 하는 액정 표시 장치의 제조 방법.

### 도면

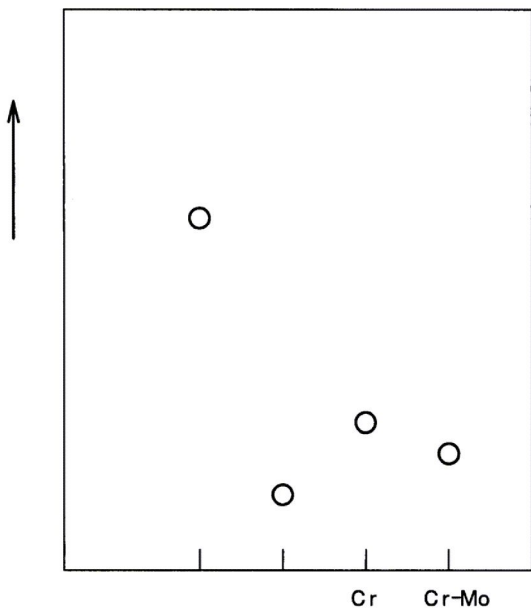
도면1



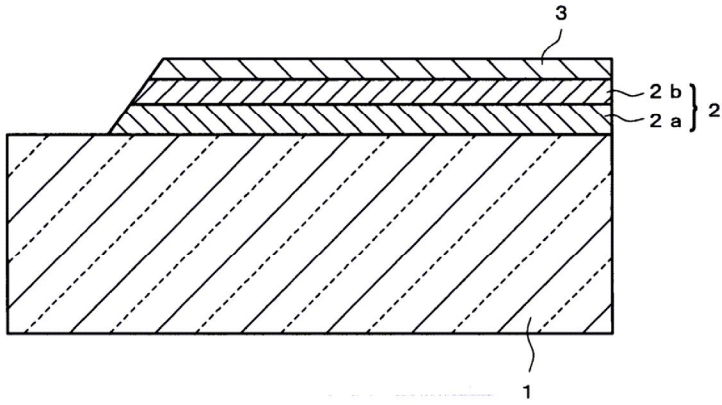
도면2



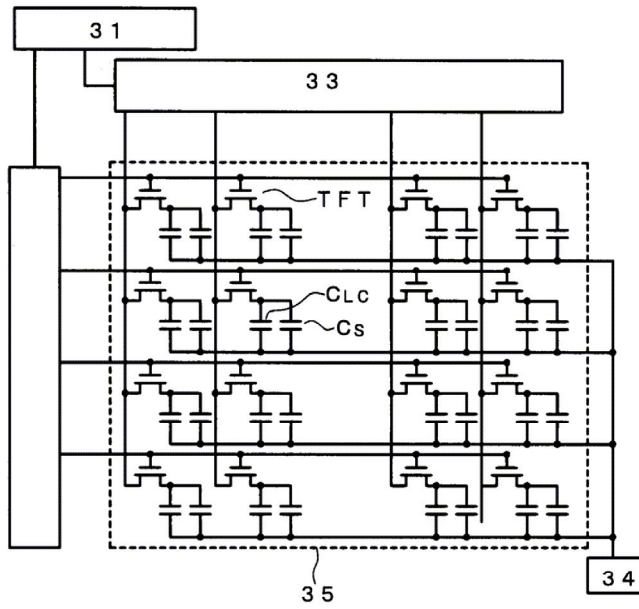
도면3



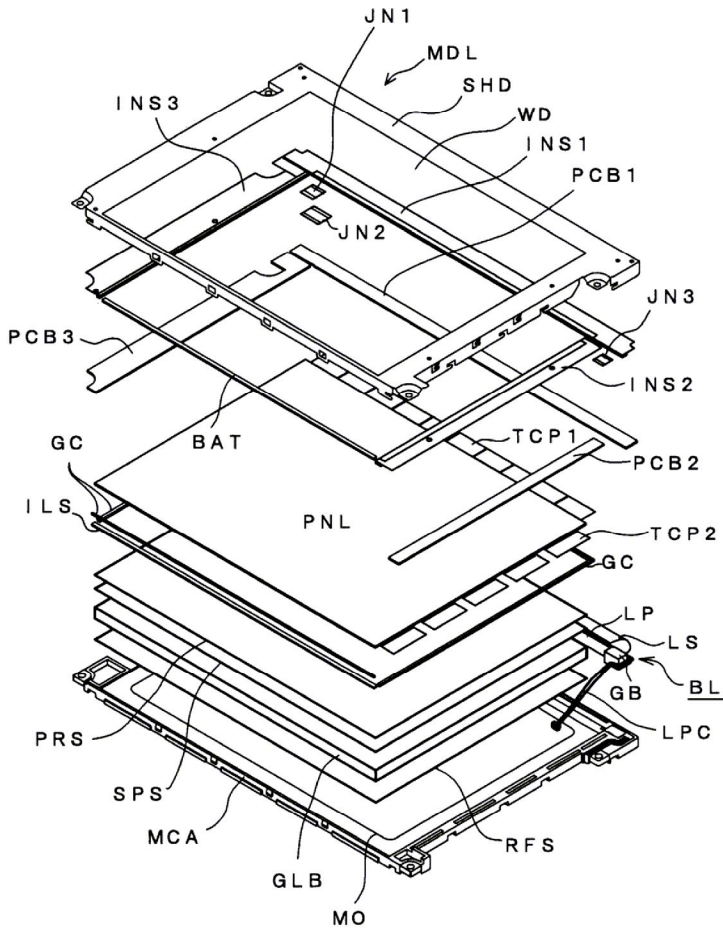
도면4



도면5



도면6



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR1020000062893A</a>	公开(公告)日	2000-10-25
申请号	KR1020000015284	申请日	2000-03-25
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA		
申请(专利权)人(译)	株式会社日立制作所		
当前申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	TERAKADO MASATOMO 데라까도마사또모 IKEDA HAJIME 이께다하지메 ONO KIKUO 오노기꾸오 KANEKO TOSHIKI 가네꼬도시끼		
发明人	데라까도마사또모 이께다하지메 오노기꾸오 가네꼬도시끼		
IPC分类号	G02F1/136		
代理人(译)	Jangsugil		
优先权	1999083689 1999-03-26 JP		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

目的：提供一种LCD及其制造方法，以实现提高的可靠性，同时简化电极的图案化工艺并防止端子部分中的电解腐蚀。

