



(19) 대한민국특허청(KR)  
(12) 등록특허공보(B1)

(45) 공고일자 2007년11월22일  
(11) 등록번호 10-0778952  
(24) 등록일자 2007년11월16일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2006-0008952

(22) 출원일자 2006년01월27일

심사청구일자 2006년01월27일

(65) 공개번호 10-2006-0088053

공개일자 2006년08월03일

(30) 우선권주장

JP-P-2005-00023869 2005년01월31일 일본(JP)

(56) 선행기술조사문헌

KR1020040082318 A

(73) 특허권자

샤프 가부시키키가이샤

일본 오사카후 오사카시 아베노구 나가이쵸 22  
방 22고

(72) 발명자

하나오카 가즈마카

일본 오사카후 오사카시 아베노구 나가이쵸 22  
방 22고 샤프가부시키키가이샤 내

나카니시 요헤이

일본 오사카후 오사카시 아베노구 나가이쵸 22  
방 22고 샤프가부시키키가이샤 내

(뒷면에 계속)

(74) 대리인

구영창, 장수길

전체 청구항 수 : 총 5 항

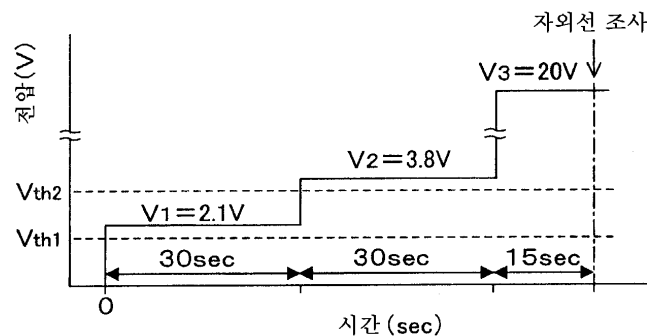
심사관 : 이동윤

(54) 액정 표시 장치 및 그 제조 방법

(57) 요약

실질적인 개구율이 높아서 노트형 컴퓨터에 적용 가능함과 함께, 폴리머 형성 시에서의 액정 분자의 배향의 흐트러짐을 방지할 수 있어, 표시 품질이 한층 더 양호한 MVA 모드의 액정 표시 장치의 제조 방법을 제공한다. 1개의 화소 내에 투과율-인가 전압 특성의 임계값 전압이  $V_{th1}$ 인 제1 부화소 영역과 투과율-인가 전압 특성의 임계값 전압이  $V_{th2}$ 인 제2 부화소 영역을 갖는 액정 표시 장치의 제조 방법에 있어서, 제1 및 제2 기관간에 중합 성분을 첨가한 액정을 봉입한 후, 액정층에 임계값 전압  $V_{th1}$ 보다도 약간 높은 전압  $V1$ 을 인가하여 일정 시간 유지하고, 그 후 임계값 전압  $V_{th2}$ 보다도 약간 높은 전압  $V2$ 를 인가하여 일정 시간 유지하고, 또한 통상 사용 시에서의 백 표시 전압보다도 높은 전압  $V3$ 을 인가하여 일정 시간 유지한다. 그 후, 자외선을 조사하여 중합 성분을 중합시켜서, 액정층 중에 폴리머를 형성한다.

대표도 - 도6



(72) 발명자

**오무로 가즈후미**

일본 오사카후 오사카시 아베노꾸 나가이쎄쵸 22방  
22고 샤프가부시킴가이샤 내

**다시로 구니히로**

일본 오사카후 오사카시 아베노꾸 나가이쎄쵸 22방  
22고 샤프가부시킴가이샤 내

**스기우라 노리오**

일본 오사카후 오사카시 아베노꾸 나가이쎄쵸 22방  
22고 샤프가부시킴가이샤 내

**가나이 겐고**

일본 오사카후 오사카시 아베노꾸 나가이쎄쵸 22방  
22고 샤프가부시킴가이샤 내

## 특허청구의 범위

### 청구항 1

1개의 화소 내에 투과율-인가 전압 특성이 서로 다른  $n$ 개의 부화소 영역( $n>1$ )을 갖는 액정 표시 장치의 제조 방법으로서,

제1 및 제2 기관간에 중합 성분을 첨가한 액정을 봉입하는 공정과,

상기 액정에 광을 조사하지 않은 상태에서 상기  $n$ 개의 부화소 영역의 투과율-인가 전압 특성의  $n$ 개의 임계값 전압( $V_{th1}, V_{th2}, \dots, V_{thn}; V_{th1}<V_{th2}<\dots<V_{thn}$ )보다 각각 높은  $n$ 개의 전압( $V_1, V_2, \dots, V_n; V_{th1}<V_1<V_{th2}<V_2<\dots<V_{thn-1}<V_{(n-1)}<V_{thn}<V_n$ )을 가장 낮은 전압부터 순서대로 상기 액정에 단계적으로 인가하고, 그 후 상기  $n$ 번째에 인가한 전압( $V_n$ )보다 높은 전압을 상기 액정에 인가한 상태에서 상기 액정에 광을 조사하여 상기 중합 성분을 중합시키는 공정

을 갖는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

### 청구항 2

제1항에 있어서,

상기 제1 기관에는, 각 화소마다 스위칭 소자와 상기 부화소 영역마다 배치된 부화소 전극이 형성되고, 상기 부화소 전극 중 적어도 하나는 상기 스위칭 소자에 직접 접속되고, 그 외의 부화소 전극은 용량 결합을 통하여 상기 스위칭 소자에 접속되어 있는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

### 청구항 3

1개의 화소 내에 투과율-인가 전압 특성의 임계값 전압이  $V_{th1}$ 인 제1 부화소 영역과 투과율-인가 전압 특성의 임계값 전압이  $V_{th2}$ (단,  $V_{th2}>V_{th1}$ )인 제2 부화소 영역을 갖는 액정 표시 장치의 제조 방법으로서,

제1 및 제2 기관간에 중합 성분을 첨가한 액정을 봉입하는 공정과,

상기 액정에 광을 조사하지 않은 상태에서 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 높은 전압  $V_1$ (단,  $V_{th1}<V_1<V_{th2}$ )를 인가하여 유지하는 공정과,

상기 액정에 광을 조사하지 않은 상태에서 상기 액정에 상기 임계값 전압  $V_{th2}$ 보다도 높은 전압  $V_2$ 를 인가하여 유지하는 공정과,

상기 액정에 상기 전압  $V_2$ 보다도 높은 전압  $V_3$ 를 인가하면서, 상기 액정에 광을 조사하여 상기 액정 중의 중합 성분을 중합시켜서 폴리머를 형성하는 공정

을 갖는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

### 청구항 4

1개의 화소 내에 투과율-인가 전압 특성의 임계값 전압이  $V_{th1}$ 인 제1 부화소 영역과 투과율-인가 전압 특성의 임계값 전압이  $V_{th2}$ (단,  $V_{th2}>V_{th1}$ )인 제2 부화소 영역을 갖는 액정 표시 장치의 제조 방법으로서,

제1 및 제2 기관간에 중합 성분을 첨가한 액정을 봉입하는 공정과,

상기 액정에 광을 조사하지 않은 상태에서 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 낮은 제1 전압  $V_1$ 을 인가하여 유지하는 공정과,

상기 액정에 광을 조사하지 않은 상태에서 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 높고, 상기 임계값 전압  $V_{th2}$ 보다도 낮은 제2 전압  $V_2$ 를 인가하여 유지하는 공정과,

상기 액정에 광을 조사하지 않은 상태에서 상기 액정에 상기 제2 전압  $V_2$ 보다도 높고, 상기 임계값 전압  $V_{th2}$ 보다도 낮은 제3 전압  $V_3$ 을 인가하여 유지하는 공정과,

상기 액정에 광을 조사하지 않은 상태에서 상기 액정에 상기 임계값 전압  $V_{th2}$ 보다도 높은 제4 전압  $V_4$ 를 인가하여 유지하는 공정과,

상기 액정에 상기 제4 전압 V4 또는 그것보다도 높은 제5 전압 V5를 인가하면서, 상기 액정에 광을 조사하여 상기 액정 중의 중합 성분을 중합시켜서 폴리머를 형성하는 공정

을 갖는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

## 청구항 5

1개의 화소 내에 투과율-인가 전압 특성이 서로 다른 복수의 부화소 영역을 갖는 액정 표시 장치로서,

서로 대향하여 배치된 제1 및 제2 기판과,

상기 제1 및 제2 기판간에 봉입된 액정으로 이루어지는 액정층과,

상기 액정층 중에 형성되어 전압 인가 시에서의 액정 분자의 배향 방향을 결정하는 폴리머와,

상기 부화소 영역 중 상기 투과율-인가 전압 특성의 임계값 전압이 가장 낮은 부화소 영역 또는 그것에 인접하는 영역에 배치되어 상기 액정층의 두께를 결정하는 스페이서

를 갖는 것을 특징으로 하는 액정 표시 장치.

## 명세서

### 발명의 상세한 설명

#### 발명의 목적

#### 종래기술의 문헌 정보

<44> [특허 문헌 1] 일본 특개 2003-149647호 공보

<45> [특허 문헌 2] 일본 특개 2004-279904호 공보

#### 발명이 속하는 기술 및 그 분야의 종래기술

<46> 본 발명은 MVA(Multi-domain Vertical Alignment) 모드의 액정 표시 장치 및 그 제조 방법에 관한 것으로, 특히 액정 분자가 쓰러지는 방향을 결정하는 폴리머가 액정층 중에 형성된 액정 표시 장치 및 그 제조 방법에 관한 것이다.

<47> 일반적으로, 액정 표시 장치는, 2매의 기판 사이에 액정을 봉입하여 이루어지는 액정 패널과, 액정 패널의 양측에 각각 배치된 편광판에 의해 구성되어 있다. 액정 패널의 한 쪽의 기판에는 화소마다 화소 전극이 형성되어 있고, 다른 쪽의 기판에는 각 화소 공통의 커먼 전극이 형성되어 있다. 화소 전극과 커먼 전극과의 사이에 전압을 인가하면, 전압에 따라서 액정 분자의 배향 방향이 변화하고, 그 결과 액정 패널 및 그 양측의 편광판을 투과하는 광의 양이 변화한다. 화소마다 인가 전압을 제어함으로써, 액정 표시 장치에 원하는 화상을 표시할 수 있다.

<48> 종래부터 널리 사용되고 있는 TN(Twisted Nematic) 모드의 액정 표시 장치에는, 유전율 이방성이 플러스인 액정을 사용하고, 2매의 기판 사이에 액정 분자를 트위스트 배향시키고 있다. 그러나, TN 모드의 액정 표시 장치에는 시야각 특성이 충분하지 않다고 하는 결점이 있다. 즉, TN 모드의 액정 표시 장치에는, 액정 패널을 비스듬한 방향에서 보았을 때에 색조나 콘트라스트가 현저히 열화하여, 극단적인 경우에는 명암이 반전하게 된다.

<49> 시야각 특성이 우수한 액정 표시 장치로서, IPS(In-Plane Switching) 모드의 액정 표시 장치나, MVA(Multi-domain Vertical Alignment) 모드의 액정 표시 장치가 알려져 있다. IPS 모드의 액정 표시 장치에는, 한 쪽의 기판 위에 선 형상의 화소 전극과 커먼 전극이 교대로 나란히 배치되어 있고, 이들의 화소 전극과 커먼 전극과의 사이에 전압을 인가하면, 전압에 따라서 기판면에 평행한 면 내에서 액정 분자의 방향이 변화한다.

<50> 그러나, IPS 모드의 액정 표시 장치는, 시야각 특성은 우수하지만, 기판면에 대하여 평행한 방향으로 전압을 인가하기 때문에, 화소 전극 및 커먼 전극 윗쪽의 액정 분자의 방향을 제어할 수 없다. 그 때문에, IPS 모드의 액정 표시 장치에는 실질적인 개구율이 낮아서, 강력한 백 라이트를 사용하지 않으면 화면이 어둡게 되게 된다는 결점이 있다.

<51> MVA 모드의 액정 표시 장치에는, 한 쪽의 기판 위에 화소 전극이 형성되어 있고, 다른 쪽의 기판 위에 커먼 전

극이 형성되어 있다. 또한, 일반적인 MVA 모드의 액정 표시 장치에서는, 커먼 전극 위에 비스듬한 방향으로 신장하는 유전체로 이루어지는 댐 형상의 돌기물이 형성되어 있고, 화소 전극에는 돌기물에 병행하는 슬릿이 형성되어 있다.

<52> MVA 모드의 액정 표시 장치에서는, 전압을 인가하지 않은 상태에서는 액정 분자가 기판면에 수직인 방향으로 배향하고 있고, 화소 전극과 커먼 전극과의 사이에 전압을 인가하면, 액정 분자는 전압에 따른 각도로 비스듬하게 배향한다. 이 때, 화소 전극에 형성된 슬릿이나 댐 형상의 돌기물에 의해, 1 화소 내에 액정 분자가 쓰러지는 방향이 서로 다른 복수의 영역(도메인)이 형성된다. 이와 같이, 1 화소 내에 액정 분자가 쓰러지는 방향이 서로 다른 복수의 영역을 형성함으로써, 양호한 시야각 특성을 얻을 수 있다.

<53> 그러나, 전술한 MVA 모드의 액정 표시 장치에는, 슬릿이나 돌기물에 의해 실질적인 개구율이 저하하기 때문에, IPS 모드의 액정 표시만큼은 아니지만, TN 모드의 액정 표시 장치에 비하여 실질적인 개구율이 낮아서, 강력한 백 라이트가 필요하다. 그 때문에, 이 종류의 MVA 모드의 액정 표시 장치는, 저소비 전력이 요구되는 노트북 컴퓨터에는 거의 채용되고 있지 않다.

<54> 특허 문헌 1에는, 상기한 결점을 해소하기 위해 개발된 MVA 모드의 액정 표시 장치가 개시되어 있다. 도 1은 그 MVA 모드의 액정 표시 장치를 도시하는 평면도이다. 또한, 도 1에서는 2 화소분의 영역을 나타내고 있다.

<55> 액정 패널을 구성하는 한 쪽의 기판 위에는, 수평 방향(X축 방향)으로 신장하는 복수의 게이트 버스 라인(11)과, 수직 방향(Y축 방향)으로 신장하는 복수의 데이터 버스 라인(12)이 형성되어 있다. 이들의 게이트 버스 라인(11)과 데이터 버스 라인(12)과의 사이에는 절연막(게이트 절연막)이 형성되어 있어, 게이트 버스 라인(11)과 데이터 버스 라인(12)과의 사이를 전기적으로 분리하고 있다. 이들의 게이트 버스 라인(11) 및 데이터 버스 라인(12)에 의해 구획되는 사각형의 영역이 각각 화소 영역으로 된다.

<56> 각 화소 영역에는, TFT(박막 트랜지스터)(14)와 화소 전극(15)이 형성되어 있다. TFT(14)는, 도 1에 도시한 바와 같이, 게이트 버스 라인(11)의 일부를 게이트 전극으로 하고 있고, 게이트 전극의 상부에 TFT(14)의 활성층으로 되는 반도체막(도시 생략)이 형성되어 있다. 또한, 이 반도체막의 Y축 방향의 양측에는, 드레인 전극(14a) 및 소스 전극(14b)이 접속되어 있다. TFT(14)의 소스 전극(14b)은 데이터 버스 라인(12)과 전기적으로 접속되고, 드레인 전극(14a)은 화소 전극(15)과 전기적으로 접속되어 있다.

<57> 또한, 본원에서는, TFT의 활성층으로 되는 반도체막에 접속된 2개의 전극 중, 데이터 버스 라인에 접속되는 전극을 소스 전극이라고 하고, 화소 전극에 접속되는 전극을 드레인 전극이라고 하고 있다.

<58> 화소 전극(15)은, 예를 들면 ITO(Indium-Tin Oxide) 등의 투명 도전체에 의해 형성되어 있다. 이 화소 전극(15)에는, 전압 인가 시의 액정 분자의 배향 방향이 4 방향으로 되도록, 슬릿(15a)이 형성되어 있다. 즉, 화소 전극(15)은 X축에 평행한 중심선 및 Y축에 평행한 중심선을 경계로 하여 4개의 도메인 제어 영역으로 분할되어 있다. 제1 영역(오른쪽 위의 영역)에는 X축에 대하여 거의 45°의 방향으로 신장하는 복수의 슬릿(15a)이 형성되어 있고, 제2 영역(왼쪽 위의 영역)에는 X축에 대하여 거의 135°의 방향으로 신장하는 복수의 슬릿(15a)이 형성되어 있고, 제3 영역(왼쪽 아래의 영역)에는 X축에 대하여 거의 225°의 방향으로 신장하는 복수의 슬릿(15a)이 형성되어 있고, 제4 영역(오른쪽 아래의 영역)에는 X축에 대하여 거의 315°의 방향으로 신장하는 복수의 슬릿(15a)이 형성되어 있다. 이 화소 전극(15) 위에는, 폴리이미드로 이루어지는 수직 배향막(도시 생략)이 형성되어 있다.

<59> 다른 쪽의 기판에는, 블랙 매트릭스, 컬러 필터 및 커먼 전극이 형성되어 있다. 블랙 매트릭스는, 예를 들면 Cr(크롬) 등의 금속 또는 흑색 수지로 이루어지고, 게이트 버스 라인(11), 데이터 버스 라인(12) 및 TFT(14)에 대향하는 위치에 배치되어 있다. 컬러 필터에는 적색, 녹색 및 청색의 3 종류가 있고, 각 화소마다 어느 한 색의 컬러 필터가 배치되어 있다. 커먼 전극은 ITO 등의 투명 도전체로 이루어지고, 컬러 필터 위에 형성되어 있다. 이 커먼 전극 위에는, 폴리이미드로 이루어지는 수직 배향막이 형성되어 있다.

<60> 이들의 2매의 기판은 스페이서(도시 생략)를 사이에 끼워 서로 대향하여 배치되어 있고, 양자간에 유전물 이방성이 마이너스인 액정이 봉입되어 액정 패널을 구성하고 있다. 이하, 액정 패널을 구성하는 2매의 기판 중, TFT가 형성된 기판을 TFT 기판이라고 하고, TFT 기판에 대향하여 배치되는 기판을 대향 기판이라고 한다.

<61> 도 1에 도시한 MVA 모드의 액정 표시 장치에는, 화소 전극(15)에 전압을 인가하지 않을 때에는 액정 분자는 기판면에 거의 수직으로 배향한다. 그리고, 화소 전극(15)에 전압을 인가하면, 도 1 중에 모식적으로 도시한 바와 같이, 액정 분자(10)는 슬릿(15a)이 신장하는 방향으로 비스듬하여, 1 화소 내에 액정 분자(10)의 비스듬한

방향이 서로 다른 4개의 영역(도메인)이 형성된다. 이에 의해, 양호한 시야각 특성이 확보된다.

<62> 그런데, 도 1에 도시한 MVA 모드의 액정 표시 장치에 있어서, 화소 전극(15)에 전압을 인가한 직후에는, 액정 분자(10)가 내측(화소의 중심을 향하는 방향)으로 쓰러질 것인지, 외측(화소의 외측을 향하는 방향)으로 쓰러질 것인지는 정해져 있지 않다. 처음에 화소 전극(15)의 연부(데이터 버스 라인(12)측)의 액정 분자(10)의 쓰러지는 방향이 화소 전극(15)의 연부로부터 발생하는 전계에 의해서 내측으로 정해지고, 그 후 액정 분자(10)의 쓰러지는 방향이 화소의 중앙을 향하여 전과해 간다. 이 때문에, 1 화소 내의 모든 액정 분자(10)가 소정의 방향으로 쓰러지기까지 시간이 걸려, 응답 시간이 길어진다고 하는 결점이 있다.

<63> 전술한 특허 문헌 1에는, 한 쌍의 기관간에 중합 성분(모노머)을 첨가한 액정을 봉입하고, 화소 전극과 커먼 전극과의 사이에 전압을 인가하여 액정을 소정의 방향으로 배향시킨 후, 자외선을 조사하여 중합 성분을 중합시켜 액정층 중에 폴리머를 형성하는 것이 기재되어 있다. 이와 같이 하여 제조된 액정 표시 장치에서는, 액정층 중의 폴리머에 의해 액정 분자가 쓰러지는 방향이 결정되므로, 화소 전극과 커먼 전극과의 사이에 전압을 인가하는 것과 동시에 화소 내의 모든 액정 분자가 소정의 방향으로 쓰러지기 시작하여, 응답 시간이 현저히 단축된다.

### 발명이 이루고자 하는 기술적 과제

<64> 종래, 도 1에 도시한 액정 표시 장치의 제조 공정에 있어서, 액정 중에 첨가한 중합 성분을 중합시킬 때에, 화소 전극과 커먼 전극과의 사이에 실사용 시에 인가하는 전압(통상적으로, 4~6V 정도)보다도 높은 전압(예를 들면 20V)을 인가하고 있었다. 이것은, 액정 분자가 소정의 방향으로 쓰러지기까지의 시간을 짧게 하여, 작업 효율을 향상시키기 위해서이다. 그러나, 본원 발명자 등의 실험·연구에 의해, 액정에 높은 전압을 급격하게 인가하면, 하나의 도메인 제어 영역 내에 상이한 방향으로 쓰러지고자 하는 액정 분자가 혼재하여, 배향의 호트러짐(소위 디스클리네이션)이 발생하는 것이 판명되었다. 이 상태에서 자외선을 조사하여 폴리머를 형성하면, 실사용 시에서도 액정 분자의 배향의 호트러짐이 발생하여, 표시 품질을 열화시키는 원인으로 된다.

<65> 또한, 최근, 액정 표시 장치에는 한층 더 표시 품질의 향상이 요망되고 있다. 일반적으로, 수직 배향(VA) 모드의 액정 표시 장치에서는, 정면에서 보았을 때의 T-V 특성(투과율-인가 전압 특성)이 비스듬한 방향에서 보았을 때의 T-V 특성과 상이한 것이 알려져 있고, 전술한 MVA 모드의 액정 표시 장치에서도 마찬가지로의 결점을 갖고 있다. 도 2는, MVA 모드의 액정 표시 장치에서의 정면에서 보았을 때의 T-V 특성과 방위각 90°, 극각 60°의 방향(경사 상측의 방향)에서 보았을 때의 T-V 특성을 도시하는 도면이다. 또한, 도 2에서는, 횡축을, 흑에서 백까지의 사이를 256으로 분할한 계조로 나타내고 있다. 각 계조는 화소 전극에 인가하는 전압에 대응하고 있어, 계조값이 클수록 화소 전극에 인가되는 전압이 높게 된다. 또한, 도 2에서는, 투과율을, 백 표시 시의 투과율(Twhite)을 1로 하였을 때의 상대값(T/Twhite)으로 나타내고 있다.

<66> 도 2에서 알 수 있듯이, 종래의 MVA 모드의 액정 표시 장치에서는, 정면에서 보았을 때의 T-V 특성과 비스듬한 방향에서 보았을 때의 T-V 특성이 크게 다르기 때문에, 정면에서 보았을 때에는 양호한 표시 품질을 얻을 수 있지만, 비스듬한 방향에서 보았을 때에는 표시 품질이 열화한다고 하는 결점이 있다. 특히, 도 2에서 알 수 있듯이, 종래의 MVA 모드의 액정 표시 장치에서는, 정면에서 보았을 때의 T-V 특성에 비하여 비스듬한 방향에서 보았을 때의 T-V 특성이 크게 구부러져 있고, 중간 계조 표시일 때에 휘도차가 작아진다. 이 때문에, 비스듬한 방향에서 보았을 때에는, 정면에서 보았을 때에 비하여 화상이 흰 빛을 띠게 보이는 현상(퇴색: Wash out)이 발생하여, 표시 품질이 열화한다. 또한, 액정의 굴절율 이방성에는 과장 의존성이 있기 때문에, 정면에서 보았을 때와 비스듬한 방향에서 보았을 때에서 색이 변하게 되는 경우도 있다.

<67> 이상으로부터, 본 발명의 목적은, 실질적인 개구율이 높아서 노트북 컴퓨터에 적용 가능함과 함께, 폴리머 형성 시에서의 액정 분자의 배향의 호트러짐을 방지할 수 있어, 표시 품질이 한층 더 양호한 MVA 모드의 액정 표시 장치의 제조 방법을 제공하는 것이다.

<68> 또한, 본 발명의 다른 목적은, 실질적인 개구율이 높아서 노트북 컴퓨터에 적용 가능함과 함께, 표시 품질이 한층 더 양호한 MVA 모드의 액정 표시 장치를 제공하는 것이다.

### 발명의 구성 및 작용

<69> 상기한 과제는, 1개의 화소 내에 투과율-인가 전압 특성이 서로 다른 복수의 부화소 영역을 갖는 액정 표시 장치의 제조 방법에 있어서, 제1 및 제2 기관 사이에 중합 성분을 첨가한 액정을 봉입하는 공정과, 상기 복수의 부화소 영역의 투과율-인가 전압 특성의 임계값 전압보다도 약간 높은 전압을 낮은 전압부터 순서대로 상기 액

정에 단계적으로 인가하고, 그 후 더 높은 전압을 인가한 상태에서 상기 중합 성분을 중합시키는 공정을 갖는 것을 특징으로 하는 액정 표시 장치의 제조 방법에 의해 해결한다.

<70> 예를 들면, 1개의 화소 내에 투과율-인가 전압 특성의 임계값 전압이  $V_{th1}$ 인 제1 부화소 영역과 투과율-인가 전압 특성의 임계값 전압이  $V_{th2}$ (단,  $V_{th2} > V_{th1}$ )인 제2 부화소 영역을 갖는 액정 표시 장치의 제조 방법에 있어서, 제1 및 제2 기관간에 중합 성분을 첨가한 액정을 봉입하는 공정과, 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 높은 전압  $V1$ (단,  $V_{th1} < V1 < V_{th2}$ )을 인가하여 유지하는 공정과, 상기 액정에 상기 임계값 전압  $V_{th2}$ 보다도 높은 전압  $V2$ 를 인가하여 유지하는 공정과, 상기 액정에 상기 전압  $V2$ 보다도 높은 전압  $V3$ 을 인가하면서 상기 액정 중의 중합 성분을 중합시켜서 폴리머를 형성하는 공정을 거쳐서 액정 표시 장치를 제조한다.

<71> 본 발명에서는, 폴리머를 형성할 때에, 복수의 부화소 영역의 투과율-인가 전압 특성에서의 각각의 임계값 전압보다도 약간 높은 전압을, 낮은 전압부터 순서대로 액정에 단계적으로 인가해 간다. 이에 의해, 액정 분자의 배향의 흐트러짐이 억제된 상태에서 폴리머를 형성하는 것이 가능하게 되어, 표시 품질이 양호한 액정 표시 장치를 제조할 수 있다.

<72> 1개의 화소 내의 복수의 부화소 영역 중 적어도 하나의 부화소 영역에 배치된 부화소 전극은, TFT 등의 스위칭 소자에 직접(즉, 용량 결합을 통하지 않고) 접속되고, 그 외의 부화소 전극은 용량 결합을 통하여 상기 스위칭 소자에 접속되어 있는 것이 바람직하다.

<73> 상기한 과제는, 1개의 화소 내에 투과율-인가 전압 특성의 임계값 전압이  $V_{th1}$ 인 제1 부화소 영역과 투과율-인가 전압 특성의 임계값 전압이  $V_{th2}$ (단,  $V_{th2} > V_{th1}$ )인 제2 부화소 영역을 갖는 액정 표시 장치의 제조 방법에 있어서, 제1 및 제2 기관간에 중합 성분을 첨가한 액정을 봉입하는 공정과, 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 낮은 제1 전압  $V1$ 을 인가하여 유지하는 공정과, 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 높고, 상기 임계값 전압  $V_{th2}$ 보다도 낮은 제2 전압  $V2$ 를 인가하여 유지하는 공정과, 상기 액정에 상기 제2 전압  $V2$ 보다도 높고, 상기 임계값 전압  $V_{th2}$ 보다도 낮은 제3 전압  $V3$ 을 인가하여 유지하는 공정과, 상기 액정에 상기 임계값 전압  $V_{th2}$ 보다도 높은 제4 전압  $V4$ 를 인가하여 유지하는 공정과, 상기 액정에 상기 제4 전압  $V4$  또는 그것보다도 높은 제5 전압  $V5$ 를 인가하면서, 상기 액정 중의 중합 성분을 중합시켜서 폴리머를 형성하는 공정을 갖는 것을 특징으로 하는 액정 표시 장치의 제조 방법에 의해 해결한다.

<74> 본 발명에서는, 임계값 전압  $V_{th1}$ 보다도 낮은 제1 전압  $V1$ , 임계값 전압  $V_{th1}$ 과 임계값 전압  $V_{th2}$ 와의 사이의 제2 전압  $V2$ , 제2 전압  $V2$ 와 임계값 전압  $V_{th2}$ 와의 사이의 제3 전압  $V3$  및 임계값 전압  $V_{th2}$ 보다도 높은 전압  $V4$ 를 순차적으로 액정층에 인가한다. 이에 의해, 액정 분자의 배향의 흐트러짐이 억제된 상태에서 모노머를 형성하는 것이 가능하게 되어, 표시 품질이 양호한 액정 표시 장치를 제조할 수 있다.

<75> 상기한 과제는, 1개의 화소 내에 투과율-인가 전압 특성이 서로 다른 복수의 부화소 영역을 갖는 액정 표시 장치에 있어서, 서로 대향하여 배치된 제1 및 제2 기관과, 상기 제1 및 제2 기관 사이에 봉입된 액정으로 이루어지는 액정층과, 상기 액정층 중에 형성되어 전압 인가 시에서의 액정 분자의 배향 방향을 정하는 폴리머와, 상기 부화소 영역 중 상기 투과율-인가 전압 특성의 임계값 전압이 가장 낮은 부화소 영역 또는 그것에 인접하는 영역에 배치되어 상기 액정층의 두께를 결정하는 스페이서를 갖는 것을 특징으로 하는 액정 표시 장치에 의해 해결한다.

<76> 투과율-인가 전압 특성에서의 임계값 전압이 높은 부화소 영역은, 임계값 전압이 낮은 부화소 영역에 비하여 배향 규제력이 약해진다. 이 때문에, 스페이서를 임계값 전압이 높은 부화소 영역 또는 그 근방에 배치하면, 스페이서에 의한 액정 분자의 배향 불량의 영향이 부화소 영역에까지 미치게 되어, 실질적인 개구율의 저하를 초래하게 된다. 한편, 본 발명에서는, 스페이서를 임계값 전압이 가장 낮은 부화소 영역 또는 그것에 인접하는 영역에 배치하기 때문에, 스페이서에 의한 액정 분자의 배향 불량의 영향이 작아서, 실질적인 개구율의 저하를 방지할 수 있다.

<77> <실시 형태>

<78> 이하, 본 발명의 실시 형태에 대하여, 첨부된 도면을 참조하여 설명한다.

<79> (제1 실시 형태)

<80> 도 3은 본 발명의 제1 실시 형태의 제조 방법에 의해 제조되는 액정 표시 장치의 평면도, 도 4는 동일하게 그 액정 표시 장치의 모식 단면도이다. 또한, 도 3에서는, 2 화소분의 영역을 나타내고 있다.

<81> 액정 패널(100)은, 도 4에 도시한 바와 같이, TFT 기관(110)과, 대향 기관(130)과, 이들 사이에 봉입된 유전물

이방성이 마이너스인 액정으로 이루어지는 액정층(140)에 의해 구성되어 있다. 이 액정 패널(100)의 두께 방향의 양측에는, 각각 편광판(141a, 141b)이 배치되어 있다. 액정층(140) 중에는, 액정 중에 첨가한 중합 성분(모노머 또는 올리고머)을 자외선 조사에 의해 중합시켜 형성한 폴리머가 포함되어 있다.

- <82> TFT 기판(110)에는, 도 3에 도시한 바와 같이, 수평 방향(X축 방향)으로 신장하는 복수의 게이트 버스 라인(112)과, 수직 방향(Y축 방향)으로 신장하는 복수의 데이터 버스 라인(117)이 형성되어 있다. 이들의 게이트 버스 라인(112) 및 데이터 버스 라인(117)에 의해 구획되는 사각형의 영역이 각각 화소 영역이다. 또한, TFT 기판(110)에는, 게이트 버스 라인(112)과 평행하게 배치되어 화소 영역의 중앙을 횡단하는 보조 용량 버스 라인(113)이 형성되어 있다. 본 실시 형태에서는, 편광판(141a, 141b) 중 한 쪽은 그 흡수축을 게이트 버스 라인(112)에 평행하게 하여 배치되고, 다른 쪽은 그 흡수축을 데이터 버스 라인(117)에 평행하게 하여 배치된다.
- <83> 각 화소 영역마다, TFT(스위칭 소자)(118)와, 3개의 부화소 전극(121a~121c)과, 제어 전극(119a, 119c)과, 보조 용량 전극(119b)이 형성되어 있다. 부화소 전극(121a~121c)은 ITO 등의 투명 도전체로 이루어지며, 각각 액정 분자의 배향 방향을 규정하는 슬릿(122)이 형성되어 있다.
- <84> 이하, 도 3의 평면도 및 도 4의 모식 단면도를 참조하여, TFT 기판(110) 및 대향 기판(130)의 구조를 보다 상세히 설명한다.
- <85> TFT 기판(110)의 베이스로 되는 글래스 기판(111) 위에는, 게이트 버스 라인(112) 및 보조 용량 버스 라인(113)이 형성되어 있다.
- <86> 게이트 버스 라인(112) 및 보조 용량 버스 라인(113) 위에는, 예를 들면  $\text{SiO}_2$  또는  $\text{SiN}$  등으로 이루어지는 제1 절연막(게이트 절연막)(114)이 형성되어 있다. 이 제1 절연막(114) 위의 소정의 영역에는, TFT(118)의 활성층으로 되는 반도체막(예를 들면, 아몰퍼스 실리콘막 또는 폴리실리콘막)(115)이 형성되어 있다. 이 반도체막(115) 위에는,  $\text{SiN}$  등으로 이루어지는 채널 보호막(116)이 형성되어 있고, 이 채널 보호막(116)의 Y축 방향의 양측에는 TFT(118)의 드레인 전극(118a) 및 소스 전극(118b)이 형성되어 있다.
- <87> 또한, 제1 절연막(114) 위에는, TFT(118)의 소스 전극(118b)에 접속된 데이터 버스 라인(117)과, 드레인 전극(118a)에 접속된 제어 전극(119a, 119c)과, 보조 용량 전극(119b)이 형성되어 있다. 도 4에 도시한 바와 같이, 보조 용량 전극(119b)은 제1 절연막(114)을 사이에 끼워 보조 용량 버스 라인(113)에 대향하는 위치에 형성되어 있다. 보조 용량 버스 라인(113), 보조 용량 전극(119b) 및 이들 사이의 제1 절연막(114)에 의해, 보조 용량이 구성된다. 또한, 제어 전극(119a, 119c)은, Y축에 평행한 화소 영역의 중심선을 따라 배치되어 있고, 보조 용량 전극(119b)은 X축에 평행한 화소 영역의 중심선을 따라 배치되어 있다.
- <88> 이들의 데이터 버스 라인(117), 드레인 전극(118a), 소스 전극(118b), 제어 전극(119a, 119c) 및 보조 용량 전극(119b) 위에는, 예를 들면  $\text{SiN}$ 으로 이루어지는 제2 절연막(120)이 형성되어 있다. 이 제2 절연막(120) 위에는, 3개의 부화소 전극(121a~121c)이 형성되어 있다. 도 4에 도시한 바와 같이, 부화소 전극(121a)은 제2 절연막(120)을 통하여 제어 전극(119a)과 용량 결합하고 있고, 부화소 전극(121c)은 제2 절연막(120)을 통하여 제어 전극(119c)과 용량 결합하고 있다. 또한, 부화소 전극(121b)은, 제2 절연막(120)에 형성된 콘택트홀(120a)을 통하여 보조 용량 전극(119b)과 전기적으로 접속되어 있다.
- <89> 도 3에 도시한 바와 같이, 부화소 전극(121a)은 화소 영역의 상측에 배치되어 있고, Y축에 평행한 중심선을 경계로 하여 좌우 대칭형의 2개의 도메인 제어 영역으로 분할되어 있다. 그리고, 오른쪽의 영역에는 X축에 대하여 거의  $45^\circ$  방향으로 신장하는 복수의 슬릿(122)이 형성되어 있고, 왼쪽의 영역에는 X축에 대하여 거의  $135^\circ$  방향으로 신장하는 복수의 슬릿(122)이 형성되어 있다.
- <90> 부화소 전극(121b)은 화소 영역의 중앙에 배치되어 있고, X축에 평행한 중심선 및 Y축에 평행한 중심선에 의해 4개의 도메인 제어 영역으로 분할되어 있다. 오른쪽 위의 제1 영역에는 X축에 대하여 거의  $45^\circ$ 의 방향으로 신장하는 복수의 슬릿(122)이 형성되어 있고, 왼쪽 위의 제2 영역에는 X축에 대하여 거의  $135^\circ$ 의 방향으로 신장하는 복수의 슬릿(122)이 형성되어 있고, 왼쪽 아래의 제3 영역에는 X축에 대하여 거의  $225^\circ$ 의 방향으로 신장하는 복수의 슬릿(122)이 형성되어 있고, 오른쪽 아래의 제4 영역에는 X축에 대하여 거의  $315^\circ$ 의 방향으로 신장하는 복수의 슬릿(122)이 형성되어 있다.
- <91> 부화소 전극(121c)은 화소 영역의 하측에 배치되어 있고, Y축에 평행한 중심선을 경계로 하여 좌우 대칭형의 2개의 도메인 제어 영역으로 분할되어 있다. 그리고, 왼쪽의 영역에는 X축에 대하여 거의  $225^\circ$ 의 방향으로 신장하는 복수의 슬릿(122)이 형성되어 있고, 오른쪽의 영역에는 X축에 대하여 거의  $315^\circ$ 의 방향으로 신장하는

복수의 슬릿(122)이 형성되어 있다. 각 부화소 전극(121a~121c)의 슬릿(122)의 폭은 예를 들면 3.5 $\mu$ m이고, 슬릿간의 도체 부분(이하, 미세 전극부라고 함)의 폭은 예를 들면 6 $\mu$ m이다.

<92> 이들의 부화소 전극(121a~121c) 위에는, 폴리이미드 등으로 이루어지는 수직 배향막(도시 생략)이 형성되어 있다.

<93> 한편, 대향 기관(130)의 베이스로 되는 글래스 기관(131)의 한 쪽의 면측(도 4에서는 하측)에는, 블랙 매트릭스(차광막)(132)와, 컬러 필터(133)와, 커먼 전극(134)이 형성되어 있다.

<94> 블랙 매트릭스(132)는 Cr(크롬) 등의 금속 또는 흑색 수지에 의해 형성되고, TFT 기관(110)측의 게이트 버스 라인(112), 데이터 버스 라인(117) 및 TFT(118)에 대향하는 위치에 배치되어 있다. 컬러 필터(133)에는, 적색(R), 녹색(G) 및 청색(B)의 3 종류가 있고, 화소마다 어느 한 색의 컬러 필터가 배치되어 있다. 인접하는 적색 화소, 녹색 화소 및 청색 화소의 3개의 화소에 의해 1개의 픽셀이 구성되어, 여러 가지의 색의 표시를 가능하게 하고 있다.

<95> 커먼 전극(134)은 ITO 등의 투명 도전체에 의해 형성되며, 컬러 필터(133) 위(도 4에서는 하측)에 배치되어 있다. 이 커먼 전극(134) 위(도 4에서는 하측)에는, 폴리이미드 등의 수직 배향막(도시 생략)이 형성되어 있다.

<96> 이와 같이 구성된 본 실시 형태의 액정 표시 장치에 있어서, 데이터 버스 라인(117)에 표시 신호를 인가하고, 게이트 버스 라인(112)에 소정의 전압(주사 신호)을 인가하면, TFT(118)가 온으로 되어 제어 전극(119a, 119c) 및 보조 용량 전극(119b)에 표시 신호가 전달된다. 부화소 전극(121b)은 컨택트홀(120a)을 통하여 보조 용량 전극(119b)과 접속되어 있기 때문에, 부화소 전극(121b)의 전압은 표시 신호의 전압과 동일하게 된다.

<97> 한편, 부화소 전극(121a, 121c)에는, 제어 전극(119a, 119c)과의 사이의 용량값에 따른 전압이 인가된다. 여기서, 표시 신호의 전압을  $V_b$ 로 하고, 부화소 전극(121a, 121c)과 커먼 전극(134)과의 사이의 용량값을 C1, 부화소 전극(121a, 121c)과 제어 전극(119a, 119c)과의 사이의 용량값을 C2라고 하면, 부화소 전극(121a, 121c)에 인가되는 전압  $V_1$ 은,  $V_1 = V_b \cdot C_2 / (C_1 + C_2)$ 로 된다.

<98> 즉, 부화소 전극(121a, 121c)에는, 화소 전극(121b)보다도 낮은 전압이 인가되며, 1 화소 내에 T-V 특성(투과율-인가 전압 특성)이 다른 2개의 영역이 존재하게 된다. 그리고, 각 영역의 T-V 특성을 합성한 것이 전체의 T-V 특성으로 된다. 이와 같이, 1 화소 내에 T-V 특성이 상이한 복수의 부화소 영역을 형성함으로써, 화면을 비스듬하게 보았을 때의 표시 품질의 열화가 회피되는 것이 알려져 있다(예를 들면, 특허 문헌 2). 또한, 이와 같이, T-V 특성이 상이한 복수의 부화소 영역에 의해 퇴색(Wash out)을 방지하는 방법은, HT(하프톤·그레이 스케일)법이라고 하고 있다.

<99> 본 실시 형태에서는, 부화소 전극(121b)(즉, 용량 결합을 통하지 않고서 TFT에 접속된 부화소 전극: 이하, 직결 화소 전극이라고 함)이 배치된 영역에서의 T-V 특성의 임계값 전압과, 부화소 전극(121a, 121c)(즉, 용량 결합을 통하여 TFT에 접속된 부화소 전극: 이하, 용량 결합 화소 전극이라고 함)이 배치된 영역에서의 T-V 특성의 임계값 전압과의 차가 거의 1.5V로 되도록 각 용량값 C1, C2를 설정하고 있다.

<100> 도 5는, 횡축에 인가 전압을 예로 들고, 종축에 투과율을 예로 들어, 직결 화소 전극이 배치된 영역(이하, 직결 화소 영역이라고 함)에서의 T-V 특성과, 용량 결합 화소 전극이 배치된 영역(이하, 용량 결합 화소 영역이라고 함)에서의 T-V 특성을 도시하는 도면이다. 이 도 5에 도시한 바와 같이, 본 실시 형태에서는, 직결 화소 영역에서의 T-V 특성의 임계값 전압  $V_{th1}$ 은 약 1.8V, 용량 결합 화소 영역에서의 T-V 특성의 임계값 전압  $V_{th2}$ 는 약 3.3V이다.

<101> 또한, 본원 발명자 등의 실험·연구에 의해, 전체 부화소 영역(직결 화소 영역+용량 결합 화소 영역)에 대한 용량 결합 화소 영역의 면적의 비율이 20% 미만인 경우 및 80%를 초과하는 경우에는, 모두 HT법에 의해 퇴색(Wash out)을 방지하는 효과를 충분히 얻을 수 없는 것이 판명되고 있다. 이 때문에, 전체 부화소 영역(직결 화소 영역+용량 결합 화소 영역)에 대한 용량 결합 화소 영역의 면적의 비율은, 20~80%로 하는 것이 바람직하다.

<102> 본 실시 형태에서는, 슬릿(122)이 신장하는 방향이 서로 다른 각 도메인 제어 영역의 경계 부분, 즉 X축에 평행한 화소 영역의 중심선을 따른 영역 및 Y축에 평행한 화소 영역의 중심선을 따른 영역에서는, 전압 인가 시에 액정 분자가 X축 또는 Y축에 평행한 방향(즉, 편광판(141a, 141b)의 흡수축과 평행 또는 직교하는 방향)으로 배향하기 때문에, 광이 투과하지 않다. 본 실시 형태에서는, 제어 전극(119a, 119c) 및 보조 용량 전극(119b)을, 이 경계 부분에 형성하고 있기 때문에, 제어 전극(119a, 119c) 및 보조 용량 전극(119b)을 형성하는 것에 의한

개구율의 저하를 최소한으로 할 수 있다.

- <103> 이하, 도 3 및 도 4를 참조하여, 본 실시 형태의 액정 표시 장치의 제조 방법에 대하여 설명한다.
- <104> 우선, TFT 기판(110)의 베이스로 되는 글래스 기판(111)을 준비한다. 그리고, 이 글래스 기판(111) 위에 예를 들면 Al(알루미늄)/Ti(티탄)을 적층하여 이루어지는 금속막을 형성하고, 이 금속막을 포토리소그래피법에 의해 패터닝하여, 게이트 버스 라인(112)과, 보조 용량 버스 라인(113)을 형성한다. 이 경우, 예를 들면 게이트 버스 라인(112)은, Y축 방향으로 약 300 $\mu$ m의 피치로 형성한다.
- <105> 다음으로, 글래스 기판(111)의 상측 전체면에 예를 들면 SiO<sub>2</sub> 또는 SiN 등의 절연물로 이루어지는 제1 절연막(게이트 절연막)(114)을 형성한다. 그리고, 이 제1 절연막(114) 위의 소정의 영역에, TFT(118)의 활성층으로 되는 반도체막(아몰퍼스 실리콘막 또는 폴리실리콘막)(115)을 형성한다.
- <106> 다음으로, 글래스 기판(111)의 상측 전체면에 SiN막을 형성하고, 포토리소그래피법에 의해 SiN막을 패터닝하여, 반도체막(115)의 채널로 되는 영역 위에 채널 보호막(116)을 형성한다.
- <107> 다음으로, 글래스 기판(111)의 상측 전체면에 불순물을 고농도로 도입한 반도체막으로 이루어지는 오믹 콘택트층(도시 생략)을 형성한다. 그 후, 글래스 기판(111) 위에 예를 들면 Ti/Al/Ti을 이 순서로 적층하여 이루어지는 금속막을 형성하고, 이 금속막 및 오믹 콘택트층을 포토리소그래피법에 의해 패터닝하여, 데이터 버스 라인(117), 드레인 전극(118a), 소스 전극(118b), 제어 전극(119a, 119c) 및 보조 용량 전극(119b)을 형성한다. 이 경우, 예를 들면 데이터 버스 라인(117)은, X축 방향으로 약 100 $\mu$ m의 피치로 형성한다.
- <108> 다음으로, 글래스 기판(111)의 상측 전체면에 예를 들면 SiO<sub>2</sub> 또는 SiN 등의 절연물로 이루어지는 제2 절연막(120)을 형성한다. 그리고, 이 제2 절연막(120)에, 보조 용량 전극(119b)에 도달하는 콘택트 홀(120a)을 형성한다.
- <109> 다음으로, 글래스 기판(111)의 상측 전체면에 ITO를 스퍼터링하여, ITO막을 형성한다. 이 ITO막은, 콘택트홀(120a)을 통하여 보조 용량 전극(119b)과 전기적으로 접속된다. 그 후, ITO막을 포토리소그래피법에 의해 패터닝하여, 부화소 전극(121a~121c)을 형성한다. 이들의 부화소 전극(121a~121c)에는, 전술한 바와 같이 비스듬한 방향으로 신장하는 슬릿(122)을 형성한다.
- <110> 다음으로, 글래스 기판(111)의 상측 전체면에 폴리이미드를 도포하여 배향막을 형성한다. 이와 같이 하여, TFT 기판(110)이 완성된다.
- <111> 다음으로, 대향 기판(130)의 제조 방법에 대하여 설명한다.
- <112> 우선, 대향 기판(130)의 베이스로 되는 글래스 기판(131)을 준비한다. 그리고, 이 글래스 기판(131)의 소정의 영역 위에, Cr 등의 금속 또는 흑색 수지에 의해 블랙 매트릭스(132)를 형성한다. 이 블랙 매트릭스(132)는, 예를 들면 TFT 기판(110)측의 게이트 버스 라인(112), 데이터 버스 라인(117) 및 TFT(118)에 대향하는 위치에 형성한다.
- <113> 다음으로, 적색 감광성 수지, 녹색 감광성 수지 및 청색 감광성 수지를 사용하여, 글래스 기판(131) 위에 적색, 녹색 및 청색의 컬러 필터(133)를 형성한다.
- <114> 다음으로, 글래스 기판(131)의 상측 전체면에 ITO를 스퍼터링하여 커먼 전극(134)을 형성한 후, 커먼 전극(134) 위에 폴리이미드를 도포하여 배향막을 형성한다. 이와 같이 하여, 대향 기판(130)이 완성된다.
- <115> 이와 같이 하여 제조한 TFT 기판(110)과 대향 기판(130)을 스페이서(도시 생략)를 사이에 끼워 서로 대향시켜 배치하고, 양자간에 유전률 이방성이 마이너스인 액정을 봉입하여 액정 패널(100)로 한다. 액정에는, 미리 중합 성분으로서 예를 들면 디아크릴레이트를, 액정에 대하여 0.3wt%의 비율로 첨가해 둔다. 또한, TFT 기판(110)과 대향 기판(130)과의 간격(셀 갭)은 예를 들면 3.5~4 $\mu$ m로 한다.
- <116> 다음으로, 게이트 버스 라인(112)에 소정의 신호를 인가하여 각 화소의 TFT(118)를 온 상태로 하고, 데이터 버스 라인(117)에 전압을 더 인가하여 액정 분자를 소정의 방향으로 배향시킨 후, 자외선을 조사하여 액정층 중에 폴리머를 형성한다.
- <117> 도 6은, 폴리머 형성 시에서의 데이터 버스 라인(117)에의 인가 전압의 변화를 도시하는 모식도이다. 단, 여기서는 TFT(110)에 의한 전압 강하는 무시할 수 있는 것으로 하고 있다. 이 도 6에 도시한 바와 같이, 직결 화소 영역의 임계값 전압(T-V 특성의 임계값 전압: 이하 동일함) Vth1(1.8V)보다도 약간 높은 교류 전압 V1(이 예에

서는 주파수 100Hz, 전압 2.1V)을 데이터 버스 라인(117)에 인가하고, 30초간 유지하여 액정 분자의 배향이 안정되는 것을 대기한다. 또한, 이 때의 전압 V1은, 액정 분자의 배향의 흐트러짐을 보다 확실하게 저감하기 위해,  $V_{th1} < V1 \leq V_{th1} + 1(V)$ 로 하는 것이 바람직하다.

<118> 다음으로, 용량 결합 화소 영역의 임계값 전압  $V_{th2}$ (3.3V)보다도 약간 높은 교류 전압 V2(이 예에서는 주파수 100Hz, 전압 3.8V)를 데이터 버스 라인(117)에 인가하고, 30초간 유지하여 액정 분자의 배향이 안정되는 것을 대기한다. 또한, 이 때의 전압 V2는, 액정 분자의 배향의 흐트러짐을 보다 확실하게 저감하기 위해,  $V_{th2} < V2 \leq V_{th2} + 1(V)$ 로 하는 것이 바람직하다.

<119> 다음으로, 통상 사용 시에서의 최대 인가 전압(백 표시 전압: 통상적으로, 4~6V 정도)보다도 높은 교류 전압 V3(이 예에서는 주파수 100Hz, 전압 20V)을 데이터 버스 라인(117)에 인가하여 15초간 유지하고, 그 후 자외선(UV)을 조사하여 액정 층의 중합 성분을 중합시켜서 폴리머를 형성한다. 이와 같이 하여, 폴리머의 형성이 완료된다.

<120> 도 7은, 자외선 조사 전 및 조사 후에서의 액정 분자의 상태를 모식적으로 도시하는 도면이다. 이 도 7에서, 참조 부호 150은 액정 분자를 나타내고 있다. 또한, 참조 부호 151a는 TFT 기판측에 형성된 배향막이고, 참조 부호 151b는 대향 기판측에 형성된 배향막이다. 또한, 참조 부호 152는 액정 층에 첨가된 모노머이고, 참조 부호 153은 자외선 조사에 의해서 형성된 폴리머이다.

<121> 이와 같이 하여 전압 인가 시에 액정 분자가 쓰러지는 방향을 결정하는 폴리머를 액정층 중에 형성한 후, 도 4에 도시한 바와 같이, 액정 패널(100)의 두께 방향의 양측에 각각 편광판(141a, 141b)을 배치하고, 또한 구동 회로 및 백 라이트를 부착한다. 이에 의해, 액정 표시 장치가 완성된다.

<122> 전술한 바와 같이, 본 실시 형태에서는, 액정 층에 첨가한 중합 성분을 중합할 때에, 우선 직결 화소 영역의 임계값 전압  $V_{th1}$ 보다도 약간 높은 전압 V1을 인가하여 일정한 시간 유지하고, 그 후의 용량 결합 화소 영역의 임계값 전압  $V_{th2}$ 보다도 약간 높은 전압 V2를 인가하여 일정한 시간 유지한 후, 소정의 고전압 V3을 인가하기 때문에, 액정 분자의 배향의 흐트러짐이 억제된 상태에서 폴리머가 형성된다. 이에 의해, 액정 표시 장치의 표시 품질이 향상한다고 하는 효과를 발휘한다.

<123> 도 8의 (a)는 본 실시 형태에 의해 실제로 제조한 액정 표시 장치의 투과 상태를 도시하는 도면이고, 도 8의 (b)는 비교예의 액정 표시 장치의 투과 상태를 도시하는 도면이다. 또한, 비교예의 액정 표시 장치는, TFT의 온과 동시에 데이터 버스 라인에 20V의 교류 전압을 인가하여 일정한 시간 유지하고, 그 후 자외선을 조사하여 액정층 중에 폴리머를 형성하고 있다. 이들의 도 8의 (a)와 도 8의 (b)와의 비교로부터, 본 실시 형태에 의해 제조한 액정 표시 장치는, 비교예에 비하여 액정 분자의 배향의 흐트러짐에 의한 암부의 발생이 매우 적은 것을 알 수 있다.

<124> (제2 실시 형태)

<125> 이하, 본 발명의 제2 실시 형태에 대하여 설명한다.

<126> 도 9는 제2 실시 형태의 폴리머 형성 시에서의 데이터 버스 라인에의 인가 전압의 변화를 도시하는 모식도이다. 또한, 본 실시 형태에서, TFT 기판 및 대향 기판의 구조는 제1 실시 형태와 기본적으로 동일하기 때문에, 여기서는 이들의 설명을 생략한다.

<127> 도 9에 도시한 바와 같이, 본 실시 형태에서는, 우선 직결 화소 영역의 임계값 전압  $V_{th1}$ 보다도 약간 낮은 전압 V1을 데이터 버스 라인에 인가하고, 일정 시간 유지한다.

<128> 다음으로, 직결 화소 영역의 임계값 전압  $V_{th1}$ 보다도 약간 높은 전압 V2를 데이터 버스 라인에 인가하고, 일정 시간 유지한다. 그 후, 용량 결합 화소 영역의 임계값 전압  $V_{th2}$ 보다도 약간 낮은 전압 V3(단,  $V3 > V2$ )을 데이터 버스 라인에 인가하고, 일정 시간 유지한다.

<129> 다음으로, 용량 결합 화소 영역의 임계값 전압  $V_{th2}$ 보다도 약간 높은 전압 V4를 데이터 버스 라인에 인가하여 일정 시간 유지한 후, 자외선을 조사하여, 액정층 중의 중합 성분을 중합시켜서, 폴리머를 형성한다.

<130> 도 10에 도시한 바와 같이, 데이터 버스 라인에 전압 V4를 인가하여 일정 시간 유지한 후, 실사용 시에 데이터 버스 라인에 더 인가되는 백 표시 전압(4~6V 정도)보다도 높은 전압 V5(예를 들면 17V)를 인가하고, 일정 시간 유지한 후에 자외선을 조사하여 액정층 중에 폴리머를 형성하여도 된다. 이에 의해, 액정 분자가 소정의 방향으로 배향하기까지의 시간을 단축할 수 있다.

- <131> 본 실시 형태에서는, 제1 실시 형태와 마찬가지로의 효과를 얻을 수 있다. 또한, 적하 주입법에 의해 TFT 기판과 대향 기판과의 사이에 액정을 봉입한 액정 표시 장치에서는, 액정을 적하한 곳에 적하 흔적이라고 하는 표시 얼룩이 발생하는 경우가 있지만, 본 실시 형태의 방법에 따르면, 적하 흔적의 발생을 방지할 수 있다고 하는 효과도 있다. 적하 흔적이 발생하는 이유나 본 실시 형태의 방법에 의해 적하 흔적을 방지할 수 있는 이유는 명확하지 않지만, 이하와 같이 생각할 수 있다.
- <132> 진공 주입법에서는, 예를 들면 TFT 기판의 표시 영역(화소가 매트릭스 형상으로 배열된 영역)의 연부를 따라 시일재를 틀 형상으로 도포한 후, TFT 기판 위의 수개소에 액정을 적하한다. 그리고, 진공 속에서 TFT 기판과 대향 기판을 서로 겹치게 한 후, 자외선 조사 또는 열 처리에 의해 시일재를 경화한다. 진공 속에서, 액정이 적하되어 있지 않은 부분에서는 배향막의 표면에 부착되어 있는 수분이 증발하여 제거되는 데 대하여, 액정을 적하한 부분에서는 배향막의 표면에 수분이 남게 된다. 이 수분 때문에 배향막의 표면의 저항이 부분적으로 상이하며 적하 흔적이 발생한다고 생각된다. 본 실시 형태와 같이, 액정에 교류의 비교적 높은 전압을 인가함으로써, 폴리머 형성 시에 배향막 표면에 부분적으로 잔류한 수분이 액정층 중에 분산되어, 적하 흔적의 발생이 회피할 수 있다고 생각된다.
- <133> 이하, 폴리머 형성 시의 조건을 여러가지 바꾸어서 액정 표시 장치를 제조하고, 액정 분자의 배향성의 양부를 조사한 결과에 대하여 설명한다.
- <134> (실험 1)
- <135> 우선, 데이터 버스 라인에 인가하는 전압의 변화와 액정 분자의 배향성과의 관계를 조사한 결과에 대하여 설명한다.
- <136> 도 3, 도 4에 도시한 TFT 기판과 대향 기판을 제조했다. 이들의 TFT 기판 및 대향 기판의 표면에는, 각각 JSR 사제의 배향막 재료를 도포하여 수직 배향막을 형성했다. 그리고, 이들의 TFT 기판 및 대향 기판 사이에 액정을 봉입하여 액정 패널로 했다. 액정에는 벨크사제의 N형 액정(유전율 이방성이 마이너스인 액정)을 사용하고, 이 액정 중에 자외선에 의한 중합 가능한 모노머(디아크릴레이트)를 0.3 wt%의 비율로 첨가했다.
- <137> 다음으로, 도 11에 도시한 각 조건에서 액정층에 전압을 인가하고, 자외선 조사에 의해 모노머를 중합하여 액정층 중에 폴리머를 형성했다. 그 후, 액정 패널의 양측에 각각 편광판을 배치하고, 백 라이트를 부착하여 샘플 1~5의 액정 표시 장치를 완성했다.
- <138> 다음으로, 게이트 버스 라인에 소정의 전압을 인가하여 TFT를 온 상태로 하고, 데이터 버스 라인에 5V의 교류 전압을 인가하여 샘플 1~5의 액정 표시 장치의 액정의 배향 상태를 관찰했다. 단, 이들의 샘플 1~5의 액정 표시 장치의 직결 화소 영역에서의 임계값 전압  $V_{th1}$ 은 2.2V이고, 용량 결합 화소 영역에서의 임계값 전압  $V_{th2}$ 는 3.0V였다.
- <139> 그 결과, 도 12에 도시한 바와 같이, 데이터 버스 라인에 갑자기 17V의 전압 V5를 인가한 샘플 1, 전압 V1, V5를 순서대로 인가하였지만 전압 V2, V3, V4를 인가하지 않은 샘플 2, 및 전압 V1, V2, V5를 순서대로 인가하였지만 전압 V3, V4를 인가하지 않은 샘플 3의 액정 표시 장치는, 모두 디스클리네이션이 발생하고 있고, 액정 분자의 배향성이 나쁜 것이 확인되었다. 전압 V1, V2, V4, V5를 순서대로 인가하였지만 전압 V3을 인가하지 않은 샘플 4는, 샘플 1~3에 비하여 디스클리네이션의 발생이 적고, 양호한 배향성을 나타내었다. 그러나, 배향이 불균일해진 화소가 패널 전체에서 수개소 발생하였다.
- <140> 한편, 전압 V1~V5를 순서대로 인가하여 제조한 샘플 5의 액정 표시 장치는, 배향이 불균일해진 화소가 없게 매우 양호한 배향성을 나타내었다. 이 실험 1의 결과로부터, 액정층에 전압 V1, V2, V3, V4, V5를 순서대로 인가함으로써, 액정 분자의 배향성이 양호한 액정 표시 장치를 제조하는 것을 알 수 있다.
- <141> (실험 2)
- <142> 다음으로, 인가 전압 유지 시간과 액정의 배향성과의 관계에 대하여 조사한 결과에 대하여 설명한다.
- <143> 도 13에 도시한 바와 같이, 폴리머 형성 시에서의 전압 V1~V5의 인가 시간을 0.5초 내지 60초 사이에 변화하여 액정 표시 장치를 제조하고, 이들의 액정 표시 장치의 액정 분자의 배향성의 양부를 평가했다. 그 결과, 도 13에 도시한 바와 같이, 전압 인가 시간이 2초 내지 30초 사이인 샘플 7~9의 액정 표시 장치에 대해서는, 모두 배향성이 양호한 것이 확인되었다. 그러나, 전압 인가 시간이 0.5초로 짧은 샘플 6의 액정 표시 장치는, 배향성이 나쁜 것이었다. 이것은, 액정 분자의 배향이 안정되어 있지 않은 가운데 폴리머가 형성되기 때문에, 폴리

며에 의해서 불안정한 배향 상태가 기억되고, 그것에 따라서 액정 분자가 배향하기 때문이라고 생각된다.

- <144> 또한, 전압 인가 시간이 60초로 긴 샘플 10의 액정 표시 장치는, 배향성은 양호하지만, 적하 흔적이 발생했다. 이것은, 전압 인가 시간이 길어지면 액정을 적하한 부분에 잔류 DC가 축적되기 때문이라고 생각된다.
- <145> 이 실험 2로부터, 전압 V1~V5를 인가하는 시간은, 2~30초간으로 하는 것이 바람직한 것을 알 수 있다.
- <146> 또한, 본 실시 형태에서는, 제1 실시 형태에 비하여 액정층에 인가하는 전압의 변화량을 작게 하고 있기 때문에, 각 전압 V1~V4를 인가하여 유지하는 시간이, 전압 인가에 의해 형성되는 액정의 도메인이 안정되는 시간보다도 짧아도 된다.
- <147> (실험 3)
- <148> 다음으로, 폴리머 형성 시에서의 데이터 버스 라인에의 인가 전압을 직류로 하고, 액정 분자의 배향성의 양부를 조사한 결과에 대하여 설명한다.
- <149> 데이터 버스 라인에 인가하는 전압을 직류로 한 것 이외에는 실험 2와 마찬가지로 하여, 액정층 중에 폴리머를 형성했다. 그리고, 이들의 액정 표시 장치의 액정 분자의 배향성을 조사하였다. 그 결과를 도 14에 도시한다.
- <150> 이 도 14에 도시한 바와 같이, 전압 인가 시간을 2초로 한 샘플 12 및 전압 인가 시간을 10초로 한 샘플 13의 액정 표시 장치는, 모두 배향성이 양호했다. 한편, 전압 인가 시간을 30초로 한 샘플 14, 및 전압 인가 시간을 60초로 한 샘플 15의 액정 표시 장치에서는, 모두 배향성은 양호하지만, 적하 흔적이 발생하였다. 또한, 전압 인가 시간을 0.5초로 한 샘플 11의 액정 표시 장치는, 배향성이 나쁜 것이었다.
- <151> 이 실험 3으로부터, 직류 전압을 인가한 경우에는 교류 전압을 인가한 경우 에 비하여 프로세스 마진이 좁아지는 것을 알 수 있다.
- <152> 이들의 실험 1~3의 결과로부터, 폴리머 형성 시에는, 직결 화소 영역의 임계값 전압  $V_{th1}$ 보다도 약간 낮은 전압 V1, 직결 화소 영역의 임계값 전압  $V_{th1}$ 과 용량 결합 화소 영역의 임계값 전압  $V_{th2}$ 와의 사이의 전압 V2, V3(단,  $V2 < V3$ ), 용량 결합 화소 영역의 임계값 전압  $V_{th2}$ 보다도 약간 높은 전압 V4, 통상 사용 시에서의 백 표시 전압보다도 높은 전압 V5를 순서대로 인가하는 것이 바람직하고, 그 경우의 전압 인가 시간은 2~30초로 하는 것이 바람직하고, 직류 전압보다도 교류 전압을 인가하는 것이 바람직한 것을 알 수 있다.
- <153> (제3 실시 형태)
- <154> 이하, 본 발명의 제3 실시 형태에 대하여 설명한다.
- <155> 적하 주입법에 의해 TFT 기판과 대향 기판과의 사이에 액정을 봉입하는 경우에는, 비즈 형상의 스페이서를 사용하면, 액정이 넓어질 때에 스페이서가 이동하기 때문에 패널 전체에 스페이서를 균일하게 분포시킬 수 없다. 이 때문에, 적하 주입법에 의해 TFT 기판과 대향 기판과의 사이에 액정을 봉입하는 경우에는, TFT 기판 및 대향 기판 중 어느 한 쪽에 미리 포토레지스트에 의해 주상의 스페이서(이하, 포토 스페이서라고 함)를 형성하고 있다. 통상적으로, 포토 스페이서는, 게이트 버스 라인과 데이터 버스 라인의 교차부에 배치된다. 이 교차부는 블랙 매트릭스에 의해 차광되는 부분으로, 포토 스페이서에 의한 개구율의 저하를 회피할 수 있다.
- <156> 그러나, 도 3에 도시한 바와 같이, 용량 결합 화소 전극을 갖는 액정 표시 장치인 경우에는, 용량 결합 화소 전극은 직결 화소 전극에 비하여 인가 전압이 낮은 분만큼 액정 분자에 대한 배향 규제력이 약하기 때문에, 스페이서에 의한 액정 분자의 배향 불량의 영향이 용량 화소 영역에까지 미치게 되는 것이 판명되었다.
- <157> 도 15의 (a)는 도 1에 도시한 액정 표시 장치(용량 결합 화소 전극을 갖지 않는 액정 표시 장치)의 투과 상태를 도시하는 도면이고, 도 15의 (b)는 도 3에 도시한 액정 표시 장치(용량 결합 화소 전극을 갖는 액정 표시 장치)의 투과 상태를 도시하는 도면이다. 단, 모두 게이트 버스 라인과 데이터 버스 라인의 교차부(도면 중 동그라미로 나타내는 부분)에 포토 스페이서를 배치하고 있다.
- <158> 이 도 15의 (a)와 도 15의 (b)와의 비교로부터, 용량 결합 화소 전극을 갖는 액정 표시 장치에서는, 포토 스페이서에 의한 배향 이상의 영향이 블랙 매트릭스의 외측(즉, 용량 결합 화소 영역)에까지 미치고 있는 것을 알 수 있다.
- <159> 따라서, 본 실시 형태에서는, 포토 스페이서를 용량 결합 화소 영역으로부터 떨어진 위치에 형성한다. 이하, 도면을 참조하여 구체적으로 설명한다.

- <160> 도 16은, 본 발명의 제3 실시 형태에 따른 액정 표시 장치를 도시하는 평면도이다. 이 도 16에서, 도 3과 동일 물에는 동일 부호를 붙여서, 중복된 부분의 설명을 생략한다.
- <161> 본 실시 형태에서는, 보조 용량 버스 라인(113)과 데이터 버스 라인(117)이 교차하는 부분(직결 화소 영역에 인접하는 영역)에 포토 스페이서(161)를 배치하고 있다. 이 포토 스페이서(161)는 대향 기판측에 형성되어 있고, 선단이 TFT 기판에 접촉하여 TFT 기판과 대향 기판과의 간격(셀 갭)을 일정하게 유지하고 있다.
- <162> 포토 스페이서(161)는, 커먼 전극 위에 포토레지스트를 도포한 후, 노광 및 현상 공정을 거쳐서 형성된다. 이 포토 스페이서(161)를 형성한 후, 커먼 전극 및 포토 스페이서(161)의 표면에 수직 배향막이 도포된다.
- <163> 본 실시 형태에 따른 액정 표시 장치를 실제로 제조하여, 포토 스페이서의 주위에서의 배향 상태를 조사했다. 단, 액정층 중에 폴리머를 형성할 때에는, 제2 실시 형태의 샘플 5에 나타난 조건으로 액정층에 전압을 인가했다. 그 결과, 포토 스페이서에 의한 액정 분자의 배향의 흐트러짐은 없고, 배향성이 양호한 것이 확인되었다.
- <164> 또한, 상기 실시 형태에서는 포토 스페이서를 대향 기판측에 형성하고 있지만, 포토 스페이서를 TFT 기판측에 형성하여도 된다. 또한, 상기 실시 형태에서는 포토 스페이서를 직결 화소 영역에 인접하는 영역에 형성한 경우에 대하여 설명했지만, 직결 화소 영역 내에 포토 스페이서를 형성하여도 된다. 예를 들면, 포토 스페이서를, 보조 용량 버스 라인(113)과 중첩되는 위치에 형성할 수 있다.
- <165> 이하, 본 발명의 여러 가지 양태를, 부기로서 통합하여 기재한다.
- <166> (부기 1) 1개의 화소 내에 투과율-인가 전압 특성이 서로 다른 복수의 부화소 영역을 갖는 액정 표시 장치의 제조 방법에 있어서,
- <167> 제1 및 제2 기판간에 중합 성분을 첨가한 액정을 봉입하는 공정과,
- <168> 상기 복수의 부화소 영역의 투과율-인가 전압 특성의 임계값 전압보다도 약간 높은 전압을 낮은 전압부터 순서대로 상기 액정에 단계적으로 인가하고, 그 후 더 높은 전압을 인가한 상태에서 상기 중합 성분을 중합시키는 공정
- <169> 을 갖는 것을 특징으로 하는 액정 표시 장치의 제조 방법.
- <170> (부기 2) 상기 제1 기판에는, 각 화소마다 스위칭 소자와 상기 부화소 영역마다 배치된 부화소 전극이 형성되고, 상기 부화소 전극 중 적어도 하나는 상기 스위칭 소자에 직접 접속되고, 그 밖의 부화소 전극은 용량 결합을 통하여 상기 스위칭 소자에 접속되어 있는 것을 특징으로 하는 부기 1에 기재된 액정 표시 장치의 제조 방법.
- <171> (부기 3) 상기 용량 결합을 통하여 상기 스위칭 소자에 접속된 부화소 전극이 배치된 부화소 영역의 면적이, 전체 부화소 영역의 면적의 20 내지 80%인 것을 특징으로 하는 부기 2에 기재된 액정 표시 장치의 제조 방법.
- <172> (부기 4) 상기 투과율-인가 전압의 임계값 전압을  $V_{th}$ 로 했을 때에, 상기 투과율-인가 전압의 임계값 전압보다도 약간 높은 전압이,  $V_{th}+1(V)$  이하인 전압인 것을 특징으로 하는 부기 1에 기재된 액정 표시 장치의 제조 방법.
- <173> (부기 5) 각 인가 전압에서의 전압 유지 시간이, 2 내지 60초인 것을 특징으로 하는 부기 1에 기재된 액정 표시 장치의 제조 방법.
- <174> (부기 6) 상기 부화소 전극은 모두 액정 분자의 배향 방향이 서로 다른 2 이상의 도메인 제어 영역으로 분할되고, 각 도메인 제어 영역에는 서로 평행하게 배치된 복수의 띠 형상의 미세 전극부가 형성되어 있는 것을 특징으로 하는 부기 1에 기재된 액정 표시 장치의 제조 방법.
- <175> (부기 7) 1개의 화소 내에 투과율-인가 전압 특성의 임계값 전압이  $V_{th1}$ 인 제1 부화소 영역과 투과율-인가 전압 특성의 임계값 전압이  $V_{th2}$ (단,  $V_{th2} > V_{th1}$ )인 제2 부화소 영역을 갖는 액정 표시 장치의 제조 방법에 있어서,
- <176> 제1 및 제2 기판간에 중합 성분을 첨가한 액정을 봉입하는 공정과,
- <177> 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 높은 전압  $V1$ (단,  $V_{th1} < V1 < V_{th2}$ )을 인가하여 유지하는 공정과,
- <178> 상기 액정에 상기 임계값 전압  $V_{th2}$ 보다도 높은 전압  $V2$ 를 인가하여 유지하는 공정과,
- <179> 상기 액정에 상기 전압  $V2$ 보다도 높은 전압  $V3$ 을 인가하면서 상기 액정 중의 중합 성분을 중합시켜서 폴리머를

형성하는 공정

- <180> 을 갖는 것을 특징으로 하는 액정 표시 장치의 제조 방법.
- <181> (부기 8) 1개의 화소 내에 투과율-인가 전압 특성의 임계값 전압이  $V_{th1}$ 인 제1 부화소 영역과 투과율-인가 전압 특성의 임계값 전압이  $V_{th2}$ (단,  $V_{th2} > V_{th1}$ )인 제2 부화소 영역을 갖는 액정 표시 장치의 제조 방법에 있어서,
- <182> 제1 및 제2 기관간에 중합 성분을 첨가한 액정을 봉입하는 공정과,
- <183> 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 낮은 제1 전압  $V1$ 을 인가하여 유지하는 공정과,
- <184> 상기 액정에 상기 임계값 전압  $V_{th1}$ 보다도 높고, 상기 임계값 전압  $V_{th2}$ 보다도 낮은 제2 전압  $V2$ 를 인가하여 유지하는 공정과,
- <185> 상기 액정에 상기 제2 전압  $V2$ 보다도 높고, 상기 임계값 전압  $V_{th2}$ 보다도 낮은 제3 전압  $V3$ 을 인가하여 유지하는 공정과,
- <186> 상기 액정에 상기 임계값 전압  $V_{th2}$ 보다도 높은 제4 전압  $V4$ 를 인가하여 유지하는 공정과,
- <187> 상기 액정에 상기 제4 전압  $V4$  또는 그것보다도 높은 제5 전압  $V5$ 를 인가하면서, 상기 액정 중의 중합 성분을 중합시켜서 폴리머를 형성하는 공정
- <188> 을 갖는 것을 특징으로 하는 액정 표시 장치의 제조 방법.
- <189> (부기 9) 상기 제1 내지 제4 전압  $V1 \sim V4$ 를 인가하여 유지하는 시간이, 전압 인가에 의해 형성되는 액정의 도메인이 안정하는 시간보다도 짧은 것을 특징으로 하는 부기 8에 기재된 액정 표시 장치의 제조 방법.
- <190> (부기 10) 상기 제1 및 제2 기관간에, 적하 주입법에 의해 액정을 봉입하는 것을 특징으로 하는 부기 8에 기재된 액정 표시 장치의 제조 방법.
- <191> (부기 11) 상기 액정에 인가하는 전압이, 모두 교류 전압인 것을 특징으로 하는 부기 8에 기재된 액정 표시 장치의 제조 방법.
- <192> (부기 12) 상기 제1 부화소 영역 또는 그것에 인접하는 영역에, 상기 제1 및 제2 기관간의 간격을 결정하는 스페이서가 배치되어 있는 것을 특징으로 하는 부기 8에 기재된 액정 표시 장치의 제조 방법.
- <193> (부기 13) 1개의 화소 내에 투과율-인가 전압 특성이 서로 다른 복수의 부화소 영역을 갖는 액정 표시 장치에 있어서,
- <194> 서로 대향하여 배치된 제1 및 제2 기관과,
- <195> 상기 제1 및 제2 기관간에 봉입된 액정으로 이루어지는 액정층과,
- <196> 상기 액정층 중에 형성되어 전압 인가 시에서의 액정 분자의 배향 방향을 결정하는 폴리머와,
- <197> 상기 부화소 영역 중 상기 투과율-인가 전압 특성의 임계값 전압이 가장 낮은 부화소 영역 또는 그것에 인접하는 영역에 배치되어 상기 액정층의 두께를 결정하는 스페이서
- <198> 를 갖는 것을 특징으로 하는 액정 표시 장치.
- <199> (부기 14) 상기 투과율-인가 전압 특성의 임계값 전압이 가장 낮은 부화소 영역에 배치된 부화소 전극이 스위칭 소자에 직결하고 있고, 다른 부화소 영역에 배치된 부화소 전극이 용량 결합을 통하여 상기 스위칭 소자에 접속되어 있는 것을 특징으로 하는 부기 13에 기재된 액정 표시 장치.
- <200> (부기 15) 상기 부화소 전극은 모두 액정 분자의 배향 방향이 서로 다른 2 이상의 도메인 제어 영역으로 분할되고, 각 도메인 제어 영역에는 서로 평행하게 배치된 복수의 띠 형상의 미세 전극부가 형성되어 있는 것을 특징으로 하는 부기 14에 기재된 액정 표시 장치.

### 발명의 효과

- <201> 본 발명에 따르면, 실질적인 개구율이 높아서 노트형 컴퓨터에 적용 가능함과 함께, 폴리머 형성 시에서의 액정 분자의 배향의 흐트러짐을 방지할 수 있어, 표시 품질이 한층 더 양호한 MVA 모드의 액정 표시 장치의 제조 방법을 제공할 수 있다.

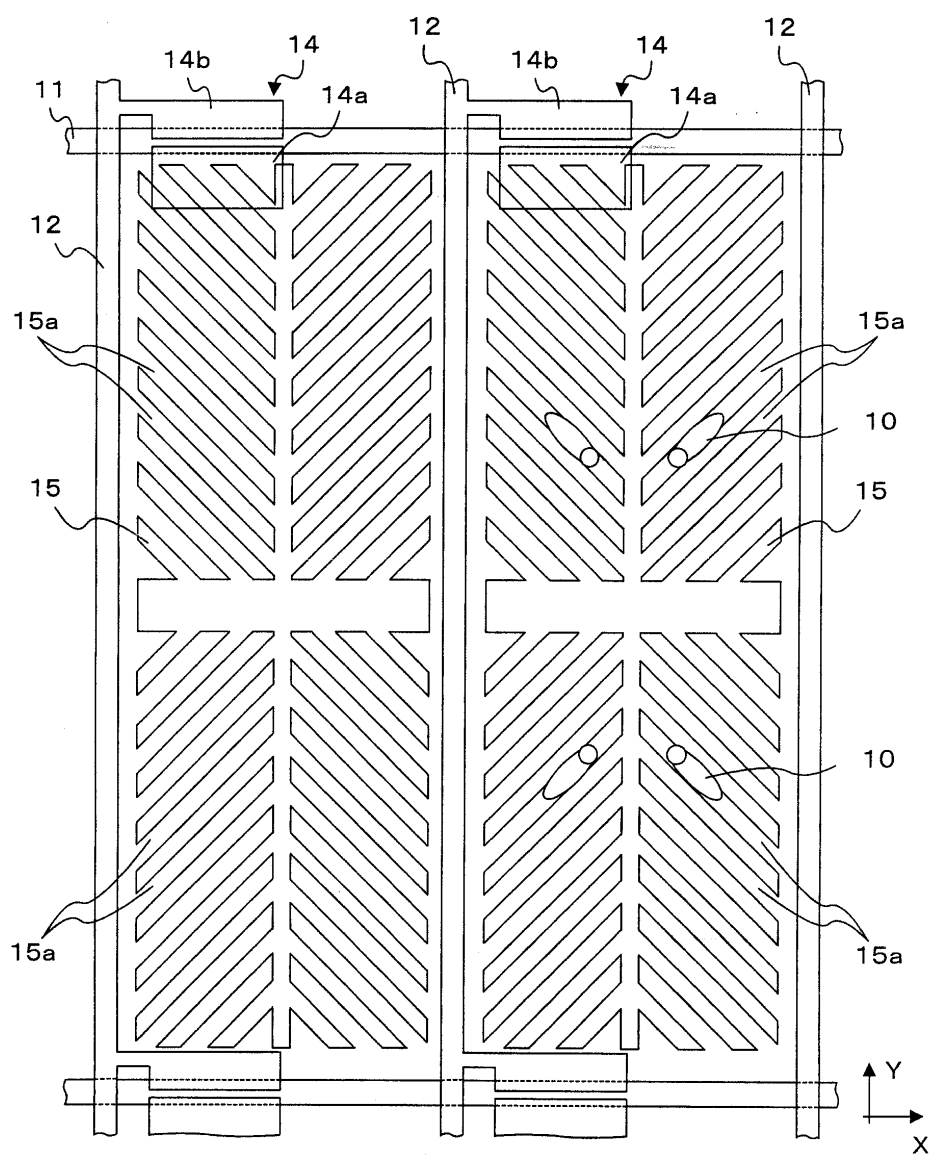
## 도면의 간단한 설명

- <1> 도 1은 종래의 MVA 모드의 액정 표시 장치를 도시하는 평면도.
- <2> 도 2는 MVA 모드의 액정 표시 장치에서의 정면에서 보았을 때의 T-V 특성과 경사 상측 방향에서 보았을 때의 T-V 특성을 도시하는 도면.
- <3> 도 3은 본 발명의 제1 실시 형태의 제조 방법에 의해 제조되는 액정 표시 장치의 평면도.
- <4> 도 4는 동일하게 그 액정 표시 장치의 모식 단면도.
- <5> 도 5는 직결 화소 영역에서의 T-V 특성과 용량 결합 화소 영역에서의 T-V 특성을 도시하는 도면.
- <6> 도 6은 폴리머 형성 시에서의 데이터 버스 라인에의 인가 전압의 변화를 도시하는 모식도.
- <7> 도 7은 자외선 조사 전 및 조사 후 에서의 액정 분자의 상태를 모식적으로 도시하는 도면.
- <8> 도 8의 (a)는 제1 실시 형태에 의해 실제로 제조한 액정 표시 장치의 투과 상태를 도시하는 도면, 도 8의 (b)는 비교예의 액정 표시 장치의 투과 상태를 도시하는 도면.
- <9> 도 9는 본 발명의 제2 실시 형태의 폴리머 형성 시에서의 데이터 버스 라인에의 인가 전압의 변화를 도시하는 모식도.
- <10> 도 10은 제2 실시 형태의 폴리머 형성 시에서의 데이터 버스 라인에의 인가 전압의 변화의 다른 예를 도시하는 모식도.
- <11> 도 11은 샘플 1~5의 전압 인가 상태를 도시하는 도면.
- <12> 도 12는 샘플 1~5의 배향 상태의 평가 결과를 도시하는 도면.
- <13> 도 13은 샘플 6~10의 전압 인가 상태와 배향 상태의 평가 결과를 도시하는 도면.
- <14> 도 14는 샘플 11~15의 전압 인가 상태와 배향 상태의 평가 결과를 도시하는 도면.
- <15> 도 15의 (a)는 도 1에 도시한 액정 표시 장치의 투과 상태를 도시하는 도면, 도 15의 (b)는 도 3에 도시한 액정 표시 장치의 투과 상태를 도시하는 도면.
- <16> 도 16은 본 발명의 제3 실시 형태에 따른 액정 표시 장치를 도시하는 평면도.
- <17> <도면의 주요 부분에 대한 부호의 설명>
- <18> 10, 150 : 액정 분자
- <19> 11, 112 : 게이트 버스 라인
- <20> 12 : 데이터 버스 라인
- <21> 14, 118 : TFT
- <22> 15 : 화소 전극
- <23> 15a, 122 : 슬릿
- <24> 100 : 액정 패널
- <25> 110 : TFT 기판
- <26> 111, 131 : 글래스 기판
- <27> 113 : 보조 용량 버스 라인
- <28> 114, 120 : 절연막
- <29> 115 : 반도체막
- <30> 116 : 채널 보호막
- <31> 119a, 119c : 제어 전극

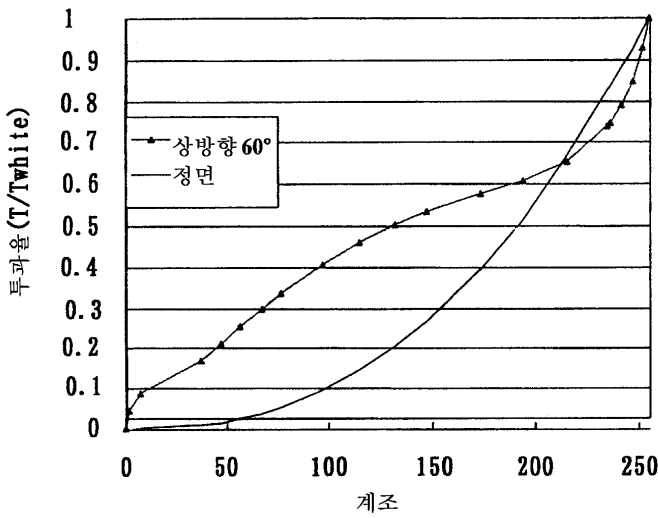
- <32> 119b : 보조 용량 전극
- <33> 121a~121c : 부화소 전극
- <34> 130 : 대향 기관
- <35> 132 : 블랙 매트릭스
- <36> 133 : 컬러 필터
- <37> 134 : 커먼 전극
- <38> 140 : 액정층
- <39> 141a, 141b : 편광판
- <40> 151a, 151b : 배향막
- <41> 152 : 모노머
- <42> 153 : 폴리머
- <43> 161 : 스페이서

도면

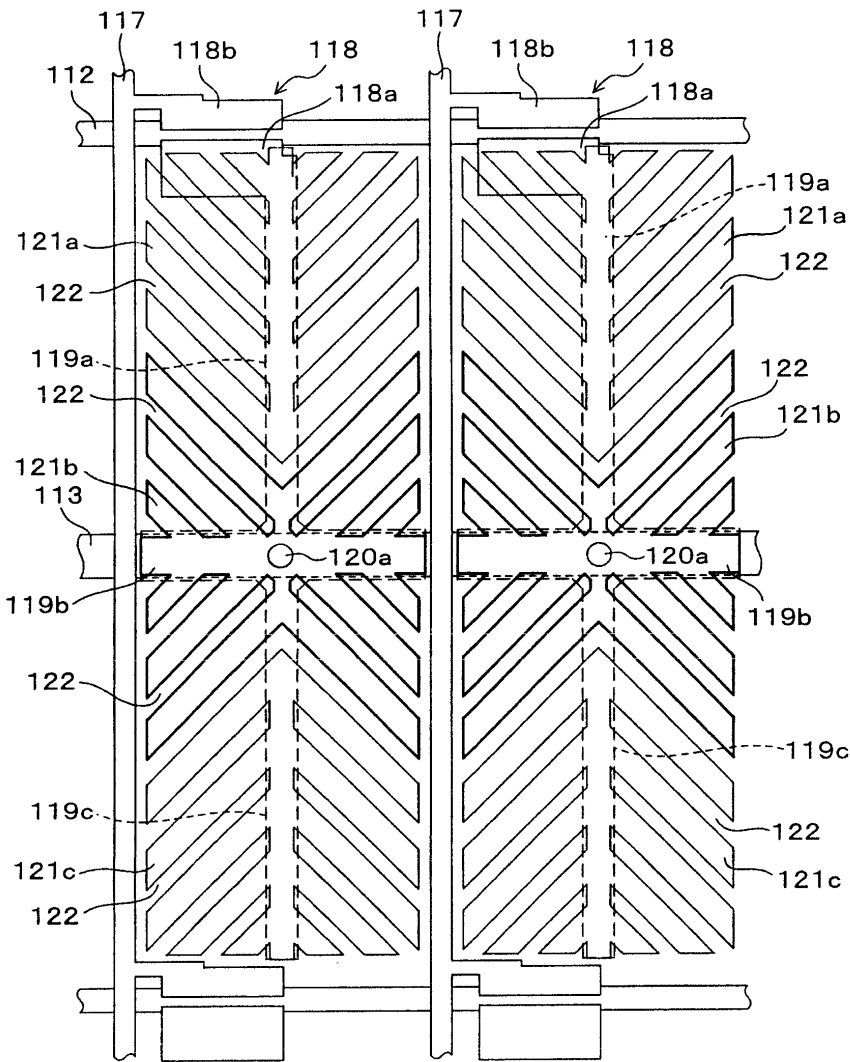
도면1



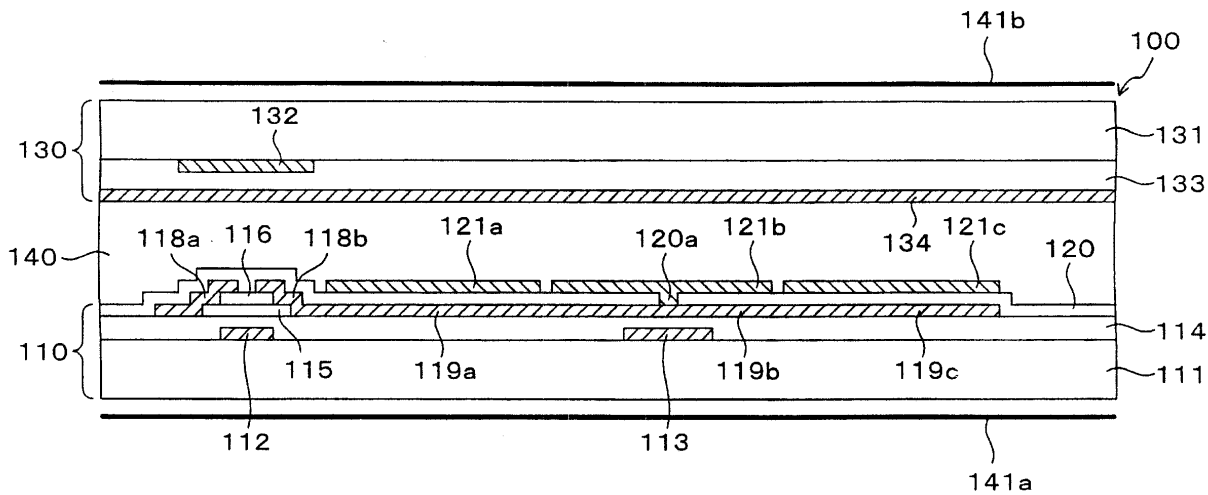
도면2



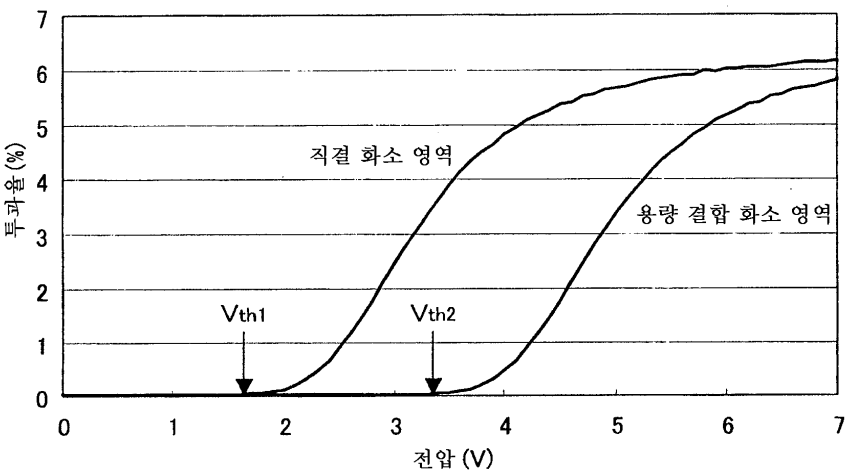
도면3



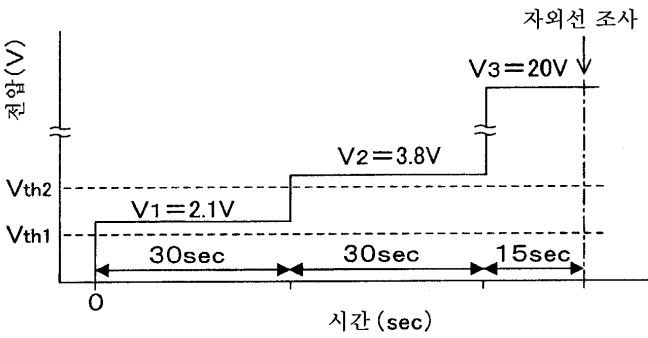
도면4



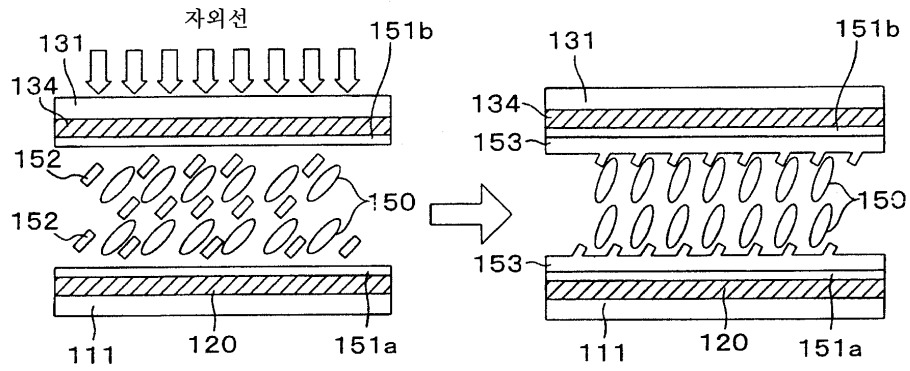
도면5



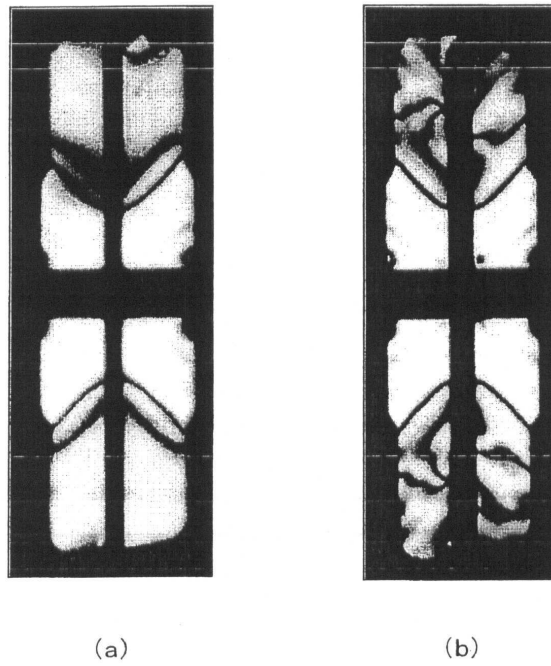
도면6



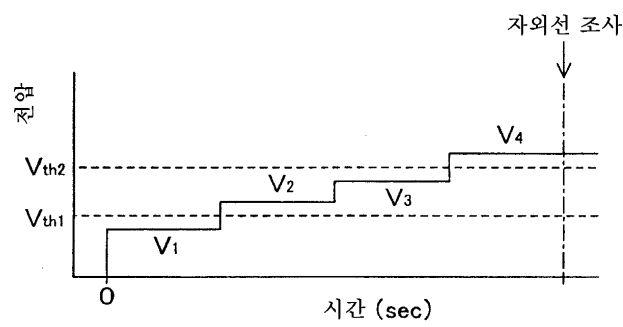
도면7



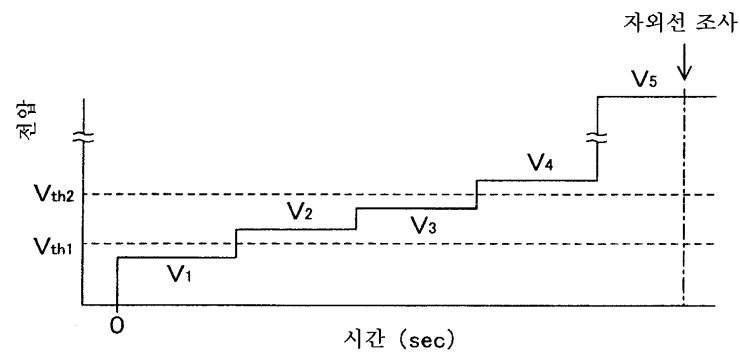
도면8



도면9



도면10



도면11

샘플 1

| 스텝 | 전압 |       | 유지 시간 | UV 조사 |
|----|----|-------|-------|-------|
| 1  | V5 | AC17V | 30sec | —     |
| 2  | V5 | AC17V | —     | ON    |

샘플 2

| 스텝 | 전압 |       | 유지 시간 | UV 조사 |
|----|----|-------|-------|-------|
| 1  | V1 | AC2V  | 30sec | —     |
| 2  | V5 | AC17V | 30sec | —     |
| 3  | V5 | AC17V | —     | ON    |

샘플 3

| 스텝 | 전압 |         | 유지 시간 | UV 조사 |
|----|----|---------|-------|-------|
| 1  | V1 | AC2V    | 30sec | —     |
| 2  | V2 | AC2. 5V | 30sec | —     |
| 3  | V5 | AC17V   | 30sec | —     |
| 4  | V5 | AC17V   | —     | ON    |

샘플 4

| 스텝 | 전압 |         | 유지 시간 | UV 조사 |
|----|----|---------|-------|-------|
| 1  | V1 | AC2V    | 30sec | —     |
| 2  | V2 | AC2. 5V | 30sec | —     |
| 3  | V4 | AC3. 2V | 30sec | —     |
| 4  | V5 | AC17V   | 30sec | —     |
| 5  | V5 | AC17V   | —     | ON    |

샘플 5

| 스텝 | 전압 |         | 유지 시간 | UV 조사 |
|----|----|---------|-------|-------|
| 1  | V1 | AC2V    | 30sec | —     |
| 2  | V2 | AC2. 5V | 30sec | —     |
| 3  | V3 | AC2. 8V | 30sec | —     |
| 4  | V4 | AC3. 2V | 30sec | —     |
| 5  | V5 | AC17V   | 30sec | —     |
| 6  | V5 | AC17V   | —     | ON    |

도면12

|      | 평가 |
|------|----|
| 샘플 1 | ×  |
| 샘플 2 | ×  |
| 샘플 3 | ×  |
| 샘플 4 | △  |
| 샘플 5 | ○  |

도면13

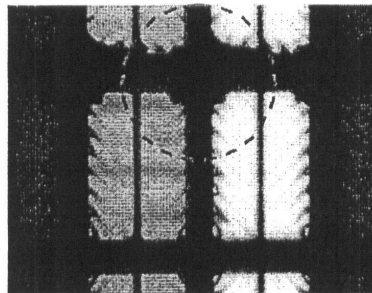
| 스텝 | 전압 |         | 샘플 6    | 샘플 7 | 샘플 8  | 샘플 9  | 샘플 10 | UV 조사 |
|----|----|---------|---------|------|-------|-------|-------|-------|
| 1  | V1 | AC2V    | 0. 5sec | 2sec | 10sec | 30sec | 60sec | —     |
| 2  | V2 | AC2. 5V | 0. 5sec | 2sec | 10sec | 30sec | 60sec | —     |
| 3  | V3 | AC2. 8V | 0. 5sec | 2sec | 10sec | 30sec | 60sec | —     |
| 4  | V4 | AC3. 2V | 0. 5sec | 2sec | 10sec | 30sec | 60sec | —     |
| 5  | V5 | AC17V   | 0. 5sec | 2sec | 10sec | 30sec | 60sec | —     |
| 6  | V5 | AC17V   | —       | —    | —     | —     | —     | ON    |
| 평가 |    |         | x       | ○    | ○     | ○     | △     | —     |

도면14

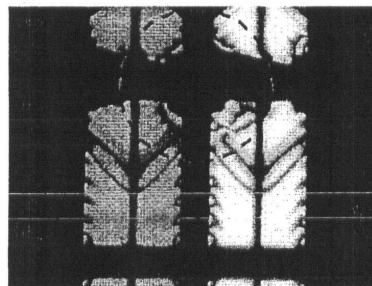
| 스텝 | 전압 |         | 샘플 11   | 샘플 12 | 샘플 13 | 샘플 14 | 샘플 15 | UV 조사 |
|----|----|---------|---------|-------|-------|-------|-------|-------|
| 1  | V1 | DC2V    | 0. 5sec | 2sec  | 10sec | 30sec | 60sec | —     |
| 2  | V2 | DC2. 5V | 0. 5sec | 2sec  | 10sec | 30sec | 60sec | —     |
| 3  | V3 | DC2. 8V | 0. 5sec | 2sec  | 10sec | 30sec | 60sec | —     |
| 4  | V4 | DC3. 2V | 0. 5sec | 2sec  | 10sec | 30sec | 60sec | —     |
| 5  | V5 | DC17V   | 0. 5sec | 2sec  | 10sec | 30sec | 60sec | —     |
| 6  | V5 | DC17V   | —       | —     | —     | —     | —     | ON    |
| 평가 |    |         | x       | ○     | ○     | △     | △     | —     |

도면15

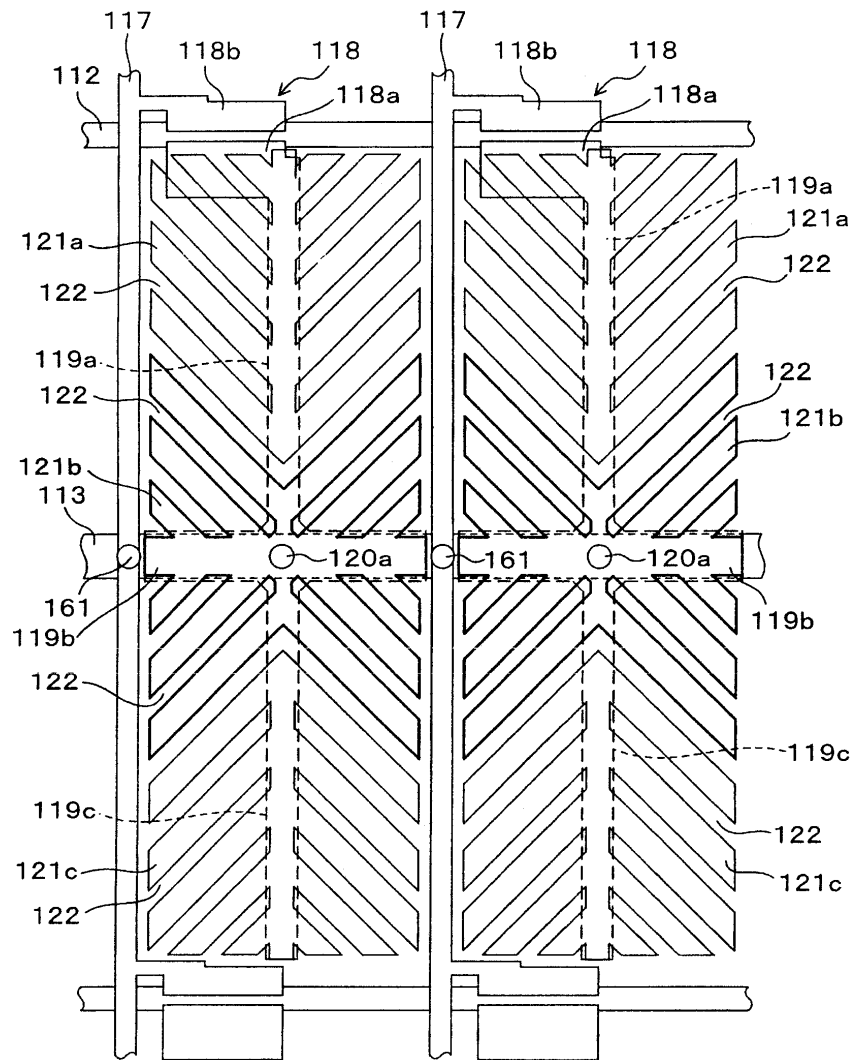
(a)



(b)



도면16



|                |                                                                                                                                                                             |         |            |
|----------------|-----------------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 液晶显示装置及其制造方法                                                                                                                                                                |         |            |
| 公开(公告)号        | <a href="#">KR100778952B1</a>                                                                                                                                               | 公开(公告)日 | 2007-11-22 |
| 申请号            | KR1020060008952                                                                                                                                                             | 申请日     | 2006-01-27 |
| [标]申请(专利权)人(译) | 夏普株式会社                                                                                                                                                                      |         |            |
| 申请(专利权)人(译)    | 夏普株式会社                                                                                                                                                                      |         |            |
| 当前申请(专利权)人(译)  | 夏普株式会社                                                                                                                                                                      |         |            |
| [标]发明人         | HANAOKA KAZUTAKA<br>하나오까가즈따까<br>NAKANISHI YOHEI<br>나까니시요헤이<br>OHMURO KATSUFUMI<br>오무로가쯔후미<br>TASHIRO KUNIHIO<br>다시로구니히로<br>SUGIURA NORIO<br>스기우라노리오<br>KANII KENGO<br>가니이겐고 |         |            |
| 发明人            | 하나오까가즈따까<br>나까니시요헤이<br>오무로가쯔후미<br>다시로구니히로<br>스기우라노리오<br>가니이겐고                                                                                                               |         |            |
| IPC分类号         | G02F1/133                                                                                                                                                                   |         |            |
| CPC分类号         | G02F1/133351 G02F1/1339 G02F2203/30 G02F1/1341 G02F1/1393 G02F2001/13775                                                                                                    |         |            |
| 代理人(译)         | CHANG, SOO KIL                                                                                                                                                              |         |            |
| 优先权            | 2005023869 2005-01-31 JP                                                                                                                                                    |         |            |
| 其他公开文献         | KR1020060088053A                                                                                                                                                            |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                                                                                                                                   |         |            |

#### 摘要(译)

实质的开口率是高的，适用于笔记本式计算机一起，所以能够防止在聚合物中的液晶分子的形成过程中的取向的紊乱，提供了一种显示质量是用于制造更优选的MVA模式的液晶显示进一步的方法。并且，在一个像素中，透射率施加电压特性的阈值电压为Vth1，透射率施加电压特性的阈值电压为Vth2的第二子像素区域，所述第一和所述第二通过加入所述基板之间的聚合成分的填充有液晶，施加比所述液晶层中的阈值电压Vth1稍微高电压V1保持一定量的时间，然后比阈值电压Vth2一稍高的电压V2并且在正常使用时保持高于白色显示电压的电压V3达预定时间段。之后，照射紫外线以聚合聚合组分以在液晶层中形成聚合物。

