



(19)대한민국특허청(KR)  
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/1368 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2007년04월20일 10-0709523 2007년04월13일
--	-------------------------------------	--

(21) 출원번호 (22) 출원일자 심사청구일자	10-2003-0018365 2003년03월25일 2004년12월01일	(65) 공개번호 (43) 공개일자	10-2003-0082374 2003년10월22일
----------------------------------	---	------------------------	--------------------------------

(30) 우선권주장      JP-P-2002-00112737      2002년04월15일      일본(JP)

(73) 특허권자      어드밴스트 디스플레이 인코포레이티드  
    일본국 구마모또켄 키쿠치군 니시고시마찌 미요시 997

(72) 발명자      나가노신고  
    일본구마모또켄기꾸찌군니시고시마찌미요시997반찌어드밴스트디스플  
    레이인코포레이티드나이

    마스따니유이찌  
    일본구마모또켄기꾸찌군니시고시마찌미요시997반찌어드밴스트디스플  
    레이인코포레이티드나이

(74) 대리인      특허법인코리아나

(56) 선행기술조사문헌  
    1019960009125  
    \* 심사관에 의하여 인용된 문헌

심사관 : 박봉서

전체 청구항 수 : 총 11 항

(54) 액정 표시 장치 및 그 제조 방법

(57) 요약

(과제) 소스 배선과 공통 전극 사이에 발생하는 단락의 발생을 감소시킬 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는 데 있다.

(해결수단) 본 발명에 따른 액정 표시 장치는, 화소 전극 (6) 및 공통 전극 (5) 사이에 전압을 인가하여 기판면에 거의 평행한 전계가 액정층에 인가되는, 예컨대, 횡전계 방식에 관한 것이다. 이 액정 표시 장치에서는, 소스 전극 (3) 과 공통 전극 (5) 의 일부가 절연막 (4) 이 개재되어 서로 중첩된다. 그리고, 절연막 (4) 은 복수의 절연막 (4a, 4b) 으로 구성된다.

대표도

도 3

## 특허청구의 범위

### 청구항 1.

일정한 거리를 두고 대향 배치된 한 쌍의 기관,

상기 기관 사이에 개재된 액정층,

상기 기관 중 일방의 기관 상에 형성되어, 서로 교차하는 게이트 배선 및 소스 배선,

상기 게이트 배선 및 상기 소스 배선에 접속된 스위칭 소자,

상기 스위칭 소자에 접속되어, 상기 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어진 빗 형상의 화소 전극, 및

상기 스위칭 소자에 접속되어 상기 화소 전극의 복수개의 전극과 거의 평행하게 또한 번갈아 배치된 복수개의 전극으로 이루어지는 빗 형상의 공통 전극을 구비하고,

상기 화소 전극 및 상기 공통 전극 사이에 전압을 인가하여 상기 기관면에 거의 평행한 전계를 상기 액정층에 인가하며,

상기 소스 전극과 상기 공통 전극의 일부가, 절연막을 사이에 두고 서로 중첩됨과 동시에 상기 절연막이 복수의 절연막으로 구성되고,

상기 화소 전극의 빗 형상 전극과 상기 공통 전극의 빗 형상 전극은, 서로 1 화소내의 중앙부 근방에서 굴곡되는 것을 특징으로 하는 액정 표시 장치.

### 청구항 2.

제 1 항에 있어서,

상기 절연막은 복수회의 막형성 공정에 의해 형성되는 것을 특징으로 하는 액정 표시 장치.

### 청구항 3.

제 2 항에 있어서,

상기 절연막의 막형성 공정 사이에 세정공정을 실시하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 4.

제 3 항에 있어서,

상기 세정공정은 브러시를 이용한 세정공정을 포함하는 것을 특징으로 하는 액정 표시 장치.

### 청구항 5.

삭제

## 청구항 6.

제 1 항에 있어서,

상기 공통 전극은, 상기 화소의 중앙부 근방을 제외한 영역에서 상기 소스 배선과 서로 중첩되고, 상기 화소의 중앙부 근방에서 상기 소스 배선과 서로 중첩되지 않는 구성을 갖는 것을 특징으로 하는 액정 표시 장치.

## 청구항 7.

제 1 항에 있어서,

상기 화소 전극의 빗 형상 전극들 중 2 개 이상은 스위칭 소자와 직접 접속되는 것을 특징으로 하는 액정 표시 장치.

## 청구항 8.

일정한 거리를 두고 대향 배치된 한 쌍의 기관,

상기 기관 사이에 개재된 액정층,

상기 기관 중 일방의 기관 상에 형성되어, 서로 교차하는 게이트 배선 및 소스 배선,

상기 게이트 배선 및 상기 소스 배선에 접속된 스위칭 소자,

상기 스위칭 소자에 접속되어, 상기 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어진 빗 형상의 화소 전극, 및

상기 스위칭 소자에 접속되어 상기 화소 전극의 복수개의 전극과 거의 평행하게 또한 번갈아 배치된 복수개의 전극으로 이루어지는 빗 형상의 공통 전극을 구비하고,

상기 화소 전극 및 상기 공통 전극 사이에 전압을 인가하여 상기 기관면에 거의 평행한 전계를 상기 액정층에 인가하며,

상기 소스 전극과 상기 공통 전극의 일부가, 절연막을 사이에 두고 서로 중첩됨과 동시에 상기 절연막이 복수의 절연막으로 구성되고,

화소 전극과 러빙 방향이 이루는 각도의 절대값이 2 개 이상의 상이한 값을 가지며 또한, 화소 전극의 선단부가 러빙 방향에 대해 이루는 각도의 절대값이 이에 연결되는 화소 전극이 러빙 방향에 대해 이루는 각도의 절대값보다 크게 되도록 설정되는 것을 특징으로 하는 액정 표시 장치.

## 청구항 9.

일정한 거리를 두고 대향 배치된 한 쌍의 기관,

상기 기관 사이에 개재된 액정층,

상기 기관 중 일방의 기관 상에 형성되어, 서로 교차하는 게이트 배선 및 소스 배선,

상기 게이트 배선 및 상기 소스 배선에 접속된 스위칭 소자,

상기 스위칭 소자에 접속되어, 상기 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어진 빗 형상의 화소 전극, 및

상기 스위칭 소자에 접속되어 상기 화소 전극의 복수개의 전극과 거의 평행하게 또한 번갈아 배치된 복수개의 전극으로 이루어지는 빔 형상의 공통 전극을 구비하고,

상기 화소 전극 및 상기 공통 전극 사이에 전압을 인가하여 상기 기판면에 거의 평행한 전계를 상기 액정층에 인가하며,

상기 소스 전극과 상기 공통 전극의 일부가, 절연막을 사이에 두고 서로 중첩됨과 동시에 상기 절연막이 복수의 절연막으로 구성되고,

상기 소스 배선과 상기 스위칭 소자의 반도체막의 측면의 전부 또는 일부가 상하방향으로 동일 면 또는 동일 선 상에 나열되는 위치가, 상기 소스 배선과 상기 공통 전극이 중첩되는 영역 상에는 존재하지 않는 것을 특징으로 하는 액정 표시 장치.

## 청구항 10.

제 1 항에 있어서,

상기 공통 전극에 접속된 공통 용량 배선은 화소 사이에 독립적으로 형성되는 것을 특징으로 하는 액정 표시 장치.

## 청구항 11.

일정한 거리를 두고 대향 배치된 한 쌍의 기판,

상기 기판 사이에 개재된 액정층,

상기 기판 중 일방의 기판 상에 형성되어, 서로 교차하는 게이트 배선 및 소스 배선,

상기 게이트 배선 및 상기 소스 배선에 접속된 스위칭 소자,

상기 스위칭 소자에 접속되어, 상기 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어지는 빔 형상의 화소 전극, 및

상기 스위칭 소자에 접속되어 상기 화소 전극의 복수개의 전극과 거의 평행하게, 또한 번갈아 배치된 복수개의 전극으로 이루어지는 빔 형상의 공통 전극을 구비하고,

상기 화소 전극과 상기 공통 전극 사이에 전압을 인가하여 상기 기판면에 거의 평행한 전계를 상기 액정층에 인가하며,

상기 소스 전극과 상기 공통 전극의 일부가, 절연막을 사이에 두고 서로 중첩됨과 동시에, 상기 공통 전극이 상기 화소의 중앙부 근방을 제외한 영역에서 상기 소스 배선과 서로 중첩되고, 상기 화소의 중앙부 근방에서 상기 소스 배선과 서로 중첩되지 않는 구성을 갖는 것을 특징으로 하는 액정 표시 장치.

## 청구항 12.

일정한 거리를 두고 대향 배치된 한 쌍의 기판,

상기 기판 사이에 개재된 액정층,

상기 기판 중 일방의 기판 상에 형성되어, 서로 교차하는 게이트 배선 및 소스 배선,

상기 게이트 배선 및 상기 소스 배선에 접속된 스위칭 소자,

상기 스위칭 소자에 접속되어, 상기 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어지는 빔 형상의 화소 전극, 및

상기 스위칭 소자에 접속되어 상기 화소 전극의 복수개의 전극과 거의 평행하게 또한, 번갈아 배치된 복수개의 전극으로 이루어지는 빔 형상의 공통 전극을 구비하고,

상기 화소 전극과 상기 공통 전극 사이에 전압을 인가하여 상기 기판면에 거의 평행한 전계를 상기 액정층에 인가하며,

상기 소스 배선과 상기 스위칭 소자의 반도체막의 측면의 전부 또는 일부가 상하방향으로 동일 면 또는 동일 선 상에 나열되는 위치가, 상기 소스 배선과 상기 공통 전극이 중첩되는 영역 상에는 존재하지 않는 것을 특징으로 하는 액정 표시 장치.

### 청구항 13.

삭제

### 청구항 14.

삭제

### 청구항 15.

삭제

### 명세서

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 횡방향 전계 방식의 액티브 매트릭스형 액정 표시 장치 및 그 제조 방법에 관한 것이다.

최근, 예컨대, 일본 공개특허공보 평8-254712호에 개시된 바와 같이, 액티브 매트릭스형 액정 표시 장치는, 액정에 인가하는 전계의 방향을 기판에 대해 평행한 방향으로 하는 횡방향 전계 방식이 주로 초광시야각을 얻는 수법으로 이용된다. 이 방식을 채용하면 시각방향을 변화시켰을 때의 콘트라스트의 변화, 계조 레벨의 반전이 거의 없어지는 것으로 판명되었다 (참고문헌: M.Oh-e, 외, Asia Display'95, pp.577-580). 도 13(a)는 종래의 일반적인 횡방향 전계 방식의 액정 표시 장치의 화소부를 나타내는 평면도이다. 그리고, 도 13(b)는 그 일부를 확대한 단면도이다. 도면에서, 100은 TFT 어레이 기판, 200은 컬러 필터(CF) 기판이다. 또한, 1은 절연성 기판 상에 형성된 복수개의 주사 신호선인 게이트 배선, 2는 게이트 절연막, 3은 소스 배선, 4는 소스 배선(3) 상에 형성된 절연막, 5a, 5b는 게이트 배선(1)과 동일한 층에 형성된 공통 전극이다. 특히, 이 예에서는 공통 전극(5)은 공통 전극(5a) 및 공통 전극(5b)으로 분리되어 배치된다. 따라서, 소스 배선에 전압이 인가된 상태에서는 그 전압에 의해 전계(E)가 발생되어, TFT 어레이 기판(100)과 CF 기판(200) 사이에 형성된 액정의 배향상태를 변화시킨다. 따라서, 도 13에 나타난 구성에서는 결국 도면에서 L1로 표시되는 폭이 넓어지는 것이 필요하므로 빛의 투과가 제한되기 때문에 개구율이 감소되는 문제점도 있었다.

이러한 문제점을 해결하기 위해, 도 1(a) 및 도 1(b)에 나타난 구조가 제안되었다. 이 구조에서는 공통 전극(5)이 소스 배선(3)을 덮어 양자가 서로 중첩되도록 배치된다. 이러한 구성에 따르면 소스 배선(3)으로부터 발생하는 전계가 공통 전극(5)에 의해 차단되기 때문에, 액정까지 이르지 않고 액정의 배향상태의 변화를 감소시킬 수 있다. 따라서, 빛의 투과를 제한하는 폭(L2)을 좁게 할 수 있어 개구율을 높일 수 있다.

#### 발명이 이루고자 하는 기술적 과제

그러나, 도 1에 나타난 구조에서는 소스 배선(3)과 공통 전극(3) 사이에 단락이 발생된다는 문제가 있다. 도 4(a)에 나타난 바와 같이 소스 배선(3)과 공통 전극(5) 사이에 핀홀 결합(41, 42)이 발생함으로써 단락이 발생된다.

본 발명은 이러한 문제점을 해결하기 위해 이루어진 것으로, 소스 배선과 공통 전극 사이에 발생하는 단락의 발생을 감소시킬 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는 것을 목적으로 한다.

### 발명의 구성

본 발명에 따른 액정 표시 장치는 일정한 거리를 두고 대향 배치된 한 쌍의 기관, 기관 사이에 개재된 액정층, 기관 중 일방의 기관 상에 형성되어 서로 교차하는 게이트 배선 및 소스 배선, 게이트 배선 및 소스 배선에 접속된 스위칭 소자, 스위칭 소자에 접속되어 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어지는 빗 형상의 화소 전극, 및 스위칭 소자에 접속되어 화소 전극의 복수개의 전극과 거의 평행하게 또한 번갈아 배치된 복수개의 전극으로 이루어지는 빗 형상의 공통 전극을 구비하고, 화소 전극 및 공통 전극 사이에 전압을 인가하여 기관면에 거의 평행한 전계를 액정층에 인가하는 액정 표시 장치로서, 소스 전극과 공통 전극의 일부를 절연막을 개재시켜 서로 중첩되며 동시에 당해 절연막은 복수의 절연막으로 구성된다. 이러한 구성에 의해 소스 배선과 공통 전극 사이의 단락의 발생확률을 대폭적으로 저하시킬 수 있게 된다.

이 절연막은 복수회의 막형성 공정에 의해 형성되는 것이 바람직하다.

또한, 절연막의 막형성 공정 사이에 세정공정을 갖는 것이 바람직하다. 따라서, 이물을 제거할 수 있다.

또한, 세정공정은 브러시를 사용한 세정공정을 포함함으로써 보다 효과적으로 세정할 수 있다.

바람직한 실시형태에서는 화소 전극의 빗 형상 전극과, 공통 전극의 빗 형상 전극은 서로 1 화소내의 중앙부 근방에서 굴곡된다. 이와 같은 굴곡된 전극 구성에 의해 2 방향의 액정의 구동방향을 얻을 수 있고, 횡전계 방식의 액정 패널에서 특정 방향으로 발생하는 시각특성의 악화를 개선시킬 수 있다.

또한, 공통 전극은 화소의 중앙부 근방을 제외한 영역에서는 소스 배선과 서로 중첩되고, 화소의 중앙부 근방에서는 소스 배선과 서로 중첩되지 않는 구성을 갖는 것이 바람직하다. 이러한 구성에 의해 구조상 결함이 발생되기 쉬운 굴곡부에서의 소스 배선과 공통 전극의 단락을 효과적으로 방지할 수 있다.

또한, 화소 전극의 빗 형상 전극들 중 2 개 이상은 스위칭 소자에 직접 접속되는 것이 바람직하다. 이러한 구성에 의해, 화소 전극의 일부에 결함이 있는 경우라도 2 개 모두에 결함이 있는 것이 아니라면 점결함으로 인식되지 않는다. 따라서, 수율이 향상될 수 있다.

바람직한 실시형태에서는, 화소 전극 및 러빙 방향과 이루는 각도의 절대값이 2 개 이상의 상이한 값을 갖고, 화소 전극의 선단부가 러빙 방향에 대해 이루는 각도의 절대값이 이것에 연결되는 화소 전극이 러빙 방향에 대해 이루는 각도의 절대값보다 크게 설정된다. 이러한 구성에 의해, 화소 전극 선단부의 전계 방향을 액정이 회전해야 할 방향으로 제어할 수 있고, 가중(加重)에 의해 역회전 방향으로 회전하고 있던 액정을 신속하게 정회전 방향으로 되돌릴 수 있게 된다. 따라서, 표시면으로의 하중에 의해 발생하는 표시불량이 하중 제거후에도 장시간 시인되는 가중흔(加重痕)이라 불리는 불량을 신속하게 감소시킬 수 있어 표시 품위(品位)를 향상시킬 수 있다.

여기서, 소스 배선과 스위칭 소자의 반도체막의 측면의 전부 또는 일부가 상하방향으로 동일 면 또는 동일 선 상에 나열된 위치는, 소스 배선과 공통 전극이 중첩되는 영역 상에는 존재하지 않도록 구성되는 것이 바람직하다. 이러한 구성에 의해 층간 내압이 향상될 수 있다.

또한, 공통 전극에 접속된 공통 용량 배선은 소스 배선과 서로 중첩되지 않도록 화소 사이에서 독립적으로 형성되는 것이 바람직하다. 이 구성에 의해, 소스 배선이 형성되는 단차의 수를 감소시킬 수 있게 되고, 소스 배선의 단선불량의 확률을 감소시켜 수율을 향상시킬 수 있다.

본 발명에 따른 다른 액정 표시 장치는 일정한 거리를 두고 대향 배치된 한 쌍의 기관, 기관 사이에 개재된 액정층, 기관 중 일방의 기관 상에 형성되어 서로 교차하는 게이트 배선 및 소스 배선, 게이트 배선 및 소스 배선에 접속된 스위칭 소자, 스위칭 소자에 접속되어 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어지는 빗 형상의 화소 전극, 스위칭 소

자에 접속되어 화소 전극의 복수개의 전극과 거의 평행하게 또한 번갈아 배치되는 복수개의 전극으로 이루어지는 빗 형상의 공통 전극을 구비하고, 화소 전극 및 공통 전극 사이에 전압을 인가하여 기판면에 거의 평행한 전계를 액정층에 인가하는 액정 표시 장치로서, 소스 전극과 공통 전극의 일부를, 절연막을 사이에 두고 서로 중첩되며 동시에 공통 전극은 화소의 중앙부 근방을 제외한 영역에서는 소스 배선과 서로 중첩되고, 화소의 중앙부 근방에서는 소스 배선과 서로 중첩되지 않는 구성을 갖는다. 이러한 구성에 의해, 구조상 결함이 발생되기 쉬운 굴곡부에서의 소스 배선과 공통 전극의 단락을 효과적으로 방지할 수 있다.

또한, 본 발명에 따른 다른 액정 표시 장치는 일정한 거리를 두고 대향 배치된 한 쌍의 기관, 기관 사이에 개재된 액정층, 기관 중 일방의 기관 상에 형성되어 서로 교차하는 게이트 배선 및 소스 배선, 게이트 배선 및 소스 배선에 접속된 스위칭 소자, 스위칭 소자에 접속되어 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어지는 빗 형상의 화소 전극, 및 스위칭 소자에 접속되어 화소 전극의 복수개의 전극과 거의 평행 또한, 번갈아 배치된 복수개의 전극으로 이루어지는 빗 형상의 공통 전극을 구비하고, 화소 전극 및 공통 전극 사이에 전압을 인가하여 기판면에 거의 평행한 전계를 액정층에 인가하는 액정 표시 장치로서, 소스 배선과 스위칭 소자의 반도체막의 측면의 전부 또는 일부가 상하방향으로 동일 면 또는 동일 선 상에 나열되는 위치가, 소스 배선과 공통 전극이 중첩되는 영역 상에는 존재하지 않는 것이다. 이러한 구성에 의해 층간 내압이 향상될 수 있다.

본 발명에 따른 액정 표시 장치의 제조 방법은, 일정한 거리를 두고 대향 배치된 한 쌍의 기관, 기관 사이에 개재된 액정층, 기관 중 일방의 기관 상에 형성되어 서로 교차하는 게이트 배선 및 소스 배선, 게이트 배선 및 소스 배선에 접속된 스위칭 소자, 스위칭 소자에 접속되어 소스 배선과 거의 평행하게 형성된 복수개의 전극으로 이루어지는 빗 형상의 화소 전극, 및 스위칭 소자에 접속되어 화소 전극의 복수개의 전극과 거의 평행 또한, 번갈아 배치된 복수개의 전극으로 이루어지는 빗 형상의 공통 전극을 구비하고, 화소 전극 및 공통 전극 사이에 전압을 인가하여 기판면에 거의 평행한 전계를 액정층에 인가하는 액정 표시 장치의 제조 방법로서, 소스 전극을 형성하는 공정, 소스 전극 상에 복수의 절연막을 복수회에 걸쳐 형성하는 공정, 및 소스 전극과 절연막을 개재하여 서로 중첩되도록 절연막 상에 공통 전극을 형성하는 공정을 포함하는 것이다. 이러한 구성에 의해 소스 배선과 공통 전극 사이의 단락의 발생 확률이 대폭적으로 감소될 수 있다.

여기서, 절연막을 형성하는 공정은 복수의 절연막의 각각을 형성하는 공정 사이에 세정 공정을 갖는 것이 바람직하다. 따라서, 이물이 제거될 수 있다.

또한, 세정공정은 브러시를 사용한 세정공정을 포함함으로써 보다 효과적으로 이물을 제거할 수 있다.

## [발명의 실시형태]

### 발명의 실시형태 1

본 발명에 따른 액정 표시 장치는 도 1(a) 및 도 1(b)에 나타난 구조를 갖는다. 보다 상세하게는, 일정한 거리를 두고 한 쌍의 CF 기관과 TFT 기관이 대향되어 배치된다. 그리고, 이들 기관간에 액정층이 개재된다. 그리고, 기관 중의 일방의 기관 상에 서로 교차하는 게이트 배선 및 소스 배선이 형성된다. 또한, 게이트 배선 및 소스 배선에 접속된 TFT 소자 등의 스위칭 소자가 형성된다. 또한, 스위칭 소자에는 소스 배선과 평행하게 형성된 복수개의 전극으로 이루어지는 빗 형상의 화소 전극, 및 화소 전극의 복수개의 전극과 평행 또한, 번갈아 배치된 복수개의 전극으로 이루어지는 빗 형상의 공통 전극이 형성된다. 이 화소 전극 및 공통 전극 간에 전압을 인가함으로써 기판면에 거의 평행한 전계를 액정층에 인가한다.

도 2는 본 발명에 따른 액정 표시 장치에서, 화소부를 확대한 도면이다. 도면에서 도 1과 동일한 부호를 붙인 구성은 도 1에서 설명한 구성과 동일하거나 동등하므로 설명을 생략한다. 도 2에서, 5는 후술할 화소 전극(6)의 복수개의 전극과 평행 또한, 번갈아 배치된 복수개의 전극으로 이루어지는 빗 형상의 공통 전극으로, 대향 전극이라고도 한다. 6은 박막 트랜지스터에 접속되어 소스 배선(3)과 평행하게 형성된 복수개의 전극으로 구성된 빗 형상의 화소전극이며, 크롬(Cr) 등의 금속이나 ITO(Indium Tin Oxide) 등의 투명성 도전막으로 형성된다. 7은 크롬(Cr) 등의 금속으로 이루어지는 공통 용량 배선이며, 쓰루홀을 통해 공통 전극(5)에 접속된다. 도 2에 나타난 바와 같이, 전계가 발생하는 방향인 횡방향에 인접하는 화소간에 형성된 소스 배선(3)과 공통 전극(5)은 서로 오버랩된다. 즉, 소스 배선(3) 상에 절연막(4)을 개재하여 공통 전극(5)이 소스 배선(3)을 감싸도록 서로 중첩되어 형성된다.

도 2의 A-A' 단면을 도 3에 나타낸다. 도 3에 나타난 바와 같이, SiN 등의 절연막에 의해 형성되는 게이트 절연막(2) 상에 소스 배선(3)이 형성된다. 이 소스 배선(3)의 막두께는 예컨대, 400nm ~ 500nm이다. 그리고, 이 소스 배선(3) 상에는 제 1 절연막(4a)이 형성된다. 이 제 1 절연막(4a)의 막두께는 예컨대, 200nm ~ 300nm이다. 또한, 이 제 1 절연막(4a) 상에 제 2 절연막(4b)이 형성된다. 이 제 2 절연막(4b)의 막두께는 예컨대, 200nm ~ 300nm이다. 또한, 이 제 2 절

연막 (4b) 상에 공통 전극 (5) 이 형성된다. 이 공통 전극 (5) 의 막두께는 예컨대, 100nm 이다. 즉, 소스 배선 (3) 과 공통 전극 (5) 사이는 2 개의 절연막 (4a, 4b) 에 의해 이격된다. 이들 절연막 (4a, 4b) 은 모두 SiN 또는 SiO<sub>2</sub> 에 의해 막형성됨으로써 형성된다.

여기서, 소스 배선 (3) 과 공통 전극 (5) 사이에 형성된 절연막은 2회로 나누어 막형성된다. 그리고, 제 1 절연막 (4a) 의 막형성 공정과, 제 2 절연막 (4b) 의 막형성 공정 사이에 브러시를 사용한 세정 공정이 실시된다. 이 세정 공정에 의해 이물을 제거할 수 있다. 특히, 브러시를 사용함으로써 이물을 효과적으로 제거할 수 있다. 또한, 브러시를 사용한 세정 공정에 의해 제 1 절연막 (4a) 의 일부가 제거되더라도 세정 공정 후에 제 2 절연막 (4b) 을 막형성하므로 확실하게 소스 배선 (3) 과 공통 전극 (5) 을 절연시킬 수 있다.

또한, 도 4 를 이용하여, 절연막 (4) 을 복수층으로 구성함으로써 생기는 효과에 대해 설명한다. 도 4(a) 에 나타낸 예와 마찬가지로, 도 4(b) 에 나타낸 구조로도 제 1 절연막 (4a) 에 핀홀 결함 (41a, 42a) 이 발생하는 것을 방지할 수 없다. 또한, 제 2 절연막 (4b) 에 핀홀 결함 (41b, 42b) 이 발생하는 것을 방지할 수 없다. 그러나, 도 4(a) 에 나타낸 구조에서는 핀홀 결함 (41, 42) 이 발생되면 소스 배선 (3) 과 공통 전극 (5) 사이의 단락이 발생하는 것에 비해, 도 4(b) 에 나타낸 구조에서는 제 1 절연막 (4a) 에서 발생된 핀홀 결함 (41a, 42a) 과 제 2 절연막 (4b) 에서 발생된 핀홀 결함 (41b, 42b) 이 도통되지 않으면 소스 배선 (3) 과 공통 전극 (5) 사이의 단락이 발생되지 않는다. 즉, 도 4(b) 에 나타낸 본 발명의 실시형태 1 에 따른 구조는, 도 4(a) 에 나타낸 구조에 비해 소스 배선 (3) 과 공통 전극 (5) 사이의 단락의 발생확률을 대폭적으로 감소시킬 수 있다.

또한, 이 예에서는 소스 배선 (3) 과 공통 전극 (5) 사이의 절연막을 2회로 나누어 막형성하고 있으나, 이로 한정되는 것이 아니라, 3회 이상이어도 동일한 효과를 획득할 수 있다. 또한, 이 예에서는 화소 전극과 동일하게 소스 배선을 굴곡시킨 예를 나타내었으나, 소스 배선을 굴곡시키지 않은 경우에도 동일한 효과를 획득할 수 있다.

다음으로, 본 발명의 실시형태 1 에 따른 액정 표시 장치의 제조 공정 흐름을 도 5 를 이용하여 설명한다.

먼저, 도 5(a) 에 나타낸 바와 같이, 절연성 기판 상에 Cr, Al, Ti, Ta, Mo, W, Ni, Cu, Au, Ag 등이나 이들을 주성분으로 하는 합금, 또는 ITO 등의 투광성을 갖는 도전막, 또는 이들 다층막 등을 스퍼터법이나 증착법에 의해 막형성하고, 사진제판·가공에 의해 게이트 배선 (1), 게이트 전극 (1), 공통 용량 배선을 형성한다. 다음으로, 도 5(b) 에 나타낸 바와 같이 질화 규소 등으로 이루어지는 게이트 절연막 (2) 을 형성하고, 또한, 비정질 Si, 다결정 poly-Si 등으로 이루어지는 반도체막 (93), n 형의 TFT 의 경우에는, P 등의 불순물이 고농도로 도핑된 n+ 비정질 Si, n+ 다결정 poly-Si 등으로 이루어지는 콘택트막을 연속적으로, 예컨대, 플라즈마 CVD, 상압 CVD, 감압 CVD 법으로 막형성한다. 이어서, 콘택트막 및 반도체막 (93) 을 섬 모양으로 가공한다.

다음으로, 도 5(c) 에 나타낸 바와 같이 Cr, Al, Ti, Ta, Mo, W, Ni, Cu, Au, Ag 등이나 이들을 주성분으로 하는 합금, 또는 ITO 등의 투광성을 갖는 도전막, 또는 이들 다층막 등을 스퍼터법이나 증착법으로 막형성한 후, 사진제판과 미세 가공기술에 의해 소스 배선 (3), 소스 전극, 드레인 전극, 보존 용량 전극 등을 형성한다. 또한, 소스 전극 및 드레인 전극 또는 이들을 형성한 포토레지스트를 마스크로 하여 콘택트막을 에칭하고, 채널영역에서 제거한다.

이어서, 도 5(d) 에 나타낸 바와 같이, 질화 규소나 산화 규소, 무기 절연막 또는 유기 수지 등으로 이루어지는 절연막 (4) 을 막형성한다. 이 절연막 (4) 은 도 3 을 이용하여 상세히 설명한 바와 같이 2 회 이상에 걸쳐 막형성되어 제 1 절연막 (4a) 과 제 2 절연막 (4b) 이 형성된다. 그 후, 사진제판과 이에 연속되는 에칭에 의해 콘택트 홀을 형성한다.

마지막으로, 도 5(e) 에 나타낸 바와 같이, Cr, Al, Ti, Ta, Mo, W, Ni, Cu, Au, Ag 등이나 이들을 주성분으로 하는 합금, 또는, ITO 등의 투광성을 갖는 도전막, 또는, 이들 다층막 등을 막형성후, 패터닝함으로써 화소 전극, 대향전극 (5) 을 형성한다.

이상의 공정에 의해, 본 실시형태에서의 횡방향 전계방식의 액정 표시 장치를 구성하는 TFT 기판을 제조할 수 있다. 또한, 이 TFT 기판과 대향기판 사이에 액정을 개재하여 실링재로 접합한다. 이 때, 러빙, 광배향 등의 방법에 의해 액정분자를 소정 각도로 배향시킨다. 또한, 액정을 배향시키는 방법은 기지의 어떤 방법을 이용해도 무방하다. 또한, 게이트 배선, 소스 배선, 공통 용량 배선에 각각 게이트선 구동회로, 소스선 구동회로, 공통 용량 배선용 전원을 접속함으로써 액정 표시 장치를 제조한다.

## 발명의 실시형태 2

도 6에 발명의 실시형태 2에 따른 액정 표시 장치의 화소부를 나타낸다. 도 6은 도 1에 나타난 화소부와 동일한 구성을 갖고, 소스 배선(3)과 공통 전극(5)이 중첩되어 배치된다. 이 예에서는 소스 배선(3), 공통 전극(5), 화소 전극(6)이 중앙부에서 1회 굴곡된다. 그리고, 이 굴곡점은 공통 용량 배선부(7)에서 형성된다. 이와 같이 굴곡된 전극 구성에 의해 2방향의 액정의 구동 방향을 획득할 수 있고, 행전계 방식의 액정 패널에서 특정방향으로 발생하는 시각특성의 악화를 개선할 수 있다.

또한, 소스 배선(3)과 공통 전극(5)은 중첩되어 배치되어 있지만, 중앙부 근방에서는 양자가 중첩되지 않도록 소스 배선(3)을 회피하는 형상이 채용된다. 즉, 공통 전극(5)은 화소의 중앙부 근방을 제외한 영역에서 소스 배선(3)과 서로 중첩되고, 화소의 중앙부 근방에서는 소스 배선(3)과 서로 중첩되지 않는 구성을 갖는다. 이러한 구성을 채용함으로써, 굴곡부에서 소스 배선(3)과 공통 전극(5)이 중첩되지 않도록 하고 있기 때문에 구조상 결함이 발생되기 쉬운 굴곡부에서의 소스 배선(3)과 공통 전극(5)의 단락을 효과적으로 방지할 수 있다.

또한, 중앙부 근방의 굴곡부에서 소스 배선(3)과 공통 전극(5)이 중첩되는 구조인 경우, 발명의 실시형태 1에서 설명한 바와 같이 소스 배선(3)과 공통 전극(5)사이의 절연막은 복수회에 걸쳐 막형성되는 것이 바람직하다. 설명한 바와 같이 굴곡부에서는 구조상 결함이 발생되기 쉬운 소스 배선(3)과 공통 전극(5)의 단락이 발생되기 쉽기 때문이다.

### 발명의 실시형태 3

도 7에 발명의 실시형태 3에 따른 액정 표시 장치의 화소부를 나타낸다. 특히, TFT 소자 근방의 구성을 나타낸다. 도면에 나타난 바와 같이 TFT 소자는 드레인 전극(91), 소스 전극(92), 어모퍼스(amorphous) 규소로 이루어지는 반도체막(93), 게이트 전극(8)으로 구성된다. 드레인 전극(91)은 쓰루홀(911)을 통해 화소 전극(6)에 접속된다. 화소 전극(6)은 빗형상의 구성을 갖고, 공통 전극(5)을 사이에 두고 화소 전극(61)과 화소 전극(62)의 2개를 구비한다. 즉, 본 예에서는 드레인 전극(91)이 2개의 화소 전극(61,62)에 접속된다. 이러한 구성에 의해, 화소 전극 일부에 결함이 있는 경우라도 2개 모두에 결함이 있는 것이 아니라면, 점결함으로 인식되지 않는다. 따라서, 수율이 향상될 수 있다.

### 발명의 실시형태 4

도 8에 발명의 실시형태 4에 따른 액정 표시 장치의 화소부의 구성을 나타낸다. 도면에서 C는 러빙 방향을 나타낸다. 이 화소부에서는 공통 전극(5), 화소 전극(6)의 각각과, 러빙 방향과 이루는 각도의 절대값이 2개의 상이한 값( $\theta_1, \theta_2$ )을 갖고 있음을 도 8에서 알 수 있다. 특히, 화소 전극(6)의 선단부가 러빙 방향에 대해 이루는 각도의 절대값은 이것에 연결되는 화소 전극이 러빙 방향에 대해 이루는 각도의 절대값보다 크게 설정된다. 이러한 구성에 의해 화소 전극(6)의 선단부의 전계의 방향을 액정이 회전해야 할 방향으로 제어할 수 있고, 가중에 의해 역회전 방향으로 회전하고 있던 액정을 신속하게 정회전 방향으로 되돌릴 수 있다. 따라서, 표시면으로의 하중에 의해 발생하는 표시불량이 하중 제거 후에도, 장시간 시인(視認)되는 가중흔이라 불리는 불량을 신속하게 감소시킬 수 있으므로 표시 품질이 향상될 수 있다. 또한, 표시면으로의 가중 방지를 위한 보호판 설치가 불필요하기 때문에 액정 표시 장치의 제조 비용의 절감을 도모할 수 있는 효과를 갖는다.

### 발명의 실시형태 5

도 9에 나타난 실시형태 5에 따른 액정 표시 장치의 화소부의 구성을 나타낸다. 특히, TFT 소자 근방의 구성을 나타낸다. 도면에 나타난 바와 같이, TFT 소자는 드레인 전극(91), 소스 전극(92), 어모퍼스 규소로 이루어지는 반도체막(93), 및 게이트 전극(8)으로 구성된다. 소스 배선(3)과 반도체막(93)의 측면의 전부 또는 일부가 상하방향(지면과 수직방향)으로 동일 면 또는 동일 선 상에 나열되는 위치 E가, 소스 배선(3)과 공통 전극(5)이 오버랩되는 영역 상에는 없다. 즉, 소스 배선(3)과 공통 전극(5)이 오버랩되는 부분의 가장자리인 가장자리부 B의 바깥쪽에 위치 E가 있다. 도 10(a)는 위치 E를 포함하는 E-E'의 단면을 나타낸다.

소스 배선(3)과 반도체막(93) 측면의 전부 또는 일부가 상하방향으로 동일 면 또는 동일 선 상에 나열되는 위치 E가, 소스 배선(3)과 공통 전극(5)이 오버랩되는 영역 상에 있는 경우, 그 단면은 도 10(b)와 같다. 이 경우, 추가로 반도체막(93)이 막형성되기 때문에, 도 10(a)에 나타난 구조와 비교하여 중앙부가 반도체막(93)의 두께만큼 높아진다. 한편, 소스 배선(3)이나 반도체막(93)이 존재하지 않는 주변부는 도 10(a)에 나타난 구조 및 도 10(b)에 나타난 구조가 모두 동일한 높이의 구조가 된다. 따라서, 도 10(a)에 나타난 구조에 비해 도 10(b)에 나타난 구조가 중앙부와 주변부의 단차가 크므로 층간 내압이 감소된다.

따라서, 본 실시형태에 따른 액정 표시 장치에서는, 소스 배선 (3) 과 반도체막 (93) 의 측면의 전부 또는 일부가 상하방향으로 동일 면 또는 동일 선 상에 나열되는 위치 E 가, 소스 배선 (3) 과 공통 전극 (5) 이 오버랩되는 영역 상에 존재하지 않는 구성이 채용된다. 이러한 구성에 의해 층간 내압이 향상될 수 있다.

여기서, 소스 배선 (3) 과 반도체막 (93) 의 측면의 전부 또는 일부가 상하방향으로 동일 면 또는 동일 선 상에 나열되는 위치 E 가, 소스 배선 (3) 과 공통 전극 (5) 이 오버랩되는 영역 상에 있는 경우에는, 도 11(a) 에 나타낸 구조 및 도 11(b) 에 나타낸 구조가 포함된다. 도 11(a) 에 나타낸 구조에서는 소스 배선 (3) 의 내측에 반도체막 (93) 이 일측면과 상하방향으로 동일 면 상에 나열되고, 그 위치가 소스 배선 (3) 과 공통 전극 (5) 이 오버랩되는 영역 상에 있다. 도 11(b) 에 나타낸 구조에서는 소스 배선 (3) 과 반도체막 (93) 이 교차하여 상하방향으로 동일 선 상에 나열되고, 그 위치가 소스 배선 (3) 과 공통 전극 (5) 이 오버랩되는 영역 상에 있다.

#### 발명의 실시형태 6

도 12 에 발명의 실시형태 6 에 따른 액정 표시 장치의 화소부의 구성을 나타낸다. 도면에 나타낸 바와 같이 공통 용량 배선 (7) 은 횡방향의 인접 화소 사이에서 접촉되지 않고 독립되어 있다. 이 공통 용량 배선 (7) 은 스루홀 (72) 을 통해 공통 전극 (5) 과 접촉되며 동 전위이다. 따라서, 공통 용량 배선은 횡방향의 인접 화소 사이에서 접촉될 필요는 없으며, 각 화소에서 독립된 전극 패턴으로 형성할 수 있다.

또한, 각 화소에서 독립된 공통 용량 전극 패턴은, 도 12 중의 영역 F 에 나타낸 바와 같이, 소스 배선과 서로 중첩되지 않는 위치에 배치된다. 따라서, 소스 배선 (3) 이 형성된 단차의 개수를 공통 용량 전극 (7) 이 인접 화소 사이에 접촉되는 경우와 비교하여 절반으로 감소시킬 수 있다. 예컨대, 소스 배선 (3) 의 단선 불량, 또는, 소스 배선 (3) 과 공통 용량 전극 (7) 의 단락 불량률의 확률을 감소시켜 수율을 향상시킬 수 있다.

#### **발명의 효과**

본 발명에 따르면 소스 배선과 공통 전극 사이에 발생하는 단락의 발생을 감소시킬 수 있는 액정 표시 장치 및 그 제조 방법을 제공할 수 있다.

#### **도면의 간단한 설명**

도 1 은 본 발명에 따른 액정 표시 장치의 화소부를 나타내는 도면.

도 2 는 본 발명에 따른 액정 표시 장치의 화소부를 나타내는 도면.

도 3 은 본 발명에 따른 액정 표시 장치의 화소부의 소스 전극과 공통 전극의 중첩 부분의 단면도.

도 4 는 본 발명에 따른 액정 표시 장치에서의 소스 전극과 공통 전극의 단락을 설명하기 위한 도면.

도 5 는 본 발명에 따른 액정 표시 장치의 제조 흐름을 나타내는 도면.

도 6 은 본 발명에 따른 액정 표시 장치의 화소부를 나타내는 도면.

도 7 은 본 발명에 따른 액정 표시 장치의 화소부를 나타내는 도면.

도 8 은 본 발명에 따른 액정 표시 장치의 화소부를 나타내는 도면.

도 9 는 본 발명에 따른 액정 표시 장치의 화소부를 나타내는 도면.

도 10 은 소스 배선, 공통 전극과 반도체막이 중첩됨에 따른 영향을 설명하기 위한 도면.

도 11 은 소스 배선, 공통 전극과 반도체막이 중첩되는 구성의 일례를 나타내는 도면.

도 12는 본 발명에 따른 액정 표시 장치의 화소부를 나타내는 도면.

도 13는 종래의 액정 표시 장치의 화소부를 나타내는 도면.

\* 도면의 주요부분에 대한 부호의 설명 \*

2: 게이트 절연막

3: 소스 전극

4: 절연막

5: 공통 전극

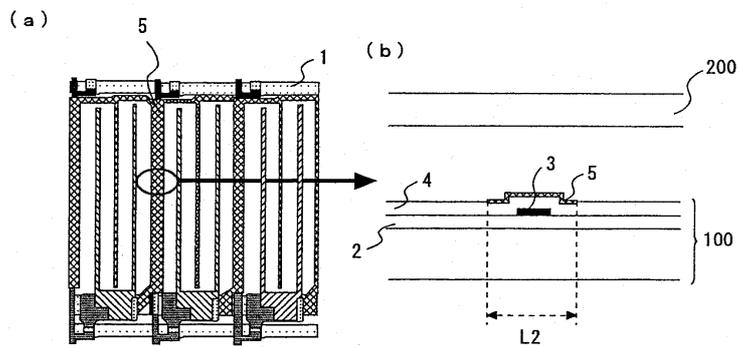
6: 화소 전극

7: 공통 용량 전극

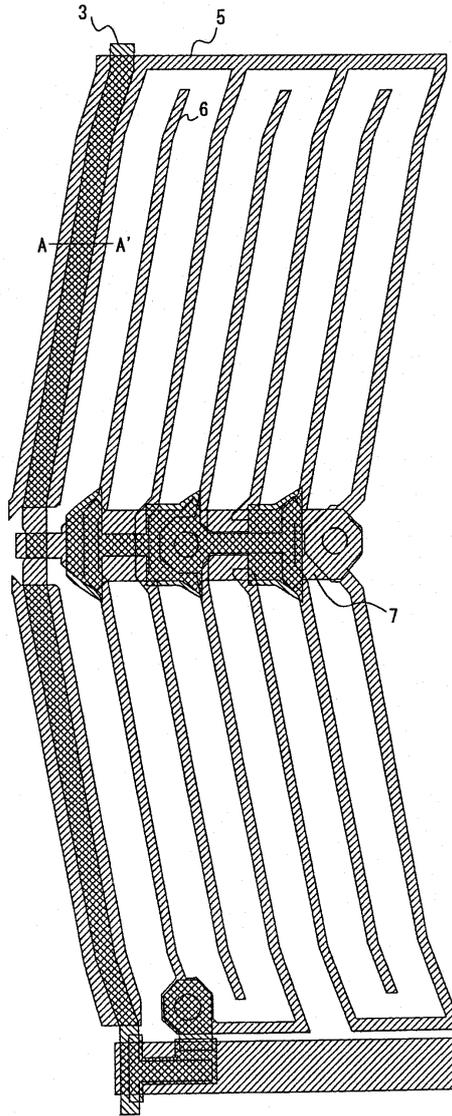
8: 게이트 전극

도면

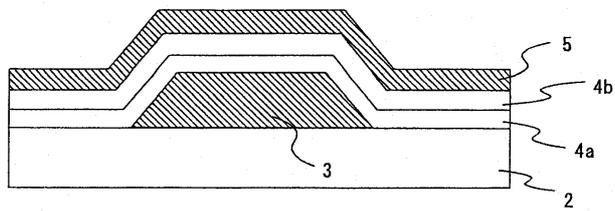
도면1



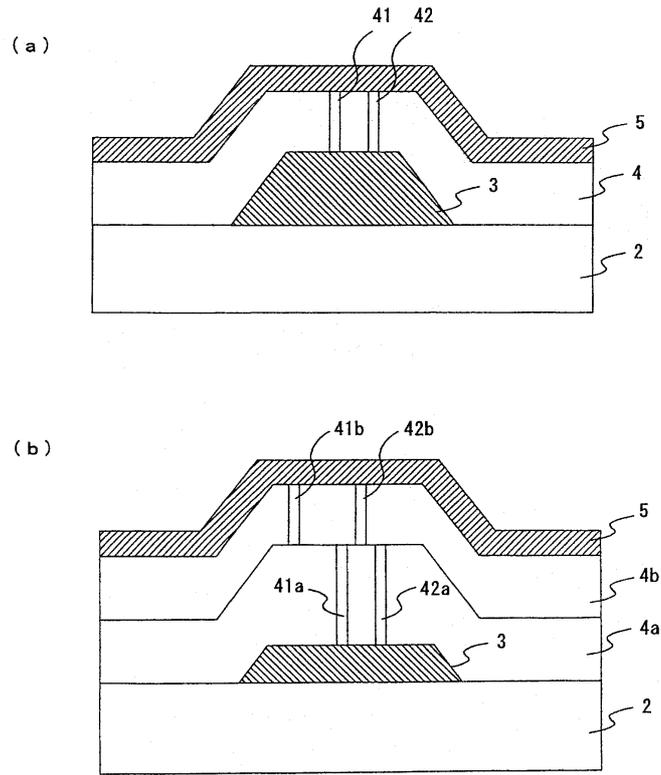
도면2



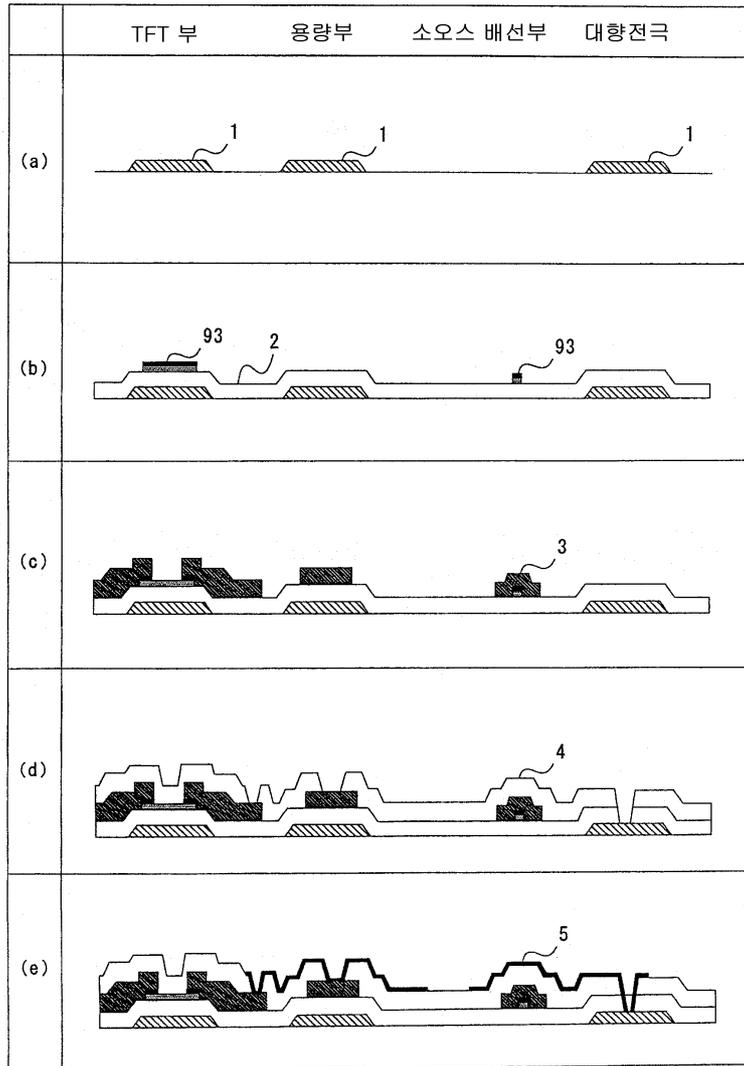
도면3



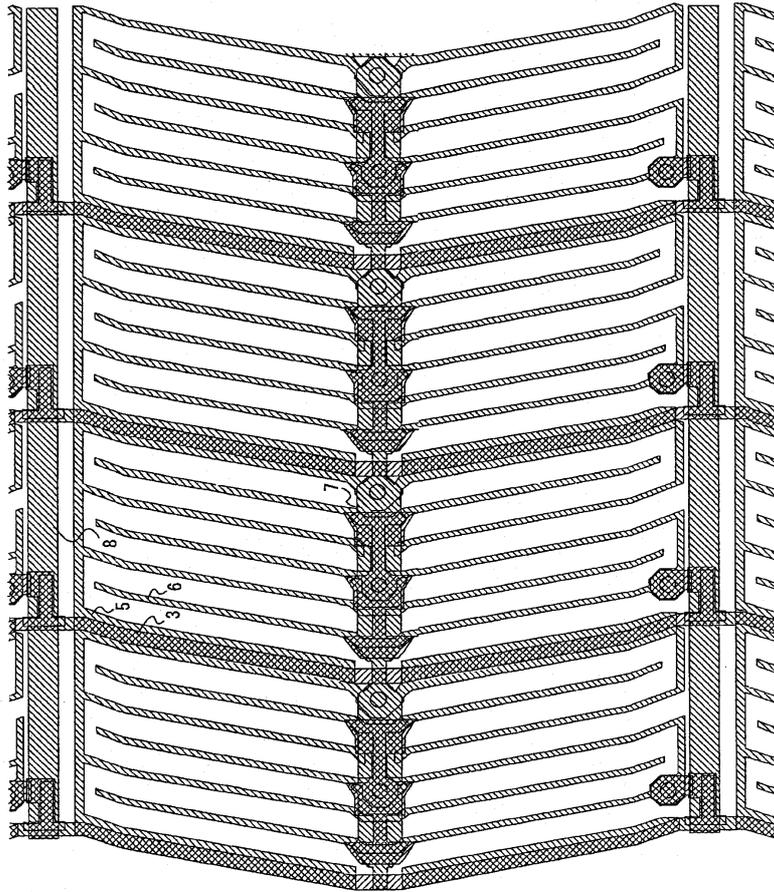
도면4



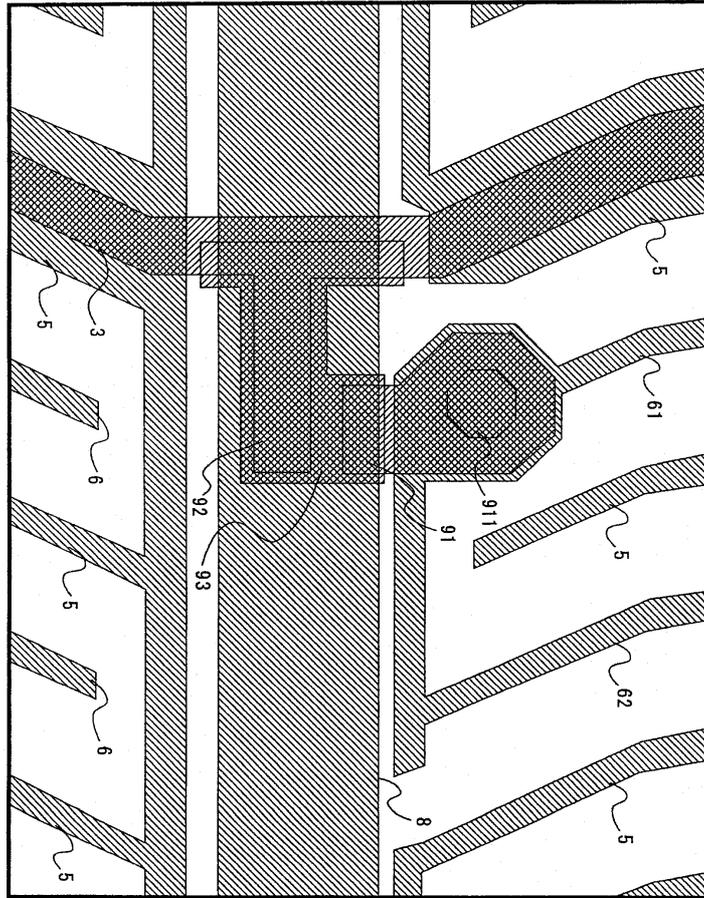
도면5



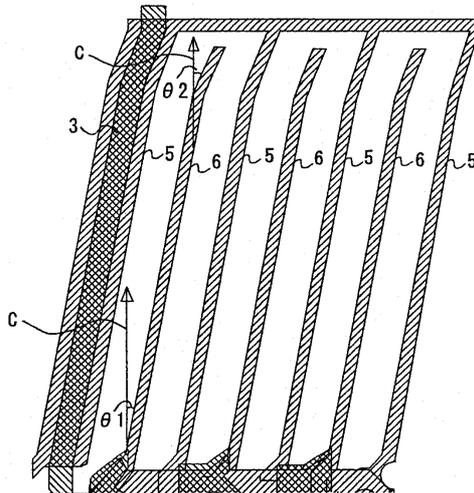
도면6



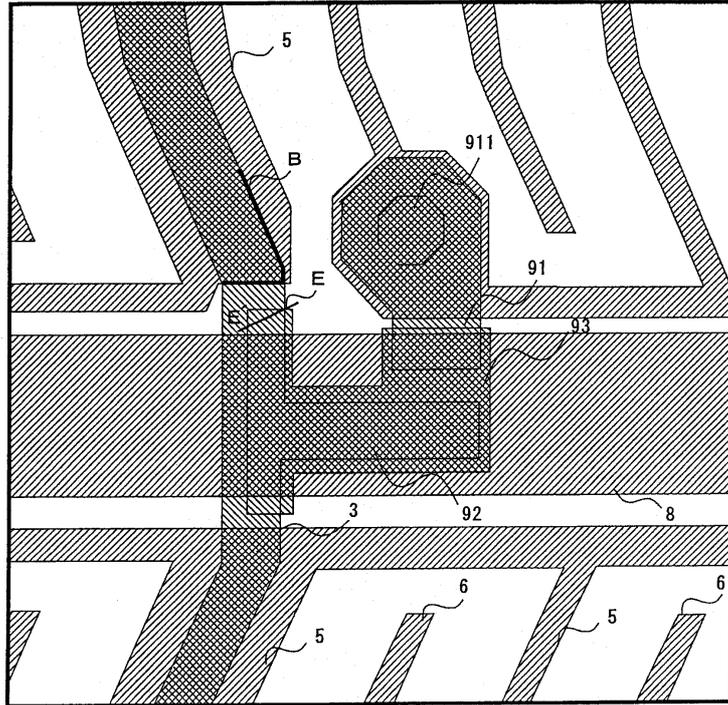
도면7



도면8

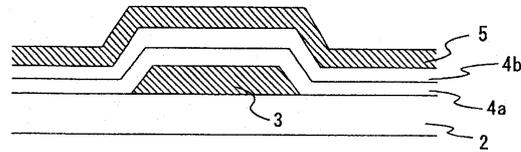


도면9

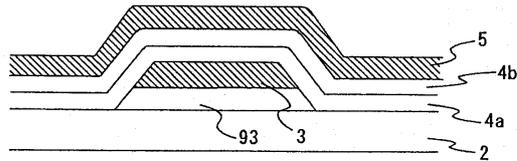


도면10

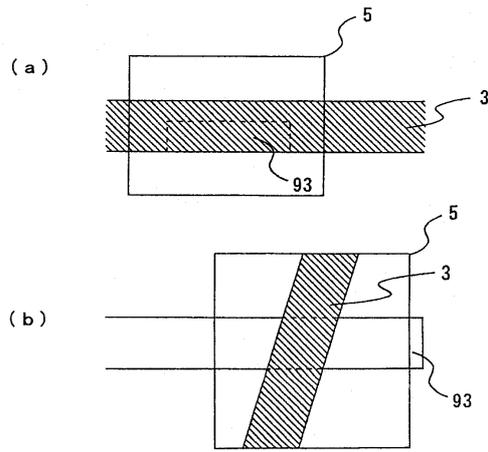
(a)



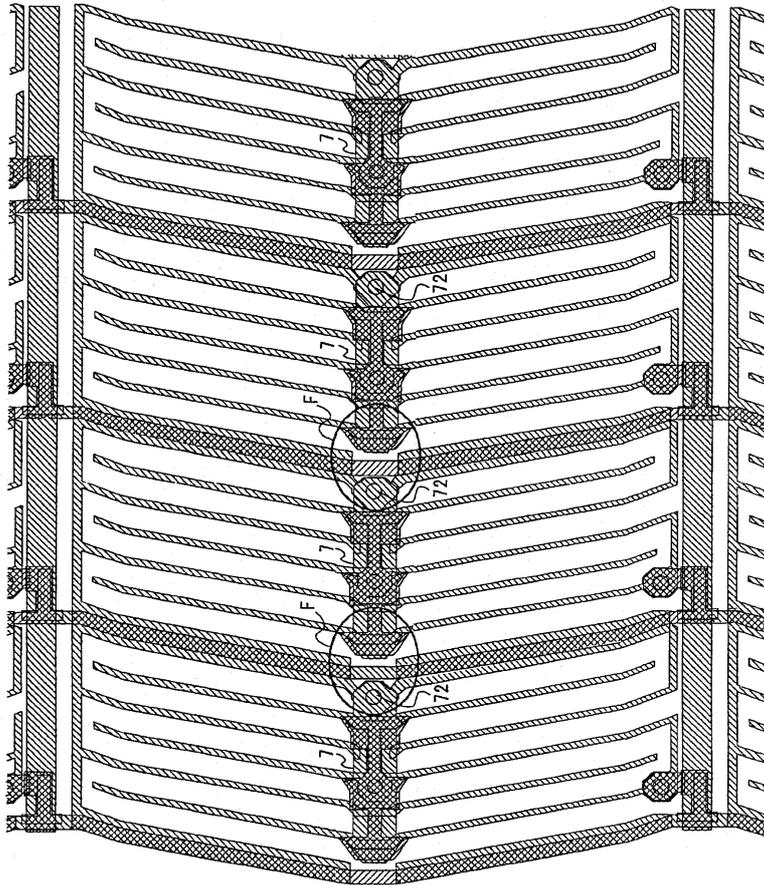
(b)



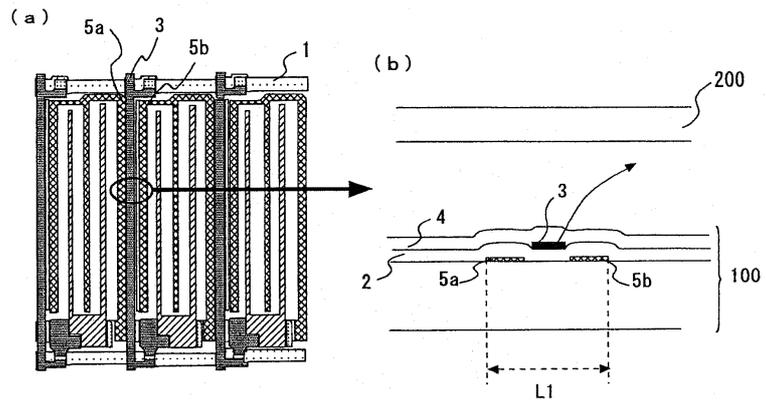
도면11



도면12



도면13



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR100709523B1</a>	公开(公告)日	2007-04-20
申请号	KR1020030018365	申请日	2003-03-25
申请(专利权)人(译)	提升者显示的激光炮的鼻子		
当前申请(专利权)人(译)	提升者显示的激光炮的鼻子		
[标]发明人	NAGANO SHINGO 나가노신고 MASUTANI YUICHI 마스따니유이찌		
发明人	나가노신고 마스따니유이찌		
IPC分类号	G02F1/1368 G02F1/1337 G02F1/1343 H01L21/336 H01L29/786		
CPC分类号	G02F1/134363		
代理人(译)	韩国专利公司		
优先权	2002112737 2002-04-15 JP		
其他公开文献	KR1020030082374A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

(对象)提供液晶显示器及其制造方法,以减少源极布线和公共电极之间产生的短路。(解决问题的手段)根据本发明的液晶显示器涉及平面切换模式,其中电场授权像素电极(6)和公共电极(5)之间的电压并且大致平行于在液晶层上施加衬底。在该液晶显示器中,允许使用绝缘层(4),并且公共电极(5)和源电极(3)的一部分重叠。并且绝缘层(4)包括多个绝缘层(4a, 4b)。液晶显示器。

