

(19)대한민국특허청(KR) (12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/1343 (2006.01)		(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년09월01일 10-0617612 2006년08월22일
(21) 출원번호 (22) 출원일자	10-2003-0059242 2003년08월26일	(65) 공개번호 (43) 공개일자	10-2005-0021135 2005년03월07일
(73) 특허권자	비오이 하이디스 테크놀로지 주식회사 경기도 이천시 부발읍 아미리 산 136-1		
(72) 발명자	이경하 경기도이천시부발읍아미3리현대3차아파트301-1403 김향율 경기도이천시대월면사동리465현대6차아파트602동1006호 전종엽 경기도성남시분당구미금동까치마을주공아파트201-2206 안치욱 경기도성남시분당구야탑동314-1번지203호		
(74) 대리인	강성배		

심사관 : 윤성주

(54) 에프에프에스 모드 액정표시장치

요약

본 발명은 FFS 모드 액정표시장치를 개시한다. 개시된 본 발명에 따른 FFS 모드 액정표시장치는, 하부기관과 상부기관; 상기 하부기관 상에 형성된 게이트라인 및 상기 게이트라인과 수직 교차하는 데이터라인; 상기 하부기관 상의 게이트라인과 데이터라인이 이루는 공간에 형성된 제1ITO전극; 상기 하부기관 상에 제1ITO전극과 중첩되게 형성되고, 경사지게 형성됨에 따라 가장자리가 쐐기형상의 다수의 슬릿패턴을 갖는 제2ITO전극; 및 상기 상부기관 상에 형성된 블랙매트릭스;를 포함하며, 상기 제2ITO전극은 쐐기형상의 슬릿패턴의 가장자리들이 블랙매트릭스와 오버랩되도록 배치되어 있는 것을 특징으로 한다.

대표도

도 2b

명세서

도면의 간단한 설명

도 1a 및 도 1b는 종래기술에 따른 울트라(ultra)-FFS 모드 액정표시장치의 레이아웃도 및 그의 단면도.

도 2a 및 도 2b는 각각 본 발명의 일실시예에 따른 FFS 모드 액정표시장치의 레이아웃도 및 그의 단면도.

도 3 및 도 4는 본 발명의 다른 실시예들에 따른 FFS 모드 액정표시장치의 슬릿패턴의 가장자리 형상을 설명하기 위한 개략도.

* 도면의 주요 부분에 대한 부호의 설명 *

30 : 하부기판 31 : 게이트라인

35 : 데이터라인 37 : 제1ITO전극

39 : 제2ITO전극 40 : 상부기판

41 : 블랙매트릭스(BM)

b : 블랙매트릭스와 화소전극 슬릿패턴 가장자리간 거리

C : 데이터라인 폭 W : 블랙매트릭스 폭

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 FFS 모드 액정표시장치에 관한 것으로, 보다 상세하게는, 동작무라 및 휘도 불균일성 등을 개선할 수 있는 FFS 모드 액정표시장치에 관한 것이다.

종래의 울트라(ultra)-FFS 모드 액정표시장치에 대해 도 1a 및 도 1b를 참조하여 설명하면 다음과 같다.

도 1a는 종래기술에 따른 울트라(ultra)-FFS 모드 액정표시장치의 레이아웃도이고, 도 1b는 그의 단면도이다.

종래기술에 따른 울트라-FFS 모드 액정표시장치는, 도 1a 및 도 1b에 도시된 바와 같이, 하부기판(10) 상에 게이트라인(11)과 데이터라인(15)이 서로 수직 교차하도록 배열되고, 상기 게이트라인(11)과 데이터라인(15)이 이루는 공간에 제1ITO전극(17)이 배열되며, 상기 제1ITO전극(17)과 중첩되는 화소전극용 제2ITO전극(19)이 배열되고, 그리고, 액정배향을 0°로 위치시키도록 구성되어 있다. 여기서, 상기 화소전극용 제2ITO전극(19)은 경사진 다수개의 슬릿패턴(19a)을 구비하며, 이때, 상기 슬릿패턴(19a)이 경사지도록 형성됨에 따라 슬릿패턴(19a)의 가장자리는 쐐기(wedge)형상을 갖는다.

또한, 도 1b에 도시된 바와 같이, 상기 하부기판(10)과 대향되게 일정간격만큼 이격되게 상부기판(20)이 배치되며, 이 상부기판(20)에는 블랙매트릭스(21)가 형성되어 있다. 여기서, 상기 블랙매트릭스(21)와 중첩되는 화소전극용 제2ITO전극(19)에서 쐐기형상을 갖는 슬릿패턴(19a)의 가장자리는 상기 블랙매트릭스(21)의 가장자리로부터 "a"길이만큼 이격된 투과영역에 배치되어 있다. 즉, 제2ITO전극(19)의 슬릿패턴(19a)은 블랙매트릭스(21)와 오버랩되지 않도록 배치되어 있다.

이러한 구성에 의해 전계에 의한 액정의 비틀림이 상측(칼라필터기판)과 하측(어레이기판)이 반대방향이 되게 하여 액정의 유전율 이방성에 의한 블루(bluish), 옐로우(yellowish)로 색도가 이동되는 것을 보상하도록 구성되어 있다.

따라서, 이러한 방법에 의한 FFS 모드는 전극간의 중첩영역이 매우 넓어 장시간 전기적 동작에 의한 절연막 등의 열화로 잔상이 나쁘다는 단점이 있다.

이러한 단점을 개선하기 위하여 다양한 전극 형상과 구조 변경 등이 연구되어지고 있다.

발명이 이루고자 하는 기술적 과제

그러나, 종래의 FFS 픽셀은 불균일한 전계 형성, 즉, 액정구동의 왜곡을 발생시키는 켜기형상의 슬릿패턴의 가장자리가 블랙매트릭스가 아닌 실제 투과영역에 위치하고 있다.

그 결과, 이러한 블랙매트릭스와의 관계로 투과율 감소 및 휘도 불균일(즉, 블랙매트릭스와의 교호작용에 의한 특성) 등이 제품의 특성을 저하시켜 왔다.

이에, 본 발명은 상기 종래기술의 제반 문제점을 해결하기 위하여 안출한 것으로서, FFS 픽셀의 디자인 구조에서 주어지는 블랙매트릭스와 화소전극의 상호 인자를 새로운 개념으로 전환하여 종래의 FFS 픽셀에서 문제시되는 동작무라 및 휘도 불균일성 등을 개선할 수 있는 FFS 모드 액정표시장치를 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위하여, 본 발명은, 하부기판과 상부기판; 상기 하부기판 상에 형성된 게이트라인 및 상기 게이트라인과 수직 교차하는 데이터라인; 상기 하부기판 상의 게이트라인과 데이터라인이 이루는 공간에 형성된 제1ITO전극; 상기 하부기판 상에 제1ITO전극과 중첩되게 형성되고, 경사지게 형성됨에 따라 가장자리가 켜기형상인 다수의 슬릿패턴을 갖는 제2ITO전극; 및 상기 상부기판 상에 형성된 블랙매트릭스;를 포함하며, 상기 제2ITO전극은 켜기형상의 슬릿패턴의 가장자리들이 블랙매트릭스와 오버랩되도록 배치되어 있는 것을 특징으로 하는 FFS 모드 액정표시장치를 제공한다.

삭제

삭제

삭제

삭제

삭제

(실시예)

이하, 본 발명에 따른 FFS 모드의 액정표시장치에 대해 첨부된 도면을 참조하여 상세히 설명한다.

도 2a는 본 발명의 일실시예에 따른 FFS 액정표시장치의 레이아웃도이고, 도 2b는 본 발명의 일실시예에 따른 FFS 액정표시장치의 단면도이다.

도 3 및 도 4는 본 발명의 다른 실시예에 따른 FFS 모드 액정표시장치를 설명하기 위한 도면들로서, 각각 슬릿패턴을 변형하여 액정왜곡을 개선하는 실시예들을 나타낸 개략도이다.

본 발명의 일실시예에 따른 FFS 모드 액정표시장치는, 도 2a 및 도 2b에 도시된 바와 같이, 하부기판(30) 상에 게이트라인(31)과 상기 게이트라인(31)과 수직 교차되게 데이터라인(35)이 배열되고, 상기 하부기판(30) 상의 게이트라인(31)과 데이터라인(35)이 이루는 공간에 제1ITO전극(37)이 배열되며, 상기 제1ITO전극(37)과 중첩되게 화소전극용 제2ITO전극(39)이 배열되고, 액정배향을 0°로 위치시키도록 구성되어 있다. 여기서, 상기 화소전극용 제2ITO전극(39)은 경사진 다수개의 슬릿패턴(39a)을 구비하며, 이때, 상기 슬릿패턴(39a)이 경사지게 형성됨에 따라 슬릿패턴(39a)의 가장자리는 켜기형상을 갖게 된다.

또한, 도 2b에 도시된 바와 같이, 상기 하부기판(30)과 대향하여 일정간격만큼 이격되게 상부기판(40)이 배치되어 있으며, 이 상부기판(40)에는 블랙매트릭스(41)가 형성되어 있다.

여기서, 본 발명에 따른 하부기판(30) 상의 화소전극용 제2ITO전극(39)은 종래와는 달리 그의 슬릿패턴(39a)이 블랙매트릭스(41)의 안쪽으로 "b"길이만큼 연장되게 형성되어 있다. 다시말해, 켜기형상을 갖는 슬릿패턴(39a)의 가장자리는 "b"길이만큼 블랙매트릭스(41)와 오버랩되도록 배치된다.

따라서, 본 발명에 따른 FFS 모드 액정표시장치는 슬릿패턴(39a) 가장자리 주변에서 발생하는 액정왜곡에 의한 무라와 잔상이 화면상에 표시되는 것을 막을 수 있다.

한편, 본 발명의 다른 실시예들로서, 도 3 및 도 4에 도시된 바와 같이, 화소전극용 제2ITO전극(59, 69)의 슬릿패턴(59a, 69a)의 형상을 변형하여 액정왜곡을 최소화 할 수 있다. 도 3은 슬릿패턴(59a)의 일측을 개방시키고, 개방부분이 엇갈리도록 형성함으로써 상기 제2ITO전극(59)이 지그재그(serpentine)형상을 갖도록 형성한 것이다. 도 4는 길이가 서로 다른 슬릿패턴들(69a)을 교번적으로 배치한 것이다. 여기서, 도 3 및 도 4의 실시예들 모두 슬릿패턴들(59a, 69a)의 가장자리는 블랙매트릭스(61, 71)와 오버랩되도록 배치된다.

발명의 효과

상기에서 설명한 바와 같이, 본 발명에 따른 FFS 모드 액정표시장치에 의하면, 제2ITO전극에 있어서의 켜기형상을 갖는 슬릿패턴의 가장자리를 전도성 블랙매트릭스의 안쪽에 오버랩되도록 배치시킴으로써 상기 슬릿패턴 가장자리 부근에서 발생하는 액정왜곡, 즉, 상기 전도성 블랙매트릭스와 켜기형상을 갖는 슬릿패턴의 가장자리간 전계간섭에 의해 발생하는 액정왜곡이 화면상에 표시되는 것을 막을 수 있으며, 따라서, 액정왜곡에 의해 발생된 무라(즉, 블록, Y-블록, 휘도불균일)와 잔상(즉, 동작 불안정에 의한 액정 불안정)을 개선할 수 있다.

한편, 본 발명은 상술한 특징의 바람직한 실시예에 한정되지 아니하며, 청구범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

(57) 청구의 범위

청구항 1.

하부기관과 상부기관;

상기 하부기관 상에 형성된 게이트라인 및 상기 게이트라인과 수직 교차하는 데이터라인;

상기 하부기관 상의 게이트라인과 데이터라인이 이루는 공간에 형성된 제1ITO전극;

상기 하부기관 상에 제1ITO전극과 중첩되게 형성되고, 경사지게 형성됨에 따라 가장자리가 켜기형상인 다수의 슬릿패턴을 갖는 제2ITO전극; 및

상기 상부기관 상에 형성된 블랙매트릭스;를 포함하며,

상기 제2ITO전극은 켜기형상의 슬릿패턴의 가장자리들이 블랙매트릭스와 오버랩되도록 배치되어 있는 것을 특징으로 하는 FFS 모드 액정표시장치.

청구항 2.

삭제

청구항 3.

삭제

청구항 4.

제 1 항에 있어서, 상기 제2ITO전극은 슬릿패턴들의 일측이 엇갈려 개방된 형상을 갖는 것을 특징으로 하는 FFS 모드 액정표시장치.

청구항 5.

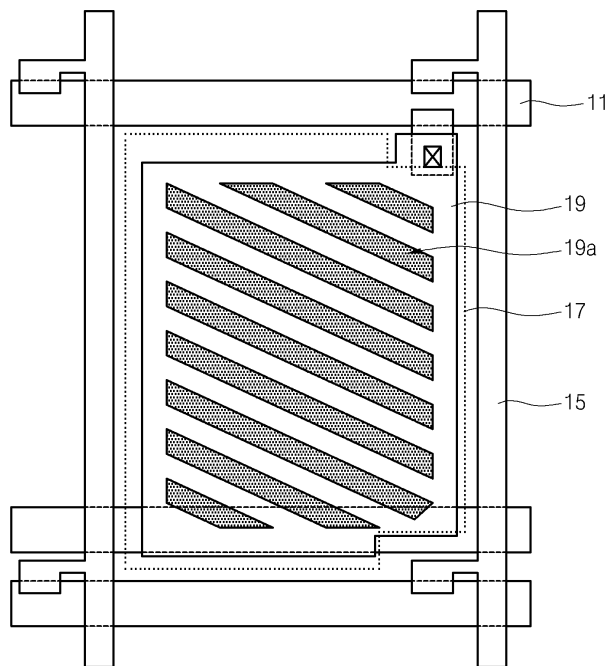
제 1 항에 있어서, 상기 제2ITO전극은 길이가 서로 다른 슬릿패턴들이 교번적으로 배열된 형상을 갖는 것을 특징으로 하는 FFS 모드 액정표시장치.

청구항 6.

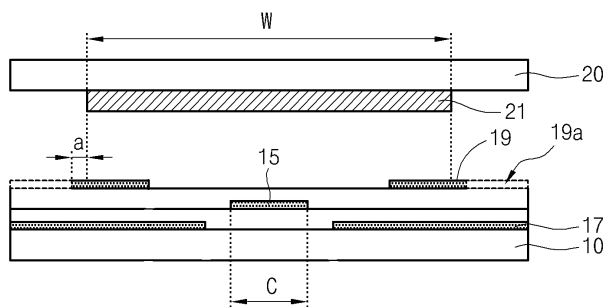
삭제

도면

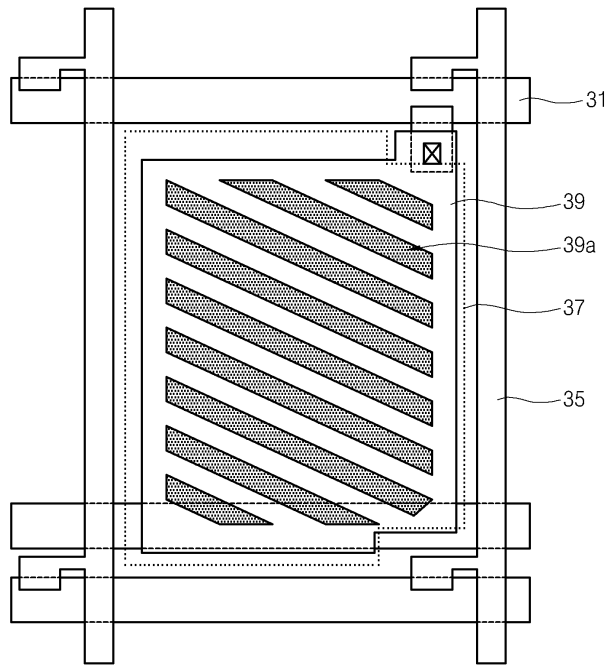
도면1a



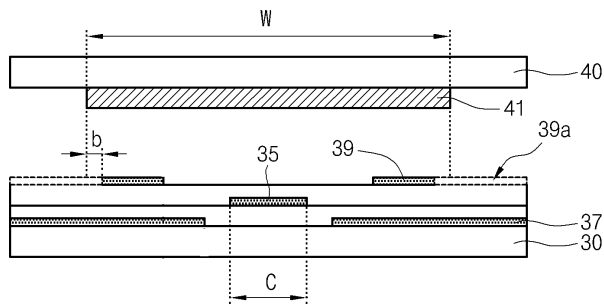
도면1b



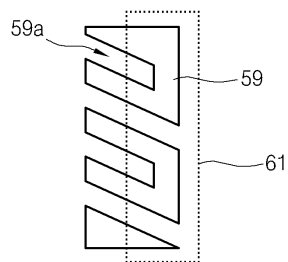
도면2a



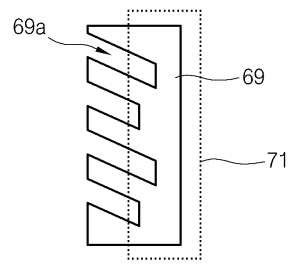
도면2b



도면3



도면4



专利名称(译)	FFC模式液晶显示器		
公开(公告)号	KR100617612B1	公开(公告)日	2006-09-01
申请号	KR1020030059242	申请日	2003-08-26
[标]申请(专利权)人(译)	HYDIS TECH HYDIS技术有限公司		
申请(专利权)人(译)	하이디스테크놀로지주식회사		
当前申请(专利权)人(译)	하이디스테크놀로지주식회사		
[标]发明人	LEE KYUNGHA 이경하 KIM HYANGYUL 김향울 JEON JONGYOB 전종엽 AN CHIWOOK 안치욱		
发明人	이경하 김향울 전종엽 안치욱		
IPC分类号	G02F1/1343 G02F1/13357 G02F1/1335 G02F1/1368		
CPC分类号	G02F1/133512 G02F1/134363		
其他公开文献	KR1020050021135A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种FFS模式液晶显示器。根据本发明的另一方面，提供一种FFS模式液晶显示器，包括下基板和上基板，形成在下基板上的栅极线，以及与栅极线垂直交叉的数据线；第一ITO电极形成在下基板上的栅极线和数据线之间的空间中；下基板第二ITO电极形成在第一ITO电极上，以与第一ITO电极重叠，并具有多个在倾斜方向上具有楔形的狭缝图案；并且在上基板上形成黑矩阵，其中第二ITO电极设置成使得楔形狭缝图案的边缘与黑矩阵重叠。 度2B

