

특허청구의 범위

청구항 1

직류/직류 컨버터로부터 공급된 전압을 출력하는 전압 입/출력부와;

상기 전압 입/출력부로 입력되는 전압의 출력 타이밍을 저장하는 메모리와;

클럭을 생성하는 클럭 발생부와;

상기 메모리에 저장된 전압의 출력 타이밍에 따라 상기 클럭 발생부로부터 공급되는 클럭을 카운팅 하는 클럭 카운터; 및

상기 전압 입/출력부로 입력된 전압에 따라 상기 메모리로부터 입력된 데이터 신호를 통해 상기 클럭 카운터로 카운팅 신호를 공급하고, 상기 클럭 카운터로부터 입력된 카운팅 된 클럭의 시간동안 상기 전압 입/출력부로 입력된 전압을 지연시켜 출력하도록 제어하는 시퀀스 제어부를 구비한 것을 특징으로 하는 시퀀스 제어장치.

청구항 2

제 1 항에 있어서,

상기 메모리는 직렬데이터 통신방식으로 상기 전압 입/출력부로 입력되는 전압의 출력 타이밍 데이터 신호가 저장되는 것을 특징으로 하는 시퀀스 제어장치.

청구항 3

제 1 항에 있어서,

상기 시퀀스 제어부는 상기 전압 입/출력부의 출력전압을 오프시키는 셋 다운 단자를 구비한 것을 특징으로 하는 시퀀스 제어장치.

청구항 4

전압 입/출력부로 입력될 전압들 각각의 출력 타이밍 정보를 메모리에 저장하는 단계와;

상기 전압 입/출력부로 입력된 전압의 출력 타이밍을 상기 메모리로부터 읽어오는 단계와;

상기 입력된 전압의 출력 타이밍을 클럭을 가산하여 가산된 클럭의 총 시간을 시퀀스 제어부에 전송하는 단계; 및

상기 전압 입/출력부로 입력된 전압을 상기 가산된 클럭의 총 시간만큼 지연시켜 출력하는 단계를 포함하는 시퀀스 제어장치의 구동방법.

청구항 5

제 4 항에 있어서,

상기 메모리와 외부의 제어장치와 직렬통신으로 연결되어 직렬클럭신호에 따라 직렬데이터신호를 각각의 어드레스에 저장하는 단계를 더 포함하는 것을 특징으로 하는 시퀀스 제어장치의 구동방법.

청구항 6

제 5 항에 있어서,

상기 직렬데이터신호를 각각의 어드레스에 저장하는 단계에서 상기 직렬데이터신호는 상기 전압 입/출력부에 입력되는 전압의 출력 타이밍 정보인 것을 특징으로 하는 시퀀스 제어장치의 구동방법.

청구항 7

제 4 항에 있어서,

상기 시퀀스 제어부에 셋 다운 신호를 공급하여 상기 시퀀스 제어장치의 출력을 오프시키는 단계를 더 포함하는 것을 특징으로 하는 시퀀스 제어장치의 구동방법.

청구항 8

화상을 표시하는 액정패널과;

상기 액정을 구동하는 패널 구동부와;

상기 패널 구동부에 화소 데이터 신호를 전송함과 아울러 제어신호를 생성하여 공급하는 타이밍 컨트롤러와;

입력된 전압을 이용하여 각각의 레벨을 갖는 전압들을 생성하는 직류/직류 컨버터; 및

직류/직류 컨버터로부터 공급된 각각의 전압을 출력하는 전압 입/출력부와;

상기 전압 입/출력부로 입력되는 전압의 출력 타이밍을 저장하는 메모리와;

클럭을 생성하는 클럭 발생부와;

상기 메모리에 저장된 전압의 출력 타이밍에 따라 상기 클럭 발생부로부터 공급되는 클럭을 카운팅 하는 클럭 카운터와;

상기 전압 입/출력부로 입력된 전압에 따라 상기 메모리로부터 입력된 데이터 신호를 통해 상기 클럭 카운터로 카운팅 신호를 공급하고, 상기 클럭 카운터로부터 입력된 클럭의 가산된 시간동안 상기 전압 입/출력부로 입력된 전압을 지연시켜 출력하도록 제어하는 시퀀스 제어부를 구비한 시퀀스 제어장치를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 9

제 8 항에 있어서,

상기 패널 구동부는 상기 액정패널의 게이트 라인을 구동하는 게이트 구동부와, 데이터 라인을 구동하는 데이터 구동부 및 감마 전압을 상기 데이터 구동부에 공급하는 감마 전압 발생부를 포함하며,

상기 직류/직류 컨버터는 상기 게이트 구동부에 공급되는 게이트 온/오프 전압과, 상기 데이터 구동부에 공급되는 기준전압과, 상기 감마 전압 발생부에 공급되는 아날로그전압 및 상기 액정패널에 공급되는 공통전압 각각을 생성하여 상기 시퀀스 제어장치로 공급하는 것을 특징으로 하는 액정표시장치.

청구항 10

제 8 항에 있어서,

상기 시퀀스 제어장치에 포함된 메모리에 직렬통신으로 직렬클럭신호와, 직렬데이터신호를 전송하는 것을 특징으로 하는 액정표시장치.

청구항 11

제 10 항에 있어서,

상기 메모리는 상기 타이밍 컨트롤러 또는 외부장치 중 어느 하나와 상기 직렬통신을 하는 것을 특징으로 하는 액정표시장치.

청구항 12

제 11 항에 있어서,

상기 시퀀스 제어장치는 상기 직류/직류 컨버터로부터 입력되는 상기 게이트 온/오프 전압, 상기 기준전압, 상기 아날로그 전압 및 공통전압을 상기 메모리에 각각 저장된 타이밍 데이터 신호에 따라 순차적으로 지연시켜 출력하는 것을 특징으로 하는 액정표시장치.

청구항 13

제 8 항에 있어서,

상기 시퀀스 제어부에 셋 다운 신호를 공급하여 상기 시퀀스 제어장치의 전압 출력을 오프시키는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <13> 본 발명은 파워 시퀀스 제어장치 및 이를 갖는 액정표시장치에 관한 것으로, 특히 입력된 전압들에 대한 안정화 타이밍을 자동으로 설정하여 설정된 시간에 맞게 전압을 출력하는 시퀀스 제어장치와 이의 구동방법 및 이를 갖는 액정표시장치에 관한 것이다.
- <14> 일반적으로, 액정표시장치는 화상을 표시하는 액정패널과, 액정패널을 구동하는 구동회로부 및 액정패널에 광을 공급하는 백라이트 유닛을 포함한다.
- <15> 액정패널은 박막 트랜지스터 기판과, 박막 트랜지스터 기판과 마주하는 컬러 필터 기판과, 박막 트랜지스터 기판 및 컬러 필터 기판 사이에 충전된 액정을 구비한다. 이러한 액정패널은 박막 트랜지스터 기판에 형성된 화소 전극과 컬러 필터 기판에 형성된 공통 전극 사이의 전위차에 의해 액정을 구동하여 광투과량을 조절함으로써 화상을 표시한다.
- <16> 구동회로부는 액정패널을 구동하기 위하여 액정패널에 포함된 게이트 라인을 구동하는 게이트 구동회로부와, 데이터 라인을 구동하는 데이터 구동회로부와, 게이트 및 데이터 구동회로부에 제어신호를 공급하며 데이터 구동회로부에 데이터 신호를 공급하는 타이밍 컨트롤러 및 게이트 구동회로부, 데이터 구동회로부 및 공통 전극에 각종 구동 전압을 생성하여 공급하는 DC/DC 컨버터를 포함한다. 이때, DC/DC 컨버터로부터 공급되는 구동 전압들은 일정한 시간차 즉, 정해진 시퀀스를 통해 출력된다. 액정표시장치는 각각의 구동부에 공급되는 구동 전압들의 시퀀스 제어를 위해 RC 딜레이 회로가 사용된다.
- <17> 도 1a 및 도 1b는 종래 RC 딜레이를 이용한 시퀀스 제어를 설명하기 위한 도면들이다.
- <18> 도 1a에 도시된 바와 같이, 종래 전압의 시퀀스를 제어하기 위하여 저항(R)과 커패시터(C)를 병렬로 접속된 딜레이 회로를 통해 입력된 전압(Vin)은 RC 딜레이 값에 따라 지연되어 출력(Vout)된다. 입력전압(Vin)이 RC 딜레이 회로를 통과한 후 출력전압(Vout)의 파형을 살펴보면 도 1b와 같이, 입력전압(Vin)은 T1 시간만큼 지연되어 출력된다. 즉, 입력된 전압(Vin)은 문턱전압(Vth)까지 완만한 곡선을 이루고 턴온 전압(Vton)에 도달한다. 이때, 전압이 입력된 후 문턱전압(Vth) 까지 지연시간을 T1이라 하면, T1은 저항(R)과 커패시터(C) 값이 따라 변한다. 또한, 신호라인의 길이에 따른 딜레이 및 인접한 신호라인과의 커패시터에 의해 딜레이가 발생된다. 이에 따라, 입력된 전압이 문턱전압 까지 도달하는 딜레이시간(T1)은 환경에 따라 변할 수 있다. RC 딜레이 회로의 딜레이시간(T1)이 길어지면 입력된 전압의 Rising Time 이커져 신호 대 잡음비(Signal To Noise Ratio; SNR)이 작아져 신호 인식이 어려운 문제점이 발생된다. 또한, 입력전압의 딜레이시간(T1)이 길어지면 액정표시장치의 각각의 구동장치에서 입력되는 전압을 인식하지 못해 구동불량이 발생하는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- <19> 본 발명이 이루고자 하는 기술적 과제는 입력된 전압들에 대한 안정화 타이밍을 자동으로 설정하여 설정된 시간에 맞게 전압을 출력하는 시퀀스 제어장치와 이의 구동방법 및 이를 갖는 액정표시장치를 제공하는 데 있다.

발명의 구성 및 작용

- <20> 상기의 기술적 과제를 해결하기 위하여, 본 발명은 직류/직류 컨버터로부터 공급된 전압을 출력하는 전압 입/출력부와, 상기 전압 입/출력부로 입력되는 전압의 출력 타이밍을 저장하는 메모리와, 클럭을 생성하는 클럭 발생부와, 상기 메모리에 저장된 전압의 출력 타이밍에 따라 상기 클럭 발생부로부터 공급되는 클럭을 카운팅 하는 클럭 카운터 및 상기 전압 입/출력부로 입력된 전압에 따라 상기 메모리로부터 입력된 데이터 신호를 통해 상기 클럭 카운터로 카운팅 신호를 공급하고, 상기 클럭 카운터로부터 입력된 카운팅 된 클럭의 시간동안 상기 전압 입/출력부로 입력된 전압을 지연시켜 출력하도록 제어하는 시퀀스 제어부를 구비한 것을 특징으로 하는 시퀀스 제어장치를 제공한다.
- <21> 여기서, 상기 메모리는 직렬데이터 통신방식으로 상기 전압 입/출력부로 입력되는 전압의 출력 타이밍 데이터

신호가 저장된다.

- <22> 그리고 상기 시퀀스 제어부는 상기 전압 입/출력부의 출력전압을 오프시키는 셋 다운 단자를 구비한다.
- <23> 그리고 상기의 기술적 과제를 해결하기 위하여, 본 발명은 전압 입/출력부로 입력되는 전압의 출력 타이밍 정보를 메모리에 저장하는 단계와, 상기 전압 입/출력부로 입력된 전압의 출력 타이밍을 상기 메모리로부터 읽어오는 단계와, 상기 입력된 전압의 출력 타이밍을 클럭을 카운팅하여 카운팅 시간을 시퀀스 제어부에 전송하는 단계 및 상기 전압 입/출력부로 입력된 전압을 상기 카운팅 된 클럭만큼 지연시켜 출력하는 단계를 포함하는 시퀀스 제어장치의 구동방법을 제공한다.
- <24> 이때, 상기 메모리와 외부의 제어장치와 직렬통신으로 연결되어 직렬클럭신호에 따라 직렬데이터신호를 각각의 어드레스에 저장하는 단계를 더 포함한다.
- <25> 그리고 상기 직렬데이터신호를 각각의 어드레스에 저장하는 단계에서 상기 직렬데이터신호는 상기 전압 입/출력부에 입력되는 전압의 출력 타이밍 정보인 것을 특징으로 한다.
- <26> 또한, 상기 시퀀스 제어부에 셋 다운 신호를 공급하여 상기 시퀀스 제어장치의 출력을 오프시키는 단계를 더 포함한다.
- <27> 그리고 상기의 기술적 과제를 해결하기 위하여, 본 발명은 화상을 표시하는 액정패널과, 상기 액정을 구동하는 패널 구동부와, 상기 패널 구동부에 화소 데이터 신호를 전송함과 아울러 제어신호를 생성하여 공급하는 타이밍 컨트롤러와, 입력된 전압을 이용하여 각각의 레벨을 갖는 전압들을 생성하는 직류/직류 컨버터 및 직류/직류 컨버터로부터 공급된 각각의 전압을 출력하는 전압 입/출력부와 상기 전압 입/출력부로 입력되는 전압의 출력 타이밍을 저장하는 메모리와, 클럭을 생성하는 클럭 발생부와, 상기 메모리에 저장된 전압의 출력 타이밍에 따라 상기 클럭 발생부로부터 공급되는 클럭을 카운팅 하는 클럭 카운터와, 상기 전압 입/출력부로 입력된 전압에 따라 상기 메모리로부터 입력된 데이터 신호를 통해 상기 클럭 카운터로 카운팅 신호를 공급하고, 상기 클럭 카운터로부터 입력된 클럭의 가산된 시간동안 상기 전압 입/출력부로 입력된 전압을 지연시켜 출력하도록 제어하는 시퀀스 제어부를 구비한 시퀀스 제어장치를 포함하는 것을 특징으로 하는 액정표시장치를 제공한다.
- <28> 여기서, 상기 패널 구동부는 상기 액정패널의 게이트 라인을 구동하는 게이트 구동부와, 데이터 라인을 구동하는 데이터 구동부 및 감마 전압을 상기 데이터 구동부에 공급하는 감마 전압 발생부를 포함하며, 상기 직류/직류 컨버터는 상기 게이트 구동부에 공급되는 게이트 온/오프 전압과, 상기 데이터 구동부에 공급되는 기준전압과, 상기 감마 전압 발생부에 공급되는 아날로그전압 및 상기 액정패널에 공급되는 공통전압 각각을 생성하여 상기 시퀀스 제어장치로 공급한다.
- <29> 그리고 상기 시퀀스 제어장치에 포함된 메모리에 직렬통신으로 직렬클럭신호와, 직렬데이터신호를 전송한다.
- <30> 이때, 상기 메모리는 상기 타이밍 컨트롤러 또는 외부장치 중 어느 하나와 상기 직렬통신을 한다.
- <31> 그리고 상기 시퀀스 제어장치는 상기 직류/직류 컨버터로부터 입력되는 상기 게이트 온/오프 전압, 상기 기준전압, 상기 아날로그 전압 및 공통전압을 상기 메모리에 각각 저장된 타이밍 데이터 신호에 따라 순차적으로 지연시켜 출력한다.
- <32> 또한, 상기 시퀀스 제어부에 셋 다운 신호를 공급하여 상기 시퀀스 제어장치의 전압 출력을 오프시킨다.
- <33> 상기 목적 외에 다른 목적 및 특징들은 첨부한 도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다. 이하, 첨부한 도면들을 참조하여 본 발명의 바람직한 실시 예에 대하여 설명하기로 한다.
- <34> 도 2는 본 발명의 실시 예에 따른 파워 시퀀스 제어장치를 갖는 액정표시장치를 도시한 블록도이다.
- <35> 도 2를 참조하면, 본 발명의 실시 예에 따른 액정표시장치는 화상을 표시하는 액정패널(10)과, 액정패널(10)을 구동하는 게이트 구동부(20) 및 데이터 구동부(30)와, 게이트 구동부(20) 및 데이터 구동부(30)에 공급되는 전압의 시퀀스를 제어하기 위하여 입력된 전압의 출력시간을 제어하는 시퀀스 제어장치(70)와, 게이트 구동부(20) 및 데이터 구동부(30)에 제어신호를 공급하는 타이밍 컨트롤러(50)와, 외부로부터 입력된 전압을 이용하여 다수의 구동전압을 생성하여 시퀀스 제어장치(70)에 공급하는 DC/DC 컨버터(60)를 구비한다.
- <36> 구체적으로, 액정패널(10)은 박막 트랜지스터 기관과 박막 트랜지스터 기관에 대향하는 컬러 필터 기관과, 박막 트랜지스터 기관과 컬러 필터 기관 사이에 광 투과율을 조절하는 액정을 구비한다.
- <37> 박막 트랜지스터 기관은 서로 교차되어 형성된 게이트 라인(GL)과 데이터 라인(DL)과, 게이트 라인(GL)과 데이

터 라인(DL)의 교차부에 게이트 라인(GL) 및 데이터 라인(DL) 각각과 접속된 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)에 접속된 화소 전극과, 화소 전극에 충전된 전압을 유지하는 스토리지 전극을 포함한다.

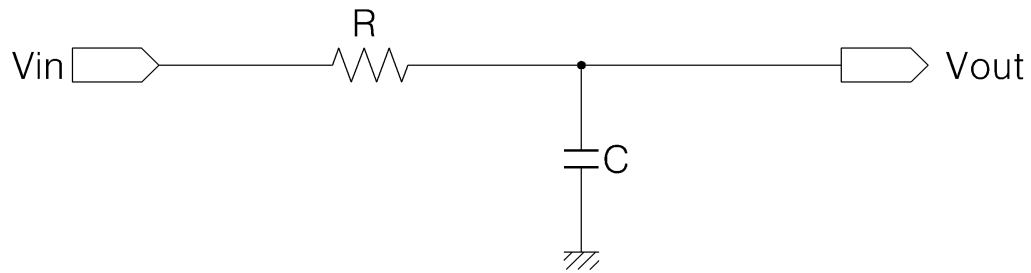
- <38> 컬러 필터 기판은 게이트 라인, 데이터 라인, 박막 트랜지스터와 중첩되어 빛샘을 방지하는 블랙 매트릭스와, 블랙 매트릭스에 의해 구획된 화소 영역과 중첩되게 형성된 컬러 필터와, 컬러 필터 상부에 공통 전압이 인가되는 공통 전극을 포함한다.
- <39> 액정은 박막 트랜지스터 기판과 컬러 필터 기판 사이에 형성되어 화소 전극과 공통 전극 사이에 형성된 전계에 의해 회전하여 계조를 표시한다.
- <40> 이렇게 화소 전극과 공통 전극 사이에 액정이 충전된 액정 커패시턴스(Clc)와, 스토리지 전극과 화소 전극의 중첩으로 인하여 형성된 스토리지 커패시턴스(Cst)를 통해 1프레임동안 화소 전극에 충전된 화소 데이터 전압이 유지되어 화상을 표시한다.
- <41> 타이밍 컨트롤러(50)는 외부로부터 입력된 화소 데이터 신호를 데이터 구동부(30)에 공급하고, 제어신호를 발생하여 게이트 구동부(20) 및 데이터 구동부(30)에 공급한다. 즉, 타이밍 컨트롤러(50)는 R, G, B의 화소 데이터 신호를 입력되는 수평동기신호에 따라, R, G, B의 화소 데이터 신호를 데이터 구동부(30)에 공급한다. 그리고 타이밍 컨트롤러(50)는 게이트 구동부(20)에 게이트 스타트 펄스, 게이트 쉬프트 클럭을 포함하는 게이트 제어 신호(GCS)를 발생하여 공급하고, 데이터 구동부(30)에 데이터 스타트 펄스, 데이터 쉬프트 클럭 등의 데이터 제어 신호(D_CS)를 발생하여 공급한다.
- <42> 감마 전압 발생부(40)는 입력된 아날로그 전압(AVDD)을 기준으로 다수의 감마 전압을 발생하여 데이터 구동부(30)에 공급한다. 이러한 감마 전압 발생부(40)는 기저전압과 아날로그 전압(AVDD) 사이에 다수의 저항이 직렬로 접속되고, 직렬로 접속된 각각의 저항 사이에 출력단자를 접속하여 직렬 접속된 저항으로 인하여 분배된 전압을 출력한다.
- <43> 게이트 구동부(20)는 게이트 라인과 접속되어 게이트 라인(GL)으로 게이트 온 전압을 순차적으로 공급하고, 게이트 온 전압이 공급되는 짧은 나머지 게이트 라인들에는 게이트 오프 전압을 공급한다. 이러한, 게이트 구동부(20)는 박막 트랜지스터 기판의 비표시 영역에 박막 트랜지스터가 형성될 때 동시에 게이트 구동집적회로가 아몰포스 실리콘 게이트(Amorphous Silicon Gate; ASG) 형태로 집적되어 형성되거나, 구동집적회로(Driver Integrated Circuit; 이하, "IC"라 함) 형태로 형성되어 박막 트랜지스터 기판 상에 칩온글래스 형태로 실장될 수 있다. 또한, 게이트 테이프 캐리어 패키지(Tape Carrier Package; 이하, "TCP"라 함) 형태로 필름상이 게이트 구동집적회로가 실장되어 액정패널에 접속될 수 있다.
- <44> 데이터 구동부(30)는 타이밍 컨트롤러(50)로부터 입력된 적(R), 녹(G), 청(B)의 화소 데이터 신호와, 데이터 제어 신호(D_CS)가 입력되면, 감마 전압 발생부(40)에서 공급되는 감마 전압을 통해 아날로그 변환하여 아날로그 변환된 화소 데이터 전압을 데이터 라인(DL)으로 공급한다. 이러한 데이터 구동부(30)는 IC 형태로 제조되어 박막 트랜지스터 기판 위에 COG 형태로 실장되거나, 데이터 TCP 형태로 박막 트랜지스터 기판에 접속된다.
- <45> DC/DC 컨버터(60)는 외부에서 입력된 기준전압(VCC)을 통해 다수의 전압을 생성하여 시퀀스 제어장치(70)로 공급한다. 즉, DC/DC 컨버터(60)는 게이트 라인(GL)에 공급되는 게이트 온 전압(Von) 및 게이트 오프 전압(Voff)을 생성하고, 감마 전압 발생부(40)로 공급되는 아날로그 전압(AVDD)을 생성한다. 그리고 DC/DC 컨버터(60)는 타이밍 컨트롤러(50)에 공급되는 기준전압(VCC)을 생성한다. 또한, 타이밍 컨트롤러(50), 게이트 구동부(20) 및 데이터 구동부(30)의 구동IC들을 구동시키는 초기전압을 생성한다.
- <46> 상술한 바와 같이, DC/DC 컨버터(60)에서 생성된 전압은 그 전압의 출력 타이밍을 조절하기 위하여 시퀀스 제어장치(70)에 공급된다.
- <47> 이하, 도 3을 참조하여 본 발명의 실시 예에 따른 시퀀스 제어장치(70)를 자세히 설명하기로 한다.
- <48> 도 3은 본 발명의 실시 예에 따른 시퀀스 제어장치를 개략적으로 도시한 블록도이다.
- <49> 도 3을 참조하면, 본 발명의 실시 예에 따른 시퀀스 제어장치(70)는 DC/DC 컨버터(60)로부터 입력된 전압을 출력하는 전압 입/출력부(110)와, 전압 입/출력부(110)에 입력되는 전압의 출력 타이밍을 저장하는 메모리(130)와, 클럭을 생성하는 클럭 발생부(150)와, 메모리(130)에 저장된 전압의 출력 타이밍에 따라 클럭 발생부(150)로부터 공급되는 클럭을 카운팅 하는 클럭 카운터(140) 및 전압 입/출력부(110)로 입력된 전압에 따라 메모리(130)로부터 입력된 데이터 신호를 통해 클럭 카운터(140)로 카운팅 신호를 공급하고, 클럭 카운터(140)으로부터 입력된 카운팅 된 클럭의 시간동안 전압 입/출력부(110)로 입력된 전압을 지연시켜 출력하도록

제어하는 시퀀스 제어부(120)를 구비한다.

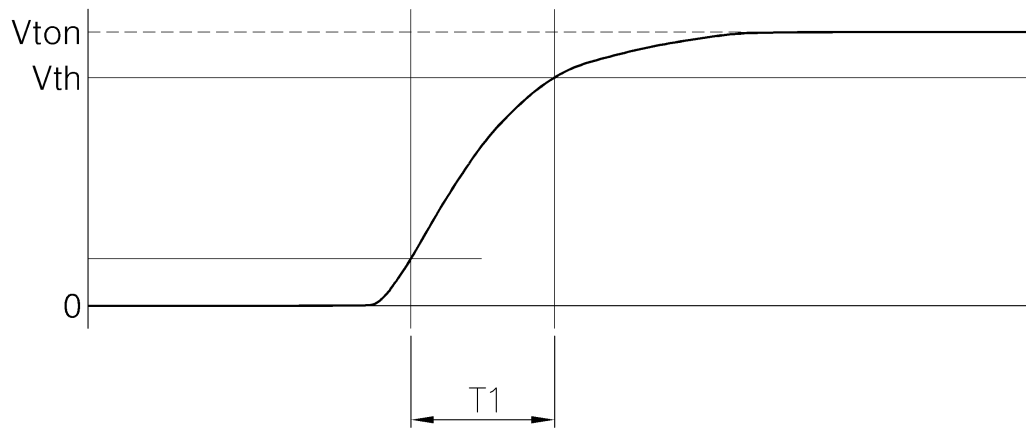
- <50> 구체적으로, 전압 입/출력부(110)는 DC/DC 컨버터(60)로부터 공급되는 게이트 온 전압(Von), 게이트 오프 전압(Voff), 공통 전압(Vcom), 아날로그 전압(AVDD), 기준전압(VCC)을 포함하는 입력 전압들(Vin)을 지연된 시간 후 출력한다. 여기서 전압 입/출력부(110)는 입력 전압들(Vin) 각각이 입력되는 다수의 전압 입력 단자를 구비하고, 이에 대응하는 출력 단자를 구비한다. 이를 통해, 전압 입/출력부(110)로 입력된 전압은 출력 단자를 통해 출력된다.
- <51> 메모리(130)는 EEPROM 등의 메모리 부재에 입력될 전압의 출력 타이밍 데이터 신호를 저장하고, 시퀀스 제어부(120)의 요청이 있을 때마다 저장된 전압의 출력 타이밍을 시퀀스 제어부(120)에 공급한다. 이때, 메모리(130)에 저장되는 입력될 전압의 출력 타이밍 데이터신호는 직렬통신방식으로 입력된다. 즉, I2C 직렬통신방식으로 직렬클럭신호(SCL)와 직렬데이터신호(SDL)가 메모리(130)의 입력단자로 입력되고 입력된 타이밍 데이터 신호는 클럭신호에 따라 할당된 어드레스에 데이터신호가 저장된다. 여기서, 메모리(130)에 저장된 타이밍 데이터 신호가 지워지는 것을 방지하는 쓰기 방지 신호(PW)를 통해 메모리(130)의 어드레스에 입력된 타이밍 데이터 신호가 삭제되는 것을 방지하고, 필요에 따라 삭제를 할 수 있도록 한다.
- <52> 클럭 발생부(150)는 일정한 주기를 갖는 클럭을 발생한다. 클럭 발생부(150)는 클럭을 발생하여 클럭 카운터에 공급한다. 이때, 클럭 발생부(150)에서 발생하는 클럭의 주기는 전압 입/출력부에서 지연되어 출력되는 시간보다 짧은 주기를 갖는다. 즉, 시퀀스 제어장치(70)는 입력되는 전압을 지연시켜 출력시키므로 클럭 발생부(150)에서 생성되는 클럭의 주기가 지연되는 시간보다 더 크면 지연시간을 계산할 수 없게된다. 따라서, 클럭 발생부(150)는 클럭 주기를 지연시간보다 짧게 유지한다. 바람직하게는, 클럭 발생부(150)에서 발생하는 클럭의 주기는 시퀀스 제어장치에서 입력전압이 지연되는 최소 지연시간의 1/N배(N은 자연수)로 발생시킨다.
- <53> 클럭 카운터(140)는 입력된 클럭들을 가산하여 가산된 클럭들의 총시간을 시퀀스 제어부(120)에 공급한다. 다시 말하면, 전압 입/출력부(110)로 입력되는 전압의 출력 타이밍 데이터 신호가 시퀀스 제어부(120)에 입력되면, 시퀀스 제어부(120)에서는 전압 출력 타이밍 데이터 신호를 클럭 카운터(140)에 공급하고, 클럭 카운터(140)에서 클럭 발생부(150)로부터 입력된 클럭들을 가산하여 가산된 클럭들의 총 시간을 시퀀스 제어부(120)에 공급한다.
- <54> 시퀀스 제어부(120)는 전압 입/출력부(110)로 입력된 전압의 지연시간을 메모리(130)에 저장된 전압 출력 타이밍 데이터 신호를 읽어들인다. 그리고 시퀀스 제어부(120)는 메모리(130)로부터 읽어들인 전압 출력 타이밍 데이터 신호를 통해 클럭 카운터(140)에 클럭 카운팅 명령신호를 공급하고, 클럭 카운터(140)로부터 입력된 가산된 클럭들의 시간만큼 전압 입/출력부(110)로 입력된 전압을 지연시켜 출력하도록 제어한다. 이때, 시퀀스 제어부(120)는 액정표시장치의 전원이 꺼지면 시퀀스 제어장치의 전원도 꺼져 시퀀스 제어장치(70)를 셧 다운 시키는 셧 다운 신호(SHDN)가 입력되는 셧 다운 단자가 더 형성된다. 셧 다운 단자에 셧 다운 신호(SHDN)가 입력되면 시퀀스 제어장치(70)의 전압 입/출력부(110)의 출력을 차단한다.
- <55> 이러한 시퀀스 제어장치(70)는 집적회로로 제작될 수 있다. 도 4에 도시된 바와 같이, 다수의 전압 입력단자(Vin1 내지 Vin4)와 전압 출력단자(Vout1 내지 Vout4)를 구비하고, 메모리(130)와 직렬통신단자(SCL, SDL) 및 클럭단자(OSC)를 구비한다. 그리고 각각의 입력단자들은 도 3에 도시된 블록들에 연결시킨다. 이렇게 집적회로로 제작된 시퀀스 제어장치는 데이터 구동부(30)에 신호를 전송하는 회로기판에 실장되거나, 액정패널(10)의 박막 트랜지스터 기판에 실장될 수 있다.
- <56> 이러한 시퀀스 제어장치를 통해 액정표시장치에 공급되는 전압의 시퀀스를 디지털로 제어함으로써 종래 RC 회로를 통해 시퀀스를 제어하는 방식에 비해 전압의 공급타이밍을 정확하게 제어할 수 있다. 이에 따라, 각각의 구동소자들 예를 들면, 타이밍 컨트롤러, 게이트 구동부, 데이터 구동부, 감마전압 발생부의 오동작을 방지할 수 있다.
- <57> 다음으로, 시퀀스 제어장치는 도 5를 참조하여 그 동작방법을 구체적으로 설명한다.
- <58> 도 5는 본 발명의 실시 예에 따른 시퀀스 제어장치의 구동방법을 순차적으로 도시한 흐름도이다.
- <59> 도 5를 참조하면, 본 발명의 실시 예에 따른 시퀀스 제어장치의 구동방법은 전압 입/출력부로 입력될 전압들 각각의 출력 타이밍 정보를 메모리에 저장하는 단계(S10)와, 전압 입/출력부로 입력된 전압의 출력 타이밍을 메모리로부터 읽어오는 단계(S20)와, 입력된 전압의 출력 타이밍을 클럭을 카운팅하여 카운팅 시간을 시퀀스 제어부에 전송하는 단계(S30) 및 전압 입/출력부로 입력된 전압을 상기 카운팅 된 클럭만큼 지연시켜 출력하는 단계

도면

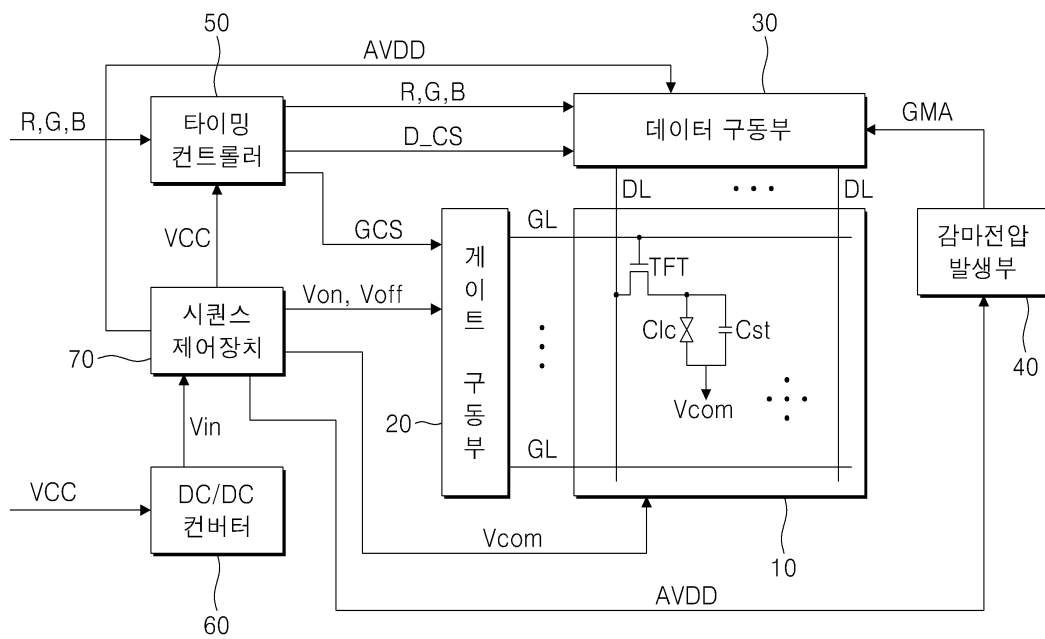
도면1a



도면1b

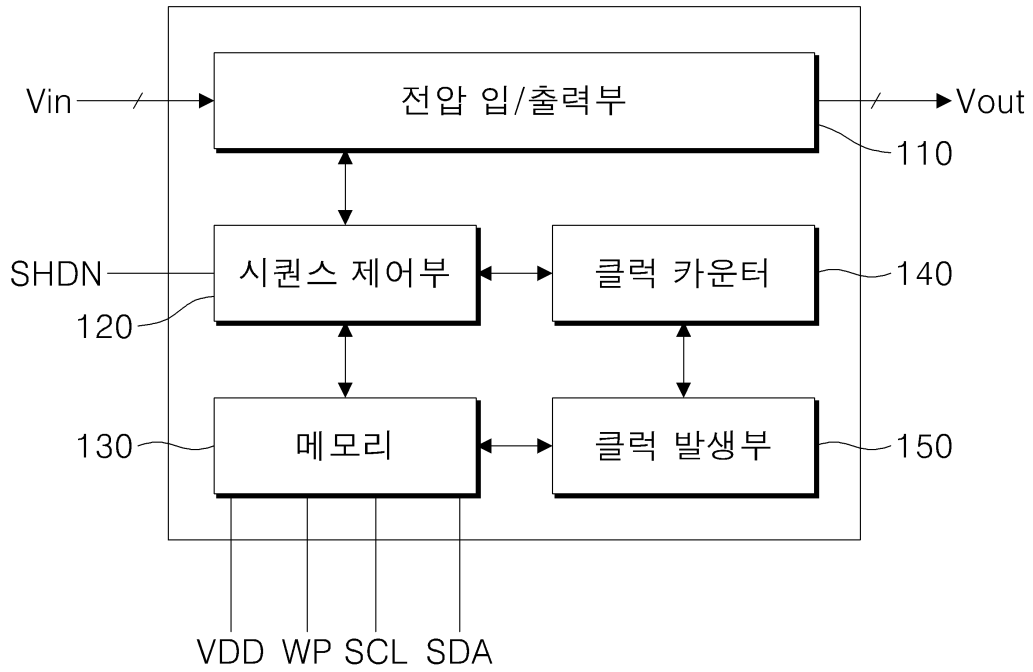


도면2

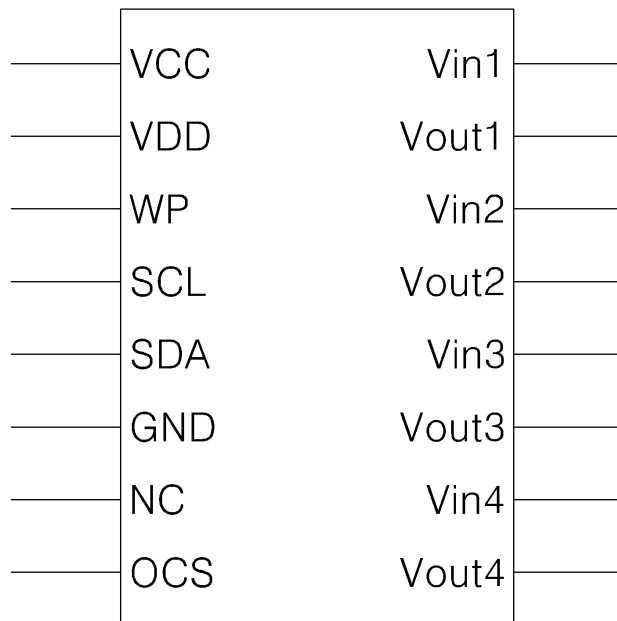


도면3

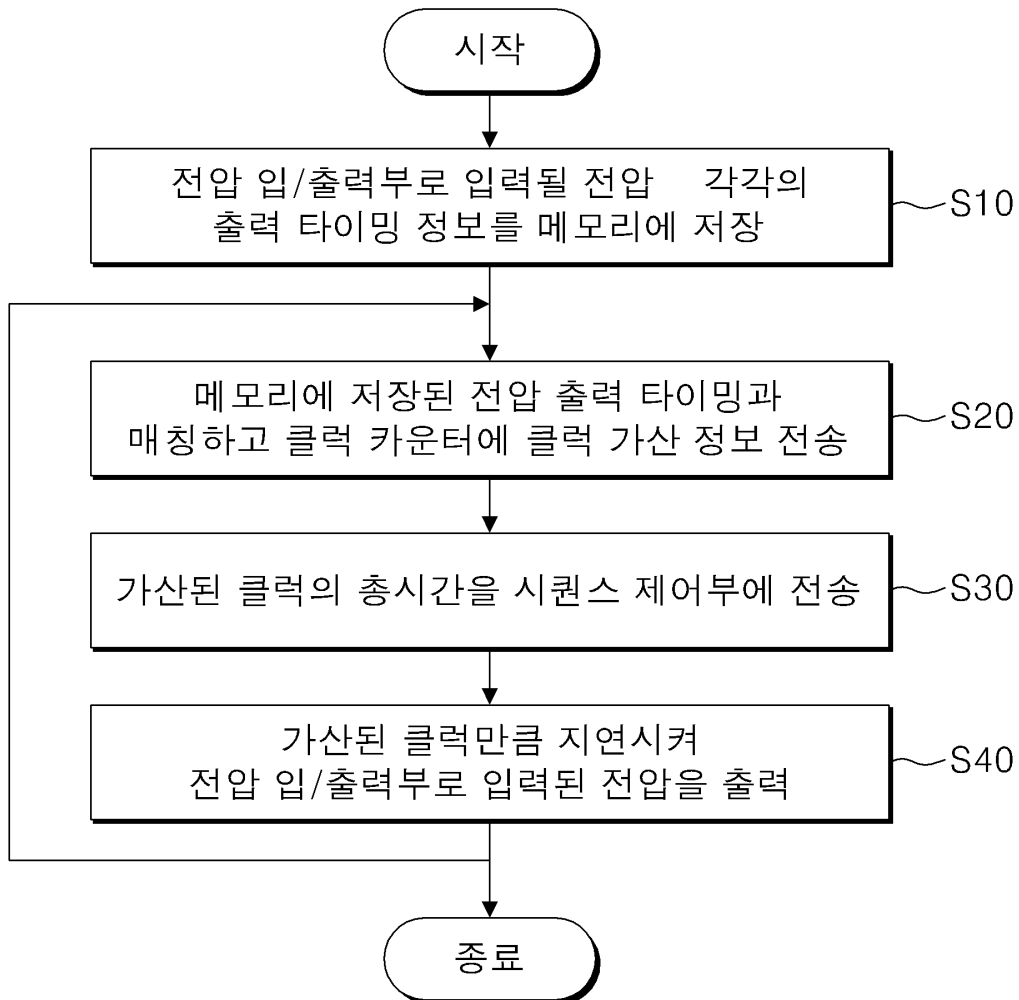
70



도면4



도면5



本发明涉及顺序控制装置及其驱动方法，输出电压和具有该顺序控制装置的液晶显示器根据固定时间自动建立关于输入电压的稳定时间。本发明提供了顺序控制装置及其驱动方法和具有该顺序控制装置的液晶显示器，包括存储器，该存储器存储输入电压输入/输出部分的电压的输出定时，输出从DC / DC提供的电压。转换器和电压输入/输出部分以及它控制的顺序控制部分，以便在从时钟计数器输入的计数时钟的时间内延迟输入电压输入/输出部分的电压，它将计数信号提供给时钟计数器通过根据时钟发生器输入的电压从存储器输入的数据信号，产生时钟和时钟计数器：根据存储器中存储的电压的输出时序和电压输入/输出对时钟发生器提供的时钟进行计数部分和它输出。

