



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2007-0097283
(43) 공개일자 2007년10월04일

(51) Int. Cl.

G02F 1/1343(2006.01)

(21) 출원번호 10-2006-0094833

(22) 출원일자 2006년09월28일

심사청구일자 2006년09월28일

(30) 우선권주장

095110673 2006년03월28일 대만(TW)

(71) 출원인

우 옵트로닉스 코퍼레이션

대만 신쥬 300, 사이언스-베이스드 인더스트리얼
파크, 리-신 로드. 2, 넘버. 1

(72) 발명자

후앙 티엔 춘

타이완, 따오 유안 씨엔, 쿠에이 썬 씨앙, 화 야
세컨드 로드, 넘버 189

(74) 대리인

조철현

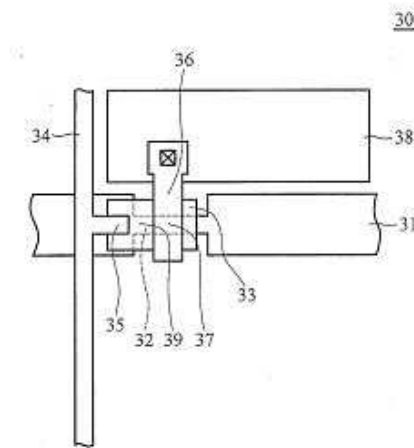
전체 청구항 수 : 총 9 항

(54) 액정표시장치

(57) 요약

액정표시장치(LCD)는 절연기판, 절연기판위에 형성된 게이트 라인, 게이트 라인위에 형성된 액티브 레이어, 게이트 라인에 수직으로 연장되며 절연기판위에 형성되는 소스 라인, 액티브레이어와 게이트 라인의 겹치는 부분을 가로지르며 픽셀전극에 연결된 드레인 라인을 포함하고 있다. 게이트 라인은 제1폭부분과 제2폭부분을 포함하며, 제1폭부분이 제2폭부분보다 좁으며, 드레인 라인과 겹치게 된다.

대표도 - 도3



특허청구의 범위

청구항 1

절연기관; 절연기관위에 형성된 게이트 라인; 게이트 라인위에 형성되는 액티브 레이어; 게이트 라인에 수직으로 절연기관위에 형성되는 소스 라인; 픽셀전극;과 액티브 레이어와 게이트 라인의 겹치는 부분을 가로질러서 연장되며, 픽셀전극과 연결되는 드레인 라인을 포함하여 이루어지되, 상기 게이트 라인은 제1폭부분과 제2폭부분을 포함하고 있으며, 상기 제1폭부분이 제2폭부분보다 좁으며, 드레인라인과 겹치게 되는 것을 특징으로 하는 액정표시장치.

청구항 2

제1항에 있어서, 드레인 라인은 액티브 레이어와 게이트 라인이 겹치는 부분의 경계에 각각 형성되는 최소한 하나 이상의 연장부를 가지고 있는 것을 특징으로 하는 액정표시장치.

청구항 3

제1항에 있어서, 게이트 라인을 가로지르는 소스 라인은 액티브 레이어와 게이트 라인의 겹치는 부분의 경계에 형성된 연장부를 가지고 있는 것을 특징으로 하는 액정표시장치.

청구항 4

제3항에 있어서, 드레인 라인은 액티브 레이어와 게이트 라인의 겹치는 부분의 경계에 위치하며, 소스라인의 연장부의 한 측면에 형성되는 최소한 하나 이상의 연장부를 가지고 있는 것을 특징으로 하는 액정표시장치.

청구항 5

제4항에 있어서, 드레인 라인은 액티브 레이어와 게이트 라인의 겹치는 부분의 경계에 위치하며, 각각 소스 라인의 연장부의 한 측면에 형성되는 2개의 연장부를 가지고 있는 것을 특징으로 하는 액정표시장치.

청구항 6

제1항에 있어서, 게이트 라인은 제1폭부분과 제2폭부분의 일부에 형성된 게이트 전극을 포함하고 있는 것을 특징으로 하는 액정표시장치.

청구항 7

제3항에 있어서, 소스라인의 연장부가 소스 전극으로서의 역할을 하는 것을 특징으로 하는 액정표시장치.

청구항 8

제1항에 있어서, 게이트 라인의 제1폭부분과 겹치는 드레인 라인의 부분이 드레인 전극으로서의 역할을 하는 것을 특징으로 하는 액정표시장치.

청구항 9

제1항에 있어서, 드레인 라인이 액티브 레이어와 제1폭부분의 겹치는 부분의 경계 넘어까지 연장되는 것을 특징으로 하는 액정표시장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<5> 본 발명은 액정표시장치(LCD)와 관련되며, 상세하게는 게이트-드레인의 기생용량(gate-drain parasitic capacitance)을 최소화시키며, 게이트-드레인 기생용량의 차이를 억제할 수 있는 액정표시장치용 구조

(structure)에 관한 것이다.

<6> 도 1은 종래의 박막트랜지스터 LCD(TFT-LCD)(10)의 평면도이다. TFT-LCD(10)는 절연기판(미도시)위에 수평으로 형성된 게이트 라인(11)을 포함하고 있는데, 상기 게이트 라인(11)은 게이트 전극(12)으로 사용되는 돌출부(protruding region)가 있다. 비정질 실리콘이나 이와 유사한 것으로 만들어진 액티브 레이어(13)는 게이트 전극(12)위에 형성된다. 소스 라인(14)은 게이트 라인(11)을 수직으로 가로지르며, 소스 전극(15) 역할을 하는 돌출부를 가지고 있다. 픽셀 전극(18)에 연결된 드레인 라인(16)은 게이트 라인(11)과 평행하게 연장되며, 드레인 전극(17)이 있다. 소스 전극(15)과 드레인 전극(17)은 게이트 전극(12)의 양 측면과 각각 겹치게 된다. 픽셀 전극(18)은 보통 인-주석 산화물(indium-tin-oxide)과 인-아연 산화물(indium-zinc oxide)와 같은 좋은 전도율을 가지는 투명한 전도성 물질로 만들어진다.

<7> 포토리소그래피 과정에서, TFT를 형성하는 동안에 기계적인 오차에 의한 마스크의 편향(deviation)은 소스 전극(15)/드레인 전극(17)과 게이트 전극(12)의 겹치는 부분(overlapping region)을 변하게 하여, 게이트-소스 기생 용량(이하 C_{GS} 라 함)과 게이트-드레인 기생용량(이하 C_{GD} 라 함)을 변하게 한다. 도 2는 LCD 조명(illumination)에서의 C_{GD} 의 효과를 설명하기 위한 TFT-LCD의 픽셀 유닛의 등가회로이다. 도 2에서 G는 게이트 전극을 나타내고, S는 소스 전극을 나타내며, D는 드레인 전극을 나타내며, C_{LC} 는 액정 캐패시턴스(liquid crystal capacitance)를 나타내며, C_S 는 스토리지 캐패시턴스(storage capacitance)를 나타내는데, 여기서 C_{LC} 와 C_S 2개의 캐패시턴스는 픽셀전극(P)과 공통전극(C) 사이에 평행하게 연결되어 있다. TFT-LCD에 전원이 공급되면, 게이트 전극(G)는 상대적으로 높은 전압(V_{GH})이 걸리고, TFT-LCD에서의 총 전하(Q_1)와 픽셀(P)의 전압(V_{P1}) 사이의 관계는 아래와 같다

<8>
$$Q_1 = C_{GD}(V_{P1}-V_{GH})+(C_{LC}+C_S)(V_{P1}-V_{COM}) \quad \text{---- (1)}$$

<9> 여기서 V_{COM} 은 공통전극의 전압이다.

<10> 반대로, TFT-LCD의 전원이 꺼지면, 게이트 전극(G)는 상대적으로 낮은 전압(V_{GL})이 걸리고, TFT-LCD에서의 총 전하(Q_2)와 픽셀(P)의 전압(V_{P2}) 사이의 관계는 아래와 같다

<11>
$$Q_2 = C_{GD}(V_{P2}-V_{GL})+(C_{LC}+C_S)(V_{P2}-V_{COM}) \quad \dots(2)$$

<12> 전하량 보존, 즉 $Q_1=Q_2$, 때문에 식 (1)과 (2)로부터 아래의 식이 유도된다.

<13>
$$V_P \equiv V_{P1}-V_{P2} = (V_{GH}-V_{GL})(C_{GD}/(C_{CL}+C_{CS}+C_{GD})) \quad \dots(3)$$

<14> 식(3)에서 보는 바와 같이, 소위 피드스루 전압(feedthrough voltage)(V_P)은 C_{GD} 에 따라 변한다. LCD의 밝기는 픽셀(P)의 전압을 조정함으로써 조절할 수 있기 때문에, LCD의 밝기는 기계 차이에 의한 C_{GD} 의 차이 때문에 밝기가 전체적으로 일정하지는 않게 된다. 심한 경우에는 소위 무라 현상(mura phenomenon)이 발생할 수도 있다.

<15> 위에서 언급된 문제점 이외에도 유효 전압(effective voltage)이 한 필드(field)에서 다음 필드로 변화할 때의 과도한 C_{GD} (excessive voltage)에 의하여 LCD의 깜박거림(flicker)이 발생할 수 있다.

<16> 게이트-드레인 기생용량이 증가하면, 그에따라 게이트 라인의 시정수(time constant)가 증가하게 된다. 그 결과 게이트 전압이 구동측(driving side)에서 원격지(remote side)로 높은 곳에서 낮은 곳으로 이동할 때 지연되어, 원격지의 인접한 지역에서 재기입(rewriting)이 생겨난다. 재기입은 예정된 수평 주기(predetermined horizontal period)의 다음 수평주기의 데이터(즉, 드레인 전위)가 예정된 주기에 기입되어 예정된 픽셀의 포텐셜(potential)을 이동시키는 것을 의미한다.

<17> 나아가 도 2에서 보는 바와 같이, 게이트 전압이 높았다가 낮아지면, TFT의 기생용량은 식 (3)에서 V_P 로 표시된 픽셀 전극에서의 전압을 떨어뜨린다. V_P 가 증가하면, 소스 전극과 드레인 전극사이의 전압차가 증가하게 된다. 따라서 게이트 전압이 구동측에서 다른 원격지로 고전압에서 저전압으로 전환될 때, 게이트 전압 지연에 의한 재기입이 더욱 발생하기 쉽다. 식 (3)에서 보는 바와 같이, V_P 는 C_{GD} 와 밀접한 관계를 가지고 있다. C_{GD} 가 감소하면, V_P 도 따라서 감소하게 된다. 이러한 이유 때문에 재기입이 6를 감소시킴으로서 억제되어 질 수 있다.

발명이 이루고자 하는 기술적 과제

<18> 본 발명은 상기된 문제점을 해결하기 위하여 안출된 것으로서, 게이트-드레인 기생용량을 감소시키며, 게이트-드레인 기생용량의 변화를 억제할 수 있는 액정표시장치를 제공함에 있다.

발명의 구성 및 작용

<19> 따라서 본 발명의 목적은 기계에서의 부정확한 정렬(alignment)로 인한 게이트-드레인 기생용량의 차이를 억제함으로써, LCD의 각 부분에서 밝기의 차이가 생기는 것을 방지할 수 있는 LCD를 제공하고자 함에 있다. 나아가 본 발명에 의한 LCD는 게이트-드레인 기생용량을 감소시켜서, 스크린의 깜박거림을 방지할 수 있다.

<20> 본 발명의 다른 목적은 절연기관, 절연기관위에 형성된 게이트 라인, 게이트 라인위에 형성된 액티브 레이어, 절연기관위에 형성되어서 게이트 라인에 수직으로 연장되는 소스라인, 픽셀전극에 연결되어서 액티브 레이어와 게이트 라인의 겹치는 부분을 가로질러서 연장되는 드레인 라인을 포함하여 이루어지되, 상기 게이트 라인은 제1폭부분(first width portion)과 제2폭부분(second width portion)을 포함하고 있으며, 상기 제1폭부분은 제2폭부분보다 좁으며, 드레인 라인과 겹치도록 이루어진 LCD를 제공함에 있다.

<21> 본 발명의 또 다른 목적은 절연기관; 절연기관위에 형성된 게이트 라인; 게이트 라인위에 형성된 액티브 레이어; 절연기관위에 형성되어서 게이트 라인을 가로지르며, 연장부(extension region)가 있는 소스라인; 픽셀 전극에 연결되어서 액티브 레이어와 게이트 라인의 겹치는 부분을 가로질러 연장되며, 소스라인의 연장부의 한 측면과 액티브 레이어와 게이트 라인의 겹치는 부분위에 형성되는 최소한 하나의 연장부를 가지는 드레인 라인을 포함하여 이루어지되, 상기 게이트 라인은 제1폭부분과 제2폭부분을 포함하고 있으며, 상기 제1폭부분은 제2폭부분보다 좁으며, 드레인 라인과 겹치도록 이루어진 LCD를 제공함에 있다.

<22> 본 발명은 아래의 상세한 설명과 도면을 참조한 실시예를 읽음으로서 좀 더 완전하게 이해될 수 있다.

<23> 도 3은 본 발명의 일실시예에 따른 LCD의 평면도이다. LCD(30)에 있어서, 게이트 라인(31)이 절연기관(미도시) 위에 형성되어 있다. 도면에서 보는 바와 같이, 게이트 라인(31)에는 제1폭부분과 제2폭부분이 있으며, 상기 제1폭부분이 제2폭부분보다 폭이 좁다. 액티브 레이어(33)는 제1과 제2폭부분위에 형성된다. 게이트 라인(31)은 제1·제2폭부분과 액티브레이어(33)가 겹치는 부분위에 게이트 전극(32)이 있다. 소스 라인(34)은 절연기관위에 형성되는데, 게이트 라인(31)을 가로질러서 게이트 라인(31)과 수직으로 연장되며, 액티브 레이어(33)상에 연장부(extension region)가 있어서 소스 전극(35)의 역할을 하게 된다. 드레인 라인(36)은 액티브 레이어(33)와 게이트 라인(31)의 제1폭부분이 겹치는 부분을 가로질러서 게이트 라인(31)에 수직으로 연장된다. 드레인 라인(36)은 액티브 레이어(33)위에 형성된 드레인 전극(37)이 있으며, 픽셀 전극(38)에 연결된다. 채널부(channel region)는 액티브 레이어(33)상의 소스 전극(35)과 드레인 전극(37)사이에 형성된다.

<24> 도면에서 보는 바와 같이, 드레인 라인(36)이 액티브 레이어(33)와 게이트 라인(31)의 겹치는 부분의 경계를 넘어서 연결되기 때문에, 정렬이 잘못되더라도, 게이트라인/게이트전극(31/32), 액티브 레이어(33)와 드레인라인/드레인전극(36/37)의 겹치는 부분의 면적은 변하지 않는다. 따라서 C_{gd} 가 변하지 않게 되어서 불균일한 밝기를 방지할 수 있다. 나아가 게이트 라인(31)은 폭이 좁은 제1폭부분을 가지고 있으며, 드레인 라인(36)은 제1폭부분과 겹치게 되므로, 게이트 라인/게이트 전극(31/32), 액티브 레이어(33)과 드레인라인/드레인 전극(36/37)의 겹치는 부분의 면적이 줄어들어서 C_{gd} 가 감소하고 스크린의 깜박거림도 억제할 수 있다.

<25> 게이트 라인(31)의 제1폭부분은 드레인 라인(36)하고만 겹치게 될 필요는 없으며, 소스라인(34)쪽으로 연장될 수 도 있다.

<26> 나아가, 게이트 라인(31)의 좁은 폭 부분인 제1폭부분은 그 양 측면으로 빈 공간이 있다. 따라서 본 발명의 또 다른 실시예에서는 드레인 라인(36)이 추가적인 연장부를 가질수 있으며, 상기 연장부는 제1폭부분의 한 측면에 형성되며, 액티브 레이어(33)와 게이트 라인(31)의 겹치는 부분의 경계에 위치하게 된다. 이와 같이 함으로서, 드레인 라인(36)과 소스 라인(34) 사이의 채널부가 증가하게 되어 전류 전도를 증가시킨다.

<27> 도 4는 본 발명의 또 다른 일실시예에 따른 LCD(40)의 평면도인데, 이는 액티브 레이어(33)와 게이트 라인(31)의 겹치는 부분에 위치하며, 소스 라인(34)의 연장부(35)의 양측면에 각각 형성되는 두 개의 연장부(extension area)가 포함되어 있다는 점에서 도 3에서의 LCD(30)와 차이가 있다. 결과적으로 액티브 레이어(33)내의 소스 전극(35)과 드레인 전극(37) 사이의 채널부는 39, 39'과 39₂의 채널부를 포함하고 있다.

<28> 도면에서 보는 바와 같이, 도 3에서의 채널부(39)와 비교할 때, LCD(40)는 추가적인 채널부(39₁, 39₂)를 가지고 있다. 나아가 액티브 레이어는 소스 라인방향이나, 위아래방향으로 확장될 수 있다. 이 경우 나아가 추가적인 채널부(39₄, 39₅)가 형성될 수 있다.

<29> 발명이 실시예를 설명하는 방법으로 묘사되었지만, 본 발명이 이에 의해 한정되지 않는 것으로 이해되어야 한다. 반대로, 이는 여러 가지 변형과 유사한 배열(발명이 속하는 분야에서 통상의 지식을 가진 자에게 자명한 경우)을 포함하는 것이다. 그러므로 첨부된 청구항의 범위는 이러한 모든 변형과 유사한 배열을 모두 포함할 수 있도록 광범위하게 해석되어야 한다.

발명의 효과

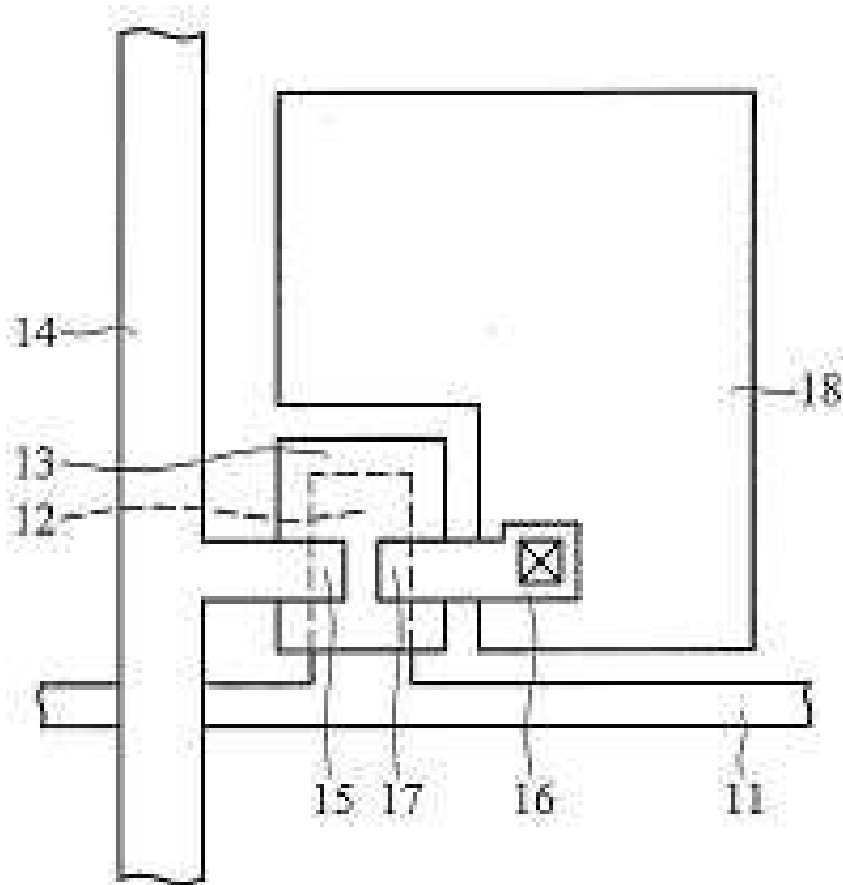
<30> 본 발명에 의하여 게이트-드레인 기생용량을 감소시키며, 게이트-드레인 기생용량의 변화를 억제할 수 있는 액정표시장치가 제공되어진다.

도면의 간단한 설명

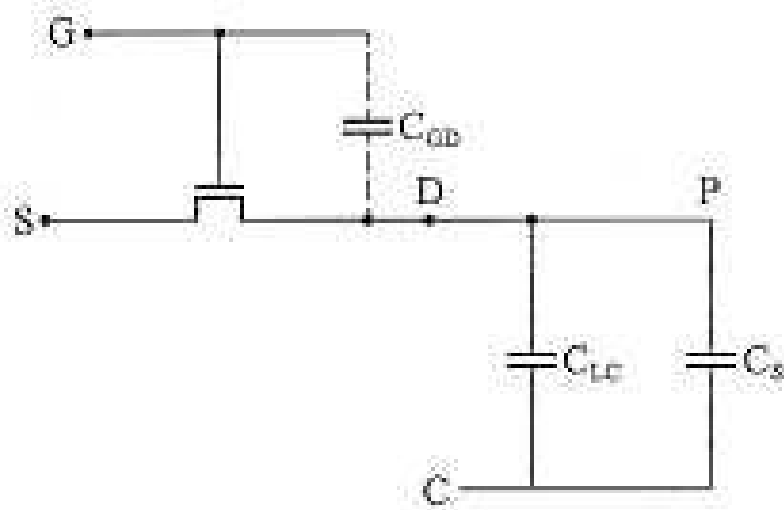
- <1> 도 1은 종래의 TFT-LCD의 평면도,
- <2> 도 2는 LCD 조명에 있어서의 C_{gd} 의 효과를 설명하기 위한 TFT-LCD에서의 픽셀 유닛의 등가회로도,
- <3> 도 3은 본 발명의 일실시예에 따른 LCD의 평면도,
- <4> 도 4는 본 발명의 또 다른 실시예에 따른 LCD의 평면도이다.

도면

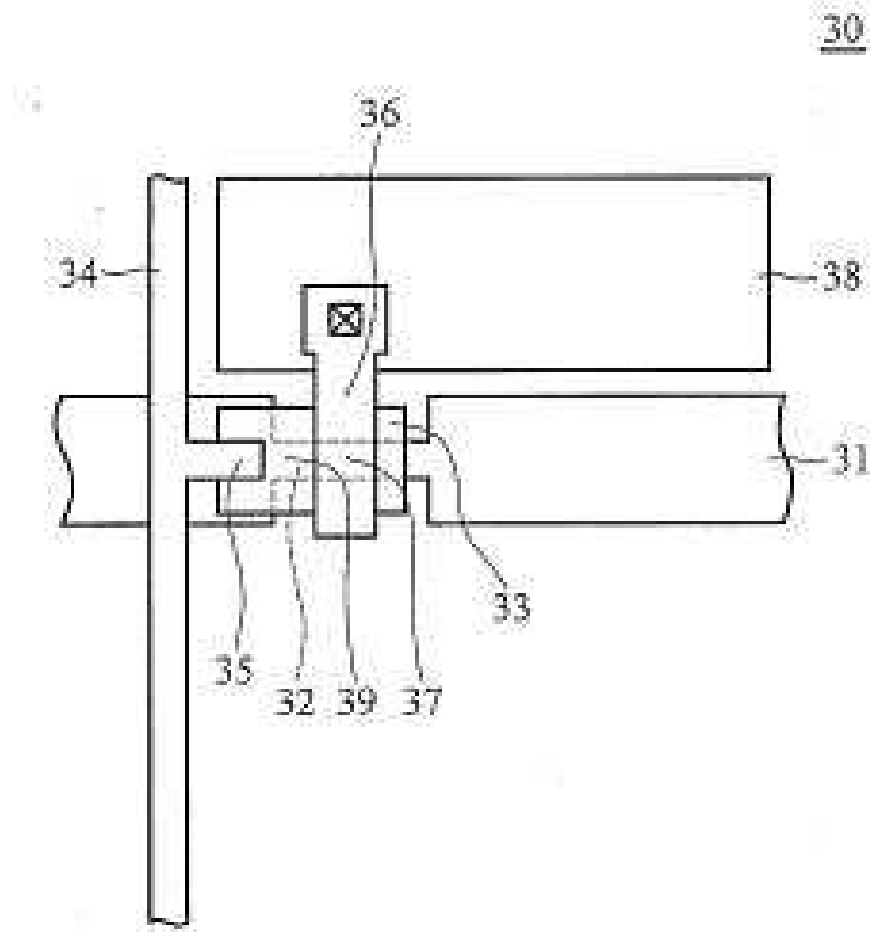
도면1



도면2



도면3



도면4

