



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl. (11) 공개번호 10-2007-0068778
G09G 3/36 (2006.01) (43) 공개일자 2007년07월02일

(21) 출원번호 10-2005-0130760
(22) 출원일자 2005년12월27일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 박도현
충남 천안시 두정동 대우1차아파트 105동 902호
문종득
서울 관악구 봉천동 1687-7

(74) 대리인 정상빈
특허법인가산

전체 청구항 수 : 총 9 항

(54) 구동 장치 및 이를 포함하는 액정 표시 장치

(57) 요약

제조 비용을 절감할 수 있는 구동 장치 및 이를 포함하는 액정 표시 장치가 제공된다. 구동 장치 및 이를 포함하는 액정 표시 장치는, 다수의 저항이 연결된 저항 디바이더를 이용하여 제1 전압 펄스 신호를 분배하여 제2 전압 펄스 신호를 제공하는 전압 레벨 조정부와, 제1 입력 전압의 전압 레벨에서 제2 전압 펄스 신호의 전압 레벨을 쉬프트하여 게이트 턴 온 전압을 출력하는 게이트 온 전압 발생부 및 제2 입력 전압의 전압 레벨에서 제2 전압 펄스 신호의 전압 레벨을 쉬프트하여 게이트 턴 오프 전압을 출력하는 게이트 오프 전압 발생부를 포함한다.

대표도

도 1

특허청구의 범위

청구항 1.

다수의 저항이 연결된 저항 디바이더를 이용하여, 제1 전압 펄스 신호를 분배하여 제2 전압 펄스 신호를 제공하는 전압 레벨 조정부;

제1 입력 전압의 전압 레벨에서 상기 제2 전압 펄스 신호의 전압 레벨을 쉬프트하여 게이트 온 전압을 출력하는 게이트 온 전압 발생부; 및

제2 입력 전압의 전압 레벨에서 상기 제2 전압 펄스 신호의 전압 레벨을 쉬프트하여 게이트 오프 전압을 출력하는 게이트 오프 전압 발생부를 포함하는 액정 표시 장치의 구동 장치.

청구항 2.

제 1항에 있어서,

상기 저항 디바이더는 상기 제1 전압 펄스 신호가 인가되는 노드와 그라운드 사이에 직렬로 연결된 다수의 저항을 포함하는 액정 표시 장치의 구동 장치.

청구항 3.

제 1항에 있어서,

상기 게이트 온 전압 발생부는 제1 입력 전압 노드에 애노드가 연결되고 제1 펄스 입력 노드에 캐소드가 연결된 제1 다이오드와, 상기 제1 펄스 입력 노드에 애노드가 연결되고 제1 출력 전압 노드에 캐소드가 연결된 제2 다이오드와, 상기 제1 입력 전압 노드와 상기 제1 출력 전압 노드 사이에 연결된 제1 커패시터 및 상기 제1 펄스 입력 노드에 상기 제2 전압 펄스 신호를 제공하는 제2 커패시터를 포함하고, 상기 제1 입력 전압 노드는 상기 제1 입력 전압이 인가되는 액정 표시 장치의 구동 장치.

청구항 4.

제 1항에 있어서,

상기 게이트 오프 전압 발생기는 제2 입력 전압 노드에 캐소드가 연결되고 제2 펄스 입력 노드에 애노드가 연결된 제3 다이오드와, 제2 펄스 입력 노드에 캐소드가 연결되고 제2 출력 전압 노드에 애노드가 연결된 제4 다이오드와, 상기 제2 입력 전압 노드와 상기 제2 출력 전압 노드 사이에 연결된 제3 커패시터 및 상기 제2 펄스 입력 노드에 상기 제2 전압 펄스 신호를 제공하는 제4 커패시터를 포함하고, 상기 제2 입력 전압 노드는 상기 제2 입력 전압이 인가되는 액정 표시 장치의 구동 장치.

청구항 5.

외부 클럭 신호에 따라 제1 입력 전압의 전압 레벨을 부스팅하여 기본 계조 전압을 출력하고, 상기 외부 클럭 신호에 따라 전압 레벨이 변화하는 제1 전압 펄스 신호를 출력하는 기본 계조 전압 발생부;

다수의 저항이 연결된 저항 디바이더를 이용하여, 상기 제1 전압 펄스 신호를 분배하여 제2 전압 펄스 신호를 제공하는 전압 레벨 조정부;

제2 입력 전압의 전압 레벨에서 상기 제2 전압 펄스 신호의 전압 레벨을 쉬프트하여 게이트 턴 온 전압을 출력하는 게이트 온 전압 발생부; 및

제3 입력 전압의 전압 레벨에서 상기 제2 전압 펄스 신호의 전압 레벨을 쉬프트하여 게이트 턴 오프 전압을 출력하는 게이트 오프 전압 발생부를 포함하는 액정 표시 장치의 구동 장치.

청구항 6.

제 5항에 있어서,

상기 저항 디바이더는 상기 제1 전압 펄스 신호가 인가되는 노드와 그라운드 사이에 직렬로 연결된 다수의 저항을 포함하는 액정 표시 장치의 구동 장치.

청구항 7.

제 5항에 있어서,

상기 게이트 온 전압 발생부는 제1 입력 전압 노드에 애노드가 연결되고 제1 펄스 입력 노드에 캐소드가 연결된 제1 다이오드와, 제1 펄스 입력 노드에 애노드가 연결되고 제1 출력 전압 노드에 캐소드가 연결된 제2 다이오드와, 상기 제1 입력 전압 노드와 상기 제1 출력 전압 노드 사이에 연결된 제1 커패시터 및 상기 제1 펄스 입력 노드에 상기 제2 전압 펄스 신호를 제공하는 제2 커패시터를 포함하고, 상기 제1 입력 전압 노드는 상기 제1 입력 전압이 인가되는 액정 표시 장치의 구동 장치.

청구항 8.

제 5항에 있어서,

상기 게이트 오프 전압 발생기는 제2 입력 전압 노드에 캐소드가 연결되고 제2 펄스 입력 노드에 애노드가 연결된 제3 다이오드와, 제2 펄스 입력 노드에 캐소드가 연결되고 제2 출력 전압 노드에 애노드가 연결된 제4 다이오드와, 상기 제2 입력 전압 노드와 상기 제2 출력 전압 노드 사이에 연결된 제3 커패시터 및 상기 제2 펄스 입력 노드에 상기 제2 전압 펄스 신호를 제공하는 제4 커패시터를 포함하고, 상기 제2 입력 전압 노드는 상기 제2 입력 전압이 인가되는 액정 표시 장치의 구동 장치.

청구항 9.

복수의 게이트 라인 및 데이터 라인이 형성되어 소정의 영상을 표시하는 액정 패널 어셈블리;

제 1항 내지 제 8항 중 한 항의 구동 장치;

상기 구동 장치로부터 게이트 턴 온 및 턴 오프 전압을 제공받아 상기 복수의 게이트 라인을 구동하는 게이트 구동부; 및

상기 복수의 데이터 라인에 데이터 전압을 인가하는 데이터 구동부를 포함하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 구동 장치 및 이를 포함하는 액정 표시 장치에 관한 것으로, 보다 상세하게는 제조 비용을 절감할 수 있는 구동 장치 및 이를 포함하는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 화소 전극이 구비된 제1 표시판, 공통 전극이 구비된 제2 표시판, 제1 표시판과 제2 표시판 사이에 주입된 유전율 이방성(dielectric anisotropy)을 갖는 액정층, 다수의 게이트 라인을 구동하는 게이트 구동부, 데이터 신호를 출력하는 데이터 구동부, 그리고 기본 계조 전압과 게이트 턴 온 및 턴 오프 전압을 발생하여 출력하는 구동 장치를 포함한다.

게이트 턴 온 및 오프 전압을 발생하는 게이트 온 및 오프 전압 발생부는 외부로부터 인가된 펄스 신호를 이용한 전하 펌프(charge pump)방식이 이용되며, 통상적으로 17V의 게이트 턴 온 전압, -5V의 게이트 턴 오프 전압을 발생한다. 다만, 이보다 더 큰 게이트 턴 온 전압, 더 낮은 게이트 턴 오프 전압을 인가해야 할 필요가 있는 경우, 게이트 턴 온 및 오프 전압의 레벨을 조절해야 한다.

게이트 턴 온 및 오프 전압의 레벨은 복수의 다이오드와 옵션 저항을 이용하여 조정된다. 즉, 다이오드에 순방향의 전압이 인가되면 대략 0.7V의 전압 강하가 이루어지는데, 이를 이용하여 복수의 다이오드를 연결하여 외부의 펄스 신호의 전압에서 소정의 전압 레벨을 강하시키고, 전압 강하된 펄스 신호를 이용하여 게이트 온 및 오프 전압을 발생한다. 여기서 옵션 저항은 다이오드에 병렬로 연결되어 전압 강하되는 레벨을 조정한다.

이러한 종래 기술에 의하면, 구동 장치는 복수의 다이오드와 옵션 저항을 필요로 하므로 구동 장치 또는 액정 표시 장치의 제조 비용이 높아지게 된다. 따라서 제조 비용을 절감할 수 있는 구동 장치 또는 액정 표시 장치를 제공할 필요가 있다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 제조 비용을 절감할 수 있는 구동 장치 및 이를 포함하는 액정 표시 장치를 제공하고자 하는 것이다.

본 발명의 기술적 과제는 이상에서 언급한 기술적 과제로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 구동 장치 및 액정 표시 장치는, 다수의 저항이 연결된 저항 디바이더를 이용하여, 제1 전압 펄스 신호를 분배하여 제2 전압 펄스 신호를 제공하는 전압 레벨 조정부와, 제1 입력 전압의 전압 레벨에서 제2 전압 펄스 신호의 전압 레벨을 쉬프트하여 게이트 턴 온 전압을 출력하는 게이트 온 전압 발생부 및 제2 입력 전압의 전압 레벨에서 제2 전압 펄스 신호의 전압 레벨을 쉬프트하여 게이트 턴 오프 전압을 출력하는 게이트 오프 전압 발생부를 포함한다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예를 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예는 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

먼저 도 1 및 도 2를 참조하여 본 발명의 일 실시예에 따른 액정 표시 장치에 대해 상세하게 설명한다.

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 1를 참고하면, 본 발명의 일 실시예에 따른 액정 표시 장치는 액정 패널 어셈블리(liquid crystal panel assembly)(300), 이에 연결된 게이트 구동부(400) 및 데이터 구동부(500), 데이터 구동부(500)에 연결된 계조 전압 발생부(800), 그리고 이들을 제어하는 신호 제어부(600) 및 구동 장치(700)를 포함한다.

액정 패널 어셈블리(300)는 등가 회로로 볼 때 다수의 표시 신호선(G1-Gn, D1-Dm)과 이에 연결되어 있으며 행렬의 형태로 배열된 다수의 화소(PX)를 포함한다. 여기서, 도 2를 참조하면, 액정 패널 어셈블리(300)는 서로 마주 보는 제 1 표시판(100), 제 2 표시판(200) 및 둘 사이에 들어 있는 액정층(150)을 포함한다.

표시 신호선(G1-Gn, D1-Dm)은 게이트 신호를 전달하는 복수의 게이트선(G1-Gn)과 데이터 신호를 전달하는 복수의 데이터선(D1-Dm)을 포함한다. 게이트선(G1-Gn)은 대략 행 방향으로 연장되어 서로가 거의 평행하고, 데이터선(D1-Dm)은 대략 열 방향으로 연장되어 서로가 거의 평행하다.

한편, 색 표시를 구현하기 위해서는 각 화소가 원색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소가 시간에 따라 번갈아 삼원색을 표시하게(시간 분할) 하여 이들 삼원색의 공간적 또는 시간적 합으로 원하는 색상이 인식되도록 한다. 원색의 예로는 적색, 녹색 및 청색을 들 수 있다

도 2에 공간 분할의 한 예로서 액정 표시 장치의 한 화소에 대한 등가 회로를 나타내었다. 제1 표시판(100)의 화소 전극(PE)과 대향하도록 제2 표시판(200)의 공통 전극(CE)의 일부 영역에 색필터(CF)가 형성될 수 있다. 각 화소, 예를 들면 i 번째($i=1, 2, \dots, n$) 게이트선(G_i)과 j 번째($j=1, 2, \dots, m$) 데이터선(D_j)에 연결된 화소는 신호선(G_i, D_j)에 연결된 제1 스위칭 소자(Q)와 이에 연결된 액정 커패시터(liquid crystal capacitor)(Clc) 및 유지 커패시터(storage capacitor)(Cst)를 포함한다. 유지 축전기(Cst)는 필요에 따라 생략될 수 있다.

한편, 도 1의 게이트 구동부(400)는 게이트선(G_1-G_n)에 연결되어 게이트 온/오프 전압(V_{on}, V_{off}) 발생부(770)로부터의 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 조합으로 이루어진 게이트 신호를 게이트선(G_1-G_n)에 인가한다.

게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압 발생부(740)로부터 게이트 온 전압(V_{on})을 게이트선(G_1-G_n)에 인가하여 게이트선(G_1-G_n)에 연결된 도 2의 제1 스위칭 소자(Q)를 턴온시킨다. 그러면, 데이터선(D_1-D_m)에 인가된 데이터 신호가 턴 온된 제1 스위칭 소자(Q)를 통하여 해당 화소(PX)에 인가된다.

화소(PX)에 인가된 데이터 신호의 전압과 공통 전압(V_{com})의 차이는 액정 커패시터(Clc)에 충전되어, 화소 전압으로 작용한다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(150)을 통과하는 빛의 편광이 변화하고 이에 의해 영상이 표시 된다.

데이터 구동부(500)는 액정 패널 어셈블리(300)의 데이터선(D_1-D_m)에 연결되어 계조 전압 발생부(800)로부터의 데이터에 해당하는 계조 전압을 선택하고, 선택된 계조 전압을 데이터 전압으로서 화소에 인가한다. 여기서, 계조 전압 발생부(800)가 모든 계조에 대한 전압을 모두 제공하는 것이 아니라 기본 계조 전압만을 제공하는 경우에, 데이터 구동부(500)는 기본 계조 전압을 분배하여 전체 계조에 대한 계조 전압을 생성하고 이 중에서 데이터 전압을 선택할 수 있다.

게이트 구동부(400) 또는 데이터 구동부(500)는 다수의 구동 집적 회로 칩의 형태로 액정 패널 어셈블리(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(미도시) 위에 장착되어 테이프 캐리어 패키지(tape carrier package)의 형태로 액정 패널 어셈블리(300)에 부착될 수도 있다. 이와는 달리, 게이트 구동부(400) 또는 데이터 구동부(500)는 표시 신호선(G_1-G_n, D_1-D_m)과 제1 스위칭 소자(Q) 따위와 함께 액정 패널 어셈블리(300)에 집적될 수도 있다.

신호 제어부(600)는 외부의 그래픽 제어기(미도시)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 제어 신호의 예로는 수직 동기 신호(V_{sync})와 수직 동기 신호(H_{sync}), 메인 클럭(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 게이트 제어 신호(CONT1)와 데이터 제어 신호(CONT2)를 생성하고 게이트 제어 신호(CONT1)를 게이트 구동부(400)에, 데이터 제어 신호(CONT2)와 영상 신호(DAT)를 데이터 구동부(500)로 보낸다.

한편, 도 1의 구동 장치(700)는 기본 계조 전압 발생부(720)와 게이트 온 전압 발생부(740) 및 게이트 오프 전압 발생부(760)를 포함한다.

기본 계조 전압 발생부(720)는 복수의 레벨의 계조 전압을 생성하기 위한 기본 계조 전압(AVDD)을 생성하여 계조 전압 발생부(800)에 제공하고, 게이트 온 및 오프 전압 발생부(740, 760)는 제2 펄스 신호(PULSE2)를 입력받아 게이트 온 및 오프 전압(V_{on}, V_{off})을 출력한다.

직렬로 연결된 저항들(R_1, R_2)은 전압 디바이더로서, 제1 펄스 신호(PULSE1)가 인가되는 단자와 그라운드 사이에 연결된다. 저항들(R_1, R_2)의 비율에 따라 기본 계조 전압 발생부(720)에서 생성된 제1 펄스 신호(PULSE1)의 전압 레벨을 분배하여 제2 펄스 신호(PULSE2)를 게이트 온 및 오프 전압 발생부(740, 760)에 제공한다. 여기서, 제2 펄스 신호(PULSE2)의 전압 레벨에 따라 게이트 온 및 오프 전압의 전압 레벨이 조절되는데, 제2 펄스 신호(PULSE2)의 전압 레벨

은 단가가 낮은 저항(R1, R2)으로 조절할 수 있으므로 구동 장치 또는 액정 표시 장치의 제조 비용을 절감할 수 있다. 다만, 제2 전압 펄스 신호(PULSE2)는 전압 펄스 신호(PULSE1)를 이용하지 않고, 외부에서 인가되는 소정 전압 레벨의 펄스 신호가 이용될 수 있다.

한편, 기본 계조 전압 발생부(720)와 게이트 온 및 오프 전압 발생부(740, 760)의 상세한 동작 및 회로는 도 3 내지 도 5를 참조하여 후술한다.

계조 전압 발생부(gray voltage generator)(800)는 기본 계조 전압 발생부(720)로부터 기본 계조 전압(AVDD)를 제공받아 계조 전압을 생성한다. 계조 전압 발생부(800)은 기본 계조 전압(AVDD)이 인가되는 노드와 그라운드 사이에 직렬로 연결된 복수의 저항을 포함하여, 상기 구동 전압의 전압 레벨을 분배하여 상기 계조 전압을 생성하지만 이를 도시하지 않았다. 계조 전압 발생부(800)의 내부 회로는 이에 한정되지 않고, 다양하게 구현될 수 있다.

공통 전압 발생부(미도시)는 공통 전압(Vcom)을 생성하여 액정 패널 어셈블리(300)에 제공한다. 공통 전압 발생부(미도시)는 기본 계조 전압(AVDD)를 전압 디바이더를 통해 전압 분배하여 공통 전압을 생성할 수 있다.

도 3은 도 1의 기본 계조 전압 발생부(720)의 회로도이다.

도 3을 참조하면, 기본 계조 전압 발생부(720)는 제1 입력 전압(Vin1)이 인가되는 인덕터(L)와, 인덕터(L)에 애노드가 연결되고 기본 계조 전압(AVDD)의 출력 단자에 캐소드가 연결된 제1 다이오드(D0)와, 제1 다이오드(D0)와 접지 사이에 연결된 제1 커패시터(C0)와, 제1 다이오드(D0)의 애노드 단자와 접지 사이에 연결되어 클럭 신호(CLK)에 따라 온/오프 되는 제2 스위칭 소자(SW)를 포함한다.

동작을 설명하면, 클럭 신호(CLK)에 의해 제2 스위칭 소자(SW)가 온(on)되는 경우, 인덕터(L)의 전류, 전압 특성에 따라 인덕터(L) 양단에 인가되는 제1 입력 전압(Vin1)에 비례하여 인덕터(L)을 흐르는 전류(I_L)가 서서히 증가된다. 여기서 제2 스위칭 소자(SW)가 온(on)되는 시간이 길수록 인덕터(L)를 흐르는 전류(I_L)는 증가한다. 이때, 기본 계조 전압(AVDD)은 제1 커패시터(C0)에 충전되었던 전압이 출력된다.

제2 스위칭 소자(SW)가 오프(off)되면 인덕터(L)를 흐르는 전류(I_L)는 제1 다이오드(D0)를 통해 흐르고, 제1 커패시터(C0)의 전류, 전압 특성에 따라 제1 커패시터(C0)에 전압이 충전된다. 따라서 제1 입력 전압(Vin1)이 일정 전압으로 승압되어 기본 계조 전압(AVDD)로 출력된다.

여기서, 제1 전압 펄스 신호(PULSE1)가 출력되는데, 제2 스위칭 소자(SW)가 온인 경우에는 0볼트이고, 오프인 경우에는 대략 기본 계조 전압(AVDD)의 전압 레벨을 갖는 펄스 신호가 된다. 이러한 제1 전압 펄스 신호(PULSE1)는 도 1의 저항 디바이더에 제공된다.

도 4는 도 1의 게이트 온 전압 발생부(740)의 회로도이다.

도 4를 참조하면, 게이트 온 전압 발생부(740)는 제1 입력 전압 노드(N1)에 애노드가 연결되고 제1 펄스 입력 노드(N2)에 캐소드가 연결된 제2 다이오드(D1)와, 제1 펄스 입력 노드(N2)에 애노드가 연결되고 제1 출력 전압 노드(N3)에 캐소드가 연결된 제3 다이오드(D2)와, 제1 펄스 입력 노드(N2)에 제2 전압 펄스 신호(PULSE2)를 제공하는 제3 커패시터(C2)를 포함한다.

여기서, 제1 입력 전압 노드(N1)는 제2 입력 전압(Vin2)이 인가되고 제1 출력 전압 노드(N3)는 게이트 온 전압(Von)을 출력한다.

제2 및 제3 다이오드(D1, D2)에 순방향 전압이 인가되는 경우의 전압 강하를 무시하고 동작을 설명하면, 제2 전압 펄스 신호(PULSE2)의 전압 레벨이 제2 입력 전압(Vin2)의 전압 레벨보다 높은 시간, 즉 제2 전압 펄스 신호(PULSE2)가 하이레벨인 시간 동안, 제2 다이오드(D1)는 역방향 전압이 인가되어 도통되지 않고 순방향 전압이 인가된 제3 다이오드(D2)는 도통되어 제2 입력 전압(Vin)과 제2 전압 펄스 신호(PULSE2)의 전위차에 해당하는 전압이 제2 커패시터(C1) 및 제3 커패시터(C2)에 충전된다.

다음으로 제2 전압 펄스 신호(PULSE2)의 전압 레벨이 제2 입력 전압(Vin2)의 전압 레벨보다 낮은 시간, 즉 제2 전압 펄스 신호(PULSE2)가 0볼트인 시간 동안, 제3 다이오드(D2)는 역방향 전압이 인가되어 도통되지 않고 순방향 전압이 인가된 제2 다이오드(D1)는 도통되어 제2 커패시터(C1)에 충전된 전압은 유지되고, 제2 입력 전압(Vin)이 제3 커패시터(C2)에 충전된다.

다시 제2 전압 펄스 신호(PULSE2)가 하이레벨이 되면, 제2 다이오드(D1)은 도통되지 않고 제3 다이오드(D2)는 도통되어 제2 전압 펄스 신호(PULSE2)의 전압 레벨과 제3 커패시터(C2)에 충전되어 있던 제2 입력 전압(Vin2)의 전압 레벨이 합쳐진 전압이 제2 커패시터(C1)에 충전된다.

이러한 과정을 통해 제1 출력 전압 노드(N3)의 전압 레벨은 제2 입력 전압(Vin2)의 전압 레벨에서 제2 전압 펄스 신호(PULSE2)의 전압 레벨만큼 쉬프트되어 게이트 온 전압(Von)이 출력된다.

즉, 제2 전압 펄스 신호(PULSE2)의 전압 레벨이 게이트 온 전압(Von)의 레벨을 결정하게 되고, 제2 전압 펄스 신호(PULSE2)의 전압 레벨은 재료 비용이 낮은 도 1의 저항(R1, R2)으로 조절된다. 따라서 구동 장치 또는 액정 표시 장치의 제조 비용은 절감된다.

한편, 제2 입력 전압(Vin2)는 도 1의 기본 게조 전압(AVDD)을 저항 디바이더 등을 이용하여 분배된 전압을 이용할 수 있고, 또는 외부에서 별도의 전압을 인가할 수도 있다.

도 5는 도 1의 게이트 오프 전압 발생부의 회로도이다.

도 5를 참조하면, 게이트 오프 전압 발생부(740)는 제2 입력 전압 노드(N4)에 캐소드가 연결되고 제2 펄스 입력 노드(N5)에 애노드가 연결된 제4 다이오드(D3)와, 제2 펄스 입력 노드(N5)에 캐소드가 연결되고 제2 출력 전압 노드(N6)에 애노드가 연결된 제5 다이오드(D4)와, 제2 펄스 입력 노드(N5)에 제2 전압 펄스 신호(PULSE2)를 제공하는 제5 커패시터(C4)를 포함한다.

여기서, 제2 입력 전압 노드(N2)는 제3 입력 전압(Vin3)이 인가되고 제2 출력 전압 노드(N6)는 게이트 오프 전압(Voff)을 출력한다.

제4 및 제5 다이오드(D3, D4)에 순방향 전압이 인가되는 경우의 전압 강하를 무시하고 제3 입력 전압(Vin3)의 전압이 0볼트인 경우를 예로 들어 동작을 설명하면, 제2 전압 펄스 신호(PULSE2)가 하이레벨인 시간 동안, 제5 다이오드(D4)는 역방향 전압이 인가되어 도통되지 않고, 순방향 전압이 인가된 제4 다이오드(D3)는 도통되어 제2 전압 펄스 신호(PULSE2)의 전압이 제4 커패시터(C3) 및 제5 커패시터(C4)에 충전된다.

다음으로 제2 전압 펄스 신호(PULSE2)가 0볼트인 시간 동안, 제4 다이오드(D3) 및 제5 다이오드(D4)는 도통되지 않고 제4 커패시터(C3)에 충전된 전압은 유지된다.

다시 제2 전압 펄스 신호(PULSE2)가 하이레벨이 되면, 제5 다이오드(D4)은 도통되지 않고 제4 다이오드(D3)는 도통되어 제2 전압 펄스 신호(PULSE2)의 전압이 제4 커패시터(C3)에 충전된다.

이러한 과정을 통해 제2 출력 전압 노드(N6)의 전압 레벨은 제3 입력 전압(Vin2)의 전압 레벨인 0V에서 제2 전압 펄스 신호(PULSE2)의 전압 레벨만큼 쉬프트되어 게이트 오프 전압(Voff)이 출력된다.

즉, 제2 전압 펄스 신호(PULSE2)의 전압 레벨이 게이트 오프 전압(Voff)의 레벨을 결정하고, 제2 전압 펄스 신호(PULSE2)의 전압 레벨은 재료 비용이 적은 도 1의 저항(R1, R2)으로 조절된다. 따라서 구동 장치 또는 액정 표시 장치의 제조 비용은 절감된다.

이상 첨부된 도면을 참조하여 본 발명의 일 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예는 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상술한 바와 같이 본 발명에 따른 구동 장치 및 이를 포함하는 액정 표시 장치에 의하면, 제조 비용을 절감할 수 있다.

도면의 간단한 설명

도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.

도 2는 본 발명의 일 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.

도 3은 도 1의 기본 계조 전압 발생부의 회로도이다.

도 4는 도 1의 게이트 온 전압 발생부의 회로도이다.

도 5는 도 1의 게이트 오프 전압 발생부의 회로도이다.

(도면의 주요부분에 대한 부호의 설명)

10: 액정 표시 장치 100: 제1 표시관

150: 액정층 200: 제2 표시관

300: 액정 패널 어셈블리 400: 게이트 구동부

500: 데이터 구동부 600: 신호 제어부

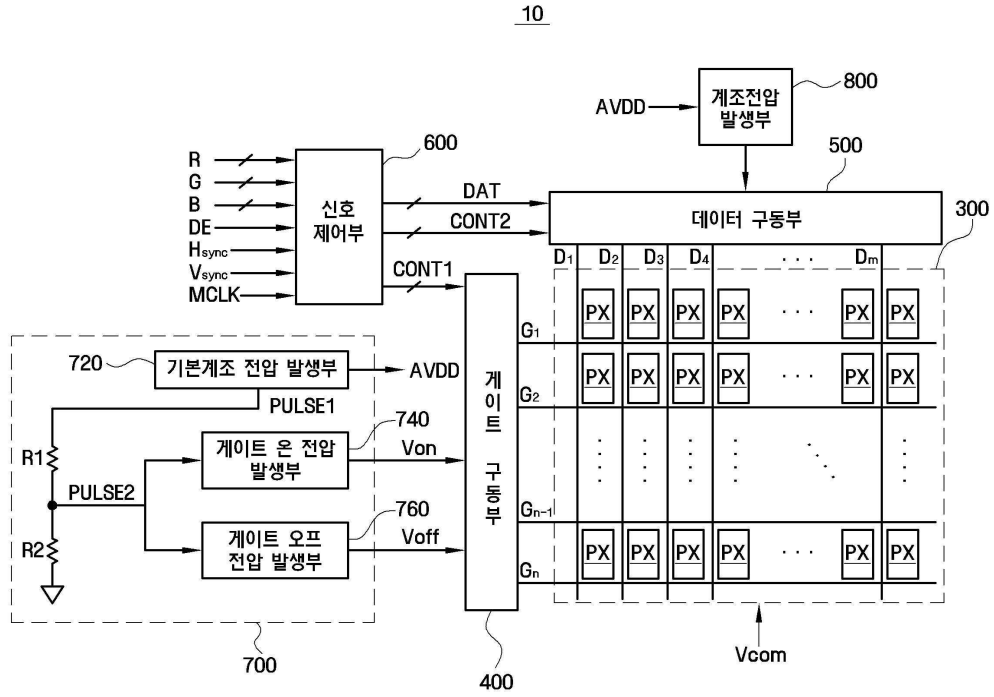
700: 구동 장치 720: 기본 계조 전압 발생부

740: 게이트 온 전압 발생부 760: 게이트 오프 전압 발생부

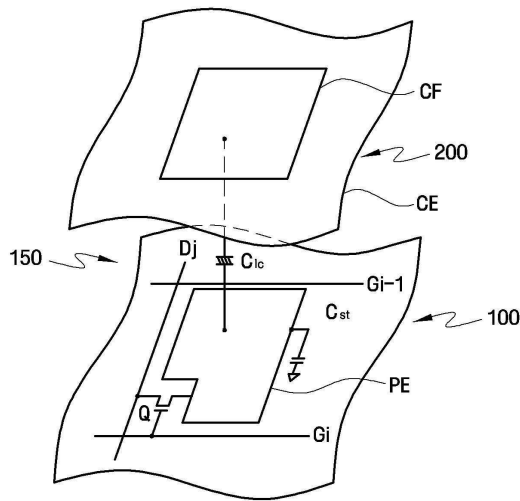
800: 계조 전압 발생부

도면

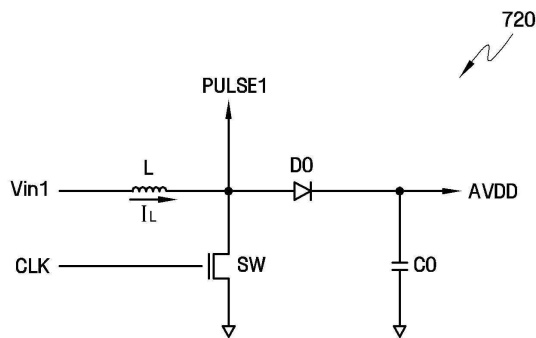
도면1



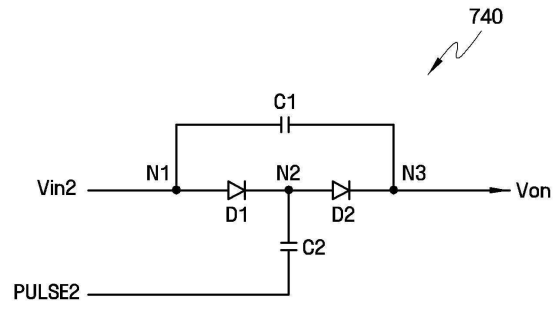
도면2



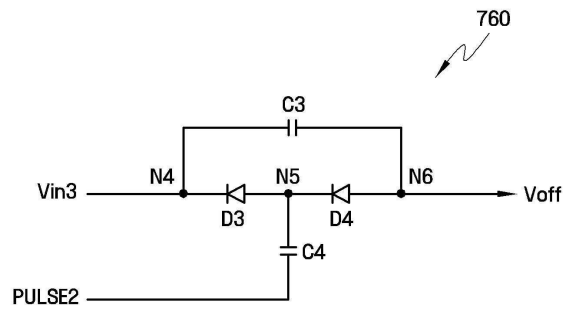
도면3



도면4



도면5



专利名称(译)	驱动装置和包括其的液晶显示装置		
公开(公告)号	KR1020070068778A	公开(公告)日	2007-07-02
申请号	KR1020050130760	申请日	2005-12-27
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	PARK DO HYEON 박도현 MOON JONG DEUK		
发明人	박도현 문종득		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3655 G09G3/3696 G09G2320/0271		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供一种用于降低制造成本的驱动装置和包括该驱动装置的液晶显示器。驱动装置和包括该多个电阻的液晶显示器包括多个电阻，该多个电阻是栅极导通电压产生单元，其输出栅极导通电压，其使第二电压脉冲信号的电压电平从电压电平移位并且栅极-关断电压产生单元将第二电压脉冲信号的电压电平从第二输入电压的电压电平移位，并输出电压电平控制器的栅极关断电压，使用连接的电阻分压器分配第一电压脉冲信号。提供第二电压脉冲信号和第一输入电压。液晶显示器，驱动装置，基准灰度电压，栅极导通/截止电压。

