



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년06월23일
(11) 등록번호 10-0965571
(24) 등록일자 2010년06월15일

(51) Int. Cl.

G09G 3/36 (2006.01)

(21) 출원번호 10-2003-0043806
(22) 출원일자 2003년06월30일
심사청구일자 2008년03월26일
(65) 공개번호 10-2005-0002428
(43) 공개일자 2005년01월07일

(56) 선행기술조사문헌

KR1019980018754 A*

KR1019980076166 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

송홍성

경상북도구미시구평동492부영아파트201동606호

문성웅

경상북도구미시옥계동540번지대백타운106동701호

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 12 항

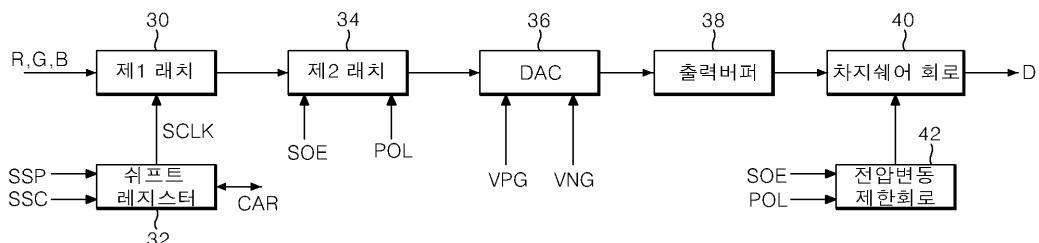
심사관 : 이성현

(54) 액정표시장치와 그 구동방법

(57) 요약

본 발명은 저소비전력을 유지하면서 다양한 인버전 방식에서 차지 쉐어링(Charge Sharing)를 기술을 적용할 수 있도록 한 액정표시장치에 관한 것이다.

본 발명의 액정표시장치는 다수의 데이터 접속회로로 구비하는 데이터 구동부를 구비하며, 데이터 접속회로는 비디오신호의 극성이 변화되는 시점에서만 차지쉐어 동작을 하기 위한 차지쉐어회로와, 상기 비디오신호의 극성이 변화되는 시점에서만 상기 차지쉐어 동작이 행해지도록 소스 출력 신호 및 극성 신호에 대응되어 상기 제어신호를 생성하는 전압변동 제한회로를 구비하며, 상기 전압변동 제한회로는 상기 극성신호를 지연하여 지연된 극성신호를 생성하기 위한 지연기와, 상기 지연기로부터의 지연된 극성신호와 상기 극성신호를 배타적 논리합 연산하기 위한 배타적 논리합 게이트와, 상기 배타적 논리합 게이트의 출력과 상기 소스출력신호를 앤드연산하여 상기 제어신호를 생성하기 위한 앤드 게이트를 구비한다.

대 표 도 - 도10

특허청구의 범위

청구항 1

다수의 데이터 집적회로로 구비하는 데이터 구동부를 구비하며,

상기 데이터 집적회로는

제어 신호에 응답하여 비디오신호의 극성이 변화되는 시점에서만 차지쉐어 동작을 하기 위한 차지쉐어회로와,

상기 비디오신호의 극성이 변화되는 시점에서만 상기 차지쉐어 동작이 행해지도록 소스 출력 신호 및 극성 신호에 대응되어 상기 제어신호를 생성하는 전압변동 제한회로를 구비하며,

상기 전압변동 제한회로는

상기 극성신호를 지연하여 지연된 극성신호를 생성하기 위한 지연기와,

상기 지연기로부터의 지연된 극성신호와 상기 극성신호를 배타적 논리합 연산하기 위한 배타적 논리합 게이트와,

상기 배타적 논리합 게이트의 출력과 상기 소스출력신호를 앤드연산하여 상기 제어신호를 생성하기 위한 앤드 게이트를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2

제 1항에 있어서,

상기 데이터 집적회로는

소스 스타트 펄스를 소스 샘플링 클럭에 의하여 쉬프트시키면 샘플링신호를 생성하기 위한 쉬프트 레지스터와,

상기 샘플링신호에 대응되어 외부로부터 입력되는 데이터를 래치하기 위한 제 1래치와,

상기 제 1래치로부터 상기 데이터를 입력받음과 아울러 자신에게 입력된 데이터를 상기 소스출력신호에 대응되어 출력하기 위한 제 2래치와,

상기 제 2래치로부터 공급되는 상기 데이터를 상기 극성신호에 대응되어 정극성 및 부극성의 비디오신호로 변환하기 위한 디지털-아날로그 변환기와,

상기 정극성 및 부극성의 비디오신호를 임시저장하여 출력하기 위한 출력버퍼를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 3

제 2항에 있어서,

상기 차지쉐어회로는

상기 출력버퍼와 데이터라인들 사이에 접속되는 것을 특징으로 하는 액정표시장치.

청구항 4

삭제

청구항 5

제 2항에 있어서,

상기 제어신호는 상기 극성신호의 펄스 폭에 해당하는 주기를 가짐과 아울러 상기 소스출력신호의 하이펄스와 동기되는 펄스신호인 것을 특징으로 하는 액정표시장치.

청구항 6

삭제

청구항 7

제 1항에 있어서,

상기 지연기는 상기 극성신호와 중첩되지 않은 하나의 상기 소스출력신호의 하이펄스와 중첩될 수 있도록 상기 극성신호를 지연하여 상기 지연된 극성신호를 생성하는 것을 특징으로 하는 액정표시장치.

청구항 8

제 5항에 있어서,

상기 차지쉐어회로는

상기 출력버퍼와 데이터라인들 사이마다 접속되는 제 1스위칭소자와,

상기 데이터라인들 사이마다 접속되는 제 2스위칭소자를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 9

제 8항에 있어서,

상기 제 1스위칭소자는 상기 제어신호가 로우구간일 때 턴-온되어 상기 출력버퍼로부터 공급되는 데이터를 상기 데이터라인으로 공급하고,

상기 제 2스위칭소자는 상기 제어신호가 하이구간일 때 턴-온되어 상기 데이터라인들을 전기적으로 접속하여 차지쉐어 동작을 행하는 것을 특징으로 하는 액정표시장치.

청구항 10

제 1항에 있어서,

상기 지연기는 적어도 하나 이상의 플립플롭으로 구성되는 것을 특징으로 하는 액정표시장치.

청구항 11

인버전 방식으로 구동되는 액정표시장치의 구동방법에 있어서,

상기 인버전 방식에 대응되어 비디오신호의 극성이 반전되는 단계와,

상기 비디오신호의 극성이 변화되는 시점에서만 차지쉐어 동작이 행해질 수 있도록 소스출력신호 및 극성신호를 이용하여 제어신호를 생성하는 단계와;

상기 제어 신호에 응답하여 상기 비디오신호의 극성이 변화되는 시점에서만 차지쉐어 동작이 행해지는 단계를 포함하며,

상기 제어신호를 생성하는 단계는

상기 극성신호를 지연하여 지연된 극성신호를 생성하는 단계와,

상기 지연된 극성신호와 상기 극성신호를 배타적 논리합 연산하는 단계와,

상기 배타적 논리합 연산된 출력값과 상기 소스출력신호를 앤드연산하여 상기 제어신호를 생성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 12

삭제

청구항 13

제 11항에 있어서,

상기 제어신호는 상기 극성신호의 펄스 폭에 해당하는 주기를 가짐과 아울러 상기 소스출력신호의 하이펄스와 동기되는 펄스신호인 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 14

제 13항에 있어서,

상기 펠스신호가 공급되는 기간에만 상기 차지쉐어 동작이 행해지는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 15

삭제

청구항 16

제 11항에 있어서,

상기 지연된 극성신호는 상기 극성신호와 중첩되지 않은 하나의 상기 소스출력신호의 하이펄스와 중첩될 수 있도록 상기 극성신호를 지연하여 생성되는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서**발명의 상세한 설명****발명의 목적****발명이 속하는 기술 및 그 분야의 종래기술**

- [0022] 본 발명은 액정표시장치와 그 구동방법에 관한 것으로 특히, 저소비전력을 유지하면서 다양한 인버전 방식에서 차지 쉐어링(Charge Sharing)를 기술을 적용할 수 있도록 한 액정표시장치와 그 구동방법에 관한 것이다.
- [0023] 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 액티브 매트릭스 (Active Matrix) 타입의 액정표시장치는 액정셀마다 스위칭소자가 형성되어 동영상을 표시하기에 유리하다. 스위칭소자로는 주로 박막트랜ジ스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.
- [0024] 도 1은 종래의 액정표시장치를 개략적으로 나타낸 것이다.
- [0025] 도 1을 참조하면, 종래의 액정표시장치는 데이터라인(D1 내지 Dm)과 게이트라인(G1 내지 Gn)이 교차되며 그 교차부에 액정셀(C1c)을 구동하기 위한 TFT가 형성된 액정패널(14)과, 액정패널(14)의 데이터라인(D1 내지 Dm)에 비디오신호를 공급하기 위한 데이터 구동회로(12)와, 액정패널(14)의 게이트라인(G1 내지 Gn)에 스캔펄스를 공급하기 위한 게이트 구동회로(13)와, 데이터 구동회로(12) 및 게이트 구동회로(13)를 제어하기 위한 타이밍 컨트롤러(11)를 구비한다.
- [0026] 액정패널(14)은 두 장의 유리기판 사이에 액정이 주입되며, 그 하부 유리기판 상에 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)이 상호 직교되도록 형성된다. 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)의 교차부에 형성된 TFT는 게이트라인(G1 내지 Gn)으로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm) 상의 비디오신호를 액정셀(C1c)에 공급하게 된다. 이를 위하여, TFT의 게이트전극은 게이트라인(G1 내지 Gn)에 접속되며, 소스전극은 데이터라인(D1 내지 Dm)에 접속된다. TFT의 드레인전극은 액정셀(C1c)의 화소전극에 접속된다. 화소전극과 대향하는 공통전극에는 공통전압(Vcom)이 공급된다. 그리고 액정패널(14)의 각 액정셀(C1c)에는 액정셀(C1c)에 충전된 전압을 일정하게 유지시키기 위한 스토리지 캐페시터(Cst)가 형성된다. 이 스토리지 캐페시터(Cst)는 n 번째 게이트라인에 접속된 액정셀(C1c)과 n-1 번째의 전단 게이트라인 사이에 형성될 수도 있으며, n 번째 게이트라인에 접속된 액정셀(C1c)과 별도의 공통 스토리지라인 사이에 형성될 수도 있다.

- [0027] 데이터 구동회로(12)는 소정의 채널수를 가지는 다수의 데이터 접적회로를 포함한다. 여기서, 데이터 접적회로는 클럭을 샘플링하기 위한 쉬프트레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털-아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터(비디오신호)가 공급되는 데이터라인(D1 내지 Dm)을 선

택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이와 같은 데이터 접적회로는 타이밍 콘트롤러(11)의 제어 하에 데이터라인들(D1 내지 Dm)로 비디오신호를 공급한다.

[0028] 게이트 구동회로(13)는 스캔필스를 순차적으로 순차적으로 발생하는 쉬프트 레지스터와, 스캔필스의 전압을 액정셀(ClC)의 구동에 적합한 레벨로 쉬프트시키기 위한 레벨 쉬프터 등으로 구성된다. 이 게이트 구동회로(13)는 타이밍 콘트롤러(11)의 제어 하에 게이트라인들(G1 내지 Gn)에 순차적으로 비디오신호에 동기되는 스캔필스를 공급한다.

[0029] 타이밍 콘트롤러(11)는 수직/수평 동기신호(V,H)와 클럭(CLK)을 이용하여 게이트 구동회로(13)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동회로(12)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse : SSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력신호(Source Output Enable : SOE), 극성신호(Polarity : POL) 등을 포함한다. 게이트 제어신호(GDC)는 게이트 쉬프트 클럭(Gate Shift Clock : GSC), 게이트 출력신호(Gate Output Enable : GOE), 게이트스타트 펄스(Gate Start Pulse : GSP) 등을 포함한다.

[0030] 이와 같은 액정표시장치에서는 액정패널(14)의 액정셀(ClC)들을 구동하기 위하여 프레임 인버전 방식(Frame Inversion Method), 라인 인버전 방식(Line Inversion Method), 컬럼 인버전 방식(Column Inversion Method) 및 도트 인버전 방식(Dot Inversion Method)과 같은 인버전 구동방법이 사용된다.

[0031] 프레임 인버전 방식의 액정패널 구동방법은 도 2a 및 도 2b에서와 같이 프레임이 변경될 때마다 액정패널 상의 액정셀들에 공급되는 비디오 신호의 극성을 반전시킨다.(여기서, 극성제어신호(POL)의 극성은 프레임마다 반전된다.) 이와 같은 프레임 인버전방식은 다른 구동 방식(즉, 라인(컬럼) 인버전 방식 및 도트 인버전 방식 등)에 비하여 낮은 소비전력으로 구동되는 장점이 있다. 하지만, 프레임 인버전방식은 프레임 단위로 플리커가 발생하는 문제점이 있다.

[0032] 라인 인버전 방식의 액정패널 구동방법에서는 액정패널에 공급되는 비디오신호들의 극성이 도 3a 및 도 3b에서와 같이 액정패널상의 게이트 라인마다 그리고 프레임마다 반전되게 된다.(여기서, 극성제어신호(POL)의 극성은 게이트라인 단위로 반전된다.) 이러한 라인 인버전 구동방식은 수평방향 화소들간의 크로스토크가 존재함에 따라 수평라인들간에 줄무늬 패턴과 같은 플리커가 발생하는 문제점이 있다.

[0033] 컬럼 인버전 방식의 액정패널 구동방법에서는 액정패널에 공급되는 비디오신호들의 극성이 도 4a 및 도 4b에서와 같이 액정패널상의 데이터 라인 및 프레임에 따라 반전되게 된다.(여기서, 극성제어신호(POL)의 극성은 데이터라인 단위로 반전된다.) 이러한 컬럼 인버전 구동방식은 수직방향 화소들간에 크로스토그가 존재함에 따라 수직라인들간에 줄무늬 패턴과 같은 플리커가 발생하는 문제점이 있다.

[0034] 1 도트 인버전 방식의 액정패널 구동방법은 도 5a 및 도 5b에서와 같이 액정셀들 각각에 수평 및 수직 방향으로 인접하는 액정셀들 모두와 상반된 극성의 비디오신호가 공급되게 하고 프레임마다 그 비디오신호의 극성이 반전되게 한다.(여기서 극성제어신호(POL)의 극성은 수평기간마다 반전된다.) 다시 말하여 도트 인버전 방식에서는 기수번째 프레임의 비디오신호가 표시될 경우에 도 5a에서와 같이 좌측상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래쪽의 액정셀들로 진행함에 따라 정극성(+) 및 부극성(-)이 번갈아 나타나게끔 비디오신호들이 액정셀들 각각에 공급되고, 우수번째 프레임의 비디오신호가 표시될 경우에는 도 5b에서와 같이 좌측상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래쪽의 액정셀들로 진행함에 따라 부극성(-) 및 정극성(+)이 번갈아 나타나게끔 비디오신호들이 액정셀들 각각에 공급된다.

[0035] 그리고, 2도트 인버전 방식의 액정패널 구동방법은 도 6a 및 도 6b와 같이 2라인 단위로 수평 및 수직방향으로 인접하는 액정셀들 모두와 상반된 극성의 비디오신호가 공급되게 하고 프레임마다 그 비디오신호의 극성이 반전되게 한다.(여기서, 극성제어신호(POL)의 극성은 2수평기간마다 반전된다.) 이러한, 1도트 및 2도트 인버전 구동방식은 프레임(또는 필드) 간에 발생되는 플리커가 서로 상쇄되게 함으로써 다른 인버전 방식들에 비하여 뛰어난 화질의 화상을 제공한다.

[0036] 하지만, 이와 같은 제 1도트 및 제 2도트 인버전 구동방식은 1수평기간 또는 2수평기간마다 비디오신호의 극성이 반전되기 때문에 많은 소비전력이 소모되는 문제점이 있다. 여기서, 소비전력을 문제점을 해결하기 위하여, 데이터 접적회로는 도 7과 같이 차지쉐어회로(Charge Share Circuit)(20)를 더 포함한다.

[0037] 도 7을 참조하면, 차지쉐어회로(20)는 출력버퍼(22)와 데이터라인들(D1 내지 Dm) 사이에 접속되는 다수의 제 1스위칭소자(SW1)와, 데이터라인들(D1 내지 Dm)의 사이에 접속되는 다수의 제 2스위칭소자(SW2)를 구비한다. 이와 같은 차지쉐어회로(20)는 정극성 비디오신호와 부극성 비디오신호 사이의 전압을 공급하여 데이터라인(D1 내

지 D_m)의 전압 변동폭이 크지 않도록 데이터라인(D1 내지 D_m)에 공급되는 전압을 제어한다. 다시 말하여, 차지 쉐어회로(20)는 데이터라인(D1 내지 D_m)의 전압 변동폭을 최소화하여 소비전력을 저감하게 된다.

[0038] 차지쉐어회로(20)의 동작과정을 도 8을 참조하여 상세히 설명하면, 먼저 차지쉐어회로(20)는 소스 출력신호(SOE)의 로우구간(비디오신호가 공급되는 구간)에 제 1스위칭소자(SW1)를 터-온시킨다. 제 1스위칭소자(SW1)가 터-온되면 출력버퍼(22)로부터 정극성의 비디오신호가 데이터라인들(D1 내지 D_m)로 공급되어 액정패널(14)에서 비디오신호에 대응되는 소정의 화상이 표시된다.

[0039] 그리고, 차지쉐어회로(20)는 소스 출력신호(SOE)의 하이구간(비디오신호가 공급되지 않는 기간)에 제 2스위칭소자(SW2)를 터-온시킨다. 제 2스위칭소자(SW2)가 터-온되면 모든 데이터라인들(D1 내지 D_m)이 전기적으로 접속된다. 이때, 데이터라인들(D1 내지 D_m)에는 이전 소스 출력신호(SOE)의 로우구간에 공급된 정극성 비디오신호의 평균값이 나타난다. 따라서, 데이터라인들(D1 내지 D_m)에는 정극성과 부극성 비디오신호의 사이에 전압이 유기된다.

[0040] 이후, 소스 출력신호(SOE)가 로우로 반전되면 제 1스위칭소자(SW1)가 터-온됨과 아울러 제 2스위칭소자(SW2)가 터-오프된다. 제 1스위칭소자(SW1)가 터-온되면 부극성의 비디오신호가 데이터라인들(D1 내지 D_m)로 공급되어 액정패널(14)에서 소정의 화상이 표시된다. 이때, 데이터라인들(D1 내지 D_m)에 정극성과 부극성 비디오신호의 사이에 전압이 유기되었기 때문에 전압변동레벨을 최소화할 수 있고, 이에 따라 소비전력이 저감되게 된다. 액정패널(14)에 화상이 표시된 후 소스 출력신호(SOE)가 하이로 반전된다. 소스 출력신호(SOE)가 하이로 반전되면 제 1스위칭소자(SW1)가 터-오프됨과 아울러 제 2스위칭소자(SW2)가 터-온된다. 제 2스위칭소자(SW2)가 터-온되면 데이터라인들(D1 내지 D_m)에는 이전 수평기간(SOE의 로우구간)에 공급된 부극성 비디오신호의 평균값이 나타난다. 따라서, 데이터라인들(D1 내지 D_m)에는 정극성과 부극성 비디오신호 사이의 전압이 유기된다.

[0041] 즉, 차지쉐어회로(20)는 소스 출력신호(SOE)에 대응되어 제 1스위칭소자(SW1) 및 제 2스위칭소자(SW2)의 터-온 및 터-오프를 제어하면서 소비전력이 저감되도록 한다. 하지만, 이와 같은 종래의 차지쉐어회로(20)는 1도트 인버전을 제외한 다른 도트 인버전을 구동할 때 필요없는 전압변동이 발생되는 문제점이 있다.

[0042] 이를 도 9를 참조하여 설명하면, 액정패널(14)이 2도트 인버전으로 구동되는 경우 2개의 소스 출력신호(SOE)마다 비디오신호의 극성이 반전되게 된다. 따라서, 동일 극성을 유지하는 2개의 소스 출력신호(SOE)의 구간에서는 차지 쉐어링이 일어나지 않아야 한다. 하지만, 종래의 차지쉐어회로(20)는 소스 출력신호(SOE)에 대응되어 동작함으로써 동일 비디오신호의 사이에서도 전압변동(24)이 발생되고, 이 전압변동(24)에 의하여 필요없는 소비전력이 소모되게 된다.

발명이 이루고자 하는 기술적 과제

[0043] 따라서, 본 발명의 목적은 저소비전력을 유지하면서 다양한 인버전 방식에서 차지 쉐어링(Charge Sharing)를 기술을 적용할 수 있도록 한 액정표시장치와 그 구동방법을 제공하는 것이다.

발명의 구성 및 작용

[0044] 상기 목적을 달성하기 위하여 본 발명의 액정표시장치는 다수의 데이터 집적회로 구비하는 데이터 구동부를 구비하며, 데이터 집적회로는 비디오신호의 극성이 변화되는 시점에서만 차지쉐어 동작을 하기 위한 차지쉐어회로와, 상기 비디오신호의 극성이 변화되는 시점에서만 상기 차지쉐어 동작이 행해지도록 소스 출력 신호 및 극성 신호에 대응되어 상기 제어신호를 생성하는 전압변동 제한회로를 구비하며, 상기 전압변동 제한회로는 상기 극성신호를 지연하여 지연된 극성신호를 생성하기 위한 지연기와, 상기 지연기로부터의 지연된 극성신호와 상기 극성신호를 배타적 논리합 연산하기 위한 배타적 논리합 게이트와, 상기 배타적 논리합 게이트의 출력과 상기 소스출력신호를 앤드연산하여 상기 제어신호를 생성하기 위한 앤드 게이트를 구비한다.

[0045] 상기 데이터 집적회로는 소스 스타트 펄스를 소스 샘플링 클럭에 의하여 쉬프트시키면 샘플링신호를 생성하기 위한 쉬프트 레지스터와, 샘플링신호에 대응되어 외부로부터 입력되는 데이터를 래치하기 위한 제 1래치와, 제 1래치로부터 데이터를 입력받음과 아울러 자신에게 입력된 데이터를 소스출력신호에 대응되어 출력하기 위한 제 2래치와, 제 2래치로부터 공급되는 데이터를 극성신호에 대응되어 정극성 및 부극성의 비디오신호로 변환하기 위한 디지털-아날로그 변환기와, 정극성 및 부극성의 비디오신호를 임시저장하여 출력하기 위한 출력버퍼를 구

비한다.

[0046] 상기 차지쉐어회로는 출력버퍼와 데이터라인들 사이에 접속된다.

[0047] 삭제

[0048] 상기 제어신호는 극성신호의 펄스 폭에 해당하는 주기를 가짐과 아울러 소스출력신호의 하이펄스와 동기되는 펄스신호이다.

[0049] 삭제

[0050] 상기 지연기는 극성신호와 중첩되지 않은 하나의 소스출력신호의 하이펄스와 중첩될 수 있도록 극성신호를 지연하여 지연된 극성신호를 생성한다.

[0051] 상기 차지쉐어회로는 출력버퍼와 데이터라인들 사이마다 접속되는 제 1스위칭소자와, 데이터라인들 사이마다 접속되는 제 2스위칭소자를 구비한다.

[0052] 상기 제 1스위칭소자는 제어신호가 로우구간일 때 턴-온되어 출력버퍼로부터 공급되는 데이터를 데이터라인으로 공급하고, 제 2스위칭소자는 제어신호가 하이구간일 때 턴-온되어 데이터라인들을 전기적으로 접속하여 차지쉐어 동작을 행한다.

[0053] 상기 지연기는 적어도 하나 이상의 플립플롭으로 구성된다.

[0054] 본 발명의 액정표시장치의 구동방법은 인버전 방식에 대응되어 비디오신호의 극성이 반전되는 단계와, 상기 비디오신호의 극성이 변화되는 시점에서만 차지쉐어 동작이 행해질 수 있도록 소스출력신호 및 극성신호를 이용하여 제어신호를 생성하는 단계와; 상기 제어 신호에 응답하여 상기 비디오신호의 극성이 변화되는 시점에서만 차지쉐어 동작이 행해지는 단계를 포함하며, 상기 제어신호를 생성하는 단계는 상기 극성신호를 지연하여 지연된 극성신호를 생성하는 단계와, 상기 지연된 극성신호와 상기 극성신호를 배타적 논리합 연산하는 단계와, 상기 배타적 논리합 연산된 출력값과 상기 소스출력신호를 앤드연산하여 상기 제어신호를 생성하는 단계를 포함한다.

[0055] 삭제

[0056] 상기 제어신호는 극성신호의 펄스 폭에 해당하는 주기를 가짐과 아울러 소스출력신호의 하이펄스와 동기되는 펄스신호이다.

[0057] 상기 펄스신호가 공급되는 기간에만 차지쉐어 동작이 행해진다.

[0058] 삭제

[0059] 상기 지연된 극성신호는 극성신호와 중첩되지 않은 하나의 소스출력신호의 하이펄스와 중첩될 수 있도록 극성신호를 지연하여 생성된다.

[0060] 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

[0061] 이하 도 10 내지 도 13을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

[0062] 도 10은 본 발명의 실시예에 의한 데이터 접적회로를 상세히 나타내는 도면이다. 이와 같은 데이터 접적회로는 데이터 구동회로에 다수 포함된다.

[0063] 도 10을 참조하면, 본 발명의 실시예에 의한 데이터 접적회로는 타이밍 콘트롤러(도시되지 않음)와 데이터라인(D) 사이에 종속적으로 접속된 쉬프트 레지스터(32), 제 1래치(30), 제 2래치(34), 디지털-아날로그 변환기(Digital to Analog Convertor : 이하 "DAC"라 함)(36), 출력버퍼(38), 차지쉐어회로(40) 및 전압변동 제한회로(42)를 구비한다.

[0064] 쉬프트 레지스터(32)는 타이밍 콘트롤러로부터의 소스 스타트 펄스(SSP)를 소스 쉬프트 클럭신호(SSC)에 따라

시프트시켜 샘플링신호(SCLK)를 발생한다. 또한 시프트 레지스터(32)는 소스 스타트 펄스(SSP)를 시프트시켜 다음 단의 시프트 레지스터(102)에 캐리신호(CAR)를 전달한다.

[0065] 제 1래치(30)는 시프트 레지스터(32)로부터 입력되는 샘플링신호에 따라 디지털 데이터(RGB)를 샘플링하여 저장하고 저장된 디지털 데이터를 제 2래치(34)에 공급한다.

[0066] 제 2래치(34)는 제 1래치(30)로부터 입력되는 데이터(RGB)를 래치한 다음, 타이밍 콘트롤러로부터의 소스 출력신호(SOE)에 응답하여 다른 접적회로에 포함된 제 2래치(34)와 함께 래치된 1수평라인분의 디지털 데이터를 동시에 출력한다.

[0067] DAC(36)는 제 2래치(34)로부터의 디지털 데이터(RGB)를 타이밍 콘트롤러로부터의 극성신호(POL)에 따라 정극성 비디오신호(VPG)나 부극성 비디오신호(VNG)로 변환한다. 여기서, DAC(36)는 극성신호(POL)에 응답하여 컬럼 인버전, 프레임 인버전, 1도트 인버전, 2도트 인버전, 3도트 인버전,...등의 인버전 방식에 따라 데이터의 극성을 변환한다.

[0068] 출력버퍼(38)는 DAC(36)로부터 공급되는 비디오신호를 임시저장하여 출력한다.

[0069] 차지쉐어회로(40)는 인버전 방식으로 구동되는 비디오신호의 극성 반전시점에서 이전 비디오신호의 평균전압값을 데이터라인(D)으로 공급하여 과도한 스윙폭의 변화로 발생하는 소비전력을 줄이게 된다. 전압변동 제한회로(42)는 데이터라인(D)으로 동일 극성이 비디오신호가 연속적으로 공급될 때 차지쉐어회로에서 전압변동(차지 쉐어링)이 발생되는 것을 방지하여 불필요한 소비전력의 소모를 방지한다.

[0070] 도 11은 차지쉐어회로(40) 및 전압변동 제한회로(42)를 상세히 나타내는 도면이다.

[0071] 도 11을 참조하면, 차지쉐어회로(40)는 출력버퍼(38)와 데이터라인들(D1 내지 Dm) 사이에 접속되는 다수의 제 1스위칭소자(SW1)와, 인접된 데이터라인들(D1 내지 Dm)의 사이마다 설치되는 다수의 제 2스위칭소자(SW2)를 구비한다. 제 1 및 제 2스위칭소자(SW1, SW2)는 전압변동 제한회로(42)로부터 공급되는 제어신호(CS)에 의하여 턴-온 또는 턴-오프된다. 여기서, 제 1 및 제 2스위칭소자(SW1, SW2)는 교번적으로 턴-온 및 턴-오프 동작된다.

[0072] 전압변동 제한회로(42)는 지연기(46), 배타적 논리합(XOR) 게이트(48) 및 앤드(AND) 게이트(50)를 구비한다. 지연기(46)는 타이밍 콘트롤러로부터 입력되는 극성신호(POL)를 소정시간 지연하여 출력한다. 배타적 논리합 게이트(48)는 지연기(46)의 출력과 타이밍 콘트롤러로부터 입력되는 극성신호를 배타적 논리합 연산한다. 앤드 게이트(50)는 배타적 논리합 게이트(48)와 타이밍 콘트롤러로부터 입력되는 소스 출력신호(SOE)를 앤드 연산한다.

[0073] 이와 같은 차지쉐어회로(40) 및 전압변동 제한회로(42)의 동작과정을 도 12a를 참조하여 상세히 설명하기로 한다. 여기서, 도 12a는 액정표시장치가 2도트 인버전 구동방식으로 구동될 때를 나타낸다.

[0074] 도 12a를 참조하면, 먼저 타이밍 콘트롤러로부터의 극성신호(POL)가 지연기(46) 및 배타적 논리합 게이트(48)로 공급된다. 여기서, 극성신호(POL)는 액정표시장치가 2도트 인버전 구동방식으로 구동될 수 있도록 2수평주기마다 그 극성이 반전된다. 극성신호(POL)를 입력받은 지연기(46)는 극성신호(POL)를 소정시간 지연하여 배타적 논리합 게이트(48)로 공급한다. 여기서, 지연기(46)는 원래(지연되지 않은)의 극성신호(POL)와 중첩되지 않은 하나의 소스 출력신호(SOE)의 하이펄스(H1)와 중첩될 수 있도록 극성신호(POL)를 지연한다.

[0075] 배타적 논리합 게이트(48)는 지연기(46)로부터 출력되는 지연된 극성신호(POL)와 타이밍 콘트롤러로부터 입력되는 지연되지 않은 극성신호(POL)를 배타적 논리합 연산한다. 이때, 배타적 논리합 게이트(48)에서 출력되는 펄스는 하나의 소스 출력신호(SOE)의 하이펄스를 사이에 두고 소스 출력신호(SOE)의 하이펄스와 중첩되게 출력된다.

[0076] 앤드 게이트(50)는 배타적 논리합 게이트(48)의 출력펄스와 소스 출력신호(SOE)를 앤드 연산한다. 이때, 앤드 게이트(50)에서 출력되는 펄스는 2수평주기의 주기를 갖게 된다. 그리고, 앤드 게이트(50)에서 출력되는 펄스(제어신호(CS))는 소스 출력신호(SOE)의 하이펄스와 동일폭을 가짐과 아울러 하이펄스와 중첩된다.(즉, 앤드 게이트(50)에서 출력되는 펄스는 극성신호(POL)의 펄스 폭에 해당하는 주기를 갖는다.)

[0077] 차지 쉐어회로(40)는 앤드 게이트(50)로부터의 제어신호(CS)의 로우구간에 제 1스위칭소자(SW1)를 턴-온시킨다. 제 1스위칭소자(SW1)가 턴-온되면 출력버퍼(38)로부터 정극성 비디오신호가 데이터라인들(D1 내지 Dm)로 공급되어 액정패널에서 비디오신호에 대응되어 소정의 화상이 표시된다. 이때, 제어신호(CS)가 2수평주기의 주기를

갖고 있기 때문에 제 1스위칭소자(SW1)는 2라인분의 비디오신호가 공급될 때 까지 턴-온상태를 유지한다. 즉, 본 발명에서는 동일 극성의 비디오신호가 공급되는 기간동안 불필요한 전압변동(차지쉐어)이 발생되지 않는다.

[0078] 그리고, 차지 쉐어회로(40)는 제어신호(CS)의 하이구간에 제 2스위칭소자(SW1)를 턴-온시킨다. 제 2스위칭소자(SW2)가 턴-온되면 모든 데이터라인들(D1 내지 Dm)이 전기적으로 접속된다. 이때, 데이터라인들(D1 내지 Dm)에는 액정셀들로 공급된 정극성 비디오신호의 평균값이 나타난다. 즉, 데이터라인(D1 내지 Dm)에는 정극성과 부극성 비디오신호 사이의 전압이 유기된다.

[0079] 이후, 제어신호(CS)가 로우로 반전되면 제 1스위칭소자(SW1)가 턴-온됨과 아울러 제 2스위칭소자(SW2)가 턴-오프된다. 제 1스위칭소자(SW1)가 턴-온되면 부극성 비디오신호가 데이터라인들(D1 내지 Dm)로 공급되어 액정패널에서 비디오신호에 대응되는 화상이 표시된다. 이때, 데이터라인들(D1 내지 Dm)에 정극성과 부극성 비디오신호의 사이의 전압이 유기되었기 때문에 전압변동레벨을 최소화할 수 있고, 이에 따라 소비전력이 저감되게 된다.

[0080] 즉, 본 발명은 도트 인버전 방식에서 동일한 극성의 비디오신호가 공급되는 기간동안 차지쉐어 동작이 일어나지 않고, 비디오신호의 극성이 반전되는 시점에서만 차지쉐어 동작이 일어난다. 따라서, 본 발명에서는 소비전력을 저감할 수 있다. 한편, 이와 같은 본 발명은 수직라인 단위로 극성이 반전되는 인버전 방식(예를 들면, 도트 인버전, 컬럼 인버전 등)에서 적용되어 소비전력을 저감할 수 있다. 예를 들어, 액정패널이 3도트 인버전 방식을 구동되는 경우에 도 12b와 같이 3수평주기를 가지는 제어신호(CS)가 생성되기 때문에 동일 극성의 비디오신호가 공급되는 기간동안 차지쉐어 동작이 발생되는 것을 방지할 수 있다.

[0081] 한편, 본 발명에서 지연기(46)는 다양한 형태로 구현될 수 있다. 예를 들어 도 13과 같이 적어도 하나 이상의 플립플롭(52)을 이용하여 극성신호(POL)를 지연시킬 수 있다.

발명의 효과

[0082] 상술한 바와 같이, 본 발명에 따른 액정표시장치와 그 구동방법에 의하면 극성신호와 펄스 폭에 해당하는 주기를 가지는 제어신호를 이용하여 차지쉐어 동작을 하기 때문에 동일한 극성의 비디오신호가 공급되는 기간동안 불필요한 전압변동이 발생되는 것을 방지할 수 있고, 이에 따라 소비전력을 저감할 수 있다.

[0083] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0001] 도 1은 종래의 액정표시장치를 나타내는 도면.

[0002] 도 2a 및 도 2b는 프레임 인버전 방식의 구동방법을 나타내는 도면.

[0003] 도 3a 및 도 3b는 라인 인버전 방식의 구동방법을 나타내는 도면.

[0004] 도 4a 및 도 4b는 컬럼 인버전 방식의 구동방법을 나타내는 도면.

[0005] 도 5a 및 도 5b는 1도트 인버전 방식의 구동방법을 나타내는 도면.

[0006] 도 6a 및 도 6b는 2도트 인버전 방식의 구동방법을 나타내는 도면.

[0007] 도 7은 종래의 차지쉐어회로를 나타내는 도면.

[0008] 도 8은 도 7에 도시된 차지쉐어회로가 1도트 인버전 방식으로 구동되는 과정을 나타내는 과정도.

[0009] 도 9는 도 7에 도시된 차지쉐어회로가 2도트 인버전 방식으로 구동되는 과정을 나타내는 과정도.

[0010] 도 10은 본 발명의 실시예에 의한 액정표시장치의 데이터 접적회로를 나타내는 블록도.

[0011] 도 11은 도 10에 도시된 차지쉐어회로 및 전압변동회로를 상세히 나타내는 도면.

[0012] 도 12a 및 도 12b는 도 10에 도시된 차지쉐어회로 및 전압변동회로가 구동되는 과정을 나타내는 과정도.

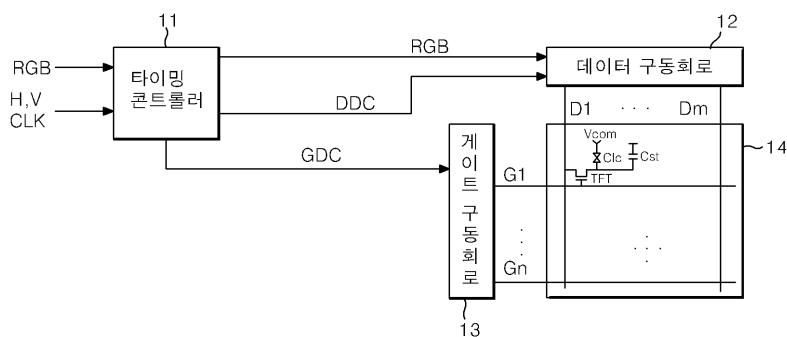
[0013] 도 13은 도 11에 도시된 지연기를 상세히 나타내는 도면.

[0014] < 도면의 주요 부분에 대한 부호의 설명 >

- | | |
|-----------------------|----------------------|
| [0015] 11 : 타이밍 콘트롤러 | [0016] 12 : 데이터 구동회로 |
| [0017] 13 : 게이트 구동회로 | [0018] 14 : 액정패널 |
| [0019] 20,40 : 차지쉐어회로 | [0020] 22,38 : 출력버퍼 |
| [0021] 30,34 : 래치 | [0022] 32 : 쉬프트 레지스터 |
| [0023] 36 : DAC | [0024] 42 : 전압변동회로 |
| [0025] 46 : 지연기 | [0026] 48 : XOR 게이트 |
| [0027] 50 : AND 게이트 | [0028] 42 : 플립플롭 |

도면

도면1



도면2a

+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+
+	+	+	+	+	+	+	+

도면2b

-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-
-	-	-	-	-	-	-	-	-

도면3a

+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-

도면3b

-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+
-	-	-	-	-	-	-	-	-
+	+	+	+	+	+	+	+	+

도면4a

+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-

도면4b

-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+

도면5a

+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+

도면5b

-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-

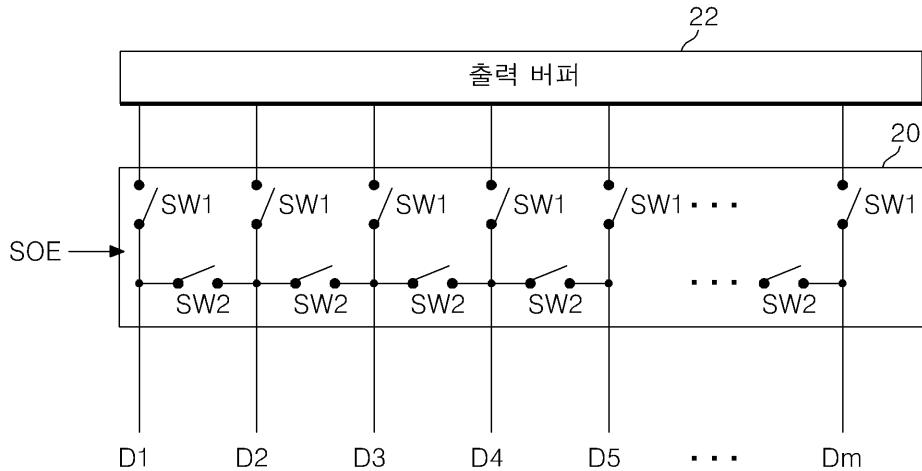
도면6a

+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+

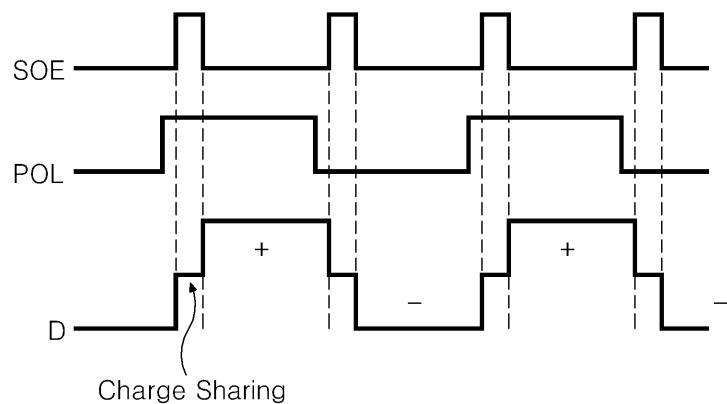
도면6b

-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-
-	+	-	+	-	+	-	+
-	+	-	+	-	+	-	+
+	-	+	-	+	-	+	-
+	-	+	-	+	-	+	-

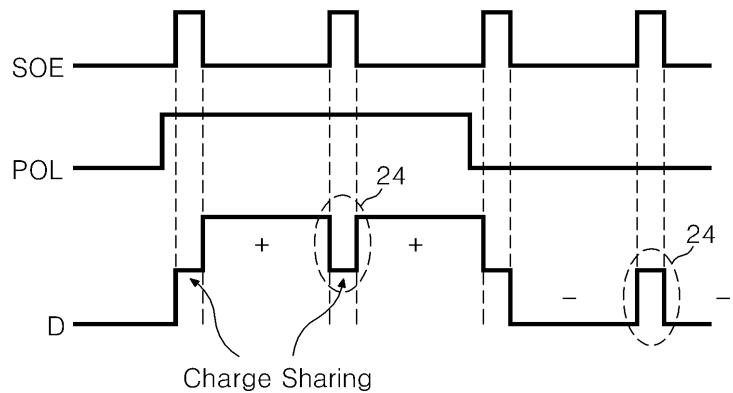
도면7



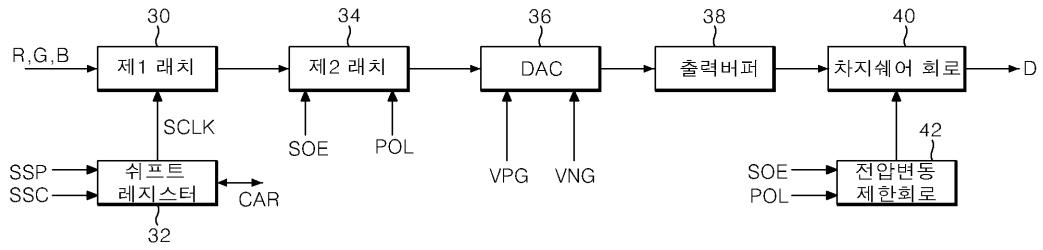
도면8



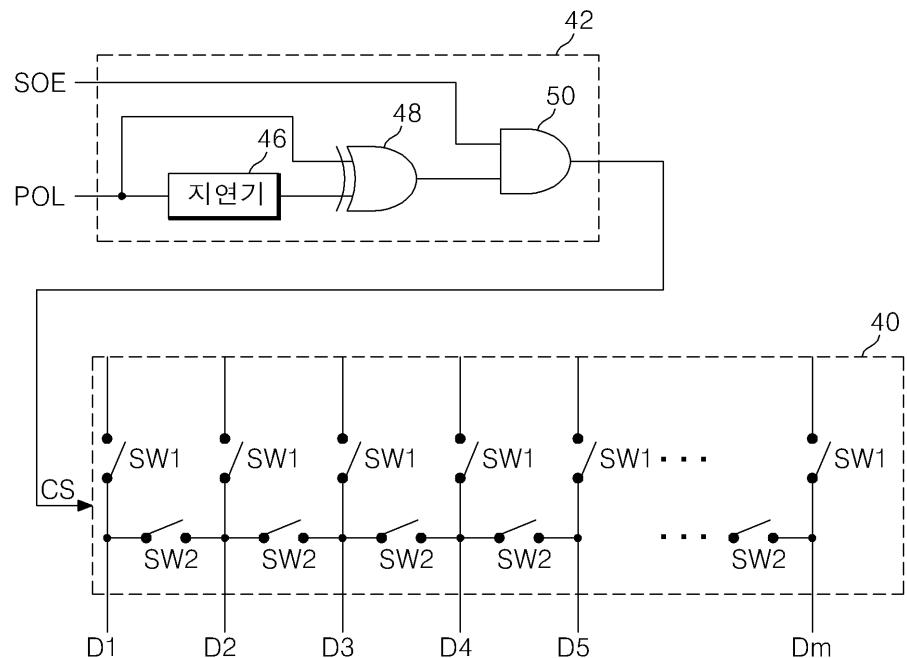
도면9



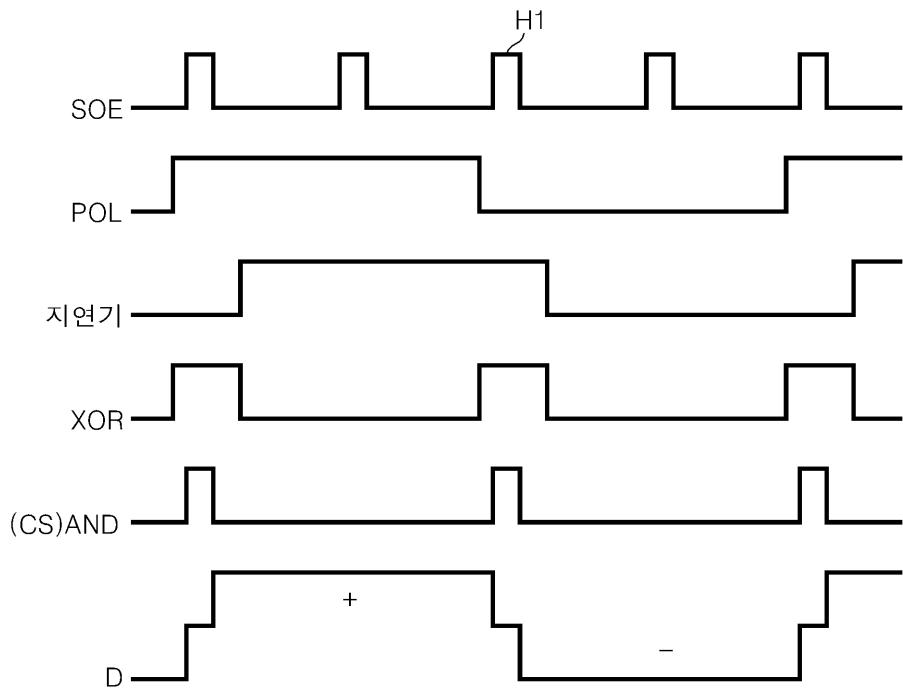
도면10



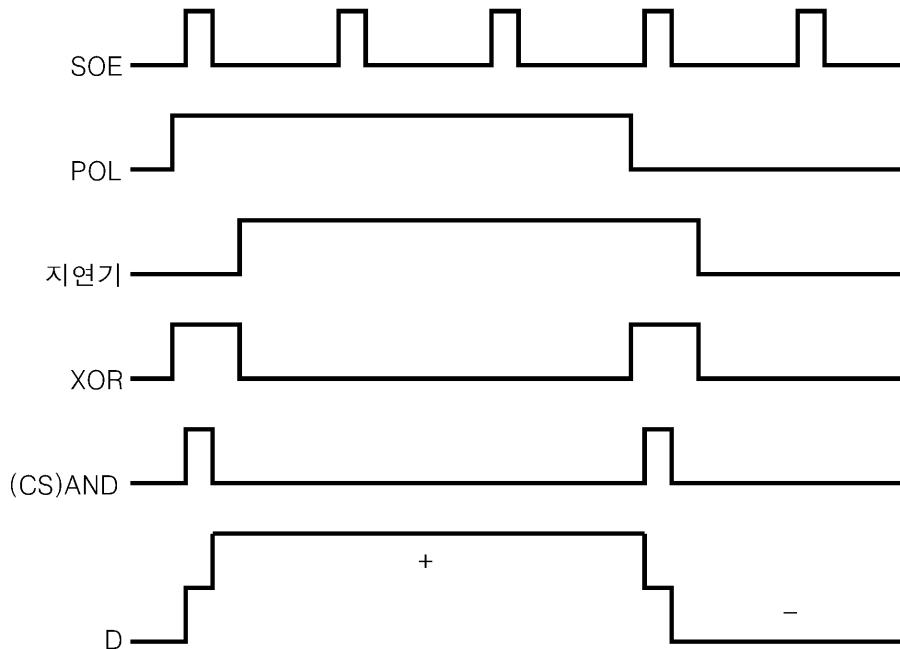
도면11



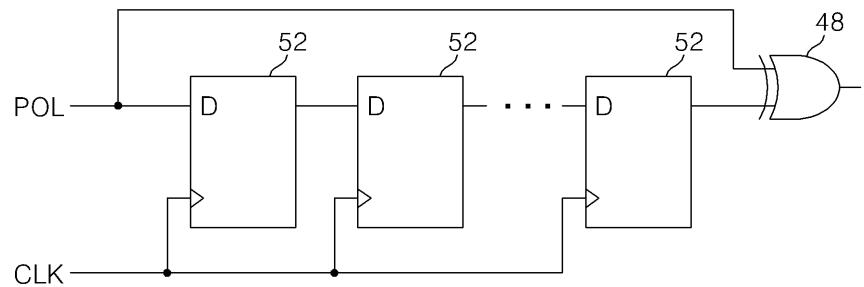
도면12a



도면12b



도면13



专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	KR100965571B1	公开(公告)日	2010-06-23
申请号	KR1020030043806	申请日	2003-06-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG HONGSUNG 송홍성 MOON SUNGWOONG 문성웅		
发明人	송홍성 문성웅		
IPC分类号	G09G3/36		
CPC分类号	G09G3/3688 G09G2310/027 G09G2330/021 G09G2330/023 G09G3/3614		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR1020050002428A		
外部链接	Espacenet		

摘要(译)

液晶显示装置技术领域[0001]本发明涉及一种能够在保持低功耗的同时以各种反转模式应用电荷共享技术的液晶显示装置。并且本发明的液晶显示装置包括：包括多个数据驱动电路的数据驱动器，所述数据驱动电路是电荷共享电路的极性和所述视频信号以电荷共享操作，只有当的视频信号的极性发生变化以及电压变化限制电路，用于产生与源输出信号和极性信号相对应的控制信号，使得仅在极性信号改变的时间点执行电荷共享操作，用于对延迟极性信号和来自延迟的极性信号进行异或运算的异或门；以及用于输出异或门和源输出信号以产生控制信号的与门并且有一个AND门。

