

(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. ⁷ G09G 3/36	(45) 공고일자 (11) 등록번호 (24) 등록일자	2005년11월28일 10-0531417 2005년11월21일
---	-------------------------------------	--

(21) 출원번호 (22) 출원일자	10-2004-0016521 2004년03월11일	(65) 공개번호 (43) 공개일자	10-2005-0091858 2005년09월15일
------------------------	--------------------------------	------------------------	--------------------------------

(73) 특허권자	엘지.필립스 엘시디 주식회사 서울 영등포구 여의도동 20번지
(72) 발명자	황광희 대구광역시북구동천동칠곡화성3차108/1105호
(74) 대리인	김용인 심창섭

심사관 : 이병우

(54) 액정패널의 구동장치 및 그 구동방법

요약

본 발명은 복수개의 데이터 드라이버 집적회로들에 인가되는 극성제어신호를 좌우 분할하여 서로 반대의 극성제어신호가 인가되도록 함으로써 전체 우세 극성을 제거하여 화질 특성을 개선하도록 한 액정패널의 구동장치 및 그 구동방법에 관한 것으로서, 액정패널상에 다수의 데이터 라인과 다수의 게이트 라인의 교차부에 액정셀이 매트릭스 형태로 배치되는 도트 인버전 방식에 의한 액정패널의 구동장치에 있어서, 상기 액정패널상의 데이터 라인들에 데이터를 공급하기 위한 복수개의 데이터 드라이버 집적회로와, 상기 액정패널상의 게이트 라인들을 순차적으로 구동하기 위한 복수개의 게이트 드라이버 집적회로와, 상기 복수개의 데이터 드라이버 집적회로를 좌우측으로 2등분하여 좌측의 데이터 드라이버 집적회로와 우측의 데이터 드라이버 집적회로에 서로 반대되는 극성제어신호를 인가하는 타이밍 컨트롤러를 포함하여 구성됨을 특징으로 한다.

대표도

도 7

색인어

도트 인버전, 타이밍 컨트롤러, 극성제어신호, 좌우 분할, 그린니쉬

명세서

도면의 간단한 설명

도 1은 일반적인 액정표시장치를 나타낸 블록 구성도

도 2는 종래의 액정패널의 구동장치를 나타낸 개략적인 구성도

도 3은 도 2의 데이터 드라이버를 나타낸 블록도

도 4는 도 3의 데이터 드라이버를 구성하는 복수개의 데이터 드라이버 IC 중 하나의 데이터 드라이버 IC를 나타낸 상세 블록도

도 5a 및 도 5b는 종래 기술에 의한 액정패널의 도트 인버전 방식에 의한 구동방법을 나타낸 도면

도 6은 본 발명에 의한 액정패널의 구동장치를 나타낸 개략적인 구성도

도 7은 도 6의 데이터 드라이버를 나타낸 블록 구성도

도 8a 및 도 8b는 도 7의 데이터 드라이버를 구성하는 좌측 및 우측의 데이터 드라이버 집적회로를 나타낸 상세 블록도

도 9a 및 도 9b는 본 발명에 의한 액정패널의 도트 인버전 방식에 의한 구동방법을 나타낸 도면

도 10은 본 발명에 의한 액정패널의 구동장치에서 데이터 드라이버에 인가되는 제 1, 제 2 극성제어신호를 나타낸 타이밍도

도면의 주요 부분에 대한 부호의 설명

100 : 액정패널 200 : 데이터 드라이버

300 : 게이트 드라이버 400 : 타이밍 콘트롤러

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치(Liquid Crystal Display device)에 관한 것으로, 특히 화면 전체가 그린(green)에 가까운 그린니쉬(greenish) 현상을 개선시키는데 적당한 액정패널의 구동장치 및 그 구동방법에 관한 것이다.

일반적으로 액정표시장치는 비디오신호에 따라 액정셀들의 광투과율을 조절하여 화상을 표시하게 된다. 이러한 액정표시장치는 셀마다 스위칭소자가 형성된 액티브 매트릭스(Active Matrix) 타입으로 구현되어 컴퓨터용 모니터, 사무기기, 셀룰라폰 등의 표시장치에 적용되고 있다. 액티브 매트릭스 타입의 액정표시장치에 사용되는 스위칭소자로는 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.

도 1은 일반적인 액정표시장치를 나타낸 블록 구성도이다.

도 1에 도시한 바와 같이, 복수개의 액정셀들(Clc)이 매트릭스 타입으로 배열되고 데이터 라인(DL)과 게이트 라인(GL)이 교차되며 그 교차부에 TFT가 형성된 액정패널(6)과, 아날로그 비디오 데이터를 디지털 비디오 데이터로 변환하기 위한 디지털 비디오 카드(1)와, 상기 액정패널(6)의 데이터 라인(DL)에 비디오 데이터를 공급하기 위한 데이터 드라이버(3)와, 상기 액정패널(6)의 게이트 라인(GL)을 순차적으로 구동하기 위한 게이트 드라이버(5)와, 상기 데이터 드라이버(3)와 게이트 드라이버(5)를 제어하기 위한 타이밍 콘트롤러(2)를 구비한다.

여기서, 상기 액정패널(6)은 두 장의 유리기판 사이에 액정이 주입되며, 그 하부 유리기판상에 복수개의 게이트 라인(GL)과 데이터 라인(DL)이 상호 직교되도록 형성되어 있다.

또한, 상기 게이트 라인(GL)과 데이터 라인(DL)의 교차부에는 데이터 라인(DL)으로부터 입력되는 영상을 액정셀(Clc)에 선택적으로 공급하기 위한 TFT가 형성된다.

이를 위하여, 상기 TFT는 게이트 라인(GL)에 게이트 단자가 접속되고, 데이터 라인(DL)에 소스 단자가 접속되며, 드레인 단자는 액정셀(Clc)의 화소전극에 접속된다.

그리고 상기 디지털 비디오 카드(1)는 아날로그 입력 영상신호를 액정패널(6)에 적합한 디지털 영상신호로 변환하고 영상신호에 포함된 동기신호를 검출하게 된다.

또한, 상기 타이밍 컨트롤러(2)는 상기 디지털 비디오 카드(1)로부터의 적색(R), 녹색(G) 및 청색(B)의 디지털 비디오 데이터를 상기 데이터 드라이버(3)에 공급하게 된다.

또한, 상기 타이밍 컨트롤러(2)는 상기 디지털 비디오 카드(1)로부터 입력되는 수평/수직 동기신호(H, V)를 이용하여 도트클럭(Dclk) 및 게이트 스타트 펄스(Gsp) 등의 데이터 및 게이트 제어신호를 생성하여 데이터 드라이버(3)와 게이트 드라이버(5)를 타이밍 제어하게 된다.

여기서, 상기 도트클럭(Dclk) 등의 데이터 제어신호는 데이터 드라이버(3)에 공급되며, 상기 게이트 스타트 펄스(Gsp) 등의 게이트 제어신호는 게이트 드라이버(5)에 공급된다.

또한, 상기 게이트 드라이버(5)는 타이밍 컨트롤러(2)로부터 입력되는 게이트 스타트 펄스(Gsp)에 응답하여 순차적으로 스캔펄스를 발생하는 쉬프트 레지스터(도시하지 않음)와, 스캔펄스의 전압을 액정셀(Clc)의 구동에 적합한 레벨로 쉬프트시키기 위한 레벨 쉬프터(도시하지 않음) 등으로 구성된다.

상기 게이트 드라이버(5)로부터 입력되는 스캔펄스에 응답하여 TFT에 의해 데이터 라인(DL) 상의 비디오 데이터가 액정셀(Clc)의 화소전극에 공급된다.

상기 데이터 드라이버(3)에는 타이밍 컨트롤러(2)로부터 적색(R), 녹색(G) 및 청색(B)의 디지털 비디오 데이터와 함께 도트클럭(Dclk)이 입력된다.

상기 데이터 드라이버(3)는 도트클럭(Dclk)에 동기하여 적색(R), 녹색(G) 및 청색(B)의 디지털 비디오 데이터를 래치한 후에, 래치된 데이터를 감마전압에 따라 보정하게 된다. 그리고 데이터 드라이버(3)는 감마전압에 의해 보정된 데이터를 아날로그 데이터로 변환하여 1 라인 분씩 데이터 라인(DL)에 공급하게 된다.

이하, 첨부된 도면을 참고하여 종래의 액정패널의 구동장치 및 그 구동방법을 설명하면 다음과 같다.

도 2는 종래의 액정패널에서 게이트 드라이버 및 데이터 드라이버를 나타낸 블록도이고, 도 3은 도 2의 데이터 드라이버를 나타낸 블록도이며, 도 4는 도 3의 데이터 드라이버를 구성하는 복수개의 데이터 드라이버 IC 중 하나의 데이터 드라이버 IC를 나타낸 상세 블록도이다.

도 2에 도시한 바와 같이, 복수개의 액정셀들(Clc)이 매트릭스 타입으로 배열되고 데이터 라인(DL)과 게이트 라인(GL)이 교차되며 그 교차부에 TFT가 형성된 액정패널(10)과, 상기 액정패널(10)의 데이터 라인(DL)에 데이터 비디오 신호를 공급하기 위한 데이터 드라이버(20)와, 상기 액정패널(10)의 게이트 라인(GL)을 순차적으로 구동하기 위한 게이트 드라이버(30)와, 상기 데이터 드라이버(20)와 게이트 드라이버(30)에 데이터 제어신호 및 극성제어신호와 게이트 제어신호를 인가하는 타이밍 컨트롤러(40)를 포함하여 구성되어 있다.

또한, 상기 데이터 드라이버(20)는 도 3에 도시한 바와 같이, 다수개의 데이터 드라이버 집적회로(20a 내지 20f)들로 이루어지고, 상기 타이밍 컨트롤러(40)로부터 데이터 제어신호 및 동일한 극성제어신호를 받아 구동하고 있다.

구체적으로, 상기 데이터 드라이버 IC(20a)는 도 4에 도시한 바와 같이, 순차적인 샘플링신호를 공급하는 쉬프트 레지스터 어레이(21)와, 상기 쉬프트 레지스터 어레이(21)의 샘플링신호에 응답하여 화소데이터(VD)를 순차적으로 래치하여 동시에 출력하는 래치 어레이(22)와, 상기 래치 어레이(22)로부터의 화소데이터(VD)를 화소전압신호로 변환하는 디지털-아날로그 변환(이하, DAC라 함) 어레이(23)와, 상기 DAC 어레이(23)로부터의 화소전압신호를 완충하여 출력하는 출력 버퍼 어레이(24)를 구비한다. 이러한 데이터 드라이버 IC(20a)들은 k채널의 데이터 라인을 구동하게 된다.

여기서, 상기 쉬프트 레지스터 어레이(21)에 포함된 쉬프트 레지스터들은 타이밍 컨트롤러(40)로부터의 소스 스타트 펄스(SSP)를 소스 샘플링 클럭신호(SSC)에 따라 순차적으로 쉬프트시켜 샘플링신호로 출력한다.

그리고 상기 래치 어레이(22)는 쉬프트 레지스터 어레이(21)로부터의 샘플링신호에 응답하여 타이밍 컨트롤러(40)로부터의 화소데이터(VD)를 일정단위씩 순차적으로 샘플링하여 래치하게 된다. 이를 위하여 상기 래치 어레이(22)는 k개의 화소데이터(VD)를 래치하기 위해 k개의 래치들로 구성되고, 그 래치들 각각은 화소데이터(VD)의 비트수(3비트 또는 6비트)에 대응하는 크기를 갖는다.

이어서, 상기 래치 어레이(22)는 타이밍 컨트롤러(40)로부터의 소스 출력 이네이블 신호(SOE)에 응답하여 래치된 k개의 화소데이터들(VD)을 동시에 출력한다.

그리고 상기 DAC 어레이(23)는 래치 어레이(22)로부터의 화소데이터(VD)를 동시에 정극성 및 부극성 화소전압신호로 변환하여 출력하게 된다. 이를 위하여, DAC 어레이(23)는 래치 어레이(22)에 공통 접속된 P(Positive) 디코더 어레이(25) 및 N(Negative) 디코더 어레이(26)와, 상기 P 디코더 어레이(25) 및 N 디코더 어레이(26)의 출력신호를 선택하기 위한 멀티플렉서(MUX) 어레이(27)를 구비한다.

여기서, 상기 P 디코더 어레이(25)에 포함되는 k채널의 P 디코더들은 래치 어레이(22)로부터의 화소데이터들을 감마전압부(도시하지 않음)로부터의 정극성 감마전압들을 이용하여 정극성 화소전압신호로 변환하여 출력하게 된다.

또한, 상기 N 디코더 어레이(26)에 포함되는 k채널의 N 디코더들은 래치 어레이(22)로부터의 화소데이터들을 감마 전압부로부터의 부극성 감마전압들을 이용하여 부극성 화소전압신호로 변환하여 출력하게 된다.

또한, 상기 멀티플렉서 어레이(27)에 포함되는 k채널의 멀티플렉서들은 타이밍 컨트롤러(40)로부터의 극성제어신호(POL)에 응답하여 P 디코더 어레이(25)로부터의 정극성 화소전압신호 또는 N 디코더 어레이(26)로부터의 부극성 화소전압신호를 선택하여 출력하게 된다.

예를 들면, 상기 멀티플렉서 어레이(27)는 도트 인버전 구동을 위해 수평기간(H) 마다 극성반전되는 극성제어신호(POL)에 응답하여 인접한 멀티플렉서와 서로 다른 극성을 가지고 수평기간(H)마다 서로 다른 극성을 가지는 화소전압신호를 선택하여 출력하게 된다.

그리고 상기 출력버퍼 어레이(24)에 포함되는 k채널의 출력버퍼들은 k채널의 데이터 라인들에 직렬로 각각 접속되어진 전압추종기(Voltage follower) 등으로 구성된다. 이러한 출력버퍼들은 DAC 어레이(23)로부터의 화소전압신호들을 신호 완충하여 데이터라인들에 공급하게 된다.

그리고, 종래 기술의 액정표시장치에 의해 구동되는 액정패널은 도 5a 및 도 5b에서와 같이 도트 인버전 방식을 채용하고 있다.

도트 인버전 방식의 액정패널의 구동방법에서는 도 5a 및 도 5b에서와 같이 액정패널 상의 컬럼라인 및 로우라인별로 인접한 액정셀들에 서로 상반된 극성의 데이터신호가 공급되게 함과 아울러 프레임마다 액정패널 상의 모든 액정셀들에 공급되는 데이터 신호들의 극성이 반전되게 한다.

다시 말하여, 도트 인버전 방식에서는 한 프레임의 비디오 신호가 표시될 경우에 도 5a에서와 같이 좌측상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래 측의 액정셀들로 진행함에 따라 정극성(+) 및 부극성(-)이 번갈아 나타나게끔 데이터 신호들이 액정패널 상의 액정셀들에 각각 공급되게 된다.

그리고 다음 프레임의 비디오 신호가 표시될 경우에는 도 5b에서와 같이 각 액정셀들에 공급되는 데이터신호들의 그 전의 프레임과 상반되게 반전된다.

상기와 같은 도트 인버전 방식은 수직 및 수평 방향들 쪽에서 인접하는 액정셀들에 공급되는 데이터신호들과 상반된 극성의 데이터신호가 임의의 액정셀에 공급되게 함으로써 프레임 및 라인 인버전 방식들에 비하여 뛰어난 화질의 화상을 제공하게 된다.

이러한 이점으로 인하여, 최근에는 도트 인버전 방식의 액정 패널 구동방법이 주로 사용되고 있다.

발명이 이루고자 하는 기술적 과제

그러나 상기와 같은 종래 기술에 의한 액정패널의 구동장치 및 그 구동방법에 있어서 다음과 같은 문제점이 있었다.

즉, 각 프레임(frame)당 데이터 차아징(data charging)시의 정(+)극성 또는 부(-)극성으로 인해 공통 게이트 라인에 우세 극성이 존재함으로 인하여 데이터 차아징 특성의 왜곡을 가져와 화면 전체가 그린(green)에 가까운 그린니쉬 현상과 같은 화질 저하를 발생하게 된다.

본 발명은 상기와 같은 종래의 문제점을 해결하기 위해 안출한 것으로 복수개의 데이터 드라이버 집적회로들에 인가되는 극성제어신호를 좌우 분할하여 서로 반대의 극성제어신호가 인가되도록 함으로써 전체 우세 극성을 제거하여 화질 특성을 개선하도록 한 액정패널의 구동장치 및 그 구동방법을 제공하는데 그 목적이 있다.

발명의 구성 및 작용

상기와 같은 목적을 달성하기 위한 본 발명에 의한 액정패널의 구동장치는 액정패널상에 다수의 데이터 라인과 다수의 게이트 라인의 교차부에 액정셀이 매트릭스 형태로 배치되는 도트 인버전 방식에 의한 액정패널의 구동장치에 있어서, 상기 액정패널상의 데이터 라인들에 데이터를 공급하기 위한 복수개의 데이터 드라이버 집적회로와, 상기 액정패널상의 게이트 라인들을 순차적으로 구동하기 위한 복수개의 게이트 드라이버 집적회로와, 상기 복수개의 데이터 드라이버 집적회로를 좌우측으로 2등분하여 좌측의 데이터 드라이버 집적회로와 우측의 데이터 드라이버 집적회로에 서로 반대되는 극성 제어신호를 인가하는 타이밍 콘트롤러를 포함하여 구성됨을 특징으로 한다.

또한, 상기와 같은 목적을 달성하기 위한 본 발명에 의한 액정패널의 구동방법은 복수개의 데이터 드라이버 집적회로로 이루어져 타이밍 콘트롤러로부터 데이터 제어신호와 극성제어신호를 받아 구동하는 도트 인버전 방식의 액정패널을 구동하는 방법에 있어서, 상기 복수개의 데이터 드라이버 집적회로를 중앙을 기점으로 하여 좌우로 분할하고, 상기 좌우로 분할된 데이터 드라이버 집적회로들에 서로 반대의 극성제어신호를 인가하는 것을 특징으로 한다.

이하, 첨부된 도면을 참고하여 본 발명에 의한 액정패널의 구동장치 및 그 구동방법을 보다 상세히 설명하면 다음과 같다.

도 6은 본 발명에 의한 액정패널의 구동장치를 나타낸 개략적인 구성도이다.

도 6에 도시한 바와 같이, 복수개의 액정셀(CIs)들이 매트릭스 타입으로 배열되고 복수개의 데이터 라인(DL)들과 게이트 라인(GL)들이 교차되며 그 교차부에 박막트랜지스터(TFT)가 형성된 액정패널(100)과, 상기 액정패널(100)의 데이터 라인(DL)에 데이터를 공급하기 위한 데이터 드라이버(200)와, 상기 액정패널(100)의 게이트 라인들에 스캔신호를 공급하기 위한 게이트 드라이버(300)와, 상기 데이터 드라이버(200)와 게이트 드라이버(300)를 제어하기 위한 데이터 제어신호 및 제 1, 제 2 극성제어신호와 게이트 제어신호를 출력하는 타이밍 콘트롤러(400)를 포함하여 구성되어 있다.

여기서, 상기 액정패널(100)은 두 장의 유리기판 사이에 액정이 주입되며, 그 하부 유리기판상에 복수개의 게이트 라인(GL)과 데이터 라인(DL)이 상호 직교되도록 형성되어 있다.

또한, 상기 게이트 라인(GL)과 데이터 라인(DL)의 교차부에는 데이터 라인(DL)으로부터 입력되는 영상을 액정셀(CIc)에 선택적으로 공급하기 위한 TFT가 형성된다.

이를 위하여, 상기 TFT는 게이트 라인(GL)에 게이트 단자가 접속되고, 데이터 라인(DL)에 소스 단자가 접속되며, 드레인 단자는 액정셀(CIc)의 화소전극에 접속된다.

그리고 상기 타이밍 콘트롤러(400)는 인터페이스회로(도시되지 않음)를 경유하여 시스템(도시되지 않음)의 그래픽 콘트롤러로부터 입력되는 수직/수평 동기신호와 클럭신호를 이용하여 게이트 드라이버(300)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 드라이버(200)를 제어하기 위한 데이터 제어신호(DDC) 및 제 1, 제 2 극성제어신호(POL1, POL2)를 발생한다.

여기서, 상기 게이트 제어신호(GDC)는 게이트 스타트 펄스(Gate Start Pulse : GSP), 게이트 쉬프트 클럭(Gate Shift Clock : GSC), 게이트 출력 신호(Gate Output Enable : GOE) 등을 포함한다.

또한, 상기 데이터 제어신호(DDC)는 소오스 스타트 펄스(Source Start Pulse : GSP), 소오스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력 신호(Source Output Enable : SOC) 등을 포함한다.

한편, 본 발명에 의한 타이밍 컨트롤러(400)는 그 내부 또는 외부에 인버터를 추가로 구성하고, 상기 인버터를 통해 서로 반대극성을 갖는 제 1, 제 2 극성제어신호(POL1, POL2)를 상기 데이터 드라이버(200)에 출력한다.

즉, 상기 데이터 드라이버(200)는 도 7에 도시된 바와 같이, 다수개의 데이터 드라이버 집적회로(200a 내지 200f)들로 이루어져 있다.

한편, 본 발명에서는 데이터 드라이버 집적회로(200a 내지 200f)는 6개를 설명하고 있지만, 상기 액정패널(100)의 크기에 따라 그 이상이나 그 이하로 구성할 수 있다.

그리고 상기 다수개의 데이터 드라이버 집적회로(200a 내지 200f)들을 좌우로 2분할하고, 상기 2분할된 좌측의 데이터 드라이버 집적회로(200a, 200b, 200c)에 제 1 극성제어신호를 인가하고, 우측의 데이터 드라이버 집적회로(200d, 200e, 200f)에 상기 제 1 극성제어신호와 반대의 제 2 극성제어신호를 인가한다.

도 8a 및 도 8b는 도 7의 좌측 및 우측의 데이터 드라이버 집적회로를 나타낸 상세블록도이다.

구체적으로, 좌측의 데이터 드라이버 집적회로(200a)와 우측의 데이터 드라이버 집적회로(200f)의 구성은 동일하다.

즉, 도 8a 및 도 8b에 도시된 바와 같이 순차적인 샘플링신호를 공급하는 쉬프트 레지스터 어레이(201)와, 상기 쉬프트 레지스터 어레이(201)의 샘플링신호에 응답하여 화소데이터(VD)를 순차적으로 래치하여 동시에 출력하는 래치 어레이(202)와, 상기 래치 어레이(202)로부터의 화소데이터(VD)를 화소전압신호로 변환하는 디지털-아날로그 변환(이하, DAC라 함) 어레이(203)와, 상기 DAC 어레이(203)로부터의 화소전압신호를 완충하여 출력하는 출력 버퍼 어레이(204)를 구비한다.

이러한 데이터 드라이버 집적회로(200a, 200f)는 각각 k채널의 데이터라인들(DL1 내지 DLk)을 구동하게 된다.

상기 쉬프트 레지스터 어레이(201)에 포함된 쉬프트 레지스터들은 타이밍 컨트롤러(400)로부터의 소스 스타트 펄스(SSP)를 소스 샘플링 클럭신호(SSC)에 따라 순차적으로 쉬프트시켜 샘플링신호로 출력한다.

이어, 상기 래치 어레이(202)는 상기 쉬프트 레지스터 어레이(201)로부터의 샘플링신호에 응답하여 타이밍 컨트롤러(400)로부터의 화소데이터(VD)를 일정한위씩 순차적으로 샘플링하여 래치하게 된다.

이를 위하여 상기 래치 어레이(202)는 k개의 화소데이터(VD)를 래치하기 위해 k개의 래치들로 구성되고, 그 래치들 각각은 화소데이터(VD)의 비트수(3비트 또는 6비트)에 대응하는 크기를 갖는다.

이어서, 상기 래치 어레이(202)는 타이밍 컨트롤러(400)로부터의 소스 출력 이네이블 신호(SOE)에 응답하여 래치된 k개의 화소데이터들(VD)을 동시에 출력한다.

상기 DAC 어레이(203)는 상기 래치 어레이(202)로부터의 화소데이터(VD)를 동시에 정(+)극성 및 부(-)극성 화소전압신호로 변환하여 출력하게 된다. 이를 위하여, 상기 DAC 어레이(203)는 래치 어레이(202)에 공통 접속된 P(Positive) 디코더 어레이(205) 및 N(Negative) 디코더 어레이(206)와, 상기 P 디코더 어레이(205) 및 N 디코더 어레이(206)의 출력신호를 선택하기 위한 멀티플렉서(MUX) 어레이(207)를 구비한다.

상기 P 디코더 어레이(205)에 포함되는 k채널의 P 디코더들은 래치 어레이(202)로부터의 화소데이터들을 감마전압부(도시하지 않음)로부터의 정극성 감마전압들을 이용하여 정극성 화소전압신호로 변환하여 출력하게 된다.

그리고 상기 N 디코더 어레이(206)에 포함되는 k채널의 N 디코더들은 래치 어레이(202)로부터의 화소데이터들을 감마전압부로부터의 부극성 감마전압들을 이용하여 부극성 화소전압신호로 변환하여 출력하게 된다.

예를 들면, 상기 P 디코더 어레이(205)는 수평기간(1H) 마다 래치 어레이(202)로부터 입력되는 화소데이터를 공통전압(Vcom)을 기준으로 정극성을 갖는 화소전압신호로 변환하여 출력한다.

이어서, 상기 N 디코더 어레이(206)도 수평기간(1H) 마다 래치 어레이(202)로부터 입력되는 화소데이터를 공통전압(Vcom)을 기준으로 부극성을 갖는 화소전압신호로 변환하여 출력한다.

그리고 상기 멀티플렉서 어레이(207)에 포함되는 k채널의 멀티플렉서들은 타이밍 콘트롤러(400)로부터의 제 1, 제 2 극성제어신호(POL1, POL2)에 응답하여 P 디코더 어레이(205)로부터의 정극성 화소전압신호 또는 N 디코더 어레이(206)로부터의 부극성 화소전압신호를 선택하여 출력하게 된다.

예를 들면, 멀티플렉서들은 각각 도트 인버전 구동을 위해 수평기간(H) 마다 극성반전되는 제 1, 제 2 극성제어신호(POL1, POL2)에 응답하여 인접한 멀티플렉서와 서로 다른 극성을 가지고 수평기간(H)마다 서로 다른 극성을 가지는 화소전압신호를 선택하여 출력하게 된다.

즉, 본 발명에서는 상기 좌측의 데이터 드라이버 집적회로(200a)와 우측의 데이터 드라이버 집적회로(200f)에 인가되는 극성제어신호가 서로 반대의 제 1, 제 2 극성제어신호(POL1, POL2)가 인가되면서 상기 액정패널(100)의 좌우로 분할하더라도 도트 인버전 구동을 하고 있다.

상기 출력버퍼 어레이(204)에 포함되는 k채널의 출력버퍼들은 k채널의 데이터라인들(DL1 내지 DLk)들에 직렬로 각각 접속되어진 전압추종기(Voltage follower) 등으로 구성된다. 이러한 출력버퍼들은 DAC 어레이(203)로부터의 화소전압신호들을 신호 완충하여 데이터라인들(DL1 내지 DLk)에 공급하게 된다.

그리고, 본 발명에 의한 액정패널은 도 9a 및 도 9b에서와 같이 도트 인버전 방식을 채용하고 있다.

즉, 본 발명에 의한 도트 인버전 방식의 액정패널의 구동방법에서는 도 9a 및 도 9b에서와 같이, 액정패널상의 컬럼라인 및 로우라인별로 인접한 액정셀들에 서로 상반된 극성의 데이터신호가 공급되게 함과 아울러 프레임마다 액정패널상의 모든 액정셀들에 공급되는 데이터 신호들의 극성이 반전되게 한다.

또한, 중앙을 기점으로 하여 좌측과 우측의 액정셀들에 서로 상반된 극성의 데이터 신호가 공급된다.

다시 말하여, 도트 인버전 방식에서는 한 프레임의 비디오 신호가 표시될 경우에 도 9a에서와 같이, 좌측상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래 측의 액정셀들로 진행함에 따라 정극성(+) 및 부극성(-)이 번갈아 나타나게끔 데이터 신호들이 액정패널 상의 액정셀들에 각각 공급되게 된다.

그리고 다음 프레임의 비디오 신호가 표시될 경우에는 도 9b에서와 같이, 각 액정셀들에 공급되는 데이터신호들의 그 전의 프레임과 상반되게 반전된다.

상기와 같은 도트 인버전 방식은 수직 및 수평 방향들 쪽에서 인접하는 액정셀들에 공급되는 데이터신호들과 상반된 극성의 데이터신호가 임의의 액정셀에 공급되게 함으로써 프레임 및 라인 인버전 방식들에 비하여 뛰어난 화질의 화상을 제공할 수 있게 된다.

도 10은 본 발명에 의한 액정패널의 구동장치에서 데이터 드라이버에 인가되는 제 1, 제 2 극성제어신호를 나타낸 타이밍도이다.

도 10에 도시한 바와 같이, 제 1 극성제어신호(POL1)와 제 2 극성제어신호(POL2)는 서로 반대 위상을 갖고 각각 중앙의 기점으로 분할된 데이터 드라이버에 인가된다.

한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

발명의 효과

이상에서 설명한 바와 같이 본 발명에 의한 액정패널의 구동장치 및 그 구동방법은 다음과 같은 효과가 있다.

즉, 데이터 드라이버를 구성하는 복수개의 데이터 드라이버 집적회로들을 좌우로 분할하고, 분할된 분할 좌측과 우측의 데이터 드라이버 집적회로에 서로 반대되는 극성제어신호를 인가하여 도트 인버전 방식으로 화면을 구동함으로써 그런리쉬 현상을 개선함과 동시에 플리커 현상을 줄일 수 있다.

(57) 청구의 범위

청구항 1.

액정패널상에 다수의 데이터 라인과 다수의 게이트 라인의 교차부에 액정셀이 매트릭스 형태로 배치되는 도트 인버전 방식에 의한 액정패널의 구동장치에 있어서,

상기 액정패널상의 데이터 라인들에 데이터를 공급하기 위한 복수개의 데이터 드라이버 집적회로와,

상기 액정패널상의 게이트 라인들을 순차적으로 구동하기 위한 복수개의 게이트 드라이버 집적회로와,

상기 복수개의 데이터 드라이버 집적회로를 좌우측으로 2등분하여 좌측의 데이터 드라이버 집적회로와 우측의 데이터 드라이버 집적회로에 서로 반대되는 극성제어신호를 인가하는 타이밍 콘트롤러를 포함하여 구성됨을 특징으로 하는 액정패널의 구동장치.

청구항 2.

제 1 항에 있어서, 상기 타이밍 콘트롤러의 내부 또는 외부에 인버터를 부착하여 상기 좌측의 데이터 드라이버 집적회로와 우측의 데이터 드라이버 집적회로에 서로 반대되는 극성제어신호를 인가하는 것을 특징으로 하는 액정패널의 구동장치.

청구항 3.

복수개의 데이터 드라이버 집적회로로 이루어져 타이밍 콘트롤러로부터 데이터 제어신호와 극성제어신호를 받아 구동하는 도트 인버전 방식의 액정패널을 구동하는 방법에 있어서,

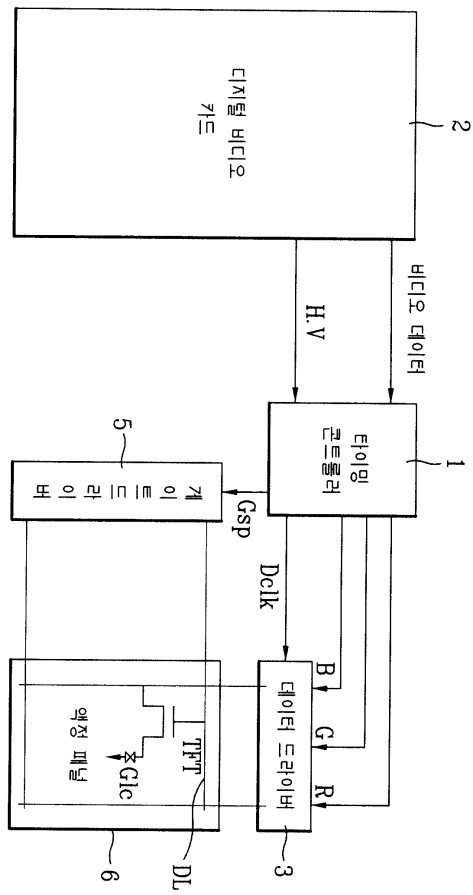
상기 복수개의 데이터 드라이버 집적회로를 중앙을 기점으로 하여 좌우로 분할하고, 상기 좌우로 분할된 데이터 드라이버 집적회로들에 서로 반대의 극성제어신호를 인가하는 것을 특징으로 하는 액정패널의 구동방법.

청구항 4.

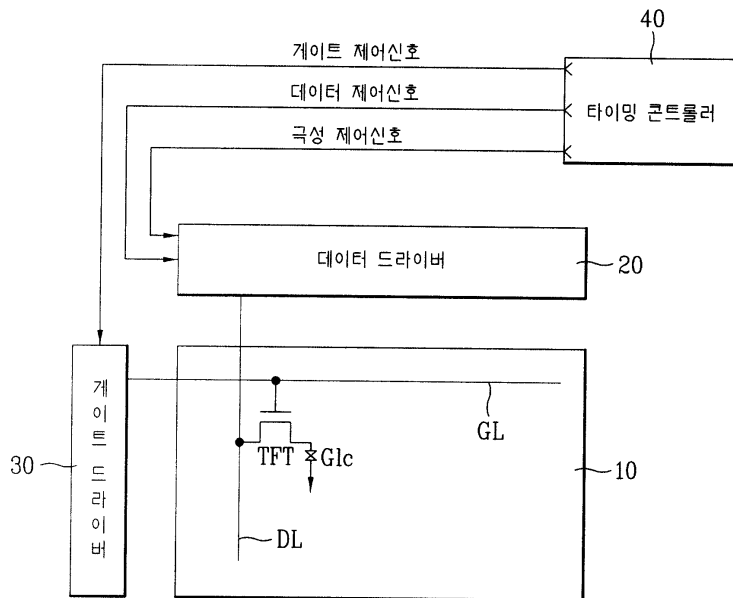
제 3 항에 있어서, 상기 타이밍 콘트롤러의 내부 또는 외부에 인버터를 부착하여 상기 좌측의 데이터 드라이버 집적회로와 우측의 데이터 드라이버 집적회로에 서로 반대되는 극성제어신호를 인가하는 것을 특징으로 하는 액정패널의 구동방법.

도면

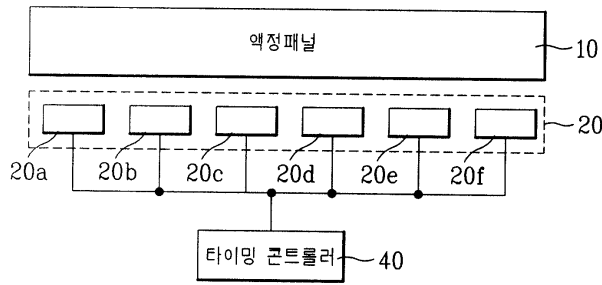
도면1



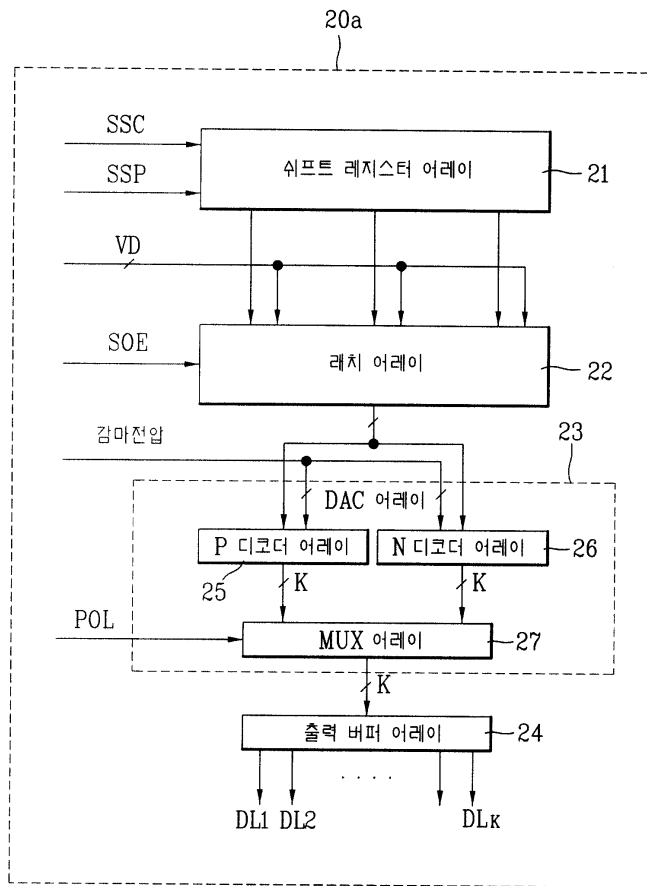
도면2



도면3



도면4



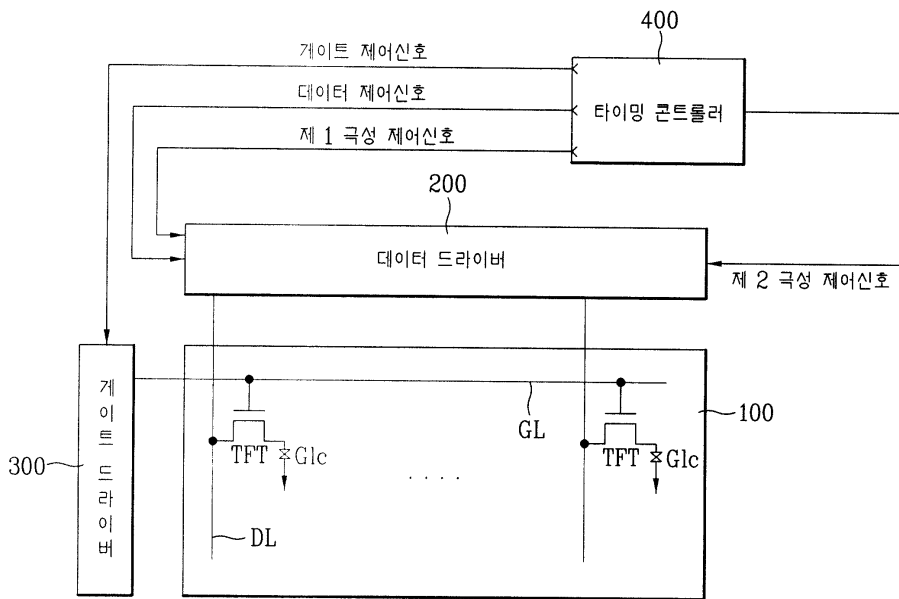
도면5a

	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	우세극성
Gate #1 Line	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
Gate #2 Line	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
Gate #3 Line	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-

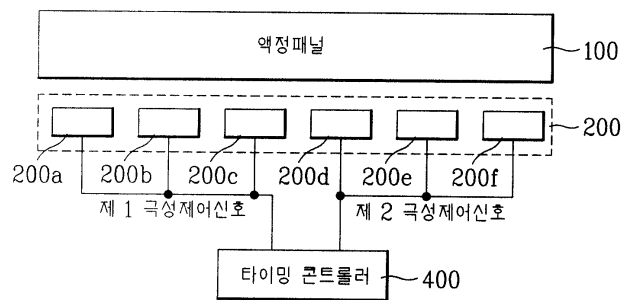
도면5b

Gate #1 Line	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	우세극성
Gate #2 Line	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
Gate #3 Line	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+
	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-
	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+

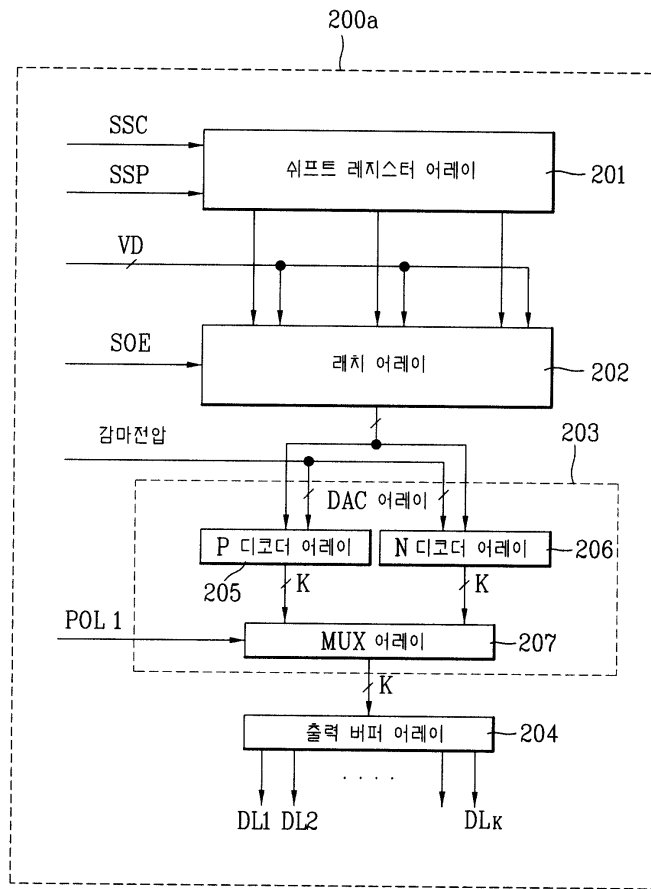
도면6



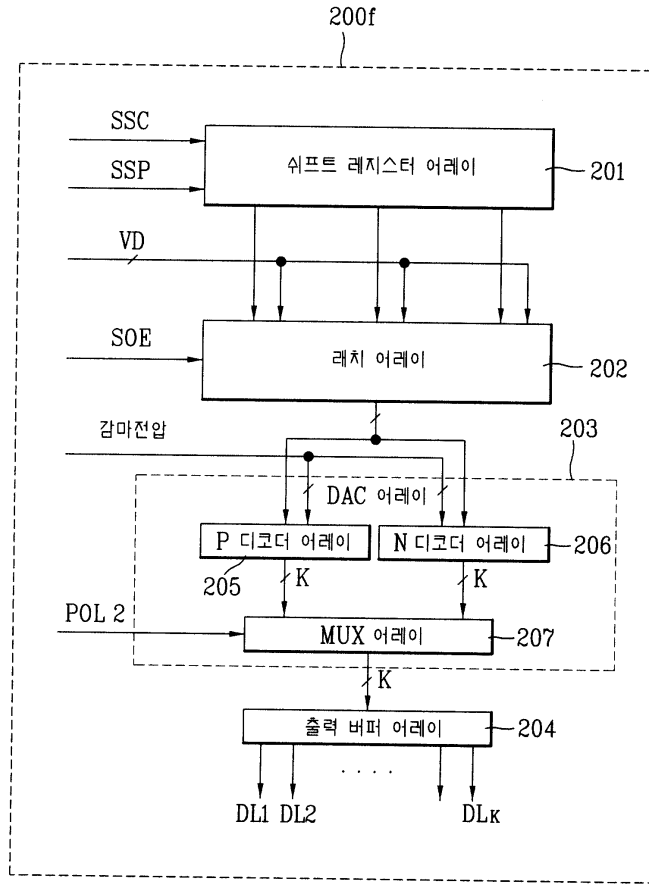
도면7



도면8a



도면8b



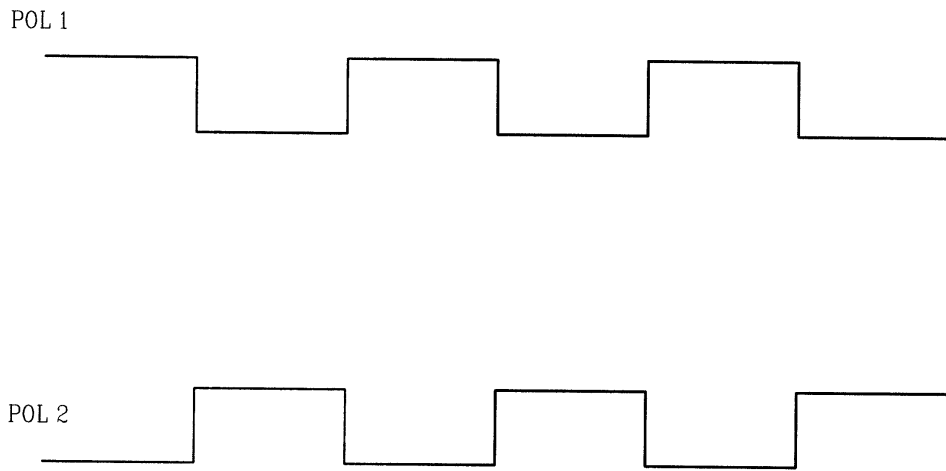
도면9a

	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	우세극성	
Gate #1 Line	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0
Gate #2 Line	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	0
Gate #3 Line	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0
.	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	0
.	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0
.	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	0
.	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0
.	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	0

도면9b

	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	R	G	B	우세극성	
Gate #1 Line	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0	
Gate #2 Line	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0
Gate #3 Line	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0
.	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	0
.	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0
.	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	0
.	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	0
.	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	+	-	0

도면10



专利名称(译)	液晶面板的驱动装置及其驱动方法		
公开(公告)号	KR100531417B1	公开(公告)日	2005-11-28
申请号	KR1020040016521	申请日	2004-03-11
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HWANG KWNAGHEE		
发明人	HWANG,KWNAGHEE		
IPC分类号	G09G3/20 G02F1/133 G09G3/36		
CPC分类号	G09G2320/0247 G09G3/3688 G09G2310/027 G09G3/3614 G09G3/3648		
代理人(译)	金勇 新昌		
其他公开文献	KR1020050091858A		
外部链接	Espacenet		

摘要(译)

液晶面板的驱动装置本发明涉及一种液晶面板的驱动装置，其中施加到多个数据驱动器IC的极性控制信号被水平分割以施加彼此相反的极性控制信号，涉及一种方法，在通过在多条数据线和多个在液晶面板上的栅线的交叉处的反转模式的液晶单元的液晶面板的驱动装置，所述点被布置成矩阵，在液晶面板上的数据线S和2的多个数据驱动器集成电路，并集成电路顺序地驱动液晶面板上的栅极线的多个栅极驱动器，多个数据驱动器的集成电路左侧数据提供给左和右两半数据驱动器集成电路和正确的数据驱动器并且用于将极性控制信号施加到集成电路的定时控制器，定时控制与极性控制信号相反。7 指数方面 点反转，定时控制器，极性控制信号，左/右分离，绿色

