



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0063115
(43) 공개일자 2008년07월03일

(51) Int. Cl.

G02F 1/1345 (2006.01)

(21) 출원번호 10-2007-0137222

(22) 출원일자 2007년12월26일

심사청구일자 2007년12월26일

(30) 우선권주장

JP-P-2006-00352377 2006년12월27일 일본(JP)

(71) 출원인

엡슨 이미징 디바이스 가부시키키가이샤

일본국 나가노켄 아즈미노시 도요시나 다자와 6925

(72) 발명자

세가와 야스오

일본 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징디바이스 가부시키키가이샤 내

아오따 마사아끼

일본 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징디바이스 가부시키키가이샤 내

(뒷면에 계속)

(74) 대리인

양영준, 이중희

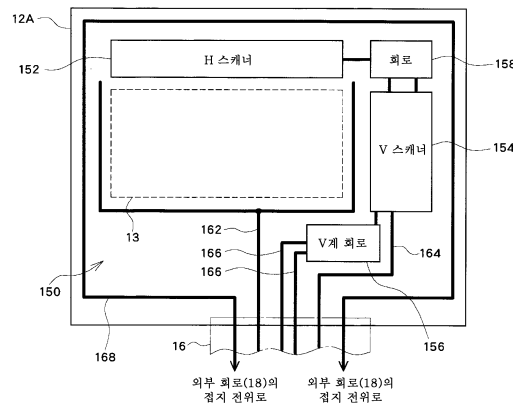
전체 청구항 수 : 총 4 항

(54) 액정 표시 장치

(57) 요약

액정 표시 장치에 대해 정전기 내압을 향상시키는 것이다. 제1 기판과 제2 기판이 액정을 개재하여 대향하고 있다. 제2 기판에는, 액정과는 반대측에 투광성 도전막이 형성되어 있다. 제1 기판에는, 화소 전극이 배치된 화소 영역(13)의 외측에 주변 회로(150)가 설치되어 있다. 화소 영역(13)의 외측에 또한 더미 배선(168)이 배치되어 있고, 그 더미 배선(168)은, 주변 회로(150)보다도 기판 외연측에 위치하고, 주변 회로(150)와는 회로상 독립하여 설치되고, 제1 기판의 외부에서 접지된다. 또는, 더미 배선은 보호 저항을 통하여 전원 배선에 접속되어 있다. 또는, 주변 회로에서, 회로 소자의 제어 단자에 접속되는 전원 배선이 보호 저항을 통하여 상기 제어 단자에 접속되어 있다.

대표도



(72) 발명자

오노기 도모히데

일본 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징디바이스 가부시카가이샤 내

마쯔다 히로시

일본 나가노켄 아즈미노시 도요시나 다자와 6925
엡슨 이미징디바이스 가부시카가이샤 내

특허청구의 범위

청구항 1

화소 전극과, 상기 화소 전극이 배치된 화소 영역의 외측에 설치된 주변 회로 및 더미 배선을 포함하는 제1 기관과,

액정을 개재하여 상기 제1 기관에 대향하고, 상기 액정과는 반대측에 형성된 투광성 도전막을 포함하는 제2 기관

을 구비하고,

상기 더미 배선은, 상기 주변 회로보다도 기관 외연측에 위치하고, 상기 주변 회로와는 회로상 독립하여 설치되고, 상기 제1 기관의 외부에서 접지되는 것을 특징으로 하는 액정 표시 장치.

청구항 2

화소 전극과, 상기 화소 전극이 배치된 화소 영역의 외측에 설치된 주변 회로 및 더미 배선을 포함하는 제1 기관과,

액정을 개재하여 상기 제1 기관에 대향하고, 상기 액정과는 반대측에 형성된 투광성 도전막을 포함하는 제2 기관

을 구비하고,

상기 더미 배선은, 보호 저항을 통하여 전원 배선에 접속되어 있는 것을 특징으로 하는 액정 표시 장치.

청구항 3

화소 전극과, 상기 화소 전극이 배치된 화소 영역의 외측에 설치된 주변 회로를 포함하는 제1 기관과,

액정을 개재하여 상기 제1 기관에 대향하고, 상기 액정과 반대측에 형성된 투광성 도전막을 포함하는 제2 기관

을 구비하고,

상기 주변 회로는, 보호 저항을 통하여 회로 소자의 제어 단자에 접속된 전원 배선을 갖는 것을 특징으로 하는 액정 표시 장치.

청구항 4

제1항 내지 제3항 중 어느 한 항에 있어서,

상기 제1 기관은 공통 전극을 더 포함하고,

상기 투광성 도전막은 소정 전위로 유지되는 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은, 액정 표시 장치에 관한 것으로, 특히 액정 표시 장치의 정전기 내압 향상에 관한 것이다.

배경기술

<2> FFS(Fringe Field Switching) 모드의 액정 패널에서는, 액정의 배향을 제어하는 화소 전극과 공통 전극의 양방 이 소자 기관에 설치되어 있고, 이 2개의 전극은 절연막을 개재하여 적층되어 있다. 해당 전극 중에서 상층의 전극에는 슬릿이 형성되어 있다. 슬릿의 긴 변 방향과 거의 평행하게 러빙 처리가 이루어지고, 상기 전극 사이의 전위가 오프 전위인 경우, 액정 분자는 슬릿의 긴 변 방향과 거의 평행하게 배향한다. 오프 전위보다도 큰 전위를 상기 전극 사이에 인가한 경우, 슬릿의 긴 변에 대해 수직인 방향으로 전계(횡 전계)가 발생하고, 액정

분자는 전계 방향을 따르도록 기판에 평행한 면내에서 회전한다(횡 회전한다). 액정 분자의 회전각을 제어함으로써, 투과광량이 제어된다.

<3> 또한, 화소 전극 및 공통 전극의 양방이 소자 기판에 설치된 구조로서, FFS 모드 외에, IPS(In-Plane Switching) 모드가 알려져 있다.

<4> [특허 문헌 1] 일본 특허 공개 평9-105918호 공보

발명의 내용

해결 하고자하는 과제

<5> 액정 패널에 대해, 소형화, 박형화, 협액연화가 진행되고, 또한 터치패널 등의 기능의 부가가 진행되고 있다. 이들에 수반하여, 인체 등에 의한 패널 외부로부터의 정전기가 패널의 문제점을 야기하는 경우가 있다.

<6> 예를 들면, FFS 모드 등에서는, 소자 기판에 대향 배치된 대향 기판에 정전기가 인가되어 해당 대향 기판이 대전한 상태로 되면, 해당 대전에 의해 세로 방향의 전계가 발생하여, 소자 기판의 상기 전극에 의한 액정 배향 제어를 적절하게 행할 수 없는 경우가 있다. 이 경우, 예를 들면 노멀리 블랙의 액정 패널에서는, 흑 표시가 하얗게 들떠(흰색감을 띠고) 콘트라스트가 저하되게 된다. 또한, 하얗게 들뜨는 정도가 화면 전체적으로 불균일할 때에는 표시 얼룩이 관찰된다.

<7> 대책 중 하나로서, 대향 기판의 외표면 전체에 투명 도전막을 형성하고, 이 투명 도전막을 케이스 또는 FPC(Flexible Printed Circuit) 단자에 접속함으로써, 상기 대전을 외부 회로의 접지 전위(GND)로 빠져나가게 하는 방법이 있다(특허 문헌 1 참조).

<8> 그러나, 상기 대책에 의해서도 충분한 정전기 내압이 얻어지지 않는 경우가 있는 것을 알 수 있었다.

<9> 본 발명의 목적은, 액정 표시 장치에 대해 정전기 내압을 향상시키는 것이다.

과제 해결수단

<10> 본 발명에 따른 액정 표시 장치는, 화소 전극과, 상기 화소 전극이 배치된 화소 영역의 외측에 설치된 주변 회로 및 더미 배선을 포함하는 제1 기판과, 액정을 개재하여 상기 제1 기판에 대향하고, 상기 액정과는 반대측에 형성된 투광성 도전막을 포함하는 제2 기판을 구비하고, 상기 더미 배선은, 상기 주변 회로보다도 기판 외연측에 위치하고, 상기 주변 회로와는 회로상 독립하여 설치되고, 상기 제1 기판의 외부에서 접지되는 것을 특징으로 한다.

<11> 또한, 본 발명에 따른 액정 표시 장치는, 화소 전극과, 상기 화소 전극이 배치된 화소 영역의 외측에 설치된 주변 회로 및 더미 배선을 포함하는 제1 기판과, 액정을 개재하여 상기 제1 기판에 대향하고, 상기 액정과는 반대측에 형성된 투광성 도전막을 포함하는 제2 기판을 구비하고, 상기 더미 배선은, 보호 저항을 통하여 전원 배선에 접속되어 있는 것을 특징으로 한다.

<12> 또한, 본 발명에 따른 액정 표시 장치는, 화소 전극과, 상기 화소 전극이 배치된 화소 영역의 외측에 설치된 주변 회로를 포함하는 제1 기판과, 액정을 개재하여 상기 제1 기판에 대향하고, 상기 액정과 반대측에 형성된 투광성 도전막을 포함하는 제2 기판을 구비하고, 상기 주변 회로는, 보호 저항을 통하여 회로 소자의 제어 단자에 접속된 전원 배선을 갖는 것을 특징으로 한다.

<13> 여기서, 상기 제1 기판은 공통 전극을 더 포함하고, 상기 투광성 도전막은 소정 전위에 유지되는 것이 바람직하다.

효과

<14> 상기 구성에 따르면, 정전기가 제1 기판에 침입한 경우에도 더미 배선 또는 보호 저항에 의해 제1 기판의 주변 회로가 보호된다. 이 때문에, 정전기 내성을 향상시킬 수 있다.

발명의 실시를 위한 구체적인 내용

<15> 본 발명의 실시 형태를 설명하기 전에, 정전기 내성을 여러 가지의 평가에 기초하여 고찰하였으므로, 이에 대해서도 6 및 도 7에 도시한 액정 표시 장치의 주연부 부근의 단면도를 참조하여 설명한다.

- <16> 도 6 및 도 7에 도시한 바와 같이, FFS 모드의 종래의 액정 표시 장치(10Z)에서, 제1 기관(100Z)과 제2 기관(200Z)이 시일(304Z)에 의해 접합되고, 이들 기관(100Z, 200Z) 사이에 액정(302Z)이 협지되어 있다. 제1 기관(100Z)의 지지 기관(102Z) 상에는 회로 배선군(104Z)이 배치되어 있고, 회로 배선군(104Z)을 덮어 절연막(114Z)이 배치되어 있다. 또한, 도면에서는 회로 배선군(104Z)을 모식적으로 도시하고 있다. 제2 기관(200Z)의 지지 기관(202Z)의 외표면 상에는 투광성 도전막(208Z)이 배치되어 있고, 이 투광성 도전막(208Z)은 상기 외표면의 전체면에, 즉 지지 기관(202Z)의 외연 즉 제2 기관(200Z)의 외연까지 확장되어 있다. 또한, 예를 들면 다수 개 취득 기관의 전체면에 투광성 도전막(208Z)을 성막하고 해당 기관을 분단함으로써, 투광성 도전막(208Z)이 제2 기관(200Z)의 외연까지 형성된다.
- <17> 투광성 도전막(208Z)에 대해 기중 방전을 행한 바, 도 6에 도시한 바와 같이 투광성 도전막(208Z)의 외연부로부터 발생하는 기중 방전이 관찰되고, 회로 배선군(104Z) 및 이에 연결되는 회로 소자에 파괴가 확인되었다. 이에 따르면, 정전기가 투광성 도전막(208Z)의 외연부로부터 제2 기관(200Z)의 외연부의 기관 측면 상을 넘어 회로 배선군(104Z)에 전파한 것으로 생각된다. 이 경우, 회로 배선군(104Z) 중에서 기관 외연에 가까운 회로 배선일수록 정전기가 전파하기 쉽다고 생각된다.
- <18> 또한, 기관 외연으로부터 떨어진 회로 배선 및 이에 연결되는 회로 소자에서도 파괴가 보여졌다. 이 파괴는, 투광성 도전막(208Z)에 침입한 정전기에 의해 해당 투광성 도전막(208Z)의 전위가 상승하고, 이 전위 상승에 커플링하여(용량성 결합하여) 회로 배선군(104Z)의 전위가 상승함으로써, 일어나는 것으로 생각된다. 즉, 커플링에 의한 정전기의 전파에 의해, 일어나는 것으로 생각된다(도 7 참조). 또한, 도 7에는 커플링의 모습을 컨텐서의 도면 기호에 의해 모식적으로 도시하고 있다. 투광성 도전막(208Z)과의 커플링은, 배선 패턴의 면적이 넓을수록, 즉 배선의 폭이나 길이 등이 클수록 생기기 쉽고, 예를 들면 저저항화를 위해 선풍이 넓게 형성되는 전원 배선 사이에서 생기기 쉽다고 생각된다.
- <19> 또한, 기관 외연을 따라 신장하는 회로 배선쪽이, 기관 외연에 교차하는 방향으로 신장한 회로 배선에 비해 파괴가 일어나기 쉬운 것을 알 수 있었다.
- <20> 이하에 도면을 이용하여 본 발명에 따른 실시 형태에 대해 상세하게 설명한다. 도 1에 실시 형태에 따른 액정 표시 장치(10)의 모식도를 도시한다. 또한, 도면을 알기 쉽게 하기 위해, 도 1 및 후술하는 각 도면에서 다른 도면에 도시한 요소의 일부를 생략하고 있다.
- <21> 도 1에 도시한 바와 같이, 액정 표시 장치(10)는, 액정 패널(12)과, 액정 패널(12)용의 케이스(14)와, FPC(16)와, 외부 회로(18)를 포함하여 구성되어 있다. 액정 패널(12)은 FPC(16)를 통하여 외부 회로(18)에 접속되어 있다. FPC(16) 대신에 각종의 배선체를 이용하는 것도 가능하다. 여기서는, 액정 패널(12)이 FFS 모드인 경우를 예시한다. 또한, 액정 패널(12)은 투과형, 반사형, 반투과형 중 어느 하나이어도 된다.
- <22> 도 2에 액정 패널(12)의 외연 부근의 단면도를 도시한다. 액정 패널(12)은 제1 기관(100)과, 제2 기관(200)과, 액정(302)과, 시일(304)을 포함하여 구성되어 있다. 기관(100, 200)은, 소정의 갭을 두고 대향하고, 주연부에서 시일(304)에 의해 접합되어 있다. 기관(100, 200)과 시일(304)을 포함하여 구성되는 용기 내에 액정(302)이 협지되어 있다.
- <23> 제1 기관(100)은, 예를 들면 글래스 등의 투광성 기관으로 구성되는 지지 기관(102)을 포함하고, 지지 기관(102)의 내표면측 즉 액정(302)측에 절연막(110, 112)과, 공통 전극(116)과, 화소 전극(118)과, 주변 회로(150)와, 도시하지 않은 배향막을 포함하여 구성되어 있다.
- <24> 공통 전극(116) 및 화소 전극(118)은, 쌍을 이루어 액정(302)의 배향을 제어하는, 즉 액정(302)을 구동하는 전극이다. 공통 전극(116)은 복수의 화소에 공통으로 설치되고, 화소 전극(118)은 화소마다 설치되어 그 화소의 표시에 따른 전위가 공급된다. 또한, 공통 전극(116)을 화소마다 설치하여 공통의 전위를 공급하도록 구성하는 것도 가능하다. 즉, 복수의 화소 전극(118)과 적어도 1개의 공통 전극(116)에 의해, 복수의 화소가 구성된다. 또한, 최외주에 위치하는 1주분 또는 그 이상의 화소를 직접적으로는 표시에 기여하지 않는 더미 화소로서 이용하는 경우도 있다.
- <25> FFS 모드의 액정 패널(12)에서는, 전극(116, 118)의 양방이 제1 기관(100)에 설치되고, 전극(116, 118)은 절연막(112)을 개재하여 적층되어 있다. 여기서는 화소 전극(118)이 상층 즉 액정(302)측에 배치되어 있는 경우를 예시하지만, 공통 전극(116)을 상층에 배치하는 것도 가능하다. 상층의 화소 전극(118)에는 도시되지 않는 슬릿이 형성되어 있고, 해당 슬릿을 통하여 전극(116, 118) 사이에 발생하는 전계에 의해 액정(302)의 배향이 제어된다. 전극(116, 118)은 예를 들면 ITO(Indium Tin Oxide) 등의 투광성 도전막으로 구성되어 있다.

- <26> 주변 회로(150)는, 전극(116, 118)은 화소 영역(13)의 외측에 배치된 회로이다. 여기서, 화소 영역(13)은 복수의 화소가 배치된 영역이며, 바꿔 말하면 화소 영역(13) 내에서 복수의 화소가 배열되어 있다. 또한, 더미 화소의 영역도 화소 영역(13)에 포함되는 것으로 한다. 주변 회로(150)에 대해서는 후에 예시한다.
- <27> 절연막(110, 112)은, 예를 들면 산화 실리콘, 질화 실리콘 등으로 구성되고, 지지 기관(102) 상에 적층되어 있다. 또한, 설명을 알기 쉽게 하기 위해 공통 전극(116)보다도 하층 즉 지지 기관(102)층을 절연막(110)으로 하고 해당 절연막(110) 상에 절연막(112)이 적층되어 있는 경우를 예시하고 있지만, 이들 절연막(110, 112)을 통합하여 절연막(114)이라고 부르는 것으로 한다. 절연막(110, 112)은 각각 단층막이어도 되고, 다층막이어도 된다. 화소 전극(118)을 덮어 도시하지 않은 배향막이 배치되어 있고, 해당 배향막은 러빙 처리되어 있다.
- <28> 또한, 도 2에서는 주변 회로(150)가 지지 기관(102)에 접촉하여 절연막(110)에 덮여져 있는 경우를 예시하고 있지만, 주변 회로(150)를, 다층막으로 구성한 절연막(114) 내에 매설하여 지지 기관(102)에 접촉하지 않도록 구성하여도 된다.
- <29> 제2 기관(200)은, 예를 들면 글래스 등의 투광성 기관으로 구성되는 지지 기관(202)을 포함하고, 지지 기관(202)의 내표면측 즉 액정(302)측에 차광막(204)과, 컬러 필터(206)와, 도시되지 않는 배향막을 포함하고, 지지 기관(202)의 외표면측 즉 액정(302)과는 반대측에 투광성 도전막(208)을 포함하여 구성되어 있다.
- <30> 지지 기관(202)은, 제1 기관(100)에 대향하여 배치되고, 전극(116, 118)과 주변 회로(150)에 대향하는 크기를 갖고 있다. 차광막(204)은, 지지 기관(202) 상에 배치되고, 지지 기관(202)의 전체면에 확장되어 있음과 함께 화소 전극(118)에 대향하는 위치에 개구를 갖고 있다. 또한, 더미 화소에 대향하는 부분에는 개구는 형성되어 있지 않다. 차광막(204)은 예를 들면 흑색 안료를 함유한 수지 등으로 구성되어 있다. 컬러 필터(206)는, 지지 기관(202) 상에 배치되고, 차광막(204)의 개구부에 설치되어 전극(116, 118)에 대향하고 있다. 차광막(204) 및 컬러 필터(206)를 덮어 도시하지 않은 배향막이 배치되어 있고, 해당 배향막은 러빙 처리되어 있다.
- <31> 투광성 도전막(208)은, 지지 기관(202)의 외표면 상에 배치되고 해당 기관(202)을 개재하여 액정(302), 전극(116, 118) 등에 대향하고 있다. 즉, 투광성 도전막(208)은 제2 기관(200)에서 액정(302)에 접하는 면과는 반대측에 위치하고 있다. 투광성 도전막(208)은, 임의의 소정 전위, 예를 들면 접지 전위로 유지되고, 패널 외부로부터 제2 기관(200)에 침입하는 정전기를 빠져나게 하여 제2 기관(200)의 대전을 방지한다. 즉, 투광성 도전막(208)은 실드막의 역할을 한다. 이에 의해, 제2 기관(200)의 대전에 의한 문제점, 예를 들면 콘트라스트의 저하나 표시 얼룩을 억제할 수 있다. 투광성 도전막(208)은 패터닝되는 일 없이(간극 없이) 형성하여도 되고, 또는 정전기에 대한 실드 효과를 발휘하는 한 예를 들면 그물코 형상으로 패터닝되어 있어도 된다.
- <32> 투광성 도전막(208)은, 예를 들면 ITO 등으로 구성되고, 무기 재료와 유기 재료 중 어느 하나로 구성하여도 되고, 스퍼터법, 플라즈마 CVD(Chemical Vapor Deposition)법, 스핀 코팅법, 인쇄법 등의 방법에 의해 형성 가능하다. 투광성 도전막(208)의 저항율(시트 저항)은, 예를 들면 $10^5 \Omega/\square$ 이며, 낮을수록 바람직하다. 또한, 투광성 도전막(208)의 외연이 지지 기관(202)의 외연 즉 제2 기관(200)의 외연까지 미치고 있는 경우를 예시하지만, 투광성 도전막(208)의 배치 영역은 이에 한정되는 것은 아니다.
- <33> 이하에, 액정 패널(12)을 예시한다. 도 3~도 5에 제1 예~제3 예에 따른 액정 패널(12A~12C)을 설명하는 평면도를 도시한다. 또한, 도면의 번잡을 피하기 위해, 화소 영역(13)의 외측의 영역을 널리 도시하고, 배선의 접속 형태 등을 일부 생략하여 도시하고 있다.
- <34> 도 3에 예시되는 액정 패널(12A)에서는, 주변 회로(150)는 H 스캐너(152), V 스캐너(154), V계 회로(156), 회로(158), COM 배선(162), 배선(164, 166) 등을 포함하여 구성되어 있다.
- <35> H 스캐너(152) 및 V 스캐너(154)는 표시 화면의 수평 방향 및 수직 방향으로 화소를 주사하기 위한 회로이다. V계 회로(156)는 예를 들면 레벨 시프터이며, 여기서는 V 스캐너(154)와 접속되어 있다. 회로(158)는, 예를 들면 제어 회로, 신호 처리 회로, 검사 회로 등이며, 여기서는 스캐너(152, 154)에 접속되어 있다. COM 배선(162)은, 공통 전극(116)(도 2 참조)에 인가하는 전위(커먼 전위)를 공급하는 배선이다. COM 배선(162)은, FPC(16)와의 접속단으로부터 화소 영역(13)을 향해 연신하고, 여기서는 화소 영역(13) 부근으로부터 해당 영역(13)의 3번을 따라 연신하고 있다. 배선(164)은, V 스캐너(154)용의 제어 신호 배선이며, FPC(16)와의 접속단으로부터 V 스캐너(154)를 향해 연신하고 있다. 배선(166)은 예를 들면 V계 회로(156)에의 입력 신호 배선이며 FPC(16)와의 접속단으로부터 V계 회로(156)를 향해 연신하고 있다. 또한, 도 3에서는 배선(166)이 2개인 경우를 예시하고 있다.

- <36> 액정 패널(12A)은, 화소 영역(13)의 외측에 더미 배선(168)을 포함하고 있다. 더미 배선(168)은, 스캐너(152, 154) 등을 포함하여 구성되는 주변 회로(150)보다도 기관 외연측에 배치되어 있고, 액정 패널(12A)의 각종 배선 중에서 최외주에 위치하는 배선이다. 또한, 더미 배선(168)은, 주변 회로(150)에는 접속되어 있지 않고, 즉 주변 회로(150)와는 회로상, 독립하여 설치되어 있다. 이와 같은 배치·접속 형태에 따르면, 더미 배선(168)은 주변 회로(150)와는 교차하지 않고 있다. 더미 배선(168)은 주변 회로(150)를 둘러싸고 있다. 더미 배선(168)은 FPC(16)와의 접속부에서도 주변 회로(150)와의 교차가 회피되어 있는 것이 바람직하고, 이 경우 더미 배선(168)은 액정 패널(12A) 내에서는 닫힌 경로(폐 루프)를 구성하지 않고, 더미 배선(168)의 양단은 각각 FPC(16)와의 접속부에 인출되어 있다. 더미 배선(168)의 양단부는 FPC(16)를 통하여 외부 회로(18)의 접지 전위에 접속되어 있다. 접지 전위에의 접속에는 $10k\Omega \sim 1M\Omega$ 의 저항을 통하여 행하여도 된다.
- <37> 상기 구성에 의해, 정전기가 투광성 도전막(208)의 외연부로부터 지지 기관(202)의 측면상을 넘어 제1 기관(100)에 침입한 경우에도, 해당 정전기를 더미 배선(168)을 통하여 외부 회로(18)의 접지 전위에 흘릴 수 있다. 따라서, 정전기가 주변 회로(150)에 전과하는 것을 억제할 수 있어, 정전기 내성이 향상된다.
- <38> 더미 배선(168)은 주변 회로(150)에 교차하지 않고 있다. 이 때문에, 더미 배선(168)에 침입한 정전기가 커플링에 의해 주변 회로(150)에 전과하는 것이 억제된다. 이에 의해서도 정전기 내성이 향상된다.
- <39> 더미 배선(168)은 외부 회로(18)의 접지 전위에 접속되어 있으므로, 더미 배선(168)에 정전기가 침입한 경우에는 해당 접지 전위가 상승할 수 있다. 그러나, 상기 접지 전위를 기준으로 하여 상대적으로 전압값이 설정되어 있는 신호나 전원 전위 등에 대해서는, 접지 전위의 상승의 영향이 억제된다. 이 때문에, 더미 배선(168)을 예를 들면 액정 패널(12A) 내의 접지 전위에 접속하는 경우에 비해, 정전기 내성이 향상된다.
- <40> 도 4에 예시된 액정 패널(12B)에서는, 주변 회로(150)는 H 스캐너(152), V 스캐너(154), V계 회로(156), 회로(158), COM 배선(162), 배선(164, 166), 전원 배선(169) 등을 포함하여 구성되어 있다. 또한, 액정 패널(12B)은 더미 배선(170) 및 보호 저항(180)을 포함하고 있다. 또한, 상기한 바와 마찬가지로의 구성 요소는 동일한 참조 부호를 붙여 상세한 설명은 생략한다.
- <41> 전원 배선(169)은, 예를 들면 전원 전위 V_{ss} 를 공급하는 배선이며, FPC(16)와의 접속단으로부터 연신하여 V계 회로(156) 및 H 스캐너(152)에 접속되어 있다. 또한, 전원 V_{ss} 는 예를 들면 V계 회로(156)를 통하여 V 스캐너(154)에 공급되고, H 스캐너(152)를 통하여 회로(158)에 공급된다.
- <42> 더미 배선(170)은, 저항(180)을 통하여 전원 배선(169)에 접속되고, 패널의 외주를 둘러싸고, 또 하나의 저항(180)을 통하여 전원 배선에 다시 접속되어 있다. 더미 배선(170)은, 여기서는 주변 회로(150)의 각종 배선보다도 최외주에 위치하고 있다. 더미 배선(170)은, 스캐너(152, 154), V계 회로(156), 회로(158) 등을 둘러싸고, 기관 외연부를 따라 연신하고, 액정 패널(12B) 내에서 폐 루프를 형성하고 있다.
- <43> 보호 저항(180)의 저항값은 예를 들면 $10k\Omega \sim 10M\Omega$ 이다. 보호 저항(180)은 예를 들면 실리콘막을 이용하여 구성하는 것이 가능하다.
- <44> 상기 구성에 의해, 정전기가 투광성 도전막(208)의 외연부로부터 지지 기관(202)의 측면상을 넘어 제1 기관(100)의 최외주 배선인 더미 배선(170)에 침입한 경우에도, 해당 정전기는 보호 저항(180)에서 소비된다. 또한, 투광성 도전막(208)에 침입한 정전기가 커플링에 의해 더미 배선(170)의 전위 변동을 야기한 경우에도, 전위 변동은 보호 저항(180)에서 소비된다. 이 때문에, 침입한 정전기가 스캐너(152) 등의 회로 소자에 전과하는 것이 억제된다. 따라서, 정전기 내성이 향상된다.
- <45> 도 5에 예시된 액정 패널(12C)에서, 주변 회로(150)는, 도 4에 예시의 상기 구성에 추가하여 전원 배선(172)과 보호 저항(182)을 포함하고 있다. 전원 배선(172) 및 보호 저항(182)은, 액정 패널(12C)에서는 더미 배선(170)의 상기 폐 루프 부분의 내측에 배치되어 있다. 또한, 상기한 바와 마찬가지로의 구성 요소는 동일한 참조 부호를 붙여 상세한 설명은 생략한다.
- <46> 전원 배선(172)은, V 스캐너(154)와 회로(158)에서 이용되는 전원 전위를 공급하는 배선이다. 또한, 해당 전원 전위는, 액정 패널(12C)에서 생성되는 전위이어도 되고, 외부 회로(18)(도 1 참조) 등으로부터 공급되는 전위이어도 된다. 전원 배선(172)은, V 스캐너(154) 내를 통과하여 기관 외연을 따라 연신하고, 보호 저항(182)을 통하여 회로(158)에 접속되어 있다. 보호 저항(182)의 저항값은 예를 들면 $10k\Omega \sim 10M\Omega$ 이며, 보호 저항(182)은 예를 들면 실리콘막을 이용하여 구성하는 것이 가능하다.
- <47> 액정 패널(12C)에서의 회로(158)는, 전원 배선(172)에 의해 공급되는 상기 전원 전위를 제어 신호로서

이용한다. 예를 들면, 해당 회로(158)로서 H 스캐너(152)와 V 스캐너(154)에서 공용되는 신호 처리 회로나 검사 회로 등을 들 수 있고, 전원 배선(172)에 의한 상기 전원 전위가 공급되어 있는 경우에는 V 스캐너(154)용 회로로 절환되고, 해당 전원 전위가 공급되어 있지 않은 경우에는 H 스캐너(152)용 회로로 절환된다. 이와 같은 절환은, 예를 들면 MOS(Metal Oxide Semiconductor) 트랜지스터 등의 스위칭 소자를 이용함으로써 가능하고, 스위칭 소자의 제어 단자, 예를 들면 MOS 트랜지스터의 게이트에 전원 배선(172)이 접속되어 있다.

- <48> 특히 전원 배선(172)에는 V 스캐너(154)로부터 상기 제어 단자에 이르는 경로 도중에 보호 저항(182)이 삽입되어 있고, 보호 저항(182)은 상기 제어 단자의 전단에 설치되어 있다.
- <49> 상기 구성에 의해, 투광성 도전막(208)에 침입한 정전기가 커플링에 의해 전원 배선(172)의 전위 변동을 야기할 경우에도, 전위 변동은 보호 저항(182)에서 소비된다. 또한, 정전기가 투광성 도전막(208)의 외연부로부터 지지 기관(202)의 측면 상을 넘어 제1 기관(100)의 전원 배선(172)에 침입한 경우에도, 해당 정전기는 보호 저항(182)에서 소비된다. 이 때문에, 침입한 정전기가 상기 스위칭 소자의 제어 단자에 전파하는 것이 억제된다. 따라서, 정전기 내성이 향상된다.
- <50> 여기서, 기관 외연을 따라 신장하는 배선에는 정전기가 전파하기 쉽다라고 하는 것의 상기 평가를 감안하면, 배선(170, 172)에 보호 저항(180, 182)을 삽입함으로써 정전기 내성 향상이 보다 확실하게 도모된다.
- <51> 또한, 보호 저항(180, 182)이 삽입된 배선(170, 172)과 더미 배선(168)을 여러 가지로 조합하여도 되고, 이에 의해 정전기 내성을 더 향상시키는 것이 가능하다. 또한, 더미 배선(168)과 보호 저항(180, 182)이 삽입된 배선(170, 172)과는 각각 투광성 도전막(208)을 거치지 않고 제1 기관(100)에 침입하는 정전기에 대해서도 유효하다.
- <52> 또한, 상기에서는 액정(302)을 구동하는 전극(116, 118)이 절연막(112)을 개재하여 적층된 FFS 모드를 예시하였지만, 양쪽 전극(116, 118)을 동층에(예를 들면 절연막(112) 상에) 배치하여 IPS 모드를 구성하는 것도 가능하다. IPS 모드 경우, 예를 들면 빔살 무늬 형상의 패턴의 전극(116, 118)이, 해당 빔살 무늬 형상을 서로 맞물리게 한 형태로 배치된다. 또한, 공통 전극(116)이 액정(302)을 개재하여 화소 전극(118)에 대항하는 TN(Twisted Nematic) 모드 등의 액정 표시 장치에, 액정 표시 장치(10)의 상기 구조를 응용하는 것도 가능하다.

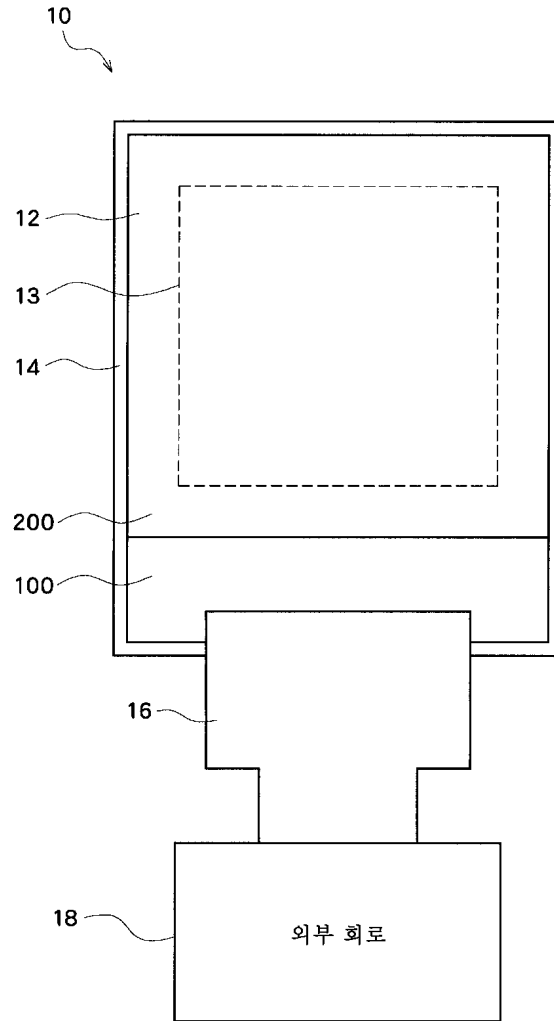
도면의 간단한 설명

- <53> 도 1은 본 발명의 실시 형태에 따른 액정 표시 장치의 모식도.
- <54> 도 2는 본 발명의 실시 형태에 따른 액정 패널의 단면도.
- <55> 도 3은 본 발명의 실시 형태에 따른 액정 패널의 제1 예를 설명하는 평면도.
- <56> 도 4는 본 발명의 실시 형태에 따른 액정 패널의 제2 예를 설명하는 평면도.
- <57> 도 5는 본 발명의 실시 형태에 따른 액정 패널의 제3 예를 설명하는 평면도.
- <58> 도 6은 FFS 모드의 종래의 액정 표시 장치에 대해 정전기의 영향을 설명하는 단면도.
- <59> 도 7은 FFS 모드의 종래의 액정 표시 장치에 대해 정전기의 영향을 설명하는 단면도.
- <60> <도면의 주요 부분에 대한 부호의 설명>
- <61> 10 : 액정 표시 장치
- <62> 13 : 화소 영역
- <63> 18 : 외부 회로
- <64> 100 : 제1 기관
- <65> 116 : 공통 전극
- <66> 118 : 화소 전극
- <67> 150 : 주변 회로
- <68> 168, 170 : 더미 배선

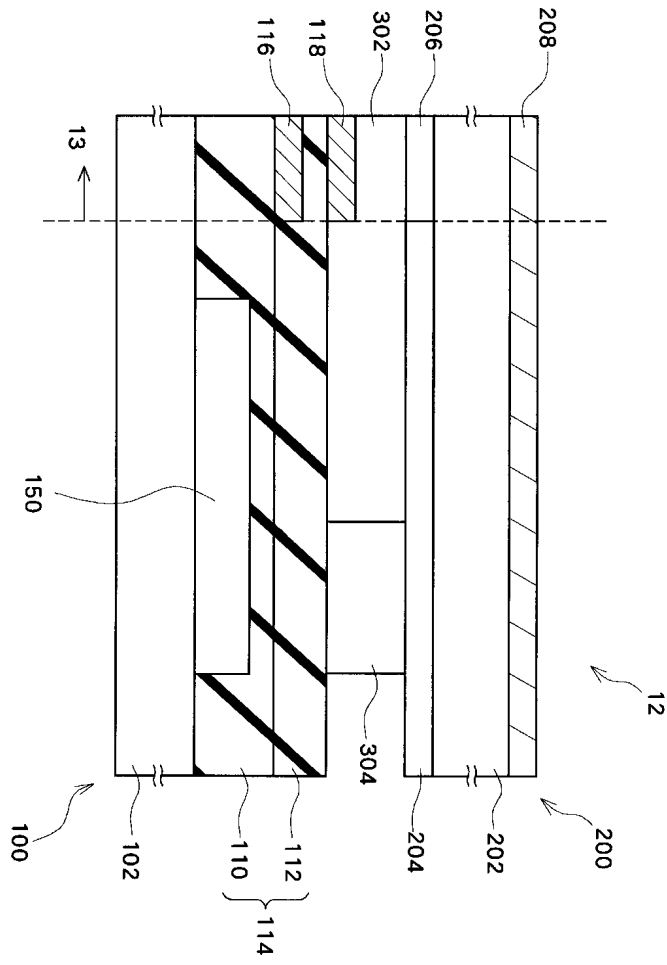
- <69> 172 : 전원 배선
- <70> 180, 182 : 보호 저항
- <71> 200 : 제2 기판
- <72> 208 : 투광성 도전막
- <73> 302 : 액정

도면

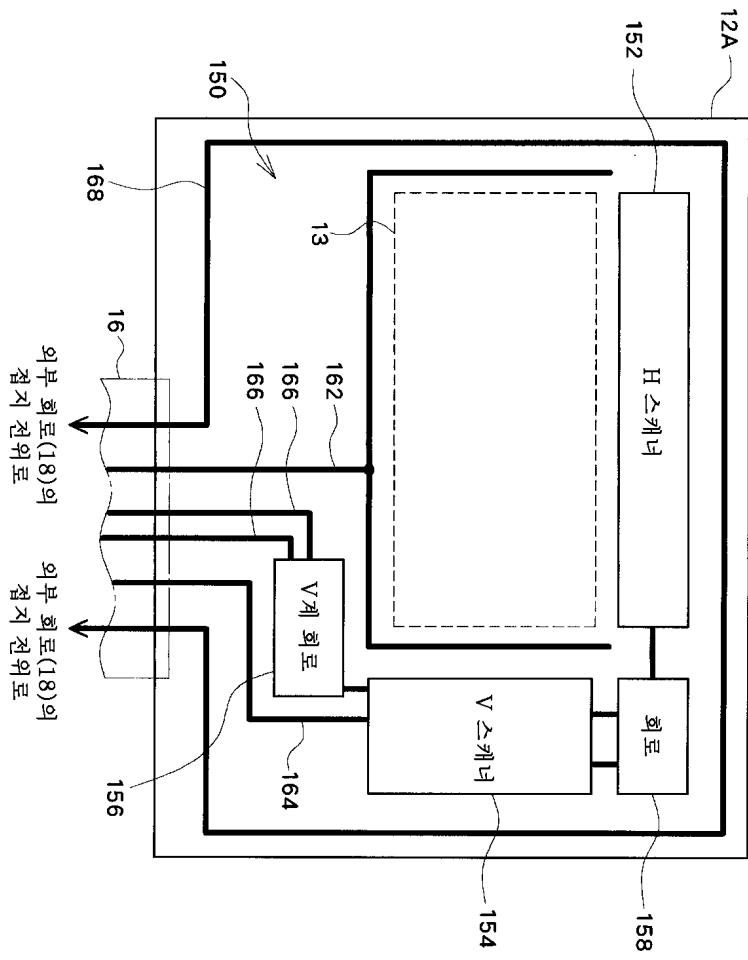
도면1



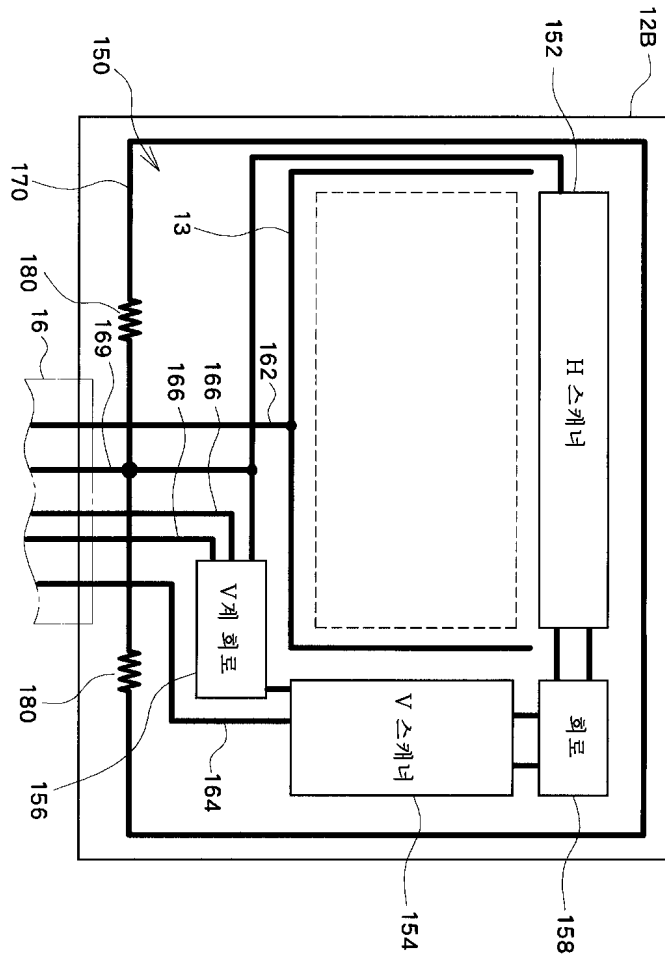
도면2



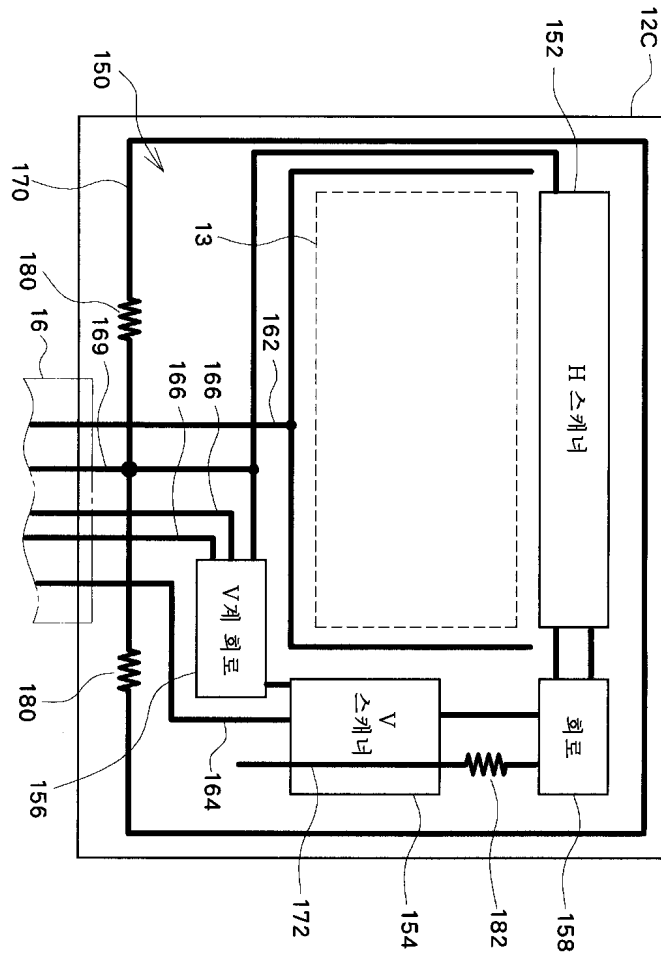
도면3



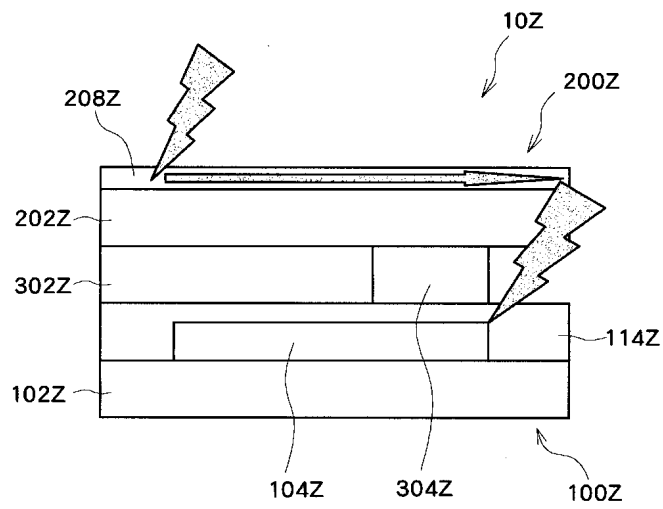
도면4



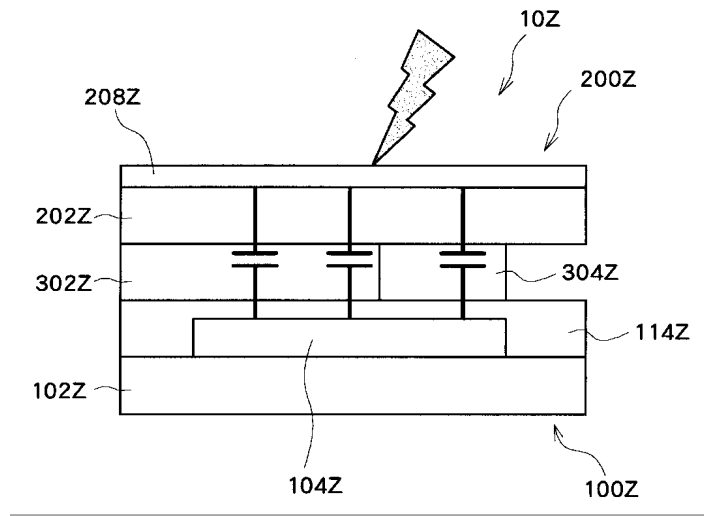
도면5



도면6



도면7



专利名称(译)	液晶显示器		
公开(公告)号	KR1020080063115A	公开(公告)日	2008-07-03
申请号	KR1020070137222	申请日	2007-12-26
[标]申请(专利权)人(译)	爱普生映像元器件有限公司		
申请(专利权)人(译)	猎户座森成像装置可否让这个夏		
当前申请(专利权)人(译)	猎户座森成像装置可否让这个夏		
[标]发明人	SEGAWA YASUO 세가와야스오 AOTA MASA AKI 아오타마사아끼 ONOGI TOMOHIDE 오노기도모히데 MATSUDA HIROSHI 마쯔다히로시		
发明人	세가와야스오 아오타마사아끼 오노기도모히데 마쯔다히로시		
IPC分类号	G02F1/1345		
CPC分类号	G02F1/13452 G02F1/136204 G02F2202/22		
代理人(译)	LEE , JUNG HEE		
优先权	2006352377 2006-12-27 JP		
外部链接	Espacenet		

摘要(译)

从而提高了液晶显示装置的静电耐受电压。第一基板和第二基板彼此面对，液晶介于它们之间。在第二基板上，在与液晶相对的一侧上形成透射导电膜。在第一基板上，外围电路150设置在像素区域13的外部，像素电极设置在像素区域13上。虚设布线168也设置在像素区域13的外侧。虚设布线168位于比周边电路150更靠近基板外边缘侧的位置，并从第一个基板的外部接地。或者，虚设布线通过保护电阻连接到电源布线。或者，在外围电路中，连接到电路元件的控制端子的电源布线通过保护电阻器连接到控制端子。

