

특허청구의 범위

청구항 1

밀봉영역 및 상기 밀봉영역을 감싸는 노출영역을 구분하는 밀봉부재를 포함하는 기관;

상기 밀봉영역에 배치되는 게이트 라인;

상기 밀봉영역에 배치되며 상기 게이트 라인의 상부에 배치된 데이터 라인;

상기 게이트 라인을 통해 인가된 제1구동신호를 이용하여 상기 데이터 라인으로 인가된 제2 구동신호를 출력하는 구동 스위칭 소자;

상기 제2 구동신호에 의하여 영상을 표시하는 화소;

상기 노출영역으로부터 상기 밀봉영역으로 연장되고 상기 게이트 라인과 동일 평면상에 배치되며, 상기 제2 구동신호를 제공하는 신호중계배선; 및

상기 밀봉영역 내에서 상기 신호중계배선 및 상기 데이터 라인을 전기적으로 연결하는 콘택 부재를 포함하는 표시기판.

청구항 2

제1항에 있어서, 상기 제2 구동신호가 출력되는 드레인 전극을 노출하는 콘택홀을 갖는 유기막 패턴을 더 포함하는 것을 특징으로 하는 표시기판.

청구항 3

제1항에 있어서, 상기 콘택 부재는 상기 신호중계배선 및 상기 데이터 라인을 전기적으로 연결하는 투명 도전 패턴 및 상기 투명 도전 패턴 상에 형성된 금속 패턴을 포함하는 것을 특징으로 하는 표시기판.

청구항 4

제1항에 있어서, 상기 화소는 투명 도전 물질을 포함하는 투명 전극 및 금속을 포함하는 반사 전극인 것을 특징으로 하는 표시기판.

청구항 5

제1항에 있어서, 상기 밀봉영역으로부터 상기 노출영역으로 연장되고, 상기 게이트 라인과 동일 평면상에 배치된 테스트 게이트 라인;

상기 밀봉영역으로부터 상기 노출영역으로 연장되고, 상기 데이터 라인과 동일 평면상에 배치된 테스트 데이터 라인; 및

상기 밀봉영역에 배치되며, 상기 테스트 게이트 라인으로 인가된 제1 테스트 신호 및 상기 테스트 데이터 라인으로 인가된 제2 테스트 신호에 의하여 상기 제2 테스트 신호를 상기 데이터 라인으로 출력하는 테스트 스위칭 소자를 포함하는 테스트 모듈을 포함하는 것을 특징으로 하는 표시기판.

청구항 6

기관상에 게이트라인 및 상기 게이트라인과 동일 평면에 배치된 신호 중계 배선을 형성하는 단계;

상기 게이트라인 및 신호 중계 배선을 절연하는 게이트 절연막 상에 상기 게이트라인과 오버랩된 반도체 패턴 및 상기 반도체 패턴의 일측과 연결되고 상기 신호 중계 배선과 오버랩된 오버랩부를 갖는 데이터라인 및 상기 반도체 패턴의 타측과 연결된 출력단을 형성하는 단계;

상기 출력단을 노출하는 제1 콘택홀 및 상기 오버랩부를 노출하는 제2 콘택홀들을 갖는 유기막 패턴을 형성하는 단계;

상기 제1 콘택홀을 통해 노출된 상기 출력단에 금속 전극을 포함하는 화소전극 및 상기 제2 콘택홀을 통해 노출된 상기 신호 중계 배선 및 상기 데이터 라인을 연결하는 콘택 부재를 형성하는 단계; 및

상기 콘택 부재를 밀봉하기 위해, 상기 콘택부재의 바깥쪽에 밀봉 부재를 형성하는 것을 포함하는 표시기판의 제조 방법.

청구항 7

제6항에 있어서, 상기 신호 중계 배선은 상기 밀봉부재의 안쪽에 형성된 밀봉영역으로부터 상기 밀봉부재의 바깥쪽에 형성된 노출 영역으로 연장된 것을 특징으로 하는 표시기판의 제조 방법.

청구항 8

제6항에 있어서, 상기 화소 전극 및 상기 콘택 부재를 형성하는 단계는

상기 제2 절연막 상에 투명 도전층 및 금속 도전층을 형성하는 단계; 및

상기 투명 도전층 및 금속 도전층을 패터닝 하는 단계를 포함하는 것을 특징으로 하는 표시기판의 제조 방법.

청구항 9

제8항에 있어서, 상기 투명 도전층은 산화 주석 인듐 및 산화 아연 인듐으로 이루어진 군으로부터 선택된 어느 하나 이상을 포함하는 것을 특징으로 하는 표시기판의 제조 방법.

청구항 10

제8항에 있어서, 상기 금속 도전층은 크롬, 몰리브덴, 네오디뮴으로 이루어진 군으로부터 선택된 어느 하나 이상을 포함하는 것을 특징으로 하는 표시기판의 제조 방법.

청구항 11

제6항에 있어서, 상기 게이트 라인을 형성하는 단계에서는 상기 밀봉 부재 안쪽에 테스트 게이트 라인이 형성되고,

상기 반도체 패턴을 형성하는 단계에서는 상기 테스트 게이트 라인과 오버랩된 테스트 반도체 패턴이 형성되고,

상기 데이터 라인을 형성하는 단계에서는 상기 데이터 라인으로부터 분기되고 테스트 반도체 패턴의 일측과 연결된 테스트 출력단 및 상기 테스트 반도체 패턴의 타측과 연결된 테스트 데이터 라인이 형성되는 것을 특징으로 하는 표시기판의 제조 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <13> 본 발명은 표시기판 및 이의 제조 방법에 관한 것이다.
- <14> 최근 들어, 박막 트랜지스터와 같은 반도체 소자의 제조 기술의 개발에 따라 휴대폰, 컴퓨터, MP3 플레이어와 같은 정보처리장치(information processing device)의 기술 개발이 급속히 진행되고 있다. 또한, 최근에는 정보처리장치에서 처리된 데이터를 인식하기 위한 표시장치(display apparatus)의 기술 개발 역시 급속히 진행되고 있다.
- <15> 대표적인 표시장치인 액정표시장치(liquid crystal display device, LCD)는 액정(liquid crystal)의 광학적 특성 및 전기적 특성을 이용하여 영상을 표시한다. 액정표시장치의 액정은 광을 발생하지 못하기 때문에 액정표시장치는 영상을 표시하기 위한 광을 필요로 한다.
- <16> 광의 종류에 따라서 액정표시장치는 투과형 액정표시장치(transmissive type LCD), 반사형 액정표시장치(reflective type LCD) 및 반사-투과형 액정표시장치(trans-reflective type LCD)로 구분된다.
- <17> 투과형 액정표시장치는 액정표시패널의 하부에 배치된 램프에서 발생된 광을 이용하여 영상을 표시한다. 반사형 액정표시장치는 외부 태양광, 인공광 등에서 발생된 광을 이용하여 영상을 표시한다. 반사-투과형 액정표시장치

는 액정표시패널의 하부에 배치된 램프에서 발생된 광뿐만 아니라 외부 태양광, 인공광 등에서 발생된 광들을 이용하여 영상을 표시한다.

<18> 이들 중 반사-투과형 액정표시장치는 휘도가 낮은 환경에서 영상을 표시하기 위해 광을 발생하는 램프를 포함한다. 또한, 반사-투과형 액정표시장치에 포함되어 액정을 제어하기 위한 화소 전극(pixel electrode)은 램프에서 발생된 광을 투과시키는 투명 전극 및 외부광을 반사시키기 위한 반사 전극을 포함한다. 예를 들면, 반사전극은 투명전극 상에 배치될 수 있다.

<19> 그러나, 종래 반사-투과형 액정표시장치는 반사전극 및 투명전극을 형성할 때 반사-투과형 액정표시장치에 포함된 박막 트랜지스터의 소오스 전극(source electrode)에 연결된 데이터 라인(data line)의 단부에 형성된 패드에도 반사 전극 및 투명전극과 동일한 금속 패턴 및 도전성 투명 패턴이 함께 형성된다.

<20> 데이터 라인의 패드를 덮고 있는 금속 패턴을 에칭(etch)에 의하여 습식 식각할 경우, 패드로 에칭이 스며들어 패드가 금속 패턴과 함께 식각 되어 구동 신호가 데이터 라인으로 전달되지 않는 문제점을 갖는다. 이를 방지하기 위해서 금속 패턴을 제거하지 않을 경우, 금속 패턴이 부식되는 문제점을 갖는다.

발명이 이루고자 하는 기술적 과제

<21> 따라서, 본 발명은 표시장치에서 구동 신호가 인가되는 패드의 손상을 방지하여 영상의 표시품질 저하를 방지한 표시장치를 제공한다.

<22> 또한, 본 발명은 상기 표시장치의 제조 방법을 제공한다.

발명의 구성 및 작용

<23> 이와 같은 본 발명의 하나의 목적을 구현하기 위하여 본 발명에 의한 표시기판은 밀봉영역 및 밀봉영역을 감싸는 노출영역을 구분하는 밀봉부재를 포함하는 기판, 밀봉영역에 배치되는 게이트 라인, 밀봉영역에 배치되며 게이트 라인의 상부에 배치된 데이터 라인, 게이트 라인을 통해 인가된 제1구동신호를 이용하여 데이터 라인으로 인가된 제2 구동신호를 출력하는 구동 스위칭 소자, 제2 구동신호에 의하여 영상을 표시하는 화소, 노출영역으로부터 밀봉영역으로 연장되고 게이트 라인과 동일 평면상에 배치되며 제2 구동신호를 제공하는 신호중계배선 및 밀봉영역 내에서 신호중계배선 및 데이터 라인을 전기적으로 연결하는 콘택 부재를 포함하는 표시기판을 포함한다.

<24> 또한, 본 발명의 다른 목적을 구현하기 위한 본 발명에 의한 표시기판의 제조 방법은 기판상에 게이트라인 및 게이트라인과 동일 평면에 배치된 신호 중계 배선을 형성하고, 게이트라인 및 신호 중계 배선을 절연하는 게이트 절연막 상에 게이트라인과 오버랩된 반도체 패턴 및 반도체 패턴의 일측과 연결되고 신호 중계 배선과 오버랩된 오버랩부를 갖는 데이터라인 및 반도체 패턴의 타측과 연결된 출력단을 형성한다. 출력단을 노출하는 제1 콘택홀 및 오버랩부를 노출하는 제2 콘택홀들을 갖는 유기막 패턴을 형성하고, 제1 콘택홀을 통해 노출된 출력단에 금속 전극을 포함하는 화소전극 및 제2 콘택홀을 통해 노출된 신호 중계 배선 및 데이터 라인을 연결하는 콘택 부재를 형성한다. 콘택 부재를 밀봉하기 위해 콘택부재의 바깥쪽에 밀봉 부재를 형성하는 표시기판의 제조 방법을 제공한다.

<25> 이하, 첨부된 도면들을 참조하여 본 발명의 실시예들에 따른 표시기판 및 이의 제조 방법에 대하여 상세하게 설명하지만, 본 발명이 하기의 실시예들에 제한되는 것은 아니며, 해당 분야에서 통상의 지식을 가진 자라면 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 본 발명을 다양한 다른 형태로 구현할 수 있을 것이다. 첨부된 도면에 있어서, 기판, 게이트 라인, 데이터 라인, 반도체 패턴 또는 구조물들 치수는 본 발명의 명확성을 기하기 위하여 실제보다 확대하여 도시한 것이다. 본 발명에 있어서, 기판, 게이트 라인, 데이터 라인, 반도체 패턴 또는 구조물들이 "상에", "상부에" 또는 "하부"에 형성되는 것으로 언급되는 경우에는 기판, 게이트 라인, 데이터 라인, 반도체 패턴 또는 구조물들이 직접 기판, 게이트 라인, 데이터 라인, 반도체 패턴 또는 구조물들 위에 형성되거나 아래에 위치하는 것을 의미하거나, 다른 기판, 게이트 라인, 데이터 라인, 반도체 패턴 또는 구조물들이 기판상에 추가로 형성될 수 있다. 또한, 기판, 게이트 라인, 데이터 라인, 반도체 패턴 또는 구조물들이, 예를 들어, "제1", "제2", "제3" 및/또는 "제4" 등으로 언급되는 경우, 이는 이러한 부재들을 한정하기 위한 것이 아니라 단지 기판, 게이트 라인, 데이터 라인, 반도체 패턴 또는 구조물들을 구분하기 위한 것이다. 따라서, 예를 들어, "제1", "제2", "제3" 및/또는 "제4"와 같은 기판, 게이트 라인, 데이터 라인, 반도체 패턴 또는 구조물들에 대하여 각기 선택적으로 또는 교환적으로 사용될 수 있다.

- <26> 표시 기판(Display Substrate)
- <27> 실시예 1
- <28> 도 1은 본 발명의 제1 실시예에 의한 표시 기판을 도시한 평면도이다. 도 2는 도 1의 I-I' 선을 따라 절단한 단면도이다. 도 3은 도 1의 II-II' 선을 따라 절단한 단면도이다. 도 1에서 참조부호 100a는 영상이 표시되는 유효 디스플레이 영역(effective display region)이다.
- <29> 도 1 내지 도 3들을 참조하면, 표시 기판(display substrate;100)은 기판(substrate;10), 게이트 라인(gate line; 20), 데이터 라인(data line; 30), 구동 스위칭 소자(40), 화소(pixel; 50), 신호 중계 배선(signal relay wire; 60) 및 콘택 부재(contact member;70)를 포함한다.
- <30> 기판(10)은, 예를 들어, 투명한 기판을 포함할 수 있다. 본 실시예에서 기판(10)은 유리 기판이다.
- <31> 기판(10)은 밀봉영역(12) 및 노출영역(14)을 포함한다. 본 실시예에서, 밀봉영역(12) 및 노출영역(14)은 기판(10)에 형성된 밀봉부재(16)에 의하여 구분된다.
- <32> 구체적으로, 밀봉부재(16)는 기판(10)의 상면에 페루프 띠 형상으로 형성되며, 예를 들어, 밀봉부재(16)는 기판(10)의 에지를 따라 형성된다. 기판(10)에 밀봉부재(16)가 배치된 후, 기판(10) 상에 다른 기판이 마주보도록 배치됨으로써 밀봉부재(16)의 내부 및 외부가 정의되며, 밀봉부재(16)의 내부는 밀봉영역(12)으로 정의될 수 있고, 밀봉부재(16)의 외부는 노출영역(14)으로 정의될 수 있다.
- <33> 게이트 라인(20)은 기판(10)의 밀봉영역(12)의 내부에 배치되며, 예를 들어, 제1 방향으로 연장된다.
- <34> 본 실시예에서, 표시기판(100)의 해상도가 640×480일 경우, 밀봉영역(12)에는 약 480개의 게이트 라인(20)들이 제1 방향과 실질적으로 수직한 제2 방향을 따라 병렬 배치된다. 본 실시예에서는 복수개의 게이트 라인(20)들 중 일부만이 도시되어 있다. 게이트 라인(20)으로 사용되는 물질의 예로서는 알루미늄, 알루미늄 합금, 알루미늄-네오디뮴 합금, 몰리브덴, 크롬 등을 들 수 있다.
- <35> 게이트 라인(20)의 일부는 게이트 라인(20)으로부터 기판(10)을 따라 제2 방향으로 돌출된다. 이하, 게이트 라인(20)으로부터 기판(10)을 따라 돌출된 부분을 게이트 전극(22)이라 정의하기로 한다.
- <36> 게이트 라인(20) 및 게이트 전극(22)은 도 2에 도시된 게이트 절연막(24)에 의하여 절연된다. 본 실시예에서, 게이트 절연막(24)은 산화막 또는 질화막을 사용할 수 있다.
- <37> 데이터 라인(30)은 게이트 절연막(24)의 상부에 형성되고, 데이터 라인(30)은 기판(10)의 밀봉영역(12)의 내부에 배치된다. 예를 들어, 데이터 라인(30)은 제2 방향으로 연장되어 게이트 라인(20)과 교차한다.
- <38> 본 실시예에서, 표시기판(100)의 해상도가 640×480일 경우, 밀봉영역(12)에는 약 640×3개의 데이터 라인(30)들이 제2 방향과 실질적으로 수직한 제1 방향을 따라 병렬 배치된다. 본 실시예에서는 복수개의 데이터 라인(30)들 중 일부만이 도시되어 있다. 데이터 라인(30)으로 사용되는 물질의 예로서는 알루미늄, 알루미늄 합금, 알루미늄-네오디뮴 합금, 몰리브덴, 크롬 등을 들 수 있다.
- <39> 본 실시예에서, 데이터 라인(30)의 일부는 데이터 라인(30)으로부터 기판(10)을 따라 제1 방향으로 돌출되며, 이하, 데이터 라인(30)으로부터 기판(10)을 따라 돌출된 부분을 소오스 전극(32)이라 정의하기로 한다.
- <40> 구동 스위칭 소자(40)는 게이트 라인(20) 및 데이터 라인(30)이 교차되는 영역에 형성된다. 구동 스위칭 소자(40)는 상기 게이트 전극(22), 상기 소오스 전극(32), 반도체 패턴(42) 및 드레인 전극(44)을 포함한다.
- <41> 반도체 패턴(42)은 게이트 전극(22)에 대응하는 게이트 절연막(24) 상에 배치되고, 소오스 전극(32)은 반도체 패턴(42)과 전기적으로 연결된다. 드레인 전극(44)은 소오스 전극(32)과 이격되며 반도체 패턴(42)과 전기적으로 연결된다.
- <42> 구동 스위칭 소자(40)는 데이터 라인(30)에 인가된 제2 구동신호를 게이트 라인(20)에 인가된 제1 구동신호에 대응하여 드레인 전극(44)으로 출력한다.
- <43> 한편, 기판(10)에는 전면적에 걸쳐 구동 스위칭 소자(40)를 덮는 유기막 패턴(48)이 배치된다. 유기막 패턴(48)은 구동 스위칭 소자(40)의 드레인 전극(44)을 노출하는 제1 콘택홀(48b) 및 오버랩부와 대응하는 곳에 형성된 제2 콘택홀(48c)을 갖는다. 본 실시예에서, 유기막 패턴(48)의 상면에는 복수개의 엠보싱 패턴(48a)이 형성되고, 유기막 패턴(48)은 수 μ m 정도의 두께를 갖는다.

- <44> 화소(50)는 유기막 패턴(48)의 상면에 배치되며, 제1 콘택홀(48b)을 통해 구동 스위칭 소자(40)의 드레인 전극(44)과 전기적으로 연결되어 제2 구동신호는 화소(50)로 인가된다.
- <45> 본 실시예에서 화소(50)는 투명 전극(52) 및 반사 전극(54)을 포함할 수 있다. 본 실시예에서, 유기막 패턴(48)의 상면에는 투명 전극(52)이 배치되고, 투명 전극(52)의 상면에는 반사 전극(54)이 배치된다. 본 실시예에서, 반사 전극(54)은 투명 전극(52)을 노출하는 적어도 1 개의 창(window)을 가질 수 있다.
- <46> 본 실시예에서, 신호 중계 배선(60)은 제1 단부 및 제1 단부와 대향하는 제2 단부를 갖고, 신호 중계 배선(60)의 제1 단부는 밀봉 영역(12)에 배치되고, 신호 중계 배선(60)의 제2 단부는 노출 영역(14)에 배치된다. 본 실시예에서, 신호 중계 배선(60)은 게이트 라인(20)과 동일 평면상에 배치된다. 본 실시예에서, 신호 중계 배선(60)으로 사용되는 물질의 예로서는 알루미늄, 알루미늄 합금, 알루미늄-네오디뮴 합금, 몰리브덴, 크롬 등을 들 수 있다.
- <47> 구체적으로, 신호 중계 배선(60)은 노출 영역(14)에 형성된 구동 IC(18)와 전기적으로 연결되어 신호 중계 배선(60)은 상기 제2 구동신호를 구동 IC(18)로부터 인가받는다.
- <48> 도 3을 참조하면, 콘택 부재(70)는 구동 IC(18)로부터 신호 중계 배선(60)으로 인가된 제2 구동신호를 데이터 라인(30)으로 전달한다.
- <49> 콘택 부재(70)는 투명 도전 패턴(72) 및 금속 패턴(74)을 포함한다. 본 실시예에서, 투명 도전 패턴(72)은 화소(50)의 투명 전극(52)과 동일한 평면상에 배치되고, 금속 패턴(74)은 화소(50)의 반사 전극(54)과 동일 평면상에 배치된다. 콘택 부재(70)는 유기막 패턴(48)에 형성된 제2 콘택홀(48c)를 통해 신호 중계 배선(60)으로 인가된 제2 구동신호를 데이터 라인(30)으로 전달한다.
- <50> 게이트 절연막(24)의 하부에 배치된 신호 중계 배선(60) 및 게이트 절연막(24)의 상부에 배치된 데이터 라인(30)의 단부를 콘택 부재(70)를 이용하여 전기적으로 연결하기 위해서 신호 중계 배선(60) 및 데이터 라인(30)의 단부는, 평면상에서 보았을 때, 오버랩된다.
- <51> 오버랩된 신호 중계 배선(60) 및 데이터 라인(30)의 단부에는 신호 중계 배선(60), 게이트 절연막(24) 및 신호 중계 배선(60)을 관통하는 제2 콘택홀(48c)이 형성된다. 제2 콘택홀(48c)에 의하여 신호 중계 배선(60) 및 데이터 라인(30)은 콘택홀(72) 내부에서 노출된다.
- <52> 도 3을 참조하면, 제2 콘택홀(48c)에 의하여 노출된 신호 중계 배선(60) 및 데이터 라인(30)을 콘택 부재(70)가 덮어 신호 중계 배선(60) 및 데이터 라인(30)은 전기적으로 연결된다. 본 실시예에서, 콘택 부재(70)에 포함된 금속 패턴(74)은 밀봉 영역(12)에 배치되기 때문에 금속 패턴(74)의 부식이 발생하지 않기 때문에 콘택 부재(70)의 금속 패턴(74)을 투명 도전 부재(72)로부터 제거할 필요가 없다. 또한, 금속 패턴(74)을 투명 도전 부재(72)로부터 제거하지 않음으로써 금속 패턴(74)을 식각함에 따라 발생하는 데이터 라인(30)의 손상을 방지할 수 있다.
- <53> 실시예 2
- <54> 도 4는 본 발명의 제2 실시예에 의한 표시기판을 도시한 평면도이다. 본 발명의 제2 실시예에 의한 표시기판은 테스트 모듈을 제외하면 앞서 설명한 제1 실시예의 표시기판과 실질적으로 동일하다. 따라서, 동일한 구성요소에 대한 중복된 설명은 생략하기로 하며, 동일한 구성요소에 대해서는 동일한 참조번호 및 명칭을 부여하기로 한다.
- <55> 도 4를 참조하면, 본 실시예에 의한 표시 기판(display substrate; 100)은 기판(substrate; 10), 게이트 라인(gate line; 20), 데이터 라인(data line; 30), 구동 스위칭 소자(40), 화소(pixel; 50), 신호 중계 배선(signal relay wire; 60), 콘택 부재(contact member; 70) 및 테스트 모듈(200)을 포함한다.
- <56> 테스트 모듈(200)은 유효 디스플레이 영역(100a)에 인접한 비유효 디스플레이 영역(non-effective display region; 100b)에 형성된다. 본 실시예에서, 테스트 모듈(200)은 유효 디스플레이 영역(100a)에 형성된 화소(50)의 불량을 테스트한다.
- <57> 테스트 모듈(200)은 테스트 게이트 라인(210), 테스트 데이터 라인(220) 및 테스트 스위칭 소자(230)를 포함한다.
- <58> 테스트 게이트 라인(210)은 비유효 디스플레이 영역(100b)상에 배치되며, 제1 방향으로 연장된다. 본 실시예에서, 테스트 게이트 라인(210)은 유효 디스플레이 영역(100a)에 형성된 게이트 라인(20)과 동일 평면상에 형성된

다.

- <59> 테스트 데이터 라인(220)은 비유효 디스플레이 영역(100b)상에 배치되며, 제1 방향으로 연장된다. 본 실시예에서, 테스트 데이터 라인(220)은 유효 디스플레이 영역(100a)에 형성된 데이터 라인(20)과 동일 평면상에 형성된다. 그러나, 유효 디스플레이 영역(100a)에 형성된 데이터 라인(20)은 제2 방향으로 연장되지만, 비유효 디스플레이 영역(100b)에 형성된 테스트 데이터 라인(220)은 제2 방향과 수직한 제1 방향으로 연장되며 데이터 라인(20)의 단부로부터 이격된 곳에 배치된다.
- <60> 한편, 테스트 스위칭 소자(230)는 테스트 반도체 패턴(231), 테스트 게이트 전극(232), 테스트 소오스 전극(233) 및 테스트 드레인 전극(234)을 포함한다.
- <61> 테스트 게이트 전극(232)는 테스트 게이트 라인(210)으로부터 분기되어 기판(10) 상에 형성된다. 테스트 게이트 전극(232)는 게이트 절연막에 의하여 절연되고, 게이트 절연막 상에는 테스트 반도체 패턴(231)이 배치된다. 테스트 반도체 패턴(231)은 게이트 전극(232)과 대응하는 곳에 형성된다. 테스트 소오스 전극(233)은 테스트 데이터 라인(220)으로부터 분기되며 테스트 반도체 패턴(231)과 전기적으로 연결된다. 테스트 드레인 전극(234)는 데이터 라인(30)으로부터 분기되며 테스트 반도체 패턴(231)과 전기적으로 연결된다.
- <62> 이와 같은 구성을 갖는 테스트 모듈(200)은 테스트 데이터 라인(220)의 단부에 테스트 전압이 인가된 후 테스트 게이트 라인(210)에 테스트 게이트 신호가 인가됨으로써 테스트 전압은 각 테스트 반도체 패턴 및 테스트 드레인 전극을 통해 데이터 라인(30)으로 인가된다. 이어서, 게이트 라인(20)에 구동신호가 인가됨으로써 테스트 구동 신호는 각 화소로 인가되어 화소 테스트가 수행된다.
- <63> 본 실시예에서는 테스트 모듈(200)을 밀봉부재(16)의 안쪽에 배치함으로써 테스트 모듈(200)이 대기중에서 부식되어 손상되는 것을 방지하는 효과를 갖는다.
- <64> 표시기관의 제조 방법
- <65> 실시예 3
- <66> 도 5는 본 발명의 제3 실시예에 의하여 기판에 형성된 게이트 라인 및 신호 중계 배선을 도시한 단면도이다.
- <67> 도 5를 참조하면, 표시기관을 제조하기 위해서, 먼저, 게이트 전극(22)을 갖는 게이트 라인(20) 및 신호 중계 배선(60)들은 유리기판과 같은 기판(10)상에 동시에 형성된다. 게이트 라인(20) 및 신호 중계 배선(60)을 형성하기 위해서 기판(10) 상에는 금속막이 형성된다. 금속막을 이루는 물질의 예로서는 알루미늄, 알루미늄 합금, 알루미늄-네오디뮴 등을 들 수 있다. 금속막은, 예를 들어, 화학 기상 증착 공정 또는 스퍼터링 공정 등에 의하여 형성된다.
- <68> 금속막이 형성된 후, 포토레지스트 필름(photoresist film)이 금속막 상에 형성된다. 본 실시예에서, 포토레지스트 필름은, 예를 들어, 스핀 코팅 공정 또는 슬릿 코팅 공정 등에 의하여 형성된다.
- <69> 금속막 상에 형성된 포토레지스트 필름은 사진 공정 및 현상 공정에 의하여 패터닝되어, 금속막 상에는 포토레지스트 패턴(photoresist pattern)이 형성된다.
- <70> 포토레지스트 패턴이 형성된 후, 금속막은 포토레지스트 필름을 식각 마스크로 이용하여 패터닝되어 기판(10) 상에는 도 1에 도시된 바와 같이 게이트 라인(20) 및 신호 중계 배선(60)이 동시에 형성된다.
- <71> 본 실시예에서, 기판(10) 상에 형성된 게이트 라인(20)은 기판(10)의 제1 방향으로 연장된다. 예를 들어, 표시기관의 해상도가 640×480일 경우, 기판(10) 상에는 약 480개의 게이트 라인(20)들은 제1 방향과 실질적으로 수직한 제2 방향을 따라 형성된다. 본 실시예에서는 복수개의 게이트 라인(20)들 중 일부만이 도시되어 있다.
- <72> 한편, 기판(10) 상에 형성된 게이트 라인(20)의 일부에는 게이트 라인(20)으로부터 기판(10)을 따라 제2 방향으로 돌출된 게이트 전극(22)들이 형성된다.
- <73> 한편, 게이트 라인(20)과 함께 형성된 신호 중계 배선(60)은 게이트 라인(20)과 실질적으로 수직한 제2 방향으로 형성된다. 신호 중계 배선(60)은 제1 단부 및 제1 단부와 대향하는 제2 단부를 갖는다.
- <74> 도 6은 본 발명의 제3 실시예에 의하여 데이터 라인 및 구동 스위칭 소자를 도시한 평면도이다. 도 7은 도 6의 III-III' 선을 따라 절단한 단면도이다. 도 8은 도 7의 IV-IV' 선을 따라 절단한 단면도이다.
- <75> 도 6 내지 도 8들을 참조하면, 게이트 라인(20) 및 신호 중계 배선(60)이 형성된 후, 기판(10) 상에는 전면적에 걸쳐 게이트 절연막(24)이 형성된다. 본 실시예에서, 게이트 절연막(24)은 화학 기상 증착 공정 등에 의하여 형

성될 수 있다. 게이트 절연막(24)으로 사용되는 박막의 예로서는 산화막 또는 질화막을 들 수 있다.

- <76> 게이트 절연막(24)이 형성된 후, 게이트 절연막(24) 상에는 반도체층(미도시) 및 소오스/드레인 금속층(미도시)이 순차적으로 형성된다. 본 실시예에서, 반도체층은, 예를 들어, 아몰퍼스 실리콘층을 게이트 절연막(24) 상에 형성한 후 불순물이 도핑된 n+ 아몰퍼스 실리콘층을 아몰퍼스 실리콘층 상에 형성한다.
- <77> 이어서, 소오스/드레인 금속층상에는 사진 공정 및 현상 공정에 의하여 포토레지스트 패턴이 형성되고, 소오스/드레인 금속층은 포토레지스트 패턴을 식각 마스크로 이용하여 패터닝되어, 게이트 절연막(24)상에는 데이터 라인(30) 및 구동 스위칭 소자(40)가 함께 형성된다.
- <78> 구체적으로, 게이트 절연막(24) 상에 형성된 데이터 라인(30)은 게이트 절연막(24) 하부에 형성된 게이트 라인(20)에 대하여 실질적으로 수직한 제2 방향으로 연장되어 데이터 라인(30)은 게이트 라인(20)과 교차한다.
- <79> 본 실시예에서, 표시기판의 해상도가 640×480일 경우, 데이터 라인(30)들은 게이트 절연막(24) 상에 약 480×3개가 제2 방향과 실질적으로 수직한 제1 방향을 따라 나란하게 배치된다.
- <80> 또한, 각 데이터 라인(30)에는 데이터 라인(30)으로부터 기판(10)을 따라 제1 방향으로 돌출된 소오스 전극(32)이 형성된다.
- <81> 데이터 라인(30)과 함께 형성된 구동 스위칭 소자(40)는 게이트 라인(20) 및 데이터 라인(30)이 교차되는 영역에 형성된다. 구동 스위칭 소자(40)는 게이트 전극(22), 소오스 전극(32), 반도체 패턴(42) 및 드레인 전극(44)으로 이루어진다.
- <82> 반도체 패턴(42)은 게이트 전극(22)에 대응하는 게이트 절연막(24) 상에 배치되고, 반도체 패턴(42)의 일측 단부는 소오스 전극(32)과 전기적으로 연결된다. 드레인 전극(44)은 소오스 전극(32)과 이격되며 반도체 패턴(42)의 일측 단부와 대향하는 타측 단부에 전기적으로 연결된다.
- <83> 구동 스위칭 소자(40)는 데이터 라인(30)에 인가된 제2 구동신호를 게이트 라인(20)에 인가된 제1 구동신호에 응답하여 드레인 전극(44)으로 출력한다.
- <84> 도 8을 참조하면, 게이트 절연막(24) 상에 형성된 데이터 라인(30)의 단부는 게이트 절연막(24)의 하부에 배치된 신호 중계 배선(60)과 오버랩된다. 이하, 신호 중계 배선(60)과 오버랩된 데이터 라인(30)의 일부를 오버랩부라 정의하기로 한다.
- <85> 도 9는 본 발명의 제3 실시예에 의하여 기판에 유기막 패턴을 형성한 것을 도시한 단면도이다. 도 10은 도 9의 V-V' 선을 따라 절단한 단면도이다.
- <86> 도 9 및 도 10을 참조하면, 구동 스위칭 소자(40)가 형성된 후, 기판(10)에는 구동 스위칭 소자(40)를 덮는 유기막(미도시)이 형성된다. 본 실시예에서, 유기막을 이루는 물질의 예로서는 감광성 유기물을 들 수 있다. 본 실시예에서, 유기막은, 예를 들어, 스핀 코팅 공정 또는 슬릿 코팅 공정을 통해 형성될 수 있다.
- <87> 기판(10) 상에 유기막을 형성한 후, 기판(10) 상에는 사진 공정 및 현상 공정을 통해 포토레지스트 패턴(미도시)이 형성되고, 포토레지스트 패턴을 통해 유기막은 패터닝되어 기판(10) 상에는 유기막 패턴(48)이 형성된다.
- <88> 본 실시예에서, 유기막 패턴(48)에는 제1 콘택홀(48b) 및 제2 콘택홀(48c)이 형성된다. 제1 콘택홀(48b)은 구동 스위칭 소자(40)의 드레인 전극(44)를 노출하고, 제2 콘택홀(48c)은 데이터 라인(30)의 오버랩부와 대응하는 부분을 노출한다.
- <89> 도 10을 참조하면, 유기막 패턴(48)이 형성된 후, 구동 스위칭 소자(40)의 드레인 전극(44) 및 데이터 라인(30)의 오버랩부 및 오버랩부와 대응하는 신호 중계 배선(60)은 부분적으로 식각되어 제거된다.
- <90> 도 11은 본 발명의 일 실시예에 의하여 화소, 콘택 부재 및 밀봉부재를 형성한 것을 도시한 평면도이다. 도 12는 도 11의 VI-VI' 선을 따라 절단한 단면도이다.
- <91> 도 11 및 도 12를 참조하면, 유기막 패턴(48)이 형성된 후, 유기막 패턴(48)의 상면에는 투명 도전막 및 투명 도전막 상에 금속막을 연속하여 형성한다.
- <92> 이어서, 금속막 상에 포토레지스트 필름을 형성한 후, 포토레지스트 필름을 사진공정 및 현상 공정을 이용하여 패터닝하여 포토레지스트 패턴을 형성한다.

- <93> 이어서, 포토레지스트 패턴을 식각 마스크로 이용하여 금속막 및 투명 도전막을 순차적으로 패터닝하여 구동 스위칭 소자(40)의 드레인 전극(44)에 연결된 화소(50) 및 오버랩부에 형성된 콘택 부재(70)가 함께 형성된다.
- <94> 화소(50)는 유기막 패턴(48)의 상면에 배치되며, 제1 콘택홀(48b)을 통해 구동 스위칭 소자(40)의 드레인 전극(44)과 전기적으로 연결된다.
- <95> 본 실시예에서 화소(50)는 투명 전극(52) 및 반사 전극(54)을 포함할 수 있다. 본 실시예에서, 유기막 패턴(48)의 상면에는 투명 전극(52)이 배치되고, 투명 전극(52)의 상면에는 반사 전극(54)이 배치된다. 본 실시예에서, 반사 전극(54)은 투명 전극(52)을 노출하는 적어도 1 개의 창(window)을 가질 수 있다.
- <96> 콘택 부재(70)는 신호 중계 배선(60)으로 인가된 제2 구동신호를 데이터 라인(30)으로 전달한다. 콘택 부재(70)는 투명 도전 패턴(72) 및 금속 패턴(74)을 포함한다. 본 실시예에서, 투명 도전 패턴(72)은 화소(50)의 투명 전극(52)과 동일한 평면상에 배치되고, 금속 패턴(74)은 화소(50)의 반사 전극(54)와 동일 평면상에 배치된다.
- <97> 이어서, 기판(10)에는 밀봉부재(16)가 배치된다. 밀봉부재(16)는 콘택 부재(70)의 외측에 형성되어 콘택 부재(70)는 밀봉부재(16)에 의하여 밀봉된다. 따라서, 콘택 부재(70)에 포함된 금속 패턴(74)의 부식이 방지될 뿐만 아니라 금속 패턴(74)을 투명 도전 패턴(72)으로부터 제거하지 않아도 되기 때문에 데이터 라인(30)의 손상도 방지할 수 있다.
- <98> 실시예 4
- <99> 도 13 및 도 14는 본 발명의 제4 실시예에 의한 표시기판의 제조 공정을 도시한 평면도들이다. 본 발명의 제4 실시예에 의한 표시기판은 테스트 모듈의 제조 공정을 제외하면 앞서 설명한 제3 실시예의 표시기판의 제조 방법과 실질적으로 동일하다. 따라서, 동일한 구성요소에 대한 중복된 설명은 생략하기로 하며, 동일한 구성요소에 대해서는 동일한 참조번호 및 명칭을 부여하기로 한다.
- <100> 도 13을 참조하면, 게이트 라인(30) 및 신호 중계 배선(60)을 형성할 때, 기판(10)에는 테스트 게이트 라인(210)이 함께 형성된다. 본 실시예에서, 테스트 게이트 라인(210)에는 테스트 게이트 전극(232)도 함께 형성된다.
- <101> 게이트 라인(30), 신호 중계 배선(60) 및 테스트 게이트 라인(210)을 형성한 후, 기판(10)에는 게이트 라인(30), 신호 중계 배선(60) 및 테스트 게이트 라인(210)을 덮는 제1 절연막이 형성되고, 제1 절연막 상에는 반도체층 및 소오스/드레인 금속막이 연속적으로 형성된다.
- <102> 반도체층 및 소오스/드레인 금속막은 패터닝되어 제1 절연막 상에는 데이터 라인(30), 구동 박막 트랜지스터(40), 테스트 데이터 라인(220) 및 테스트 박막 트랜지스터(230)이 함께 형성된다.
- <103> 본 실시예에서, 테스트 데이터 라인(220)은 데이터 라인(20)과 동일 평면상에 형성된다. 그러나, 데이터 라인(20)은 제2 방향으로 연장되지만, 테스트 데이터 라인(220)은 제2 방향과 수직한 제1 방향으로 연장되며 데이터 라인(20)의 단부로부터 이격된 곳에 형성된다.
- <104> 테스트 스위칭 소자(230)는 테스트 반도체 패턴(231), 테스트 게이트 전극(232), 테스트 소오스 전극(233) 및 테스트 드레인 전극(234)을 포함한다.
- <105> 테스트 게이트 전극(232)는 테스트 게이트 라인(210)으로부터 분기되어 기판(10) 상에 형성된다. 테스트 게이트 전극(232)는 게이트 절연막에 의하여 절연되고, 게이트 절연막 상에는 테스트 반도체 패턴(231)이 배치된다. 테스트 반도체 패턴(231)은 게이트 전극(232)와 대응하는 곳에 형성된다. 테스트 소오스 전극(233)은 테스트 데이터 라인(220)으로부터 분기되며 테스트 반도체 패턴(231)과 전기적으로 연결된다. 테스트 드레인 전극(234)은 데이터 라인(30)으로부터 분기되며 테스트 반도체 패턴(231)과 전기적으로 연결된다.
- <106> 이와 같은 구성을 갖는 테스트 모듈(200)은 테스트 데이터 라인(220)의 단부에 테스트 전압이 인가된 후 테스트 게이트 라인(210)에 테스트 게이트 신호가 인가됨으로써 테스트 전압은 각 테스트 반도체 패턴 및 테스트 드레인 전극을 통해 데이터 라인(30)으로 인가된다. 이어서, 게이트 라인(20)에 구동신호가 인가됨으로써 테스트 구동 신호는 각 화소로 인가되어 화소 테스트가 수행된다.
- <107> 본 실시예에서는 테스트 모듈(200)을 밀봉부재(16)의 안쪽에 배치함으로써 테스트 모듈(200)이 대기중에서 부식되어 손상되는 것을 방지하는 효과를 갖는다.

발명의 효과

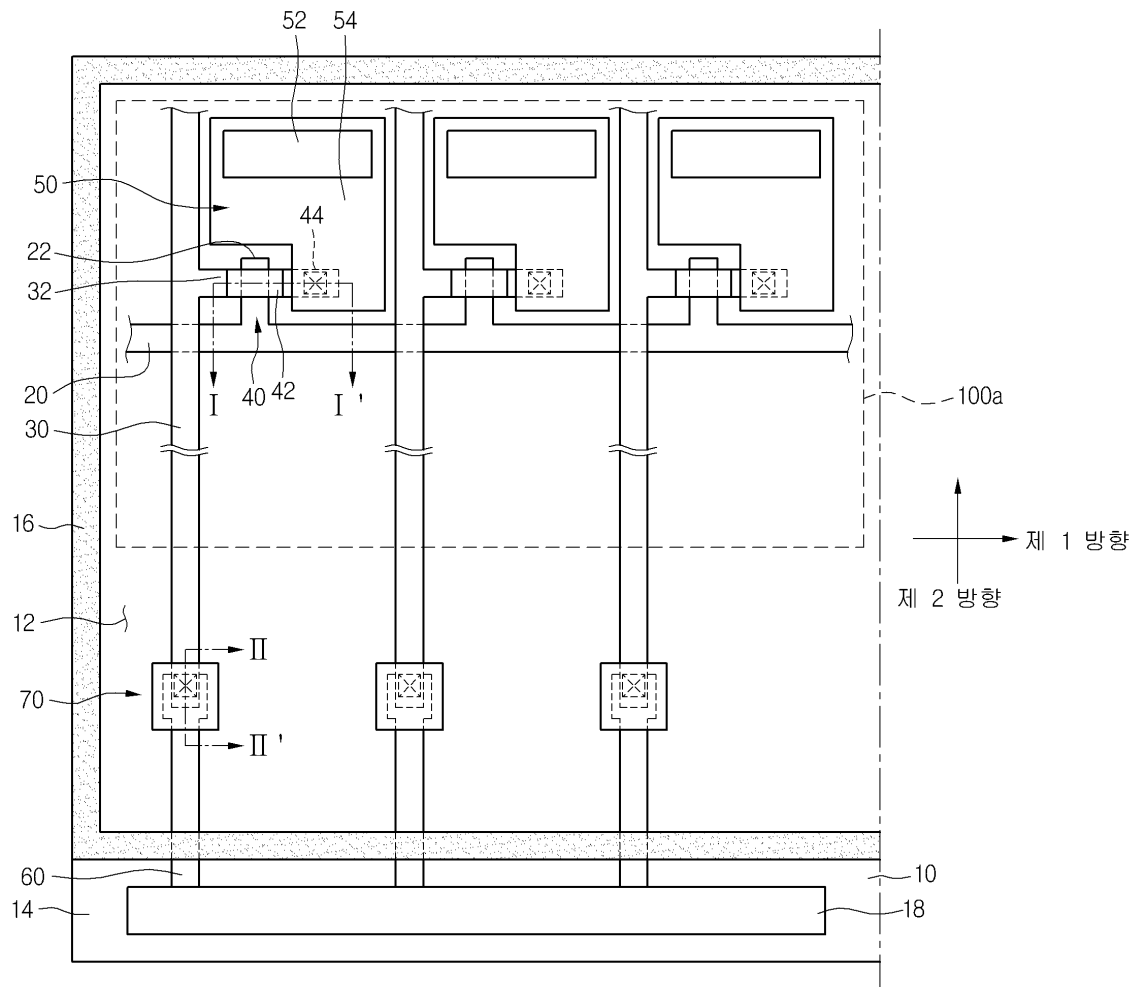
<108> 이상에서 상세하게 설명한 바에 의하면, 반사-투과형 액정표시장치에서 데이터 패드 상에 형성된 반사 전극을 제거하는 도중 데이터 패드의 손상을 방지할 수 있는 효과를 갖는다.

도면의 간단한 설명

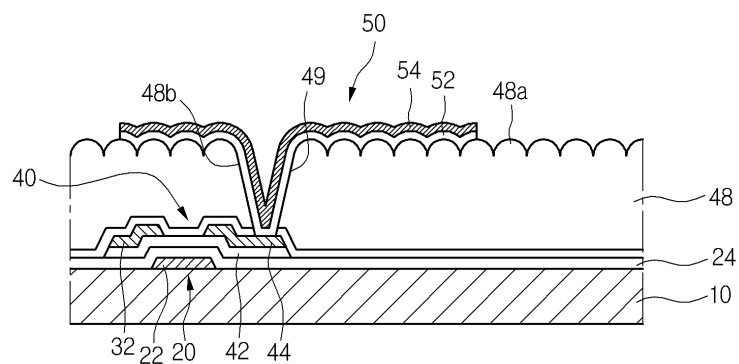
- <1> 도 1은 본 발명의 제1 실시예에 의한 표시 기판을 도시한 평면도이다.
- <2> 도 2는 도 1의 I-I' 선을 따라 절단한 단면도이다.
- <3> 도 3은 도 1의 II-II' 선을 따라 절단한 단면도이다.
- <4> 도 4는 본 발명의 제2 실시예에 의한 표시기판을 도시한 평면도이다.
- <5> 도 5는 본 발명의 제3 실시예에 의하여 기판에 형성된 게이트 라인 및 신호 중계 배선을 도시한 단면도이다.
- <6> 도 6은 본 발명의 제3 실시예에 의하여 데이터 라인 및 구동 스위칭 소자를 도시한 평면도이다.
- <7> 도 7은 도 6의 III-III' 선을 따라 절단한 단면도이다.
- <8> 도 8은 도 7의 IV-IV' 선을 따라 절단한 단면도이다.
- <9> 도 9는 본 발명의 제3 실시예에 의하여 기판에 유기막 패턴을 형성한 것을 도시한 단면도이다.
- <10> 도 10은 도 9의 V-V' 선을 따라 절단한 단면도이다.
- <11> 도 11은 본 발명의 일실시예에 의하여 화소, 콘택 부재 및 밀봉부재를 형성한 것을 도시한 평면도이다.
- <12> 도 12는 도 11의 VI-VI' 선을 따라 절단한 단면도이다.

도면

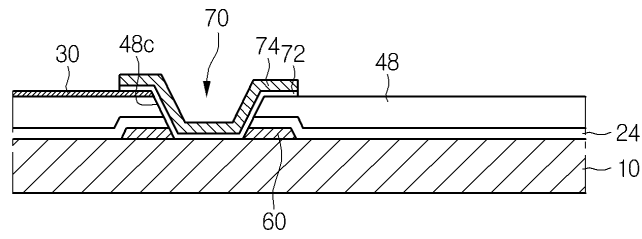
도면1



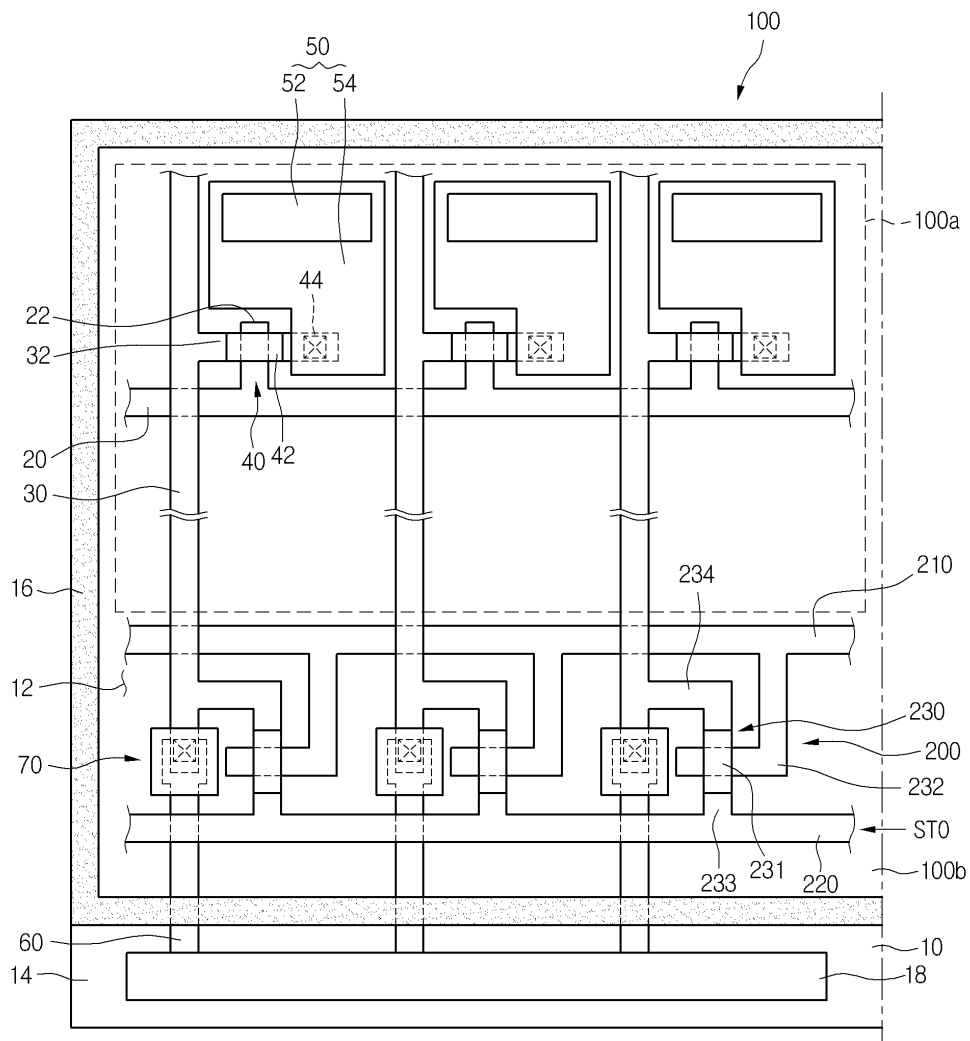
도면2



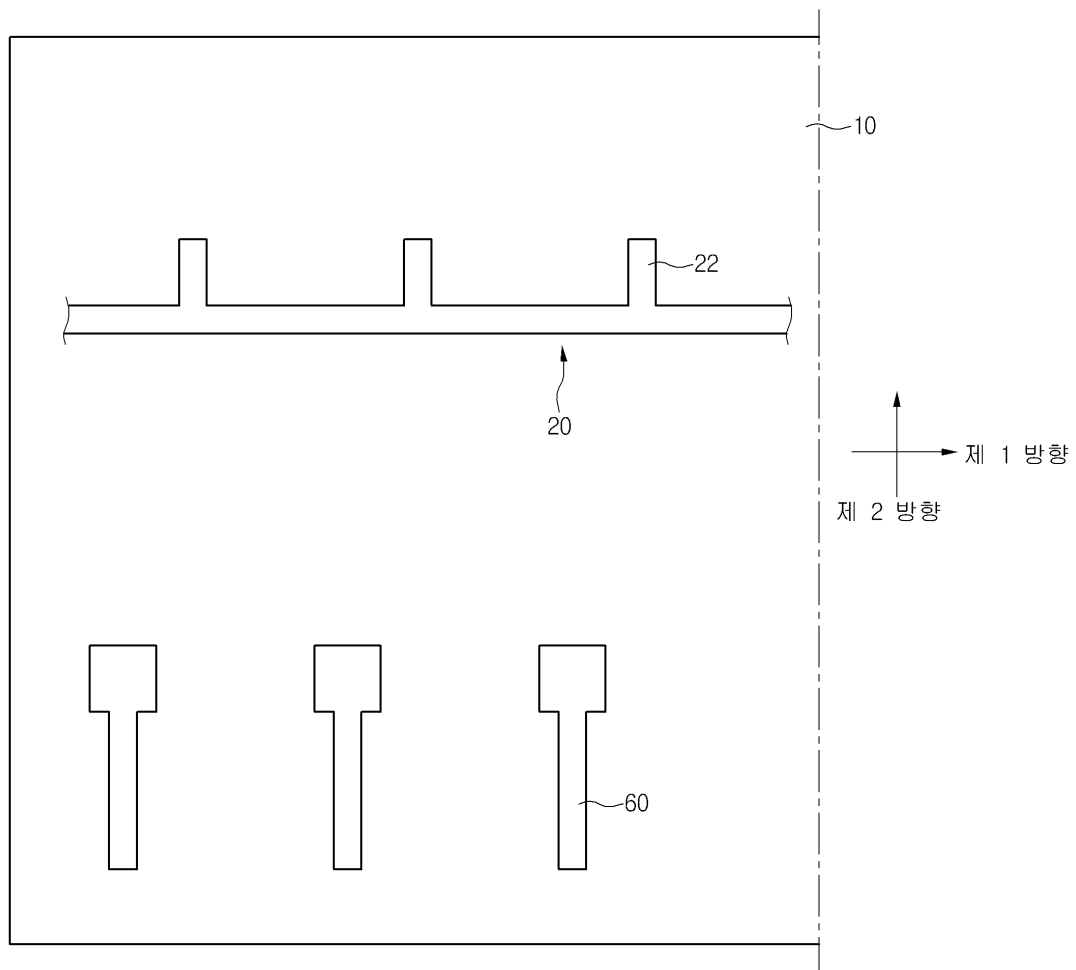
도면3



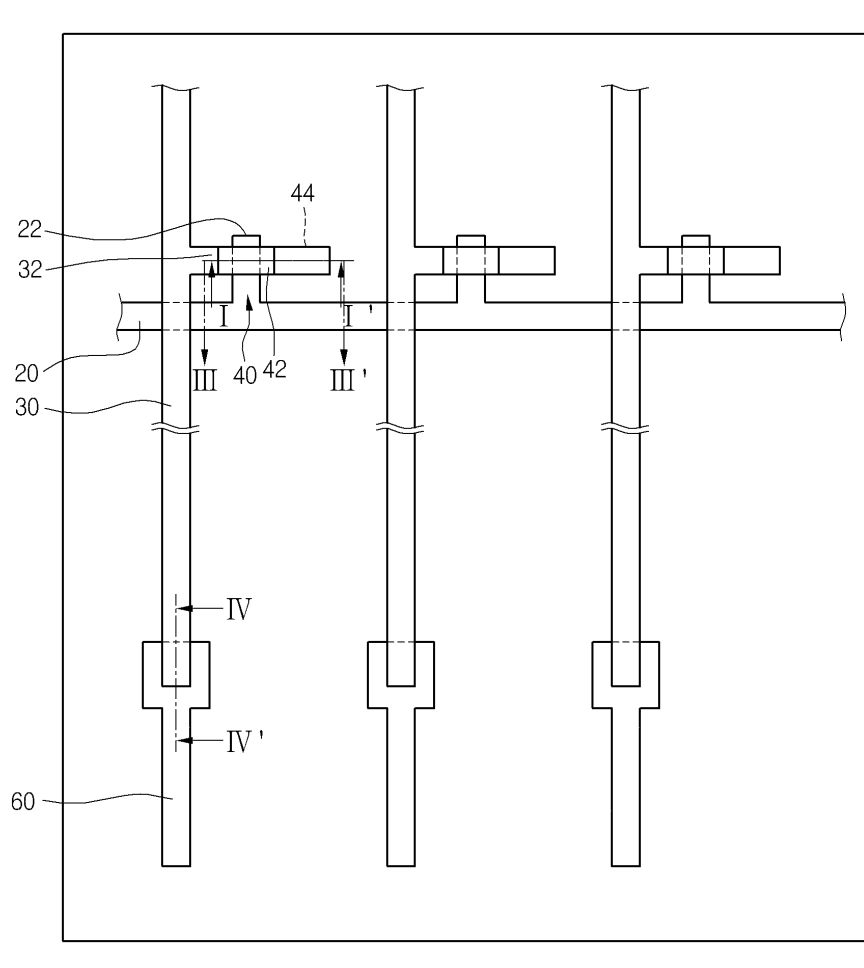
도면4



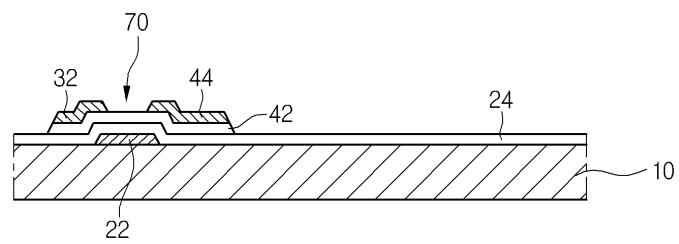
도면5



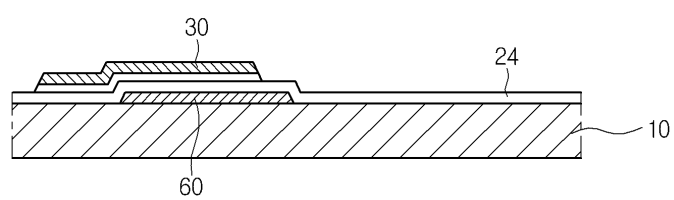
도면6



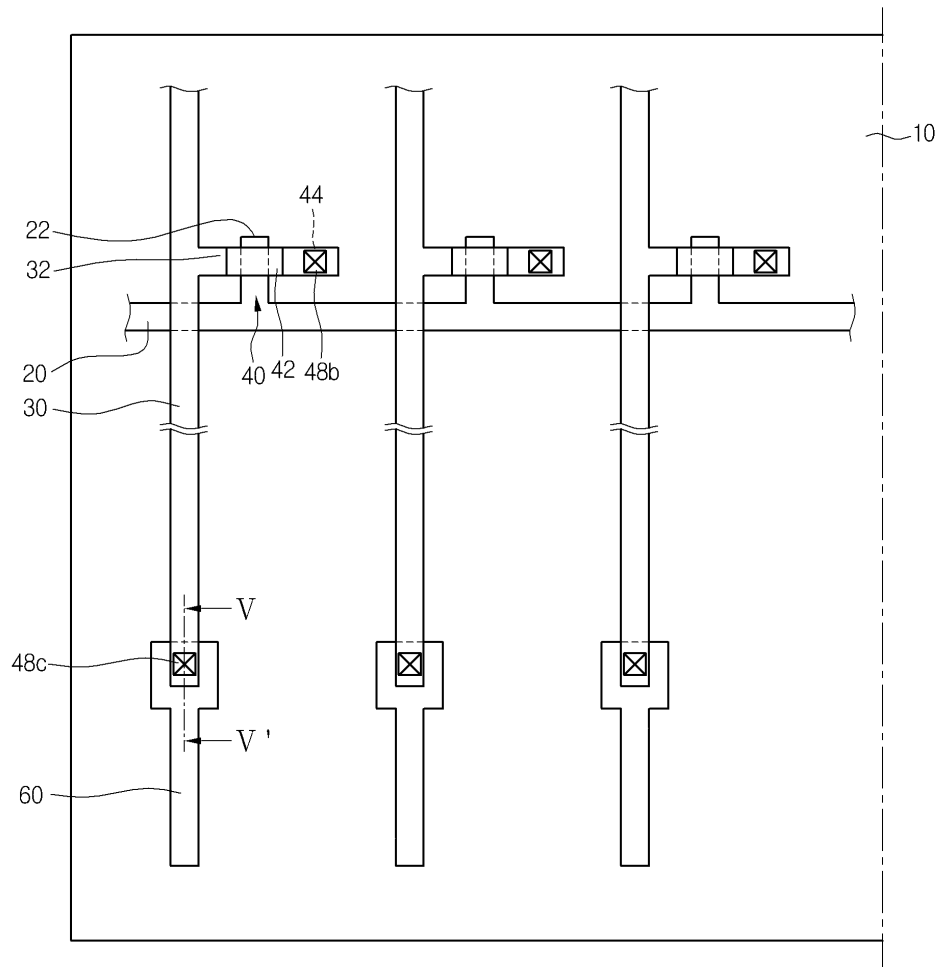
도면7



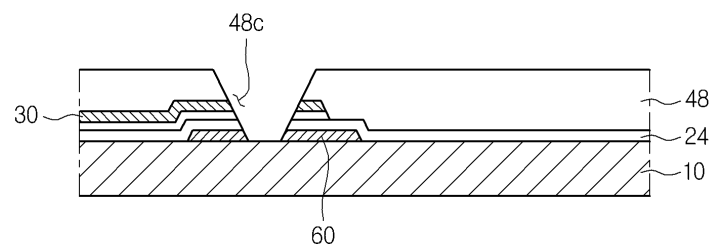
도면8



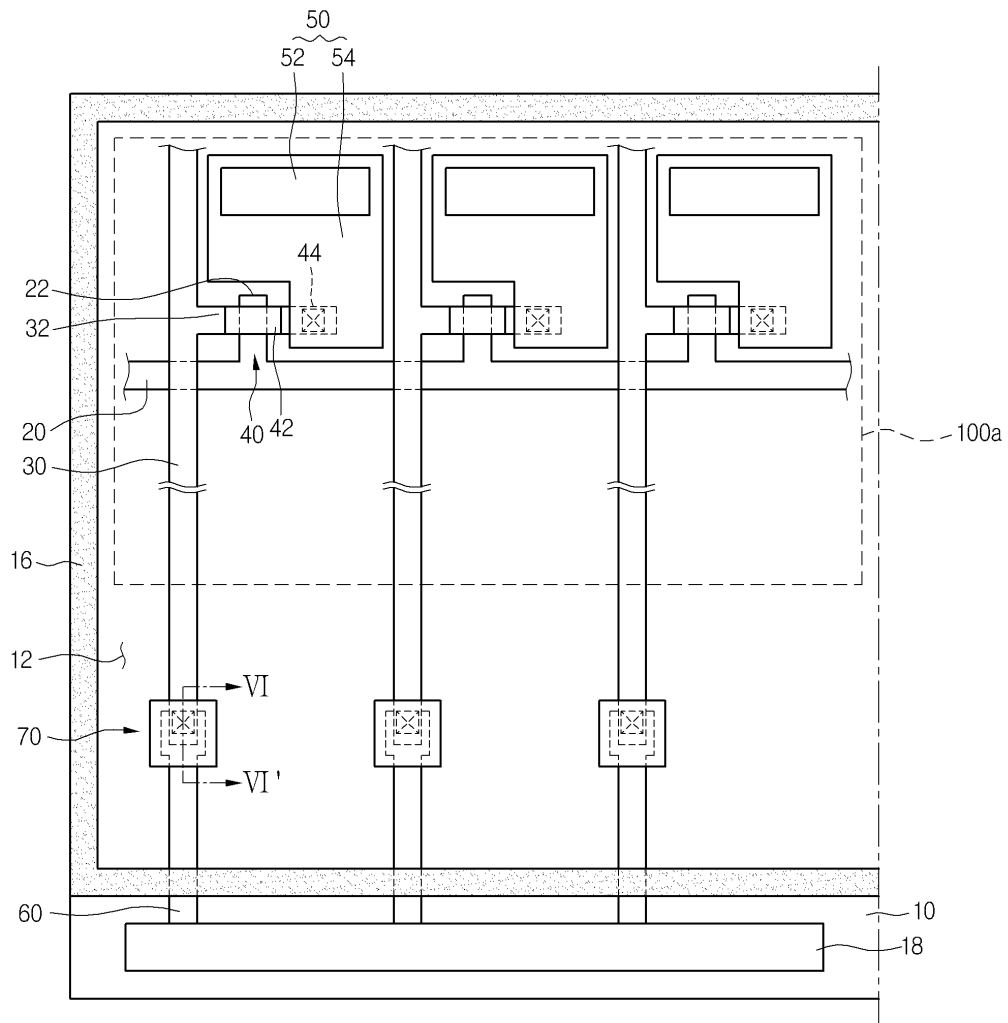
도면9



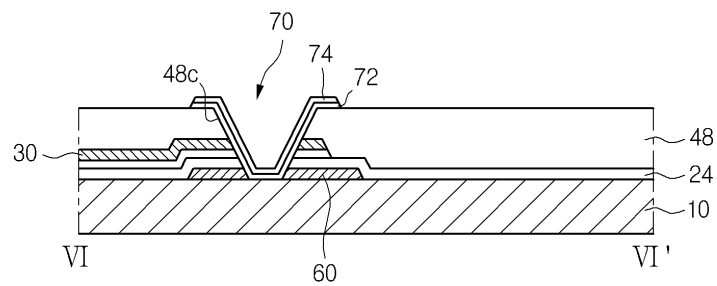
도면10



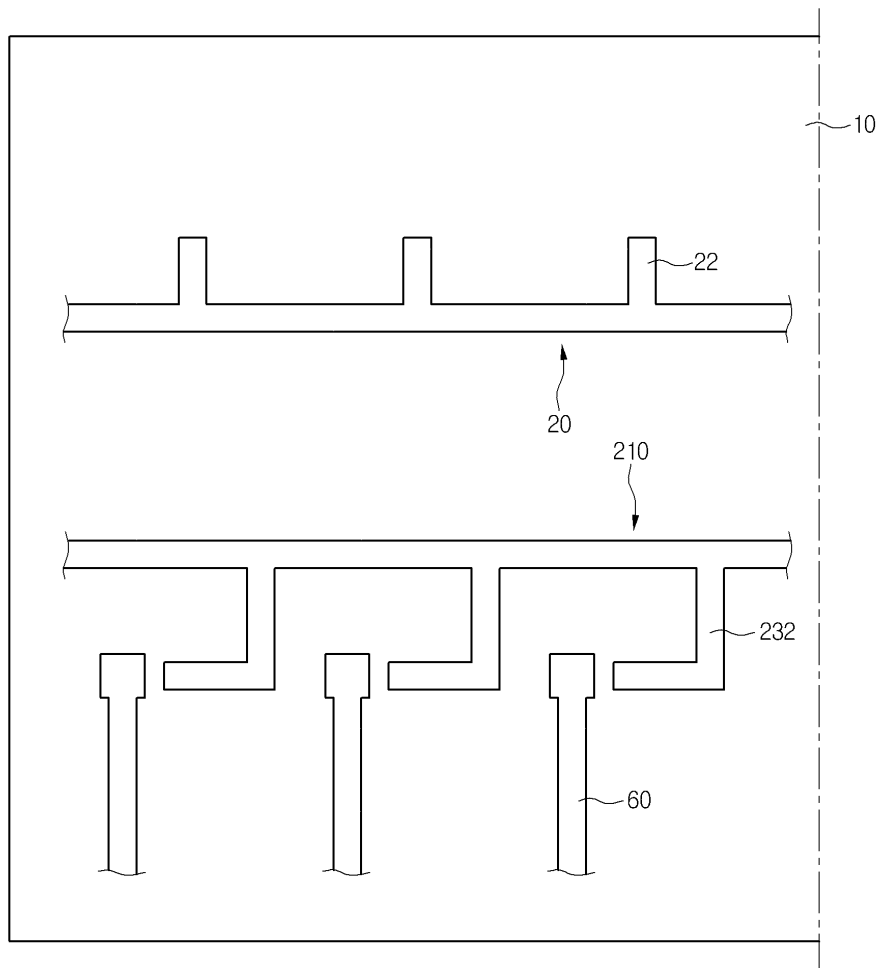
도면11



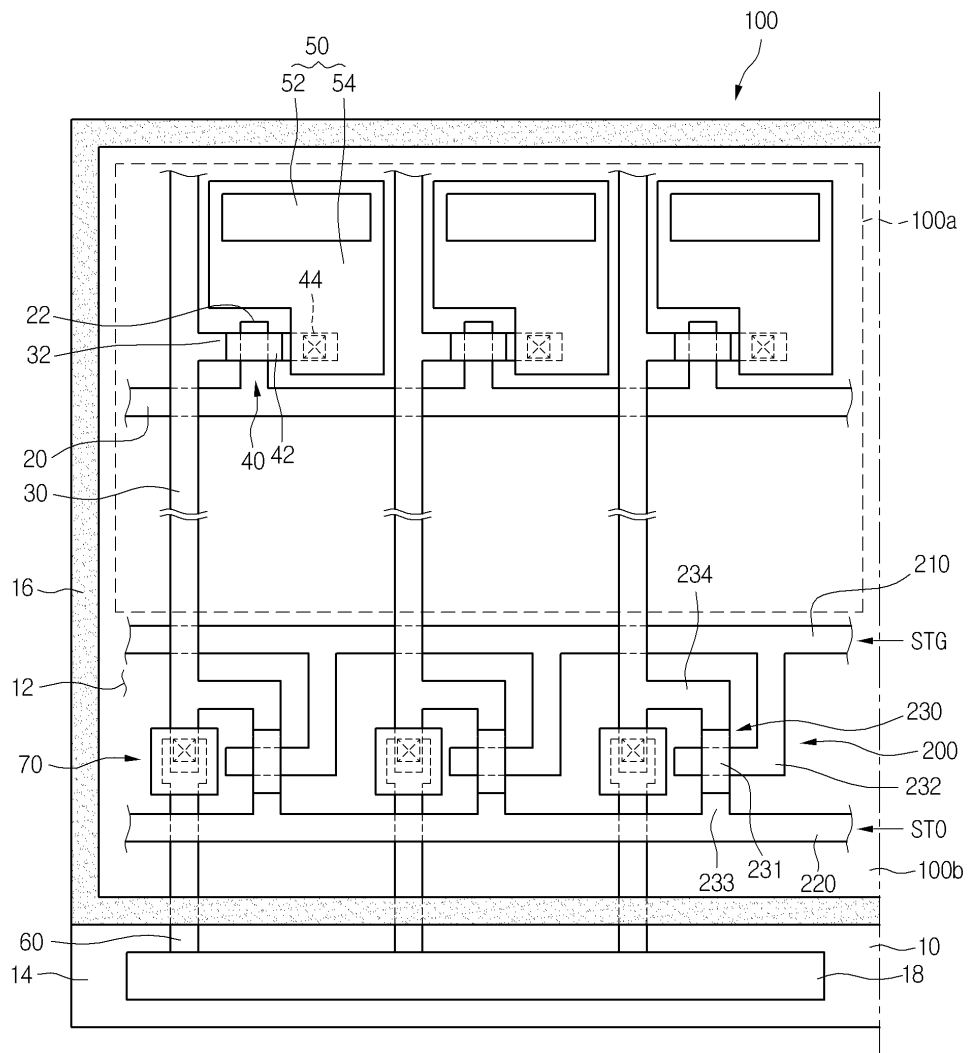
도면12



도면13



도면14



专利名称(译)	显示基板及其制造方法		
公开(公告)号	KR1020070105594A	公开(公告)日	2007-10-31
申请号	KR1020060037918	申请日	2006-04-27
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JONG HYUN 박종현 KIM TAE HWAN 김태환 JUNG TAE YONG 정태용		
发明人	박종현 김태환 정태용		
IPC分类号	G02F1/136		
CPC分类号	G02F1/1335 G02F1/1343 G02F1/136		
其他公开文献	KR101274843B1		
外部链接	Espacenet		

摘要(译)

公开了一种显示基板及其制造方法。显示基板从栅极线延伸，布置在包括密封区域的基板和密封构件中，密封构件对覆盖密封区域的曝光区域和密封区域数据线进行分类，密封区域数据线位于栅极线数据线的上部在驱动开关元件的密封区域中，使用通过栅极线施加的第一驱动信号将所施加的第二驱动信号输出到表示具有第二驱动信号的图像的像素的数据线，并且将密封区域的曝光场输出到密封区域。并且，包括提供第二驱动信号的信号交流布线，其被布置到栅极线和共面，以及包括密封区域内的信号交换布线和连接电数据线的接触构件的显示基板。液晶，显示基板，栅极线，数据线，信号传输。

