



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/136 (2006.01)

(11) 공개번호 10-2007-0072179
(43) 공개일자 2007년07월04일

(21) 출원번호 10-2005-0136170
(22) 출원일자 2005년12월30일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 장윤경
경기 안양시 동안구 호계3동 대림e-편한세상아파트 111동 2504호

(74) 대리인 박장원

전체 청구항 수 : 총 9 항

(54) 액정표시장치의 제조방법

(57) 요약

본 발명은 액정표시장치의 제조방법에 관한 것으로서, IPS(In Plane Switching) 및 FFS(Fringe Field Switching) 방식을 적용한 액정표시장치의 구성은 제1 기판을 제공하는 단계; 제2 기판을 제공하는 단계; 상기 제2 기판상에 게이트 전극 및 공통전극을 형성하는 단계; 상기 제2 기판상에 도전층 및 액티브 층을 형성하는 단계; 상기 제2 기판상에 투명전극을 증착하는 단계; 상기 제2 기판상에 회절 마스크를 적용하여 소오스/드레인 전극 및 화소전극을 형성하는 단계 및 상기 제1 기판과 제2 기판을 합착한 후 액정을 주입하는 단계를 포함하여 구성되는 것을 특징으로 한다. 본 발명은 투명 전극을 증착한 마지막 단계에서만, 종래의 포토공정을 사용함으로써 데이터 배선과 게이트 배선과의 기생용량의 편차를 없앨 수 있어 신호의 혼선(cross talk) 문제를 개선할 수 있고, 또한 데이터 배선과 화소 전극과의 오배열(misalignment)에 의한 변동량을 제거하여 화질을 개선할 수 있으며, 마지막으로 채널부의 광 누설을 감소시키기 위한 마진을 확보하여 고개구율의 패널 특성을 구현할 수 있다.

대표도

도 2

특허청구의 범위

청구항 1.

제1 기판을 제공하는 단계;

제2 기판을 제공하는 단계;

상기 제2 기판상에 게이트 전극 및 공통전극을 형성하는 단계;

상기 제2 기판상에 도전층 및 액티브 층을 형성하는 단계;

상기 제2 기판상에 투명전극을 증착하는 단계;

상기 제2 기판상에 회절 마스크를 적용하여 소오스/드레인 전극 및 화소전극을 형성하는 단계 및

상기 제1 기판과 제2 기판을 합착한 후 액정을 주입하는 단계를 포함하여 구성된 액정표시장치의 제조방법.

청구항 2.

제1항에 있어서, 상기 게이트 전극 및 게이트 배선을 형성하는 단계는 롤러의 인쇄 방향을 게이트 배선과 수평한 방향으로 회전을 크게하고, 수직한 방향으로 회전을 작게하여 레지스트를 프린팅하는 단계를 포함하여 구성되는 액정표시장치의 제조방법.

청구항 3.

제1항에 있어서, 상기 소오스/드레인 및 액티브 층을 형성하는 단계는 전도층상에 롤러의 인쇄 방향을 데이터 배선과 수평한 방향으로 회전을 크게하고, 수직한 방향으로 회전을 작게하여 레지스트를 프린팅하는 단계를 포함하여 구성되는 액정표시장치의 제조방법.

청구항 4.

제3항에 있어서, 상기 소오스/드레인 및 액티브 층을 형성하는 단계는 UV빔에 의해 노광된 부위는 레지스트가 완전하게 제거되고 소오스/드레인이 형성되는 부분은 레지스트가 그대로 잔존하며, 또한 채널부에 해당되는 부분은 레지스트가 반만 남게 되는 단계를 추가적으로 포함하여 구성되는 박막 트랜지스터 액정표시장치의 제조방법.

청구항 5.

제4항에 있어서, 상기 소오스/드레인 및 액티브 층을 형성하는 단계는 레지스트가 제거된 부분에 해당되는 투명전극을 먼저 식각하는 단계를 추가적으로 포함하여 구성되는 액정표시장치의 제조방법.

청구항 6.

제5항에 있어서, 상기 소오스/드레인 및 액티브 층을 형성하는 단계는 데이터 배선의 사이드 부와 소오스/드레인 층 및 액티브 층의 사이드 부를 순차적으로 약간 더 식각하는 단계를 추가적으로 포함하여 구성되는 액정표시장치의 제조방법.

청구항 7.

제6항에 있어서, 상기 소오스/드레인 및 액티브 층을 형성하는 단계는 채널부 등에 남아있는 레지스트의 애싱 단계를 추가적으로 포함하여 구성되는 액정표시장치의 제조방법.

청구항 8.

제7항에 있어서, 상기 소오스/드레인 및 액티브 층을 형성하는 단계는 채널부의 투명전극 및 도전층을 식각하는 단계를 추가적으로 포함하는 액정표시장치의 제조방법.

청구항 9.

제8항에 있어서, 상기 소오스/드레인 및 액티브 층을 형성하는 단계는 소오스/드레인 전극의 형성부에 남아있는 레지스트를 박리하는 단계를 추가적으로 포함하여 구성되는 액정표시장치의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치의 제조방법에 관한 것이다. 더 구체적으로는 IPS(In Plane Switching) 및 FFS(Fringe Field Switching)방식의 액정표시장치에 있어 박막 트랜지스터 배열(Thin Film Transistor-array: TFT-array)기판의 제조방법에 관련된 것으로, 그 제조방법은 프린팅(printing) 방식을 이용하여 제작하되, 투명전극을 증착하고 난 후의 기판상에 회절 마스크를 적용하여 소오스/드레인 전극 및 화소전극을 형성하고자 하는 것과 관련된다.

최근 들어, 정보 디스플레이에 대한 관심이 고조되고 휴대가 가능한 정보매체를 이용하려는 요구가 높아지면서 기존의 표시장치인 브라운관(Cathode Ray Tube; CRT)을 대체하는 경량의 박막형 평판표시장치(Flat Panel Display; FPD)에 대한 연구 및 상업화가 중점적으로 이루어지고 있다. 특히, 이러한 평판표시장치 중 액정표시장치(Liquid Crystal Display; LCD)는 액정의 광학적 이방성을 이용하여 이미지를 표현하는 장치로서, 해상도와 컬러표시 및 화질 등에서 우수하여 노트북이나 데스크탑 모니터 등에 활발하게 적용되고 있다.

이때, 상기 액정표시장치에 일반적으로 사용되는 구동방식으로 네마틱상의 액정분자를 기판에 대해 수직 방향으로 구동시키는 TN(Twisted Nematic)방식이 있으나, 상기 방식의 액정표시장치는 시야각이 90도 정도로 좁다는 단점을 가지고 있다. 이것은 액정분자의 굴절률 이방성(refractive anisotropy)에 기인하는 것으로 기판과 수평하게 배향된 액정분자가 액정표시패널에 전압이 인가될 때 기판과 거의 수직방향으로 배향되기 때문이다.

반면, 이와는 대조적으로 IPS 방식은 수평한 방향으로 구동시켜 시야각을 170도 이상으로 향상시킨 것으로서, 이하에서는 이에 대하여 구체적으로 살펴 보고자 한다.

도 1은 일반적인 IPS 방식 액정표시장치의 어레이 기판 일부를 나타내는 평면도로서, 실제의 액정표시장치에서는 N개의 게이트 라인과 M개의 데이터라인이 교차하여 N×M개의 화소가 존재하지만 설명을 간단하게 하기 위해 도면에는 단지 한 화소만을 나타내었다.

도면에 도시된 바와 같이, 투명한 유리기판(10) 위에 중형으로 배열되어 화소영역을 정의하는 게이트 라인(16)과 데이터 라인(17)이 형성되어 있으며, 상기 게이트 라인(16)과 데이터 라인(17)의 교차영역에는 스위칭소자인 박막 트랜지스터(20)가 형성되어 있다.

이때, 상기 박막 트랜지스터(20)는 게이트 라인(16)에 연결된 게이트 전극(21), 데이터 라인(17)에 연결된 소오스 전극(22) 및 화소전극 라인(18L)에 연결된 드레인전극(23)으로 구성된다. 또한, 도면에는 도시하지 않았지만, 상기 박막 트랜지스터(20)는 게이트 전극(21)과 소오스/드레인 전극(22, 23)의 절연을 위한 절연막 및 게이트 전극(21)에 공급되는 게이트 전압에 의해 소오스 전극(22)과 드레인 전극(23) 간에 전도채널(conductive channel)을 형성하는 액티브층, 즉 채널층을 포함한다.

한편, 상기 화소영역 내에는 횡전계를 발생시키기 위한 공통전극(8)과 화소 전극(18)이 데이터 라인(17)의 길이방향으로 교대로 배치되어 있다. 이때, 상기 화소전극(18)은 드레인 전극(23)과 연결된 화소전극 라인(18L)과 제1 콘택홀(40A)을 통해 전기적으로 접속하며, 상기 공통전극(8)은 게이트 라인(16)과 평행하게 배치된 공통전극 라인(8L)과 제2 콘택홀(40B)을 통해 전기적으로 접속되어 있다.

또한, 상기 공통전극(8)과 화소전극(18)은 인듐-틴-옥사이드(Indium Tin Oxide; ITO)와 같은 투명한 도전물질로 동일한 평면상에 형성되어 있다.

한편, 상기와 같이 화소전극 및 공통전극이 모두 투명전극으로 형성되는 2-ITO 구조의 IPS 방식 액정표시장치는 화상표시 영역인 화소영역 내에 전극들이 모두 투명전극으로 형성되므로 개구율이 증가하며, 또한 상기 두 종류의 전극이 동일층에 형성되므로 전극 간격이 균일하게 형성되어 CD(critical dimension) 균일성 확보에 따른 응답속도 및 잔상에 유리하다는 장점이 있다.

발명이 이루고자 하는 기술적 과제

그러나, 데이터 배선과 게이트 배선과의 기생용량의 편차나 화소전극과의 오배열에 의한 변동량이 제거되지 않아, 여전한 혼선(cross talk) 및 휘도 향상이 이루어지지 않았다. 그로 인해, 상기의 문제점들은 특히 IPS 모드와 같은 광시야각 구조를 필요로 하는 대면적 TV 모델을 위해서는 크게 도움이 되지 않는다.

따라서, 본 발명은 종래의 전체 공정 중 가장 미세한 패턴인 화소 전극의 패턴형성을 회절노광에 의한 포토공정을 사용함으로써, 상기의 문제점들을 개선하고자 하는데 그 목적이 있다.

발명의 구성

본 발명에 따른 IPS 및 FFS 방식의 박막 트랜지스터 액정표시장치의 구성은 제1 기판을 제공하는 단계; 제2 기판을 제공하는 단계; 상기 제2 기판상에 게이트 전극 및 공통전극 형성하는 단계; 상기 제2 기판상에 도전층 및 액티브 층을 형성하는 단계; 상기 제2 기판상에 투명전극을 증착하는 단계; 상기 제2 기판상에 회절 마스크를 적용하여 소오스/드레인 전극 및 화소전극을 형성하는 단계 및 상기 제1 기판과 제2 기판을 합착한 후 액정을 주입하는 단계를 포함하여 구성되는 것을 특징으로 한다.

우선, 도 2는 본 발명에 따른 제1 실시예로서 IPS 방식 액정표시장치의 어레이 기판 일부를 나타내는 평면도이다. 도면을 참조하면, TFT부는 본 발명에 따른 데이터배선(130b)과 게이트배선의 교차부에 형성되며 액정셀을 구동하는 화소전극(미표기)과 접속된다. 데이터배선은 TFT 반도체층의 소스영역과 접속되고 드레인전극(미표기)은 상기 반도체 층의 드레인영역과 접속되며, 게이트배선은 돌출된 게이트 전극(122) 및 공통전극(미표기)을 가진다. 화소전극은 게이트 전극(122)과 동일층에 형성된 공통전극과 반응하여 전계를 형성한다.

그러면, 그 전체공정에 대하여 도 2의 절단면을 기초로 구체적으로 도 3a ~ 도 3i의 도면을 참조하여 기술하고자 한다. 우선적으로, 게이트 전극 및 공통전극이 형성되기 위해서는 도 3a에서도 볼 수 있는 바와 같이 실질적으로 롤러(112)와 클리체(미도시)의 상호작용이 전제되어야 한다. 다시 말해, 상기 롤러(112)를 클리체와 접촉시켜 상호작용을 하면 롤러상에 레지스트 패턴(114)이 남게 된다. 상기 과정을 통해 형성된 롤러상의 레지스트 패턴을 다시 금속막(118)이 증착되어 있는 기판(120)상에 회전시킴으로써 상기 롤러상의 레지스트 패턴(116)을 기판(120)상으로 재인쇄시킨다.

여기에서, 롤러의 크기는 기판보다 작기 때문에 상기의 과정을 여러 번 반복하여 전체 기판상에 레지스트 패턴을 형성하는 과정으로 이루어진다. 특히, 상기 레지스트 패턴의 형성과정은 방향성을 갖는 것을 그 특징으로 하기 때문에 게이트 전극 및 게이트 배선을 위한 레지스트 패턴은 상기 게이트 배선과 수평한 방향으로 크게 회전시키고, 상기 라인과 수직한 방향으로 작게 회전시킨다는 것에 주목할 필요가 있다.

그런 다음, 식각(etching) 공정을 통해 도 3b에 나타내고 있는 바와 같이 게이트 전극(122)과 공통전극(124)을 형성한다. 이어 상기 게이트 전극(122) 및 공통전극(124)이 형성된 기판(120)상에 게이트 절연막(126), 액티브 층 및 도전막을 순차적으로 증착한다.

그 후, 상기의 결과물에 또다시 박막 트랜지스터가 형성될 영역상에 상기 롤러 인쇄방법과 동일한 방식으로 다른 형태의 포토 레지스트를 패터닝한다(미도시). 여기에서도 마찬가지로 상기 롤러의 인쇄방법에 따른 레지스트의 패터닝 과정은 상기 게이트 전극(122) 및 공통전극(124)의 형성과정과 방향성이 동일하다. 다시 말해, 데이터 배선(130a)과 수평한 방향으로 롤러의 회전을 크게 하고, 상기 라인과 수직한 방향은 롤러의 회전을 작게 하는 것을 특징으로 한다.

이어, 도 3c에 나타난 바와 같이 상기 레지스트의 패터닝에 따라 도전막과 액티브 층에 식각을 가하여 1차 식각된 도전막(130a)과 액티브 층(128a)을 형성한다.

그 다음으로, 도면에는 별도로 나타내지 않았지만 상기 결과물에 상기와 동일한 롤러 인쇄방법을 통해 레지스트를 상기 기판상에 프린팅하여, 게이트 패드부의 전기적 접촉을 위한 콘택홀(미도시)을 형성한다.

그리고 마지막으로, 상기 콘택홀(미도시)이 형성된 기판상에 도 3d에서와 같이 ITO 또는 IZO 등으로 이루어진 투명전극(132)을 증착하고, 그 상기 투명전극상에 포토 레지스트(134)를 도포한 다음, 도 3e에 나타난 바와 같이 마스크의 회절 노광을 사용한 후속 세부 공정을 통하여 화소 전극을 형성한다. 특히, 여기에서는 종래의 포토공정과 동일한 방법으로 레지스트를 도포한다는 사실에 주목할 필요가 있다.

그러면, 구체적으로 본 발명의 핵심인 회절 노광을 사용한 화소전극의 형성 과정에 대하여 기술하고자 한다. 도 3e에 나타난 바와 같이, 상기 투명전극(132)이 증착된 기판상에 포토 레지스트(134)가 도포되어 있고, 회절 노광을 사용하여 도 3f에서와 같이 양쪽 외곽부, 즉 UV빔에 노광된 부분의 레지스트는 제거하고, 소오스/드레인 및 화소전극이 형성되는 부분은 레지스트가 그대로 잔존하며, 또한 채널이 형성될 부위는 회절 노광에 의하여 레지스트가 반만 남아 있게 된다.

그런 다음, 도 3g에서와 같이 레지스트가 잔존하는 부분을 제외한 나머지 부분에 식각을 가하여 우선적으로 형성된 투명전극(132a), 이어 데이터 배선의 사이드 부와 소오스/드레인 층 및 액티브 층의 사이드 부에 약간의 식각이 더 이루어져 형성된 소오스/드레인 층(130b) 및 액티브층(128b)이 형성된다. 이를 본 발명에서는 '2차 식각'이라 부르고 있다.

그 결과, 상기 마스크의 사용을 통한 회절 노광으로 인해 식각공정 단계에서 데이터 배선과 화소전극이 투명전극 형성단계에서 동시에 형성(define)되므로, 오배열(misalignment)에 의한 변동량(309)을 제거하여 종래의 문제가 되었던 휘도의 문제를 해결할 수 있다.

그 후, 도 3h에 나타난 바와 같이 계속해서 채널이 형성될 부위에 남아있는 잔여 레지스트의 애싱(ashing)과 상기 채널이 형성될 부위의 투명 전극 및 소오스/드레인 층의 식각을 하게 된다.

상기의 식각 공정을 통해 소오스/드레인 전극(130b, 미표기)의 형성과 관련된 채널 층이 오픈되고, 그 결과 소오스와 드레인 전극(130b, 미표기)은 전기적으로 분리되며, 결국 채널 층을 통해서만 전기적으로 연결되는 구조를 하게 된다. 도 3i는 상기의 결과를 나타내는 것으로서, 소오스와 드레인 전극이 분리된 모습을 잘 보여주고 있다.

그리고, 마지막으로 소오스/드레인 전극의 형성부 및 데이터 라인부에 남아있는 레지스트(134b)를 박리(strip)함으로써, 결국 본 발명에서의 핵심인 회절 노광의 사용공정은 마무리되게 된다.

사실, 이에 더해서 도면에는 별도로 나타내고 있지 않지만 IPS 및 FFS 방식을 사용한 TFT 어레이 기판은 상기 기판상에 배향막 증착과 러빙이 있게 된다. 그 다음 상판인 컬러필터기판과의 합착을 하게 되고, 이어 두 기판 사이에 주입된 액정을 포함해 LCD 패널을 형성하게 되는 것이다.

발명의 효과

따라서, 종래의 광 누설(leakage)을 감소시키기 위하여 필요했던 게이트와 소오스/드레인(혹은 액티브층)간 마진 및 채널 형성을 위해 필요했던 소오스/드레인과 화소 전극간 마진이 본 공정에 따른 게이트와 화소 전극간 마진으로 확보 가능하게 됨으로써, 그 결과 이러한 마진의 확보는 개구부를 더 넓게 설계할 수 있도록 만든다.

또한, 상기와 같은 결과 본 발명은 화소 전극층의 포토 공정을 이용하여 데이터 라인과 게이트 배선과의 기생용량의 편차를 없애게 되어 혼선(cross talk) 문제를 개선할 수 있고, 또한 화소전극과의 오배열에 의한 변동량을 제거하여 화질이 개선된 패널특성을 구현할 수 있게 된다.

결국, 상기의 과정은 특히 IPS 모드와 같은 광시야각 구조가 필요한 대면적 TV 모델을 위해서 요구되고, 또한 이러한 구조는 가장 미세한 패턴인 화소 부분을 포토층으로 이용하는 것이 유리하게 된다.

도면의 간단한 설명

도 1은 일반적인 횡전계방식 액정표시장치의 어레이 기판 일부를 나타내는 평면도

도 2는 본 발명의 액정표시장치의 어레이 기판 일부를 나타내는 평면도

도 3a ~ 도 3i는 본 발명의 따른 TFT 배열기판의 제조공정을 나타내는 공정단면도

※※도면의 주요부분에 대한 부호 설명※※

112: 롤러 114: 클리체로부터 형성된 레지스트

116: 유리기판에 접촉한 레지스트 118: 금속층

120: 유리기판 122: 게이트 전극

124: 공통전극 126: 게이트 절연막

128a: 1차 식각 후의 액티브 층 128b: 2차 후의 액티브 층

130a: 1차 식각 후의 도전층 130b: 2차 식각 후의 도전층

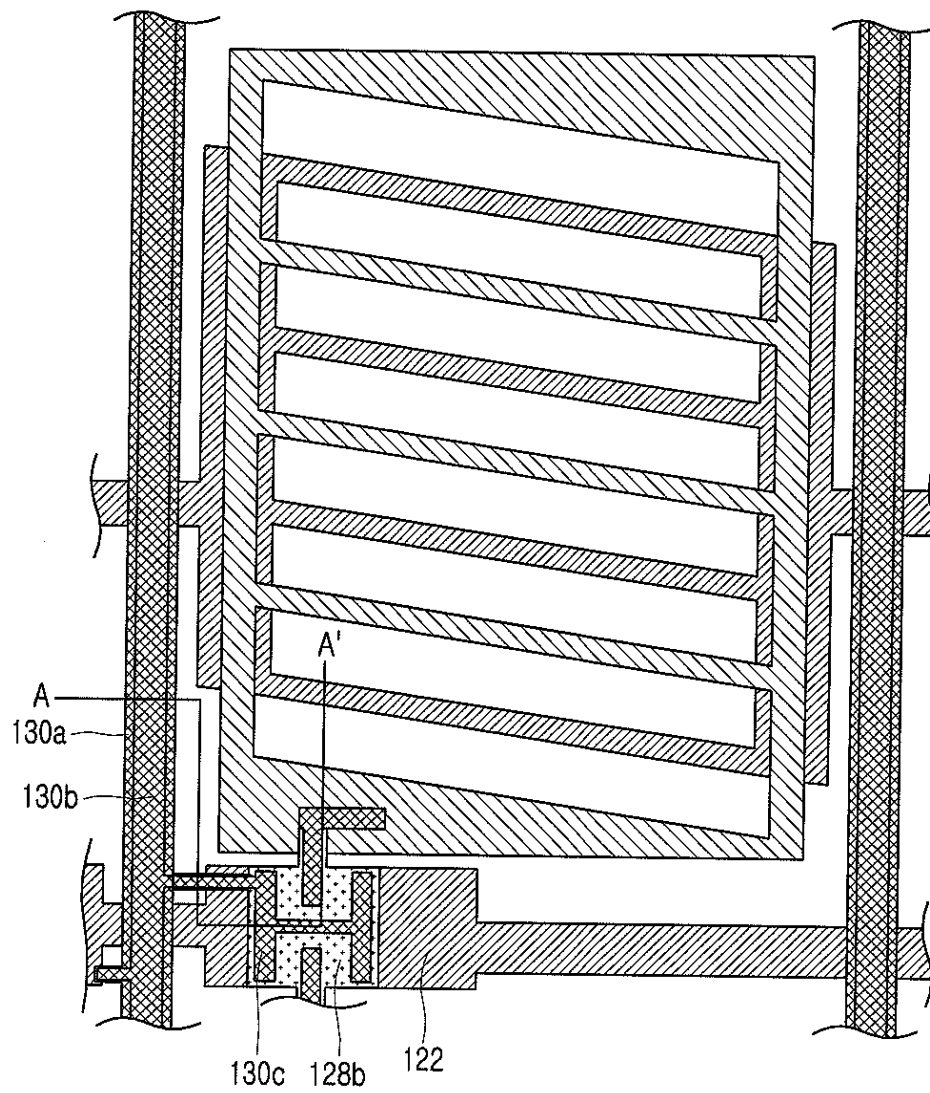
132: 투명전극 132a: 1차 식각 후의 투명전극

134: 포토 레지스트 134a: 회절노광 후의 포토레지스트

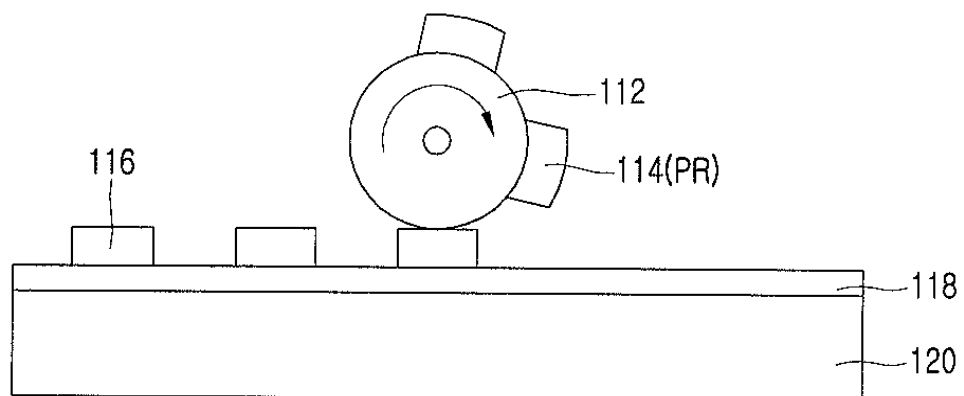
134b: 애싱 후의 포토레지스트

도면

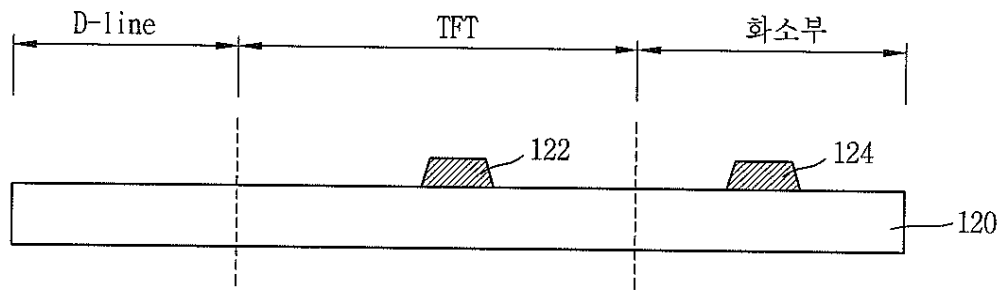
도면2



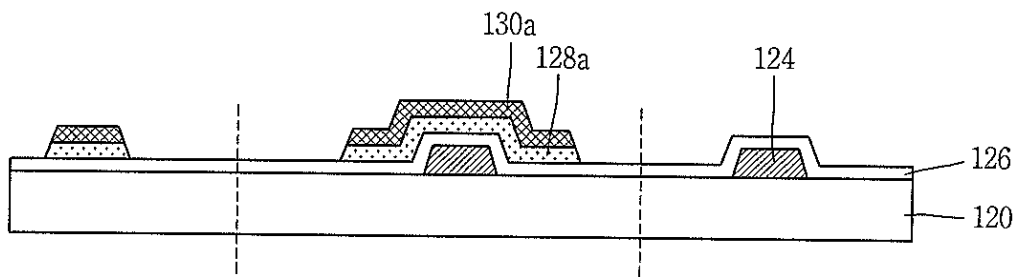
도면3a



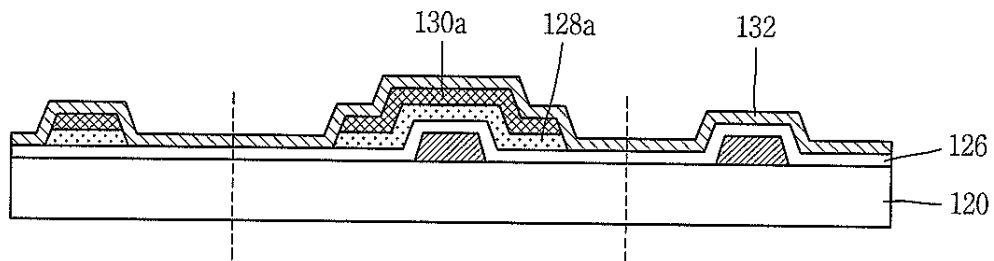
도면3b



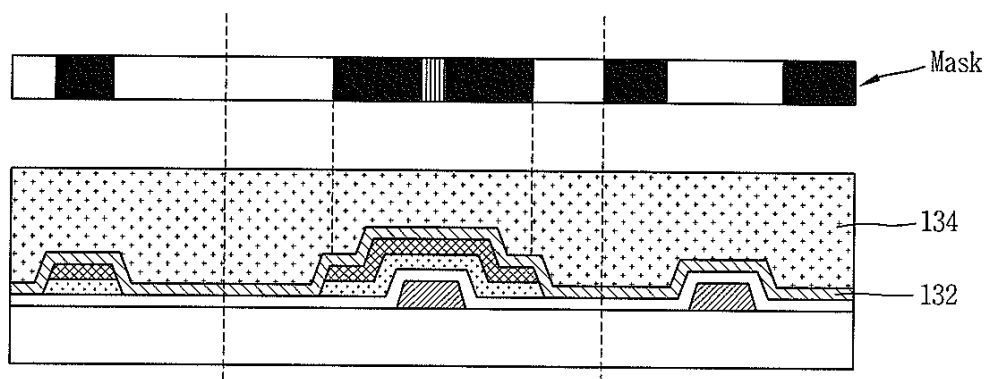
도면3c



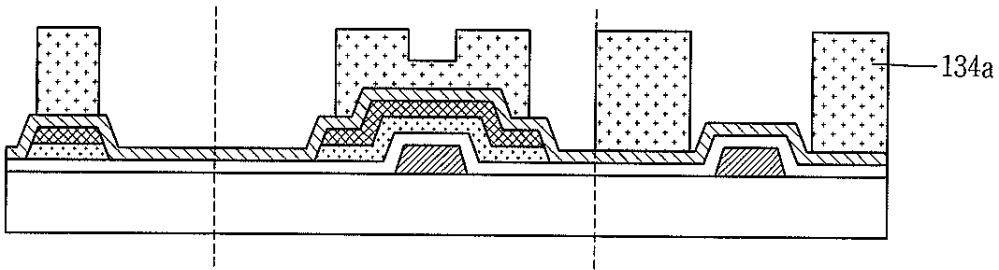
도면3d



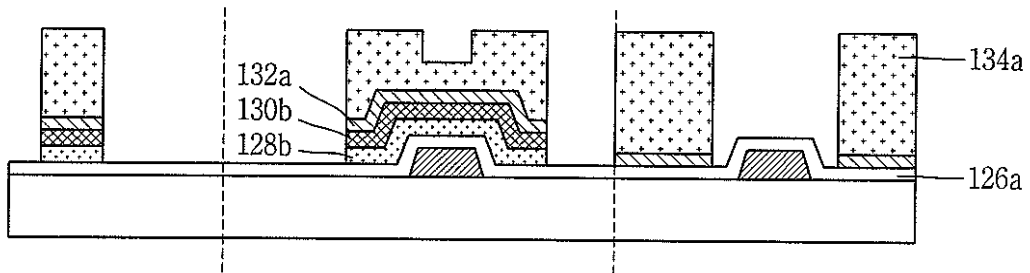
도면3e



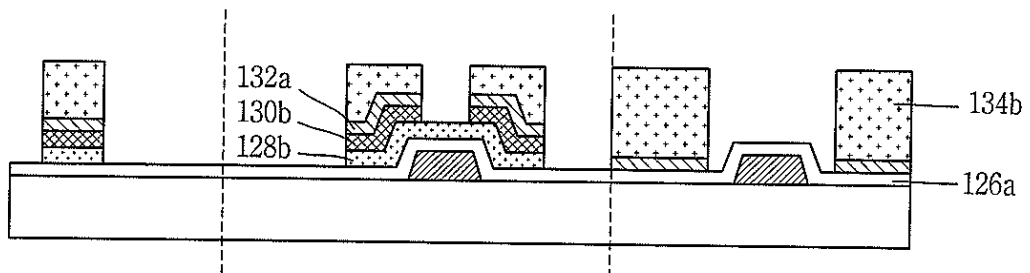
도면3f



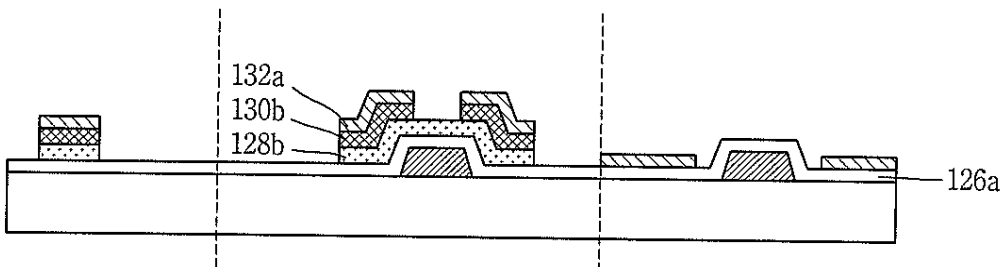
도면3g



도면3h



도면3i



专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	KR1020070072179A	公开(公告)日	2007-07-04
申请号	KR1020050136170	申请日	2005-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHANG YOUN GYOUNG		
发明人	CHANG,YOUN GYOUNG		
IPC分类号	G02F1/136		
CPC分类号	G02F1/134363 G02F1/13458 G02F1/136286 G02F2001/134372 G02F2001/136295		
代理人(译)	PARK , JANG WON		
其他公开文献	KR101246570B1		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示装置的制造方法。并且提供配置的步骤是应用IPS（面内切换）和FFS（边缘场切换）模式的液晶显示器的第一基板，提供第二基板的步骤，形成栅电极的步骤和第二基板上的公共电极，在第二基板上形成导电层和有源层的步骤，在第二基板上沉积透明电极的步骤，以及形成源/漏电极和像素电极的步骤掩模被施加在第二基板上，并且包括在密封第一基板和第二基板之后注入液晶的步骤。本发明通过在最后一步沉积透明电极的传统电极工艺中确保通道部分的漏光最终减少，可以消除寄生电容与数据线和栅极布线的偏差并且混淆（交叉）可以改善信号问题，并且可以实现高孔径比的面板特性。印刷和宽视角补偿设计。

