

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.⁷
G09G 3/36

(11) 공개번호 10-2004-0096760
(43) 공개일자 2004년11월17일

(21) 출원번호	10-2003-7004975		
(22) 출원일자	2003년04월08일		
번역문 제출일자	2003년04월08일		
(86) 국제출원번호	PCT/US2001/031436	(87) 국제공개번호	WO 2002/31802
(86) 국제출원출원일자	2001년10월09일	(87) 국제공개일자	2002년04월18일

(81) 지정국
국내특허 : 알바니아, 아르메니아, 오스트리아, 오스트레일리아, 아제르바이잔, 보스니아-헤르체고비나, 바베이도스, 불가리아, 브라질, 벨라루스, 캐나다, 스위스, 중국, 쿠바, 체코, 독일, 덴마크, 에스토니아, 스페인, 핀란드, 영국, 그루지야, 헝가리, 이스라엘, 아이슬란드, 일본, 케냐, 키르기즈, 북한, 대한민국, 카자흐스탄, 세인트루시아, 스리랑카, 라이베리아, 레소토, 리투아니아, 룩셈부르크, 라트비아, 몰도바, 마다가스카르, 마케도니아, 몽고, 말라위, 멕시코, 노르웨이, 뉴질랜드, 슬로베니아, 슬로바키아, 타지키스탄, 투르크메니스탄, 터어키, 트리니다드토바고, 우크라이나, 우간다, 우즈베키스탄, 베트남, 폴란드, 포르투갈, 루마니아, 러시아, 수단, 스웨덴, 싱가포르, 아랍에미리트, 안티구아바부다, 코스타리카, 도미니카연방, 알제리, 모로코, 탄자니아, 남아프리카, 벨리즈, 모잠비크, 에쿠아도르, 필리핀, 인도, 인도네시아, 콜롬비아, 그레나다, 가나, 감비아, 크로아티아, 시에라리온, 세르비아 앤 몬테네그로, 짐바브웨,

AP ARIPO특허: 케냐, 레소토, 말라위, 수단, 스와질랜드, 우간다, 시에라리온, 가나, 감비아, 짐바브웨, 모잠비크, 탄자니아,

EA 유라시아특허: 아르메니아, 아제르바이잔, 벨라루스, 키르기즈, 카자흐스탄, 몰도바, 러시아, 타지키스탄, 투르크메니스탄,

EP 유럽특허: 오스트리아, 벨기에, 스위스, 독일, 덴마크, 스페인, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투갈, 스웨덴, 핀란드, 사이프러스, 터어키,

OA OAPI특허: 부르키나파소, 베냉, 중앙아프리카, 콩고, 코트디부아르, 카메룬, 가봉, 기네, 말리, 모리타니, 니제르, 세네갈, 차드, 토고, 기네비소, 적도기네,

(30) 우선권주장 09/685,834 2000년10월09일 미국(US)

(71) 출원인 쓰리-파이브 시스템즈, 인크.
미합중국, 애리조나 85281-1230, 템피, 노오쓰 데저트 드라이브 1600

(72) 발명자 워터맨, 존, 칼
미합중국, 85202 아리조나, 메사, 씨클, 싸우스 카트리나 5258

(74) 대리인 특허법인세신

심사청구 : 없음

(54) 액정 디스플레이용 디지털 아날로그/변환기를 갖는시스템의 보정

요약

액정 픽셀(22)의 매트릭스가 제공된다. 디지털 아날로그 변환기(DAC)(102, 114, 및 126)이 매트릭스에 연결되고, 매트릭스의 하나 이상의 픽셀에 인가될 수 있는 출력 전압을 생성한다. DAC(102, 114 및 126)은 보정된 다중-비트 입력을 수신하고 디지털 입력에 대응하는 출력 전압을 생성한다. 기준 전압 생성기(128)는 비교기(132)의 하나의 입력과 연결된 출력에서 적어도 2개의 기준 전압을 생성한다. 비교기의 다른 입력은 DAC(102, 114 및 126) 출력과 연결된다. 비교기(132)가 동작할 때, 그것은 2개 신호 중 하나를 출력하는데: 하나의 입력이 더 높은 전압을 수신할 경우에 제1신호이고; 다른 입력이 더 높은 전압을 수신할 경우에 제2신호이다. 디지털 보정기(100)는 적어도 적어도 하나의 출력 및 적어도 하나의 입력을 가진다. 디지털 보정기(100)는 입력에서 비보정된 다중-비트 디지털 신호를 수신한다. 디지털 보정기(100)는 또한, 보정된 디지털 신호를 생성하도록, 적어도 부분적으로 비교기(132)의 출력에 근거하는 비보정된 다중-비트 디지털 신호를 수정한다. 디지털 보정기(100)는 보정된 다중-비트 디지털 신호를 출력에 인가한다. 디지털 비교기의 출력은 디지털 아날로그 변환기(102, 114, 및 126)의 입력에 연결된다.

대표도

도 4

색인어

LCD, 디지털 아날로그 변환기

명세서

기술분야

본 발명은 일반적으로 액정디스플레이 장치에 관한 것이며, 보다 상세하게는 액정 디스플레이 장치 픽셀의 디스플레이 스크린 상에 정확하게 음영진(shaded) 해당 디지털 또는 아날로그 영상 신호를 생성하는 시스템 및 방법에 관한 것이다.

배경기술

액정디스플레이(LCD)는 보통, 사용자에게 정보를 제공하는, 휴대용 텔레비전, 휴대용 컴퓨터, 제어 디스플레이, 및 셀룰러폰과 같은 장치에 이용된다. LCD는 실상 광 밸브(light valve)으로서 작용하는데, 즉, 제1상태에서 빛의 전송을 허용하고, 제2상태에서 빛의 전송을 차단하고, 또한 몇가지는 부분적인 전송을 위한 여러개의 중간 단계(stage)를 포함한다. 본 발명의 하나의 출원과 같이 고 해상도로서 사용될 경우, LCD는 전형적으로 독립적으로 제어된 픽셀들을 갖는 매트릭스 구성(configuration) 내에 배열된다. 각각의 개별 픽셀은 백라이트(전송 모드)로부터, 리플렉터(reflector ; 반사 모드), 또는 이들 둘의 조합(트랜스플렉티브 모드 ; transfective mode)로부터 빛을 선택적으로 전송하거나 또는 차단하도록 신호를 받는다.

LCD 픽셀은 상이한 빛 파장으로 전이를 제어할 수 있다. 예를 들어, LCD는 레드, 그린, 블루 빛의 독립적인 전송량을 제어하는 픽셀들을 가질 수 있다. 어떤 LCD에는, 채색된 글라스(dyed glass)의 여러 부위를 통과하는 빛을 제어하도록 픽셀의 상이한 부위에 전압이 인가된다. 상이한 LCD에서는, 상이한 색들이 시간에 맞추어 순차적으로 픽셀 상에 투사된다. 만일 전압 또한 시간에 맞추어 순차적으로 변한다면, 빛의 상이한 색들의 상이한 강도들이 얻어진다. 픽셀이 노출되는 빛의 파장을 급속히 변경시키므로써, 관찰자는 순차적으로 분리된 색들이 아닌 색의 조합을 보게 될 것이다. 몇몇 모노크롬(monochrome) LCD들은 또한 컬러 디스플레이를 얻을 수 있다. 예를 들어, 모노크롬 레드 LCD는 스크린 상에 자신의 이미지를 투사할 수 있다. 만일 모노크롬 그린 및 모노크롬 블루 LCD가 레드와 정렬하여 투사된다면, 조합은 풀 컬러(full color)일 것이다.

LCD의 모노크롬 해상도는 제어 신호에 대응하여 각 픽셀이 수행할 수 있는 빛 전송의 상이한 레벨의 수에 의해 정의될 수 있다. 제2레벨은 사용자가 제1레벨과의 차이를 알 수 있을 때 제1레벨과 다르다. 보다 큰 모노크롬 해상도를 갖는 LCD는 사용자에게 보다 선명하게 보일 것이다.

LCD는 한번에 하나 또는 동시에 여러개와 같이, 픽셀-바이-픽셀(pixel-by-pixel)로 동작된다. 전압이 각 픽셀에 인가되고 액정은 빛의 해당 량을 전송하므로써 그 전압에 대응한다. 어떤 LCD에서는, 다른 것들에 있어서 전송을 증가시키는 동작 전압의 증가가 전송을 감소시킨다. 각 픽셀에 다중 컬러(multiple color)가 포함될 경우, 다중 전압이 그 픽셀로 LCD에 따라 상이한 위치 또는 시간에 인가된다. 각 전압은 특정 컬러의 전송을 제어한다. 예를 들어, 하나의

픽셀은 다른 것이 단지 그린 만을 전송되도록 하는 동안 블루 광 만이 전송되도록 동작할 수 있다. 각각의 컬러에 유효한 다수의 상이한 빛 레벨은 보다 많은 수의 가능한 조합 컬러를 얻을 수 있다.

이미지 또는 영상을 나타내는 복잡한 디지털 신호를 LCD의 픽셀에 인가되는 전압으로 변환하는 것은 모노크롬 해상도를 제한할 수 있는 회로(circuitry)를 포함한다. LCD의 단일 컬러를 구동하는데 필요한 신호는 디지털 및 아날로그 둘다이다. 각각의 픽셀이 개별 선택 신호를 요구한다는 점에서는 디지털이지만, 빛의 전송을 결정하도록 실제 전압(actual voltage)이 인가된다는 점에서는 아날로그이다. 이미지 또는 영상 신호에서 전해지는, 원하는 빛의 비트-표시(bit-representation)으로부터 광 전송을 제어하는 실제 전압으로의 변환은 LCD의 모노크롬 해상도를 떨어뜨리는 에러를 유발할 수 있다. 예를 들어, 만일 디지털 아날로그 변환기(DAC)가 입력으로서, 256 전압 레벨 및 0 내지 16 볼트의 출력 전압을 포함하는, 전압의 비트-표시를 취한다면, 이상적인 출력 레벨은 62.5 밀리볼트(mV) 정도 다를 것이다. 만일 그 DAC가 +/- 40 mV의 에러를 가진다면, 사용자는 특정 전압에 대응하는 광 레벨을 그 근처의 광 레벨과 혼동하기 쉽고, 모노크롬 디스플레이의 효과적으로 상이한 레벨의 수는 반감된다. LCD의 픽셀에서 제어되는 빛의 각 컬러에 대한 에러를 고려하면, 상이한 조합의 수가 매우 줄어들 수 있다는 것을 보여준다. 게다가, 만일 LCD를 구동하는데, 각 DAC가 픽셀의 일부분을 제어하는, 다중 DAC가 사용된다면; 부정확 DAC-대-DAC는 원하는 빛 전송의 비트-표시의 왜곡을 가져올 수 있다.

발명의 상세한 설명

본 발명은 액정디스플레이를 동작시키는 시스템 및 방법에 관한 것이다.

본 발명의 하나의 실시예에서, 액정픽셀의 매트릭스가 제공된다. 디지털 아날로그 변환기(DAC)가 매트릭스에 연결되어, 매트릭스 내의 하나 이상의 픽셀에 인가될 수 있는 출력 전압을 생성한다. DAC는 보정된(calibrated) 다중-비트 디지털 입력을 수신하고 그 디지털 입력에 대응하는 출력 전압을 생성한다. 기준 전압 생성기는 비교기의 하나의 입력과 연결된 출력에서 적어도 2개의 기준 전압을 생성한다. 비교기의 다른 입력은 DAC 출력과 연결된다. 비교기가 동작할 때, 그것은 2개 신호 중 하나를 출력하는데: 하나의 입력이 더 높은 전압을 수신할 경우에 제1신호이고; 다른 입력이 더 높은 전압을 수신할 경우 제2신호이다. 디지털 보정기는 적어도 적어도 하나의 출력 및 적어도 하나의 입력을 가진다. 디지털 보정기는 입력에서 비보정된(uncalibrated) 다중-비트 디지털 신호를 수신한다. 디지털 보정기는 또한, 보정된 디지털 신호를 생성하도록, 적어도 부분적으로 비교기의 출력에 근거하는 비보정된 다중-비트 디지털 신호를 수정한다. 디지털 보정기는 보정된 다중-비트 디지털 신호를 출력에 인가한다. 디지털 비교기의 출력은 디지털 아날로그 변환기의 입력에 연결된다.

본 발명의 보다 구체적인 실시예에서, DAC는 제1 및 제2회로를 포함한다. 제1회로는 입력으로서 다중-비트 디지털 신호를 수신하고 그 디지털 신호에 대응하는 전류를 출력한다. 제2회로는 제1회에 의해 생성된 전류를 수신하고 그 전류에 대응하는 전압을 출력한다. 하나의 실시예에서 제2회로는 연산 증폭기를 포함한다.

본 발명의 다른 실시예에서, 시스템은 적어도 제2 DAC를 포함한다. 시스템은 또한 비교기에 연결된 멀티플렉서(multiplexer) 회로, 기준 전압 생성기, 및 DAC들을 포함한다. 멀티플렉서 회로는 적어도 두개의 기준 전압을 수신하고 비교의 하나의 입력에 기준 전압 중 하나를 인가한다. 멀티플렉서 회로는 또한 DAC들의 출력 전압을 수신하고 비교기의 다른 입력에 출력 전압 중의 하나를 인가한다. 보다 구체적인 실시예에서는, 멀티플렉서 회로는 2 개의 멀티플렉서를 포함한다. 제1 멀티플렉서는 기준 전압을 수신하고 제2 플렉서는 DAC 출력 전압을 수신한다. 보다 구체적인 실시예에서, 디지털 보정기는 멀티플렉서 회로에 연결되어 멀티플렉서 회로의 출력을 제어한다.

본 발명의 기술적 이점은 액정디스플레이 픽셀의 빛 레벨을 제어한다는 것이다. 본 발명의 또 다른 기술적 이점은 디지털 아날로그 전압 변환 과정에서 부정확을 고려하도록 디지털 입력을 보정한다는 것이다. 본 발명의 또 다른 기술적 이점은 보다 많은 상이한 모노크롬 동작 레벨이 동일한 디지털 아날로그 변환 회로를 이용하여 이루어지도록 한다는 것이다. 본 발명의 또 다른 기술적 이점은 원하는 전압의 디지털 규격의 다른 레벨을 받아들일 수 있다는 것이다. 본 발명의 또 다른 기술적 이점은 다중 디지털 아날로그 변환기를 교차하는 보정이 일정하다는 것이다.

본 개시물의 다른 기술적 이점은 다음의 도면, 상세한 설명 및 청구범위로부터 당업자에게 쉽게 명백해질 것이다. 본 발명의 다양한 실시예들은 단지 상술한 이점들의 부분집합을 얻는 것이다. 어느 이점도 본 발명에 대해 결정적인 것은 아니다. 예를 들어, 본 발명의 하나의 실시예는 단지 액정의 픽셀을 제어하는 이점을 제공할 수 있지만, 반면에 다른 실시예들은 여러개의 특정하고 명백한 이점들을 제공할 수 있다.

본 개시물 및 그의 이점들의 보다 철저한 이해가 참조도면과 관련하여 주어진 다음의 상세한 설명을 참조함으로써 이루어질 것이며, 여기에서 동일 부위에 대해서는 동일 참조부호로 나타낸다.

도면의 간단한 설명

- 도 1은 본 발명의 하나의 실시예에 따른 액정디스플레이 시스템 동작 시스템의 블록도.
- 도 2는 본 발명에 따른 액정디스플레이 구동 전자장치의 블록도.
- 도 3은 본 발명에 따른 액정디스플레이 회로의 블록도.
- 도 4은 본 발명의 하나의 실시예에 따른 액정디스플레이 구동 전자장치의 회로도.
- 도 5는 본 발명의 하나의 실시예에 따른 디지털 보정 회로를 갖는 디스플레이 구동부의 블록도.
- 도 6은 본 발명의 하나의 실시예에 따른 픽셀 보정 튜닝(tuning)을 위한 방법을 나타내는 논리 흐름도.
- 도 7은 본 발명의 하나의 실시예에 따른 액정디스플레이를 동작시키는 방법을 나타내는 논리 흐름도.

실시예

이하, 도면으로 돌아가서, 본 발명의 실시예들이 설명된다. 도 1은 영상 데이터에 따른 액정디스플레이의 픽셀을 동작시키는 시스템의 하이-레벨 블록도이다. 영상 소프트웨어 프로그램(10)은 이미지 또는 이미지 시리즈를 나타내는 저장 데이터(8)에 액세스한다. 영상 소프트웨어 프로그램(10)은 픽셀-특정(pixel-specific) 정보를 프로토콜에 따라 저장 데이터(8)에 위치시킨다. 예를 들어, 데이터가 애플사의 퀵타임 포맷(Apple Corporation's Quicktime format), 마이크로소프트사의 미디어플레이어 포맷, 또는 MPEG-2 표준 포맷에 저장될 수 있다. 비디오 소프트웨어는 하나 이상의 컬러(12)를 위한 픽셀-특정 디지털 데이터를 출력한다. 예를 들어, 픽셀-특정 데이터는 레드, 그린 및 블루 각각에 대해 8-비트를 포함한다. 신호를 RGB 신호라고 부를 수 있다. 또 다른 실시예에서는, 소프트웨어 프로그램(10)이 비디오카메라와 같은 광학 레코딩 장치로부터 직접 영상 데이터를 수신할 수 있다.

픽셀-특정 데이터(12)는 영상 소프트웨어(10)의 셋팅 및 저장 데이터(8)(또는 광학 레코딩 장치)의 내용과 일치하지만, 액정디스플레이(22)의 물리적 특성과 반드시 일치하는 것은 아니다. 픽셀-특정 데이터(12)는 이미지 재스케일링(rescaling) 및 프레임 속도 변환 전자장치(14)에 의해 수신된다. 변환 전자장치(14)는, 정해진 시간량에서 디스플레이되는 로우(row)의 수, 컬럼(column)의 수, 및 이미지의 수가 액정디스플레이의 성능에 부합하도록 픽셀-특정 데이터(12)를 변환한다. 변환 전자장치(14)는 수정된 픽셀-특정 데이터(16)를 출력한다. 대안적인 실시예에서는, 비디오카메라와 같은, 영상 데이터의 실시간 소스는 소프트웨어 프로그램(10) 또는 변환 전자장치(14)의 필요 없이, 픽셀-특정 영상 데이터(16)를 제공하도록 구성된다.

픽셀-특정 데이터(16)는 LCD 구동 전자장치(18)에 의해 수신된다. 구동 전자장치(18)는 디지털 형태로부터의 픽셀-특정 데이터(16)를 아날로그 형태의 픽셀-특정 전압으로 변환한다. 일 실시예에서, 각 픽셀용 단일 전압원은 모노크롬 디스플레이를 구동한다. 또 다른 실시예에서, 픽셀은 상이한 컬러에 대해 각각 연속적으로 인가된 여러가지 전압을 갖고 있어, 풀컬러 디스플레이를 구동한다. 그리고, 구동 전자장치(18)는 픽셀 특정 데이터(16)가 존재하는 각 컬러가 제공될 수 있다. 그후, 구동 전자장치는 픽셀 충전 전압과 제어 신호(20)를 LCD(22)로 제공한다. 각 픽셀 충전 전압은 하나의 이미지의 하나의 픽셀에 해당된다. 제어 신호는 전압을 픽셀에 매칭하고, 비교 전압을 픽셀 충전 전압에 제공하며, 이미지 외부에 픽셀을 채우기 위한 전압을 제공하도록 하는 몇가지 기능을 위해 LCD에서 사용된다.

LCD(22)는 전압을 개개의 픽셀에 인가하고, 일부 실시예에서는 전압을 각 픽셀에 대한 특정 컬러에 인가한다. LCD(22)는 수신된 제어 신호에 따라 전압을 인가하도록 픽셀을 선택한다. 전압은 픽셀의 광 이동 특성을 변화시킨다. 선택적으로 조광된 픽셀의 집합적인 시각 공해(collective visual impact)는 이미지를 묘사한다.

도 2는 도면부호 18로 도시된 구동 전자장치의 블록도이다. 구동 회로(30)는 픽셀 특정 데이터(16)를 수신한다. 구동 회로(30)는 픽셀 특정 데이터를 해당 아날로그 전류(32)로 변환한다. 이 전류(32)는 아날로그 변환 회로(34)로 제공된다. 아날로그 변환 회로(34)는 전류에 해당되는 아날로그 전압을 만든다. 이 아날로그 전압(20)은 구동 회로(30)로부터 제어 신호와 함께 LCD로 제공된다. 피드백 신호(36)는 아날로그 변환 회로(34)로부터 구동 회로(30)로 이동된다. 피드백 신호(36)는 도 4를 참조하여 설명된 바와 같이 영상 디지털 신호를 보정하는데 사용된다.

도 3은 도면부호 22로 도시된 LCD 회로의 블록도를 나타낸다. 도시된 회로는 간단히 컬럼과 4로우만을 갖지만, 보다 많은 로우와 컬럼이 실제 디스플레이에 사용될 수 있다. 각 아날로그 전압 입력(74 내지 77)은 수신된 아날로그 전압을 픽셀 컬럼(50 내지 57)에 인가한다. 컬럼 구동부(58 내지 64)중 하나와 로우 구동부(66 내지 72)중 하나가 활성화되어, 각 아날로그 전압이 단일 픽셀에 인가된다. 본 도면은 4개의 동시 픽셀 동작을 나타내지만, 다른 실시예는 보다

많은 또는 보다 적은 동시 픽셀 동작을 포함할 수 있다. 또 다른 실시예에서, 다중 픽셀은 동일한 전압으로 작동된다. 일실시예에서, 별개 세트의 회로는 각 컬러의 픽셀 매트릭스가 제공된다. 또 다른 실시예에서, 로우 구동부(66 내지 72)와 컬럼 구동부(58 내지 64) 각각은 연관된 시프트 레지스터를 갖는다. 구동 회로(30)로부터의 제어 신호는 활성화 컬럼 구동부가 하나 이동되도록 한다. 예를 들면, 시프트 레지스터는 컬럼 구동부(58)로부터 컬럼 구동부(60)으로 이동된다. 마지막 구동 회로에 도달되면, 로우 구동부가 하나 이동되고, 로우 구동부가 리셋된다. 그리고, 픽셀 전압은 변경 시프트 레지스터(changing shift register)에 해당되는 동일한 명령으로 제공된다.

도 4는 도면부호 18로 도시된 LCD 구동 전자장치의 회로도도를 나타낸다. 구동 회로(30)는 비보정된 픽셀 특정 데이터(90, 92)를 수신하는 보정 회로(100)를 포함한다. 일실시예에서, 데이터는 픽셀당 8비트이고 256 가능 레벨로 된다. 보정 회로(100)는 하기에 설명될 바와 같이, 피드백 회로로부터의 결과에 근거하여 비보정된 픽셀 특정 데이터(90, 92)를 보정한다. 보정된 데이터는 비보정된 데이터보다 높은 선명도를 가질 수 있어, 보다 큰 보정을 허용한다. 일실시예에서, 보정된 데이터는 1024 레벨에 해당되는 픽셀당 10비트이다. 다른 실시예에서, 보정된 데이터는 보다 큰 픽셀당 비트, 예를 들어 각각 2048 또는 4096 레벨에 해당되는 11 또는 12비트를 포함할 수 있다.

보정된 픽셀 특정 데이터는 4개의 고속 디지털 아날로그 회로(DAC; 102 내지 108)의 하나에 제공된다. 고속 DAC(102 내지 108)는 보정된 데이터의 비트사이즈(bitsize)를 수용할 수 있는 입력을 가져야 한다. 따라서, 보정된 데이터가 10비트이면, DAC(102 내지 108)는 10비트 데이터를 수용하고 변환할 수 있어야 한다. 고속 DAC(102 내지 108)는 디지털 입력에 해당되는 전류를 출력한다. 이러한 출력 전류는 아날로그 변환 회로(34)에 연결된다.

고속 DAC(102 내지 108)에 제공된 픽셀 특정 데이터외에, 보정 회로(100)는 디지털 데이터를 저속 디지털 아날로그 변환기(DAC; 110 내지 112)에 또한 제공한다. LCD(22)에서의 픽셀 모두가 이미지 신호에 응답하여 활성화되는 것은 아니다. 이미지 주위의 픽셀 링은 일정한 전압 레벨에서 이미지를 만들도록 유지된다. 다수의 LCD에서, 픽셀의 광 이동 레벨을 설정하는 것은 2개의 점에 전압을 인가하는 것을 필요로 한다. 전압들 사이의 차이는 픽셀을 제어한다. 일실시예에서, 제 1 저속 DAC(110)는 모든 픽셀의 하나의 점에 공급될 전압 레벨을 나타내는 디지털 신호를 수신한다. 전압과 픽셀 특정 전압 사이의 차이는 픽셀의 광 전이를 제어한다. 제 2 저속 DAC(112)는 링 픽셀에 대한 전압 레벨을 나타내는 디지털 신호를 수신한다. 이 값들은 픽셀로부터 픽셀로 변환되지 않기 때문에, 저속 DAC(110 내지 112)는 디지털 입력을 충분히 추적할 수 있다.

아날로그 변환 회로(34)는 연산 증폭기(114 내지 124)의 하나의 입력에 DAC(102 내지 112)의 각 출력 전류를 수신한다. 각 연산 증폭기(114 내지 124)에 대한 피드백 회로(126)는 전압 출력 대 전류 입력 비율을 제어한다. 연산 증폭기의 출력 전압은 멀티플렉서 회로(130)와 LCD(22)에 연결된다.

또한, 아날로그 변환 회로(34)는 기준 전압 생성기(128)를 포함한다. 기준 전압 생성기(128)는 DAC(102 내지 112)의 출력으로부터 연산 증폭기에 의해 만들어진 전압 범위내의 복수의 기준 전압을 제공한다. 기준 전압은 멀티플렉서 회로(130)에 연결된다.

일실시예에서, 제 1 기준 전압인 V_{REF_HI} 는 13.2볼트와 14.0볼트 사이에 설정되고; 제 2 기준 전압인 V_{REF_MID} 는 7.7볼트와 8.0볼트 사이에 설정되며; 제 3 기준 전압인 V_{REF_LO} 는 2.0볼트와 2.2볼트 사이에 설정된다. 또 다른 실시예에서, V_{REF_MID} 와 V_{REF_LO} 는 V_{REF_HI} 와 입력으로서의 그라운드에 연결된 전압 구동 회로에 의해 생성된다.

또 다른 실시예에서, 기준 전압이 완전히 정확한 것보다는 기준 전압이 서로에 비례하여 정확한 것이 보다 중요하다. 예를 들면, V_{REF_MID} 와 V_{REF_LO} 사이의 전압 차이가 최소 에러로 알려져 있고, V_{REF_HI} 와 V_{REF_LO} 사이의 전압 차이가 최소 에러로 알려져 있으면, 3개의 전압은 픽셀 음영처리(pixel shading)의 정확성을 감소시키지 않고 그라운드에 관해 보다 큰 에러를 가질 수 있다.

멀티플렉서 회로(130)는 연산 증폭기(114 내지 124)의 출력 전압의 하나를 비교기의 입력에 연결한다. 또한, 멀티플렉서 회로(130)는 기준 전압 생성기(128)로부터의 기준 전압의 하나를 비교기(132)의 다른 입력에 연결한다. 출력 전압과 기준 전압은 내부 상태 머신(134)으로부터의 명령(command)에 응답하는 멀티플렉서 회로(130)에 의해 선택된다. 일실시예에서, 멀티플렉서 회로(130)는 출력 전압용 하나의 멀티플렉서와 기준 전압용 하나의 멀티플렉서를 포함한다.

또한, 아날로그 변환 회로(34)는 내부 상태 머신(134)을 포함한다. 내부 상태 머신(134)은 멀티플렉서 회로(130)에 연결되어, 비교기(132)의 입력을 제어한다. 또한, 내부 상태 머신(134)은 비교기(132)의 출력에 연결된다. 보정 회로(100)는 내부 상태 머신(134)에 연결되어 내부 상태 머신(134)과 통신한다. 계속해서, 보정 회로(100)와 내부 상태 머신(134)은 각 기준 전압에 대해 각 DAC-연산 증폭기 쌍, 예를 들어 도면부호 102와 114에 해당되는 디지털 신호를 결정한다.

일실시예에서, 디지털 신호는 특정 전압 출력과 기준 전압을 비교기(132)에 연결하도록 멀티플렉서 회로(130)를 지

시함으로써 결정된다. 그리고, 보정 회로(100)는 DAC로 제공된 디지털 신호를 증가시킨다. 예를 들면, 연산 증폭기(114)의 전압 출력이 멀티플렉서 회로(130)에 의해 비교기(132)에 연결되면, 보정 회로는 해당 DAC(102)로 제공된 디지털 신호를 증가시킬 것이다.

디지털 신호는 멀티비트 단계(multi-bit step)로 증가될 수 있다. 예를 들면, DAC(102 내지 112)가 10비트 DAC이면, 1024 가능 디지털 신호이다. 4번째 최하위 비트에 근거하여 증가시킴으로써, 16신호는 각 증가와 트레이버스(traverse)한다. 비교기(132)가 16- 신호 스텝에 응답하여 출력을 변경하는 경우, 16개 각각에 대한 디지털 신호는 기준 전압을 매칭하는 출력 전압의 경계를 짓는 가장 근접한 10비트 디지털 신호를 찾을 때까지 증가될 수 있다.

디지털 신호가 증가됨에 따라, DAC 출력이 변경되고 연산 증폭기 출력이 변경된다. 일부 점에서, 이들 변경은 일정한 기준 전압을 능가하여, 비교기(132)의 출력이 변경된다. 내부 상태 머신(134)은 비교기(132) 출력에서의 변경을 보정 회로(100)로 전달한다. 보정 회로는 비교기(132) 출력이 변경된 디지털 신호를 기록한다. 도 6을 참조하면, 이러한 공정을 반복함으로써, 디지털 신호는 각 DAC 기준 전압 조합에 기록된다.

보정 회로(100)는 이상적인 디지털 신호 정보에 액세스할 수 있다. DAC 연산 증폭기에 대한 전압 출력 범위와 기준 전압의 레벨이 정해지면, 선형 변환으로 비교기 출력을 변경하는 디지털 신호가 결정될 수 있다. 예를 들면, 출력 범위가 0 내지 16볼트이고, 기준 전압이 4, 8, 및 12이며, 디지털 신호가 10비트이면, 256, 512와 (1024 10비트 신호에서) 768의 디지털 신호는 이상적인 선형 연산으로 비교기 출력을 변경한다.

보정 회로(100)는 DAC 연산 증폭기 조합에 대한 기록된 디지털 신호와, 각 기준 전압에 대한 예상된 이상적인 선형 신호를 비교한다. 차이는 비보정된 영상 데이터를 보정하는데 사용될 구배와 오프셋 보정을 결정한다.

3개의 기준 전압을 갖는 일실시예에서, 보정 구배와 오프셋이 계산된다. 출력 아날로그 전압에서의 변경에 의해 분할된 비트 표시에서의 변경에 의해 정의된 구배가 예상되고 나서 2개의 하위 전압과 2개의 상위 전압에 대해 측정된다. 각 디지털 증가에 해당되는 정확히 동등한 아날로그 전압 스텝에 기인하는 이상적인 구배는 측정된 구배와 비교되어, 다른 구배가 결정될 수 있다. 오프셋은 기준 전압에 대한 예상된 비트 표시와 기준 전압에 대한 측정된 비트 표시 사이의 차이에 의해 결정될 수 있다. 중간점(midpoint) 이하의 비보정된 디지털 신호는 하위 기준 전압으로부터 결정된 다른 구배로 곱해지고, 결과가 오프셋에 더해진다. 합이 보정된다. 중간점 이상의 비보정된 디지털 신호는 상위 기준 전압으로부터 결정된 다른 구배에 의해 곱해지고, 결과가 오프셋에 더해진다. 합이 보정된다.

3개의 기준 전압을 갖는 또 다른 실시예에서, 다음 공식이 사용된다. 델타1(Delta1)은 1) V_{REF_HI} 와 V_{REF_MID} 에 대한 측정된 디지털 신호 사이의 이진 차이(binary difference)와, 2) 이들 값 사이의 이상적인 예상 차이 사이의 차이로 계산된다. 델타2는 V_{REF_HI} 에 대한 측정 디지털 신호와 이상적인 예상 신호 사이의 차이로 계산된다. 델타3은 1) V_{REF_LO} 의 측정 디지털 신호들 사이의 이진 차이와, 2) 이들 값 사이의 이상적인 예상 차이 사이의 차이로 계산된다. 델타4는 V_{REF_LO} 의 측정 디지털 신호와 이상적인 예상 신호 사이의 차이로 계산된다. 중간점 이하의 비보정된 디지털 신호는 $1 + (\text{델타3}/384)$ 로 곱해지고, 그 후 델타4-델타3/3이 더해진다. 중간점 이상의 비보정된 디지털 신호는 $1 + (\text{델타1}/384)$ 로 곱해지고, 그 후 델타2-델타1*7/3이 더해진다. 그 결과가 보정된 신호이다. 중간점에서, 동일한 결과는 보정의 하나가 된다.

일실시예에서, 보정 계산은 수신된 것과 같은 각각의 비보정된 디지털 신호로 수행된다. 다른 실시예에서, 각각의 가능한 디지털 신호의 보정 계산이 수행되고 나서 룩업 테이블에 저장된다. 비보정 디지털 신호가 수신되면, 보정 결과를 상기 테이블에서 찾을 수 있다.

일실시예에서, DAC-연산 증폭기 및 기준전압의 조합에 대한 측정 디지털 신호의 판단은 디지털 영상 신호의 프레임 사이에서 수행된다. 다른 실시예에서, 이 판단은 영상신호의 제 1 프레임이 액정 디스플레이(22)로 전송되기 이전에 수행된다.

도 5는 본 발명의 일실시예에 따른 디지털 보정 회로를 구비한 디스플레이 구동기의 블록도이다.

구동 회로(30)는 비보정 디지털 신호(16)를 수신한다. 구동회로는 6개의 아날로그 출력을 나타낸 도 5와 달리 2개의 아날로그 출력을 가지며, 다른 개수의 출력이 다른 실시예에서 가능하다. 일실시예에서, 디지털 신호(16)는 8비트의 영상 신호이다. 보정 회로(100)는 이 디지털 신호(16)를 수신한다. 일실시예에서, 보정된 룩업 테이블(306)은 8비트 주소에 대응하는 데이터 엔트리를 갖는다. 보정된 룩업 테이블(306)은 특정 8 비트 주소에 대한 몇 개의 엔트리를 가질 수 있으며, 하나의 엔트리는 각 디지털 아날로그 변환기를 위한 것이다. 데이터 엔트리는 디지털 아날로그 변환기(102,104)의 입력의 비트 크기에 대응하는, 8비트보다 다소 많은 비트를 가질 수 있다. 일실시예에서는, 데이터 엔트리는 10비트를 갖는다. 각 8비트 디지털 신호(16)는 주소로서 처리되며, 의도된 DAC(102,104)에 대한 주소의 데이터 엔트리는 상기 DAC(102,104)로 전송된다. 디지털 아날로그 변환기(102, 104)의 아날로그 출력은 구동회로(30)를 떠난다. 변형 실시예에서, 개별적인 보정된 룩업 테이블이 각 DAC(102,104)을 위하여 유지되어 상기 테이블에 대응

하는 DAC로 전송되는 데이터 엔트리를 갖는 룩업 테이블중 하나의 주소로서 사용된다.

일 실시예에서, 보정된 룩업 테이블(306)의 데이터 엔트리는 이상적인 룩업 테이블(300)의 데이터 엔트리에서 수행된 계산 결과가 된다. 이상적인 룩업 테이블은 8비트 주소에서 데이터 엔트리를 포함한다. 데이터 엔트리는 8비트보다 다소 많은 비트를 가질 수 있다. 이상적인 룩업 테이블(300)의 데이터 엔트리는 선형적으로 대응하는 아날로그 전압을 출력하는 DAC를 구동하는데 사용될 디지털 신호이다. 선형적으로 대응하는 아날로그 전압은 디지털 신호에 제 1 수를 곱하고 제 2 수를 더함으로써 계산될 수 있는 전압이다.

이상적인 룩업 테이블(300)의 데이터 엔트리는 선형적으로 대응하는 아날로그 전압에서 실제 DAC 출력의 얼마간의 오차를 고려하기 위하여 승산 회로(302)와 가산 회로(304)를 트래버스한다. 이 조정은 반드시 단일 DAC로 한정되는 것은 아니다. 예를 들면, 이상적인 룩업 테이블(300)의 엔트리는 제 1 DAC(102)에 대한 제 1 시간과 제 2 DAC(104)에 대한 제 2 시간을 승산 회로(302)와 가산 회로(304)에 제공한다. 그리고, 2개의 계산 결과는 2개의 보정된 룩업 테이블(306)에 배치될 수 있다. 변형 실시예에서는, 단일 보정 룩업 테이블(306)은 수신지(destination) DAC를 표시하는 비트에 첨부된 입력 디지털 신호(16)에 대응하는 주소를 갖는다.

이득/오프셋 회로(298)는 이상적인 룩업 테이블(300)의 엔트리에 승산 및 가산된 신호를 제공한다. 제어 회로(296)는 DAC 출력이 기준전압을 초과하는 디지털 신호를 판단한다. 도 4를 참조하면, 제어회로(296)는 아날로그 변환회로(34)와 통신한다. 구동회로(30)가 입력 디지털 신호(16)를 처리하지 않는 경우에, 제어회로(296)는 DAC 출력이 기준 전압을 초과했다는 것을 지시하는 연결부(36)를 통하여 신호를 수신할 때까지 DAC(102,104)중 하나에 디지털 신호를 공급한다. 일 실시예에서, 디지털 신호는 순차 신호이다. 또 다른 실시예에서, 제어회로(296)는 각 영상 프레임 사이에서 활성화된다. DAC 출력이 기준전압을 초과하는 기준전압, DAC, 및 디지털 신호는 이득/오프셋 회로(298)와 통신한다. 상기 정보로부터, 이득/오프셋 회로(298)는 도 4를 참조하여 설명된 바와 같이 각 DAC에 대한 보정 팩터를 계산한다. 이 팩터가 승산 회로(302) 및 가산 회로(304)에 제공되어 이상적인 룩업 테이블(300)의 엔트리가 하나 또는 그 이상의 보정 룩업 테이블(306)의 엔트리로 변환된다. 하나 또는 그 이상의 보정 룩업 테이블이 만들어지면, 영상 디지털 신호는 이상적인 룩업 테이블(300), 이득/오프셋 회로(298), 또는 제어회로(296)에 관계없이 보정되어 DAC로 공급된다. 도 5는 보정 회로의 한가지 실행만을 나타낸다. 또한, 보정된 디지털 신호는 신호가 수신될 때 각 영상 디지털 신호로 계산될 수 있다.

도 6은 본 발명의 하나의 실시예에 따른 픽셀 보정 튜닝(tuning)을 위한 방법을 나타내는 논리 흐름도이다. 제 1 단계(200)에서, 기준 전압은 기준 전압 생성 기로부터 사용가능한 전압에서 선택된다. 제 2 단계(202)에서, 선택된 기준 전압은 비교기 입력중 하나에 인가된다. 일 실시예에서, 내부 상태 머신은 선택된 기준 전압을 비교기 입력중 하나에 접속하기 위하여 제어신호를 멀티플렉서로 전송한다. 다음 단계(204)에서는 DAC를 선택한다. 그리고, 선택된 DAC의 출력은 다른 비교기 입력(206)에 연결된다. 일 실시예에서, DAC는 2개의 연결 회로를 포함하며 제 2 회로의 출력은 비교기에 연결된다. 다음 단계(208)에서, 연속적인 디지털 입력이 DAC에 인가되어 비교기가 출력을 변경하는 점을 결정한다. 일 실시예에서, 단계(208)은 부분 또는 완전 2진 나무 탐색(binary tree search)를 포함한다. 다음 단계(210)에서, 프로세스는 다른 것이 있다면 추가 DAC에 대하여 반복한다. 다음 단계(212)에서, 프로세스는 다른 것이 있다면 추가 기준 전압에 대하여 반복한다. 또 다른 실시예에서, 각 기준 전압은 다음 DAC로 이동하기 전에 단일 DAC와 비교될 수 있다.

모든 변경점이 DAC와 기준 전압의 가능한 조합에 대하여 결정되면, 오프셋 차이는 각 DAC(214)에 대하여 계산된다. 3개의 기준 전압에 대한 계산 예가 도 4에 제공된다. 다음 단계(216)에서, 이득 차이가 각 DAC에 대하여 계산된다. 3가지 기준 전압에 대한 계산 예가 도 4에 제공된다. 마지막 단계(218)에서, 보정 회로가 배치되어 액정 디스플레이에서 사용되도록 변환되기 전에 디지털 영상 신호가 보정된다.

도 7은 본 발명의 하나의 실시예에 따른 액정디스플레이를 동작시키는 방법을 나타내는 논리 흐름도이다. 제 1 단계(250)에서, 비보정된 디지털 신호가 구동 회로에 도달된다. 제 2 단계(252)에서, 비보정된 신호는 그 신호에 대한 이득 차이로 곱해진다. 일 실시예에서, 하나의 범위에서의 신호의 이득 차이는 다른 범위에서의 신호의 이득 차이와 상이할 수 있다. 다음 단계(254)에서, 단계(252)의 결과에 오프셋을 더한다. 단계(252)와 같이, 오프셋은 다른 범위의 신호와 상이할 수 있다. 다른 실시예에서, 단계(253)는 단계(252 및 254)중 하나 또는 모두를 대체한다. 단계(253)에서는, 보정된 신호가 저장되고 비보정된 신호에 근거하여 액세스할 수 있다. 예를 들면, 단계(252 및 254)의 계산은 가능한 입력 신호 및 룩업 테이블에 저장된 결과 모두에 대해 수행될 수 있다.

보정된 신호가 단계(253 또는 254)에서 만들어진다. 2개의 동작이 병렬로 일어난다. 구동 회로는 단계(262)의 보정 전압에 대응하는 픽셀을 정의하는 로우와 컬럼을 구동하기 위하여 제어신호를 액정 디스플레이로 전송한다. 단계(256)에서 보정된 전압은 DAC 입력으로 인가된다. 그리고, DAC 출력은 단계(258)에서 고속 연산 증폭기에 인가된다. 현재의 픽셀(260)에 대한 마지막 단계에서는, 연산 증폭기 출력이 액정 디스플레이 매트릭스에 인가되어 컬럼 및 로우 구동부에 의해 식별되는 픽셀을 구동한다. 그리고, 다음 픽셀에 대한 디지털 신호가 수신된다(단계(250)). 일 실시예에서, 전자장치는 병렬 회로에서 동시에 한 픽셀 이상을 처리한다. 또 다른 실시예에서, 이 회로는 파이프라이닝(pipeline)될 수 있어서 다음 픽셀의 시작이 현재 픽셀이 종료하기 이전에 처리된다.

산업상 이용 가능성

본 발명이 다양한 수정물 및 변형 형태를 수용할 수 있지만, 그 특정 실시예는 도면에 예시로서 도시되고 본 명세서에 상세히 기술되었다. 그러나, 특정 실시예의 설명은 본 발명을 개시된 특정 형태에 한정하려는 것이 아니고, 반대로 첨부한 청구범위에 한정된 것과 같이 본 발명의 정신과 범위내에서 모든 수정물, 동등물, 및 변형물을 포함하려 한다는 것이 이해되어야 한다.

(57) 청구의 범위

청구항 1.

액정 디스플레이를 작동시키는 시스템으로서,

(a) 액정 픽셀들의 매트릭스;

(b) 입력측에서 수신된 보정된 다중-비트 디지털 신호에 해당하는 픽셀 충전 전압을 출력측에 인가하도록 만들어지고 또한 상기 픽셀 충전 전압을 적어도 하나의 픽셀에 인가하기 위하여 상기 매트릭스에 연결된 디지털 아날로그 변환기;

(c) 적어도 제 1 및 2 기준 전압들중의 하나를 출력측에 인가하도록 만들어진 기준 전압 생성기;

(d) 제 1 및 2 입력과 출력을 갖는 비교기로서, 상기 제 1 입력은 상기 기준전압 생성기의 출력에 연결되고, 상기 제 2 입력은 상기 디지털 아날로그 변환기의 출력에 연결되며, 또한 어떤 입력이 더 높은 전압을 받는가에 따라서, 출력측의 두 신호중 하나를 제공하도록 만들어진 비교기;

(e) 제 1 출력측에서 상기 디지털 아날로그 변환기의 입력에 연결되며, 또한 제 1 입력측에서 비보정된 다중 비트 디지털 신호를 수신하고, 적어도 부분적으로 상기 비교기의 출력에 기초하여 비보정된 다중 비트 디지털 신호를 변경하여 보정된 다중 비트 디지털 신호를 발생시키며, 그리고 보정된 다중 비트 디지털 신호를 상기 제 1 출력에 인가하는 디지털 보정기를 포함하는 액정 디스플레이를 작동시키는 시스템.

청구항 2.

제 1항에 있어서, 상기 디지털 아날로그 변환기는 다중 비트 디지털 신호를 입력으로서 수신하고 상기 디지털 신호에 해당하는 전류를 출력하도록 만들어진 제 1 회로와, 상기 제 1 회로로부터 상기 전류를 수신하고, 상기 전류에 해당하는 전압을 출력하는 제 2 회로를 포함하는 액정 디스플레이를 작동시키는 시스템.

청구항 3.

제 2항에 있어서, 상기 제 2 회로는 연산 증폭기를 포함하는 액정 디스플레이를 작동시키는 시스템.

청구항 4.

제 1항에 있어서, 제 2 디지털 아날로그 변환기를 추가로 포함하며, 상기 제 2 디지털 아날로그 변환기는 상기 디지털 변환기로부터의 입력측에서 수신된 보정된 다중 비트 디지털 신호에 해당하는 픽셀 충전 전압을 출력측에 인가하도록 만들어지며 상기 픽셀 충전 전압을 적어도 하나의 픽셀에 인가하도록 상기 매트릭스에 연결되는 액정 디스플레이를 작동시키는 시스템.

청구항 5.

제 4항에 있어서, 멀티플렉서 회로를 추가로 포함하며, 상기 디지털 아날로그 변환기는 상기 멀티플렉서 회로를 거쳐서 상기 비교기의 제 2 입력에 연결되며, 상기 기준 전압 생성기는 상기 멀티플렉서 회로를 거쳐서 상기 비교기의 제 1 입력에 연결되는 액정 디스플레이를 작동시키는 시스템.

청구항 6.

제 5항에 있어서, 적어도 하나의 제어신호에 감응하여, 상기 멀티플렉서 회로는 상기 적어도 두 개의 기준 전압들중의 하나를 상기 비교기의 제 1 입력에 인가하고, 또한 상기 디지털 아날로그 변환기 출력 전압중의 하나를 상기 비교기의 제 2 입력에 인가하는 액정 디스플레이를 작동시키는 시스템.

청구항 7.

제 1항에 있어서, 상기 디지털 변환기는 비보정된 다중 비트 디지털 신호에, 상기 비교기의 출력에 적어도 부분적으로 근거하여 제 1 팩터를 곱하고, 그리고 나서 그 곱에 상기 비교기의 출력에 적어도 부분적으로 근거하여 제 2 팩터를 더

하는 액정 디스플레이를 작동시키는 시스템.

청구항 8.

제 7항에 있어서, 상기 제 1 팩터는 디지털 아날로그 변환기에 인가되었을 때, 상기 비교기 출력에 따라 상기 제 1 기준 전압을 초과하는 전압을 초래하는 최저값 디지털 신호에 적어도 부분적으로 근거하는 액정 디스플레이를 작동시키는 시스템.

청구항 9.

제 7항에 있어서, 상기 제 2 팩터는:

디지털 아날로그 변환기에 인가되었을 때, 상기 비교기 출력에 따라 상기 제 1 기준 전압을 초과하는 전압을 초래하는 최저값 디지털 신호; 및

디지털 아날로그 변환기에 인가되었을 때, 상기 비교기 출력에 따라 상기 제 2 기준 전압을 초과하는 전압을 초래하는 최저값 디지털 신호에 적어도 부분적으로 근거하는 액정 디스플레이를 작동시키는 시스템.

청구항 10.

제 1항에 있어서, 상기 액정 픽셀들의 매트릭스에 연결된 출력을 갖는 제어회로를 추가로 포함하며, 상기 제어회로는 상기 픽셀 충전 전압을 받기 위하여 상기 화소의 로우 또는 칼럼을 선택하는 신호를 출력측에 제공하도록 만들어지는 액정 디스플레이를 작동시키는 시스템.

청구항 11.

제 1항에 있어서, 상기 디지털 변환기는 비보정된 다중 비트 디지털 신호가 제 1 범위 또는 제 2 범위에 속하는지를 검출하고, 상기 신호가 상기 제 1 범위내에 속한다면 제 1 방식으로 변경하고, 또한 상기 신호가 제 2 범위내에 속한다면 제 2 방식으로 변경하는 액정 디스플레이를 작동시키는 시스템.

청구항 12.

액정 디스플레이를 작동시키는 방법으로서:

- (a) 비보정된 디지털 신호를 수신하는 단계;
- (b) 상기 비보정된 디지털 신호와 제 1 팩터의 곱과 제 2 팩터의 합과 동등한 보정된 디지털 신호를 결정하는 단계;
- (c) 상기 보정된 디지털 신호를, 전압 출력을 갖는 디지털 아날로그 변환기에 인가하는 단계; 및
- (d) 상기 전압 출력을, 액정 픽셀들의 매트릭스의 적어도 하나의 픽셀에 인가하는 단계를 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 13.

제 12항에 있어서, 상기 보정된 디지털 신호를 결정하는 단계는 상기 제 1 팩터를 그 자체에, 비보정된 디지털 신호의 값과 동일한 다수 번을 더하는 단계를 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 14.

제 12항에 있어서, 상기 보정된 디지털 신호를 결정하는 단계는:

상기 제 2 팩터를 가지고 시작하는 단계;

상기 제 1 팩터를, 비보정된 디지털 신호값과 동일한 다수 번을 더하는 단계를 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 15.

제 12항에 있어서, 상기 보정된 디지털 신호를, 전압 출력을 갖는 디지털 아날로그 변환기에 인가하는 단계는:

상기 보정된 디지털 신호를, 전류 출력을 갖는 디지털 아날로그 변환기에 인가하는 단계; 및

상기 전류 출력을 상기 전류에 해당하는 전압을 출력하도록 바이어싱된 연산증폭기에 인가하는 단계를 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 16.

제 12항에 있어서, 상기 전압 출력을, 액정 픽셀들의 매트릭스중의 적어도 하나의 픽셀에 인가하는 단계는:

상기 전압 출력을 적어도 하나의 컬럼라인에 인가하는 단계;

신호를, 동작될 상기 픽셀의 상기 컬럼에 해당되는 컬럼 구동부에 인가하는 단계; 및

신호를, 동작될 상기 픽셀의 상기 로우에 해당되는 로우 구동부에 인가하는 단계를 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 17.

제 12항에 있어서, 상기 제 1 및 2 팩터들은 특정한 디지털 아날로그 변환기에 해당하는 액정 디스플레이를 작동시키는 방법.

청구항 18.

제 12항에 있어서, 상기 제 1 및 2 팩터들의 값은 비보정된 디지털 신호가 멤버인 복수의 디지털 신호 범위에 의존하는 액정 디스플레이를 작동시키는 방법.

청구항 19.

제 12항에 있어서, 보정된 디지털 신호를 결정하는 단계는:

록업 테이블에서 엔트리를 액세스하는 단계를 포함하며, 상기 엔트리는 비보정된 디지털 신호에 의해 식별되며 (1) 제 2 팩터와 (2) 비보정된 디지털 신호와 상기 제 1 팩터의 곱의 합을 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 20.

제 12항에 있어서, 상기 제 2 팩터의 값을 결정하는 단계는:

상기 디지털 아날로그 변환기의 상기 전압 출력을, 시퀀스 디지털 신호들을 상기 디지털 아날로그 변환기에 인가하면서, 기준전압과 비교하는 단계;

상기 비교 결과를 모니터링하는 단계;

상기 비교 결과가 변하는 디지털 신호를 저장하는 단계; 및

상기 비교 결과가 변하는 디지털 신호와 상기 기준 전압에 대한 예상된 디지털 신호와의 차이를 발견하는 단계를 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 21.

보정 팩터들을 결정하는 방법으로서:

(a) 제 1 기준 전압을 비교기의 제 1 입력에 인가하는 단계;

(b) 디지털 신호들을 순차적으로 제 1 디지털 아날로그 변환기에 인가하는 단계;

(c) 상기 제 1 디지털 아날로그 변환기의 출력을 상기 비교기의 제 2 입력에 인가하는 단계;

(d) 상기 비교기의 출력 상태를 모니터링하는 단계; 및

(e) a) 상기 비교기 출력의 상태에서 변화를 직전에 선행하였던 디지털 신호 또는 b) 상기 비교기 출력의 상태에서 변화를 유발하였던 디지털 신호중 어느 하나를 저장하는 단계를 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 22.

제 21항에 있어서,

제 2 기준 전압을 상기 비교기의 제 1 출력에 인가하는 단계;

상기 (b), (d) 및 (e) 단계를 반복하는 단계; 및

상기 저장된 디지털 신호들에 적어도 부분적으로 근거한 오프셋을 계산하는 단계를 추가로 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 23.

제 21항에 있어서,

제 2 기준 전압을 상기 비교기의 상기 제 1 입력에 인가하는 단계;

상기 (b), (d) 및 (e) 단계를 반복하는 단계; 및

상기 저장된 디지털 신호들에 적어도 부분적으로 근거한 이득을 계산하는 단계를 추가로 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 24.

제 21항에 있어서, 상기 디지털 아날로그 변환기의 출력을 상기 비교기의 제 2 입력에 인가하는 단계는:

상기 디지털 아날로그 변환기의 출력을 멀티플렉서의 제 1 입력에 연결하는 단계;

상기 멀티플렉서의 제 1 출력을 상기 비교기의 제 2 입력에 연결하는 단계; 및

상기 멀티플렉서의 제 1 입력으로부터 제 1 출력으로 신호를 전송하는 단계를 포함하는 액정 디스플레이를 작동시키는 방법.

청구항 25.

제 21항에 있어서,

(f) 상기 저장된 디지털 신호에 적어도 부분적으로 근거한 입력 디지털 신호를 보정하는 단계를 추가로 포함하는 액정 디스플레이를 작동시키는 방법.

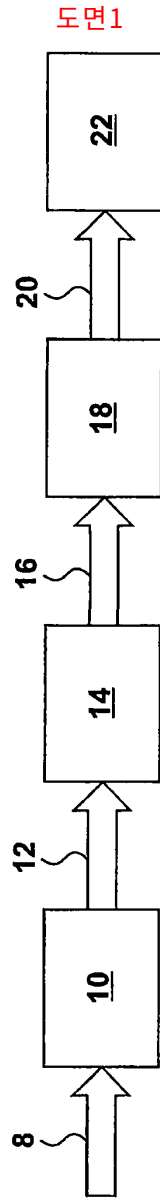
청구항 26.

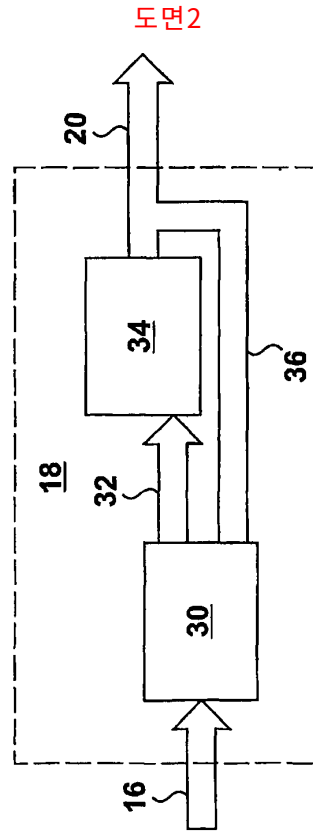
제 25항에 있어서,

(g) 상기 보정된 디지털 신호를 상기 제 1 디지털 아날로그 변환기에 인가하는 단계; 및

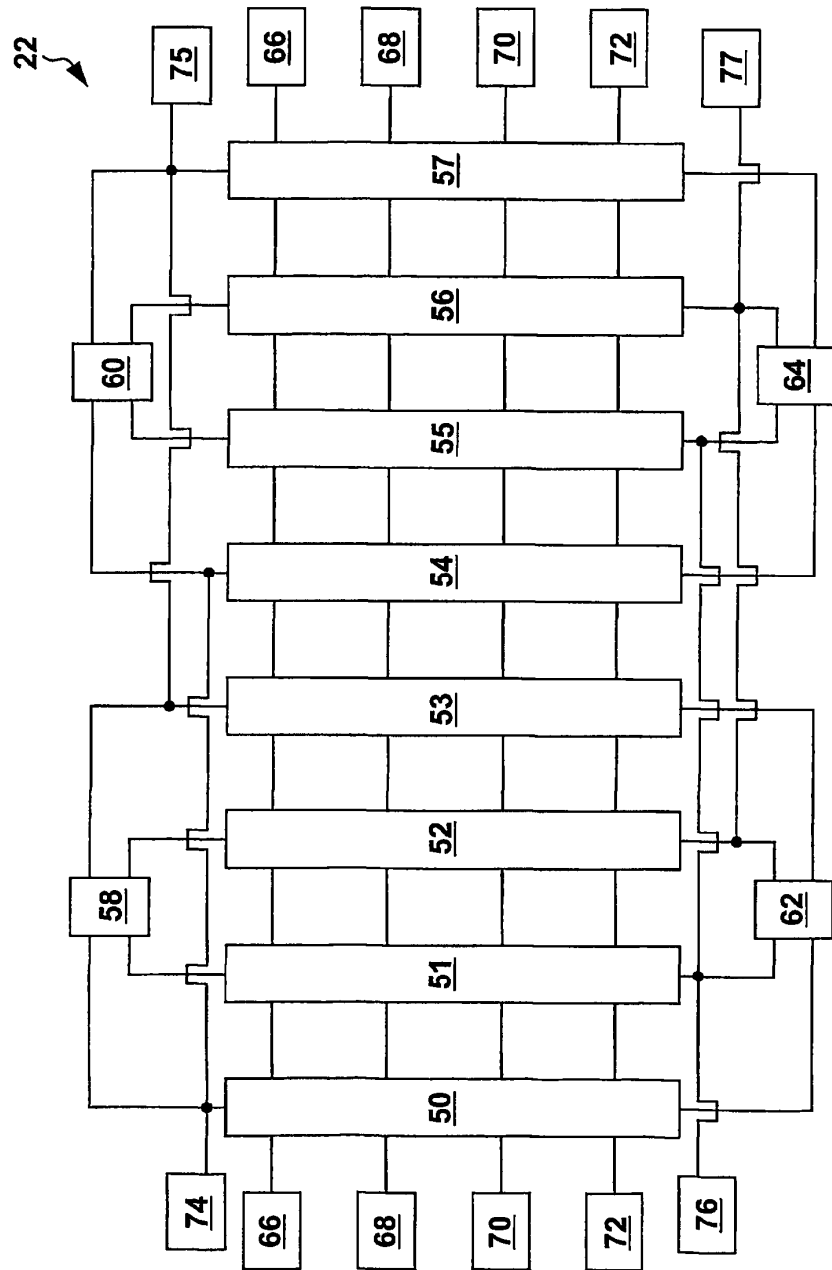
(h) 상기 디지털 아날로그 변환기의 출력을 픽셀에 인가하는 단계를 추가로 포함하는 액정 디스플레이를 작동시키는 방법.

도면

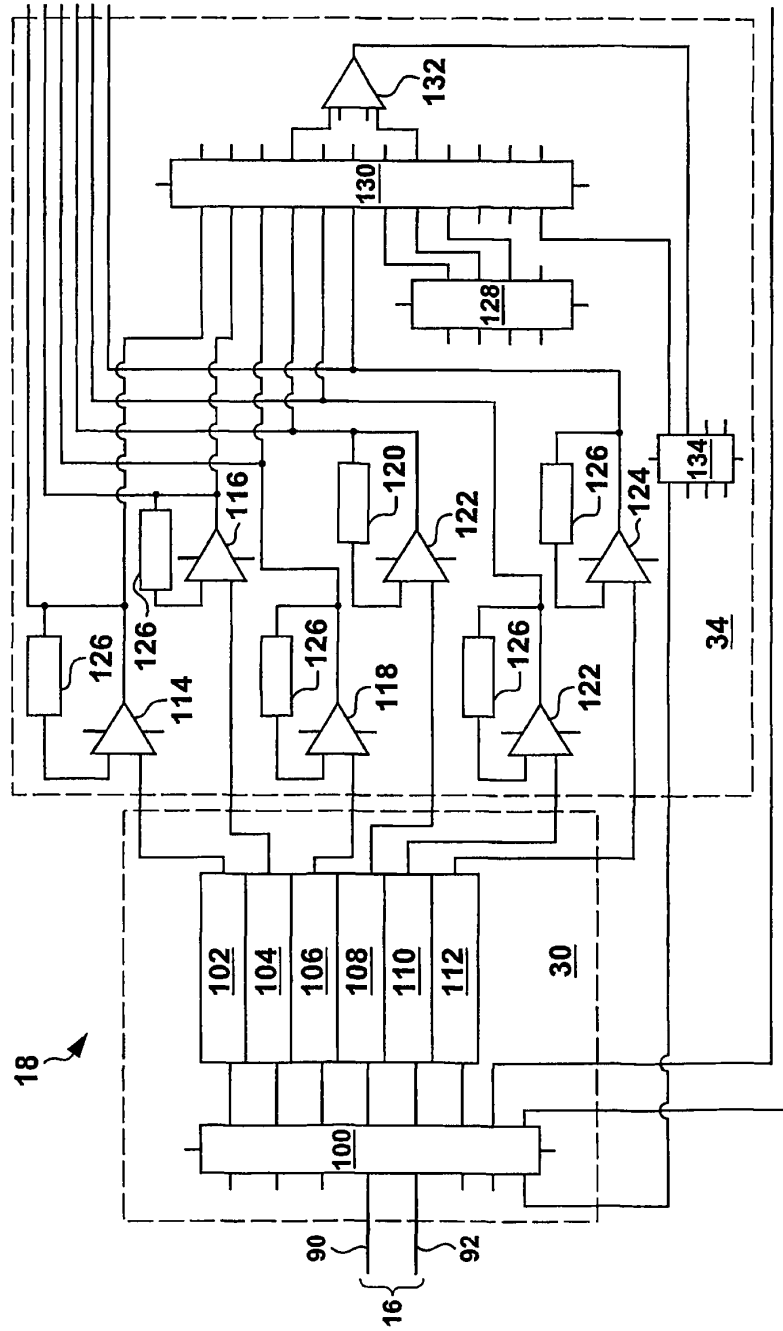




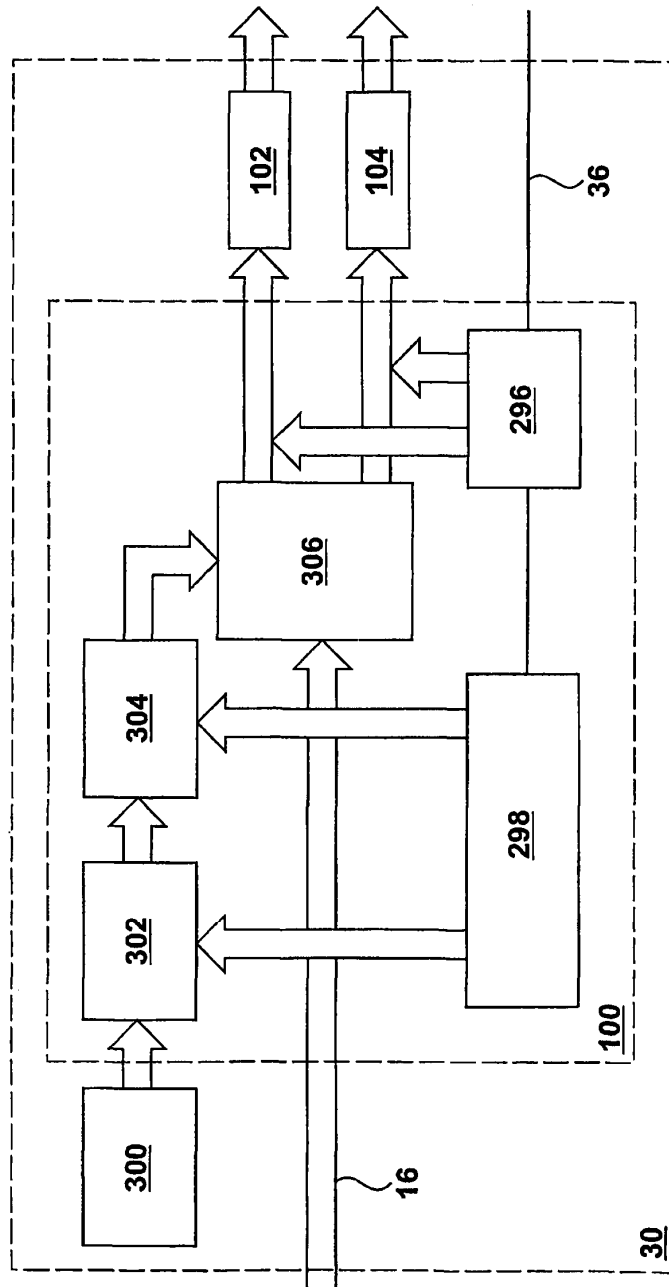
도면3



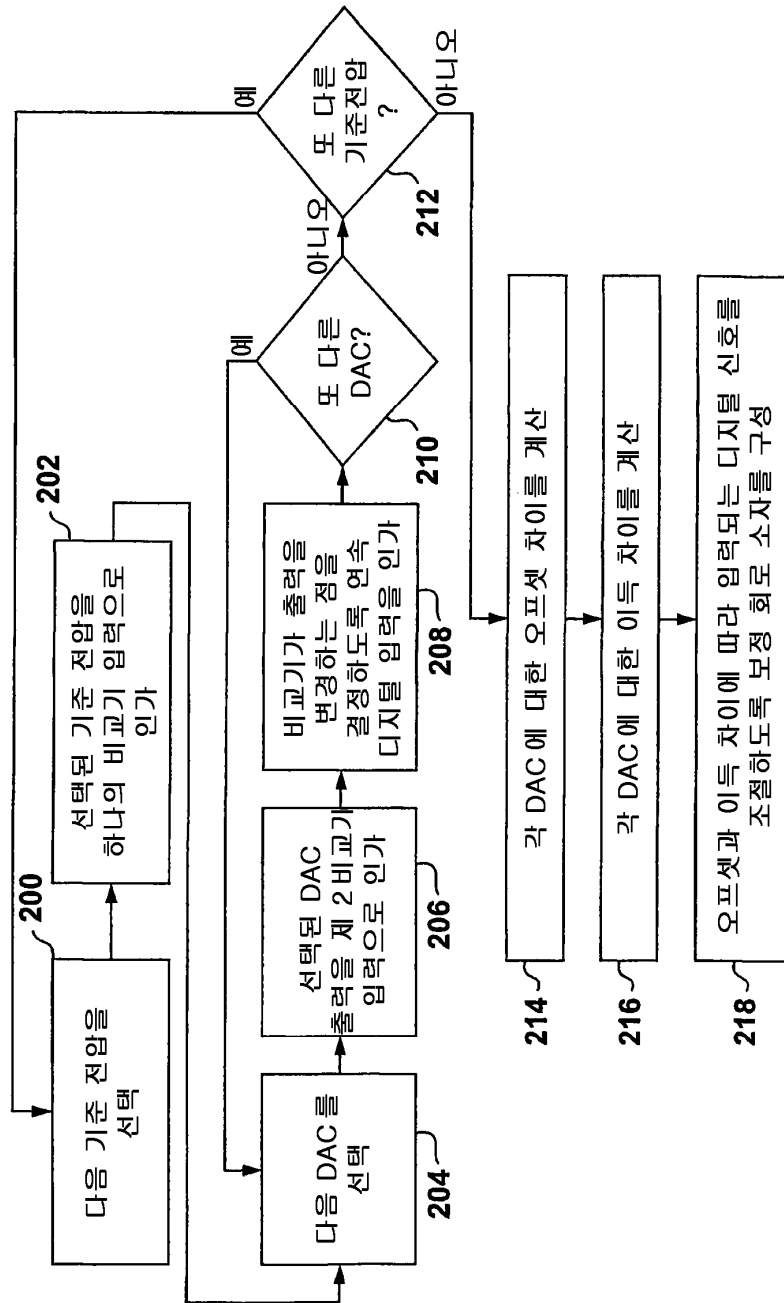
도면4



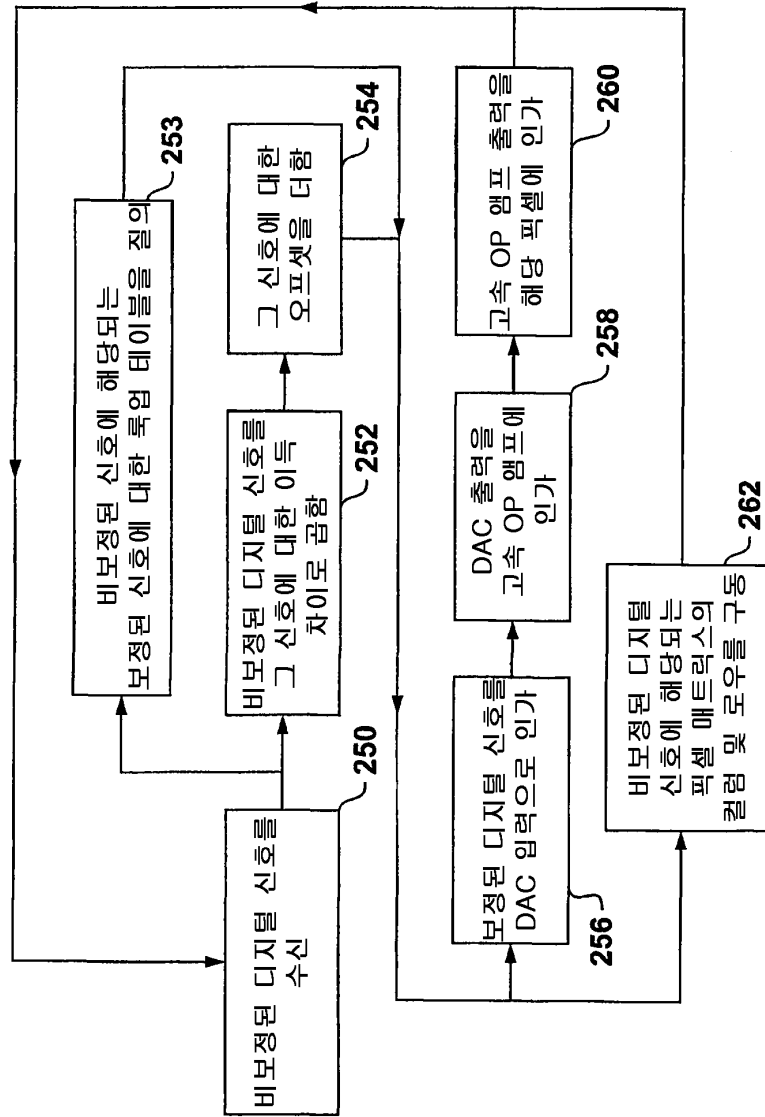
도면5



도면6



도면7



专利名称(译)	用于液晶显示器的数字模拟/转换器系统的校准		
公开(公告)号	KR1020040096760A	公开(公告)日	2004-11-17
申请号	KR1020037004975	申请日	2001-10-09
申请(专利权)人(译)	用你的系统化 , .		
当前申请(专利权)人(译)	用你的系统化 , .		
[标]发明人	WATERMAN JOHN KARL		
发明人	WATERMAN,JOHN,KARL		
IPC分类号	G09G3/20 H03M1/66 G09G3/36 H03M1/10		
CPC分类号	H03M1/1028 G09G3/3688 G09G2310/027 G09G3/3611 G09G2320/02 G09G3/2011 G09G2310/0297 H03M1/66		
优先权	09/685834 2000-10-09 US		
外部链接	Espacenet		

摘要(译)

提供液晶像素 (22) 的矩阵。数字模拟转换器 (DAC) (102,114 和 126) 连接到矩阵。产生可以施加在矩阵的至少一个像素中的输出电压。接收对应于数字输入的输出电压，其中接收DAC (102,114 和 126) 被校正的多位输入。在参考电压发生器 (128) 连接到比较器 (132) 的一个输入的输出中，产生至少2个参考电压。比较器的另一个输入连接到DAC (102,114 和 126) 输出。当比较器 (132) 操作时输出2个信号中的一个：一个输入高得多的电压可以被称为第二信号。接收它是第一个信号而另一个输入接收更高的电压。数字修订版 (100) 具有输出和至少一个至少一个输入。接收在输入中未校正数字修订版 (100) 的多位数字信号。为了产生其中校正了数字修正版 (100) 的数字信号，产生至少部分地修改基于比较器 (132) 的输出的未校正的多位数字信号。在输出中授权校正数字修订版 (100) 的多位数字信号。数字比较器的输出连接到数字模拟转换器 (102,114 和 126) 的输入。LCD和数字模拟转换器。

