

2a

,

1

,

2a 2b

,

3a 3b

가

,

4

,

5

,

6

,

7a 7b

가

.

**

**

M1, M2, M3, M4, M5, M6, M7, M8, M9 :

S1, S2, S3, S4 :

C_S, C_B :

10 : 12 :

14 : 16 :

18 : 20 :

, N TFT P TFT

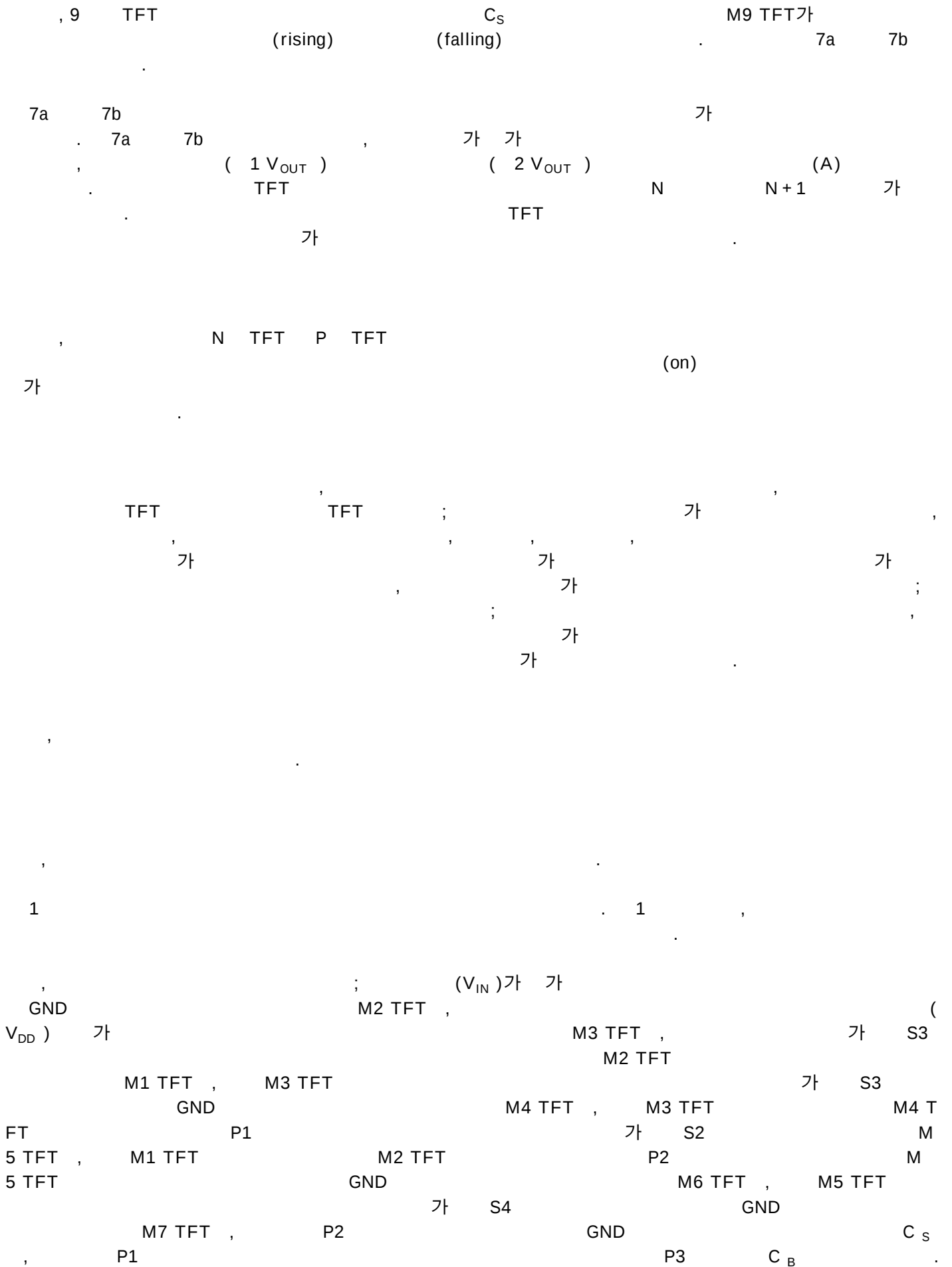
(on)

가

.

가 CRT , 가 TV
 CRT , CRT
 가 , 가
 CRT 가 가 , 가
 CRT 가
 CRT 가 ,
 , 가 가 , CRT TV
 가
 ,
 4 , 4 ,
 ,
 (10) (12) (matrix type)
 (TFT , 14) (16)가 TFT(14)
 (12) , TFT(14) (10)
 , TFT(14) (on) 가 TFT
 가 (18) , (20)
 가 , TFT가 (on) , 가
 가 TFT
 5 5 ,
 ,
 ; (V_{IN})가 가
 (Ground , GND) M2 TFT ,
 (V_{DD}) 가 M3 TFT ,
 가 S3 M2 TFT
 가 S3 M1 TFT , M3 TFT
 GND P1 M4 TFT , M3
 TFT S2 M4 TFT M5 TFT , M1 TFT M2 TFT P2
 M5 TFT GND M6
 TFT , M5 TFT 가 S4
 GND
 C_S , P1 GND P3
 C_B .

, ; M3 TFT M4 TFT
 P1 가 S2 M8 TFT , P2
 M6 TFT M8 TFT GND
 M9 TFT , M8 TFT M9 TFT P4
 .
 , 가 , ,
 P4 , ,
 ,
 TFT
 N TFT P TFT , .
 .
 6
 가 6 , T1 T2
 가 S1 S4 가 . (V_{IN}) M2 TFT M3 TFT가
 M2 TFT가 C_S 가 가 M7 TFT가 M3 TFT가 C_B (V_{DD}) 가
 . , S4 가 가
 , 가 2 , 가 가
 . 가
 , T2 T3 가 S1 S2 가 , C_B
 M5 TFT M8 TFT가 , S2 가 가
 .
 , T2 T3 M6 TFT M7 TFT가 , S2 가 가
 C_B M5 TFT M8 TFT P1 M5 TFT M8 TFT 가 (bootstrap). , C_B
 , C_B M8 TFT가 S2 가 가
 , T3 T4 가 S2 S3 가 . S3 가
 M1 TFT가 (V_{DD}) M1 TFT 가 C_S
 (V_{DD}) C_S M9 TFT가 M9 TFT가
 , C_S M6 TFT가 C_B
 S3 가 M4 TFT가 M4 TFT
 .
 , T4 T5 가 S3 S4 가 . S4
 가 가 M7 TFT가 가 , C_S
 , 가 가 C_S가 M9 TFT가 7
 TFT



, ; M3 TFT M4 TFT
 P1 가 S2 M8 TFT , P2
 M6 TFT M8 TFT GND
 M9 TFT , M8 TFT M9 TFT P4
 .
 , 가 , ,
 P4 . ,
 ,
 ,
 , TFT N TFT P TFT ,
 . ,
 가 가 .
 , 가
 , 2a 2b .
 2a 2b 가 2a 2 2
 가 , 2b 2 4 가 .
 2a 2b , T1 T2 가 S1 S4 가 .
 (V_{IN}) M2 TFT M3 TFT가 M2 TFT가 C_S
 , M3 TFT가 (V_{DD}) 가 , S4 가
 가 M7 TFT가 C_B .
 , 가 2 , 가 가
 .
 , T2 T3 가 S1 S2 가 , C_B
 M5 TFT M8 TFT가 , S2 가 가
 , C_B T2 T3 M6 TFT M7 TFT가 , S2 가 가
 M5 TFT M8 TFT P1 M5 TFT M8 TFT (bootstrap). , C_B
 , C_B M8 TFT가 S2 가 가 .

, T3 T4 가 S2 S3 가 . S3 가
 M1 TFT가 (V_{DD}) M1 TFT 가 C_S
 (V_{DD}) C_S M9 TFT가 M9 TFT가
 , C_S M6 TFT가 C_B
 S3 가 M4 TFT가 M4 TFT
 .
 가 가 , T4 T5 가 S3 S4 가 . S4
 M7 TFT가 가 , C_S
 , C_S 가 가
 (rising) (falling) . 3a 3b
 .
 3a 3b 가
 . 3a 3b , 가 가
 , (3 V_{OUT}) (4 V_{OUT}) (B)
 , 2
 (blanking) TFT
 , (rising) (falling)
 .
 9 TFT , 7 , 11 , TFT
 . ,
 .
 , 가
 가 .
 , 가
 , TFT .

(57)

1.

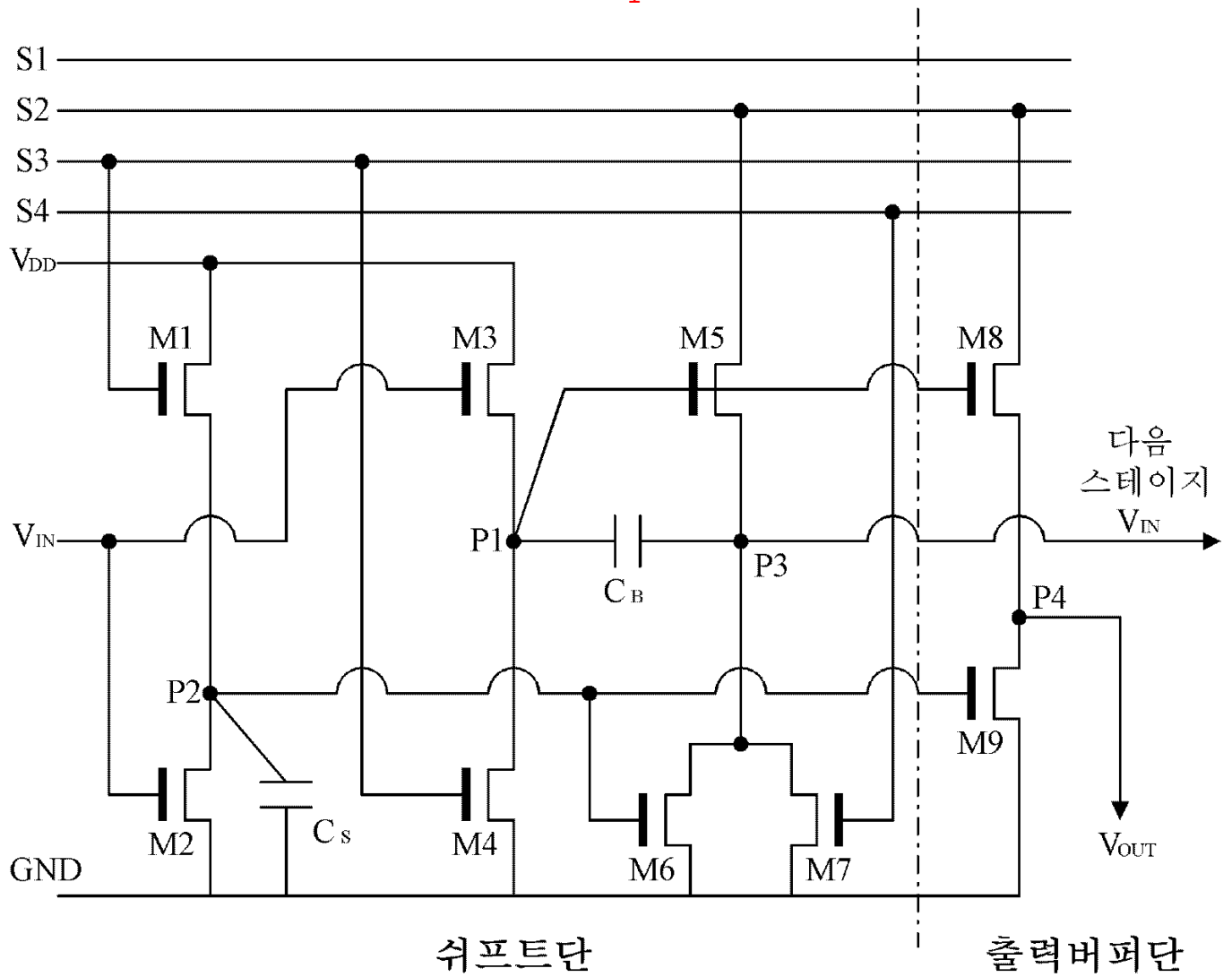
TFT ;
 가 ,
 , 가
 , 가
 ;
 ;

가
가

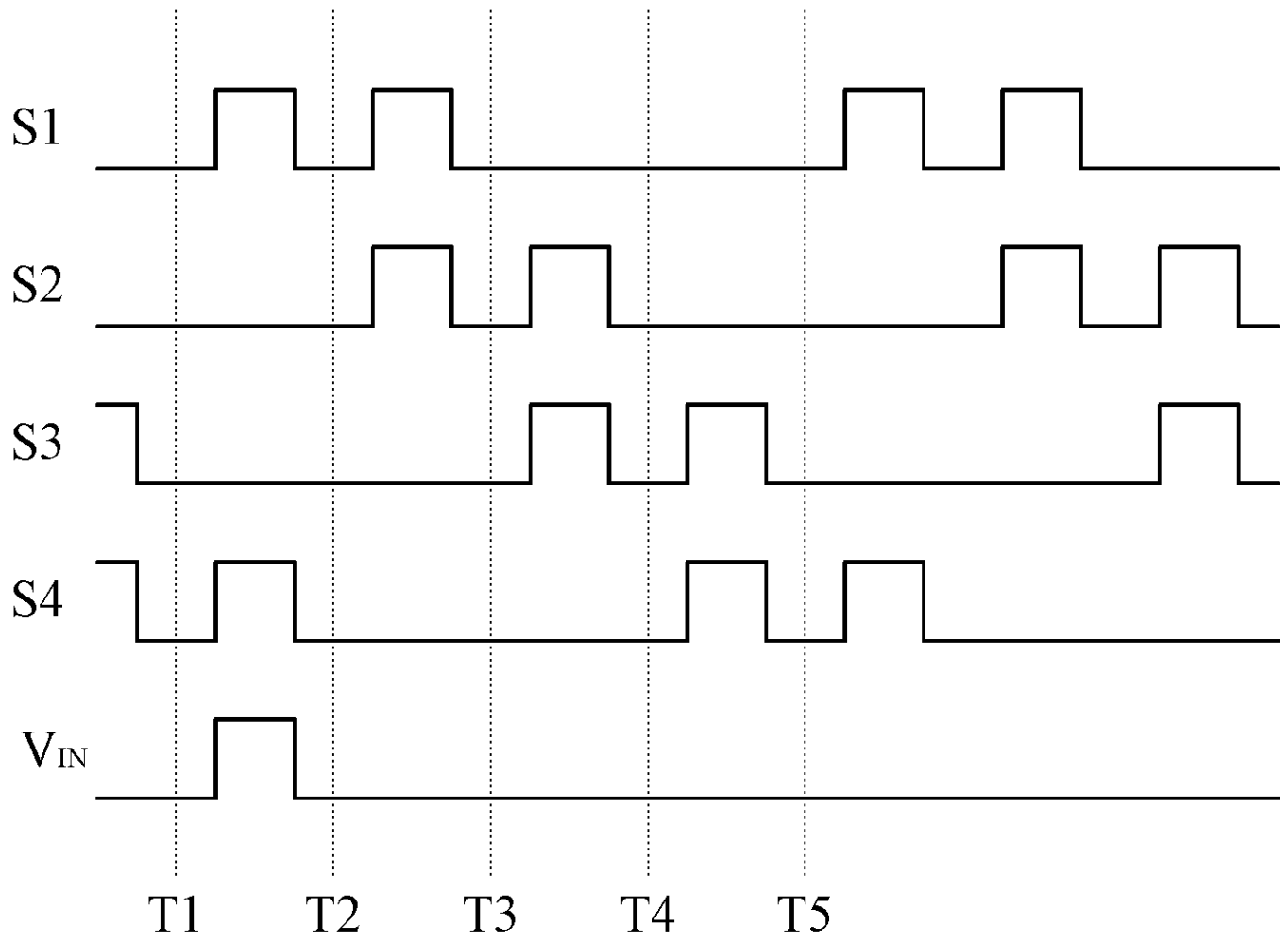
2.

1

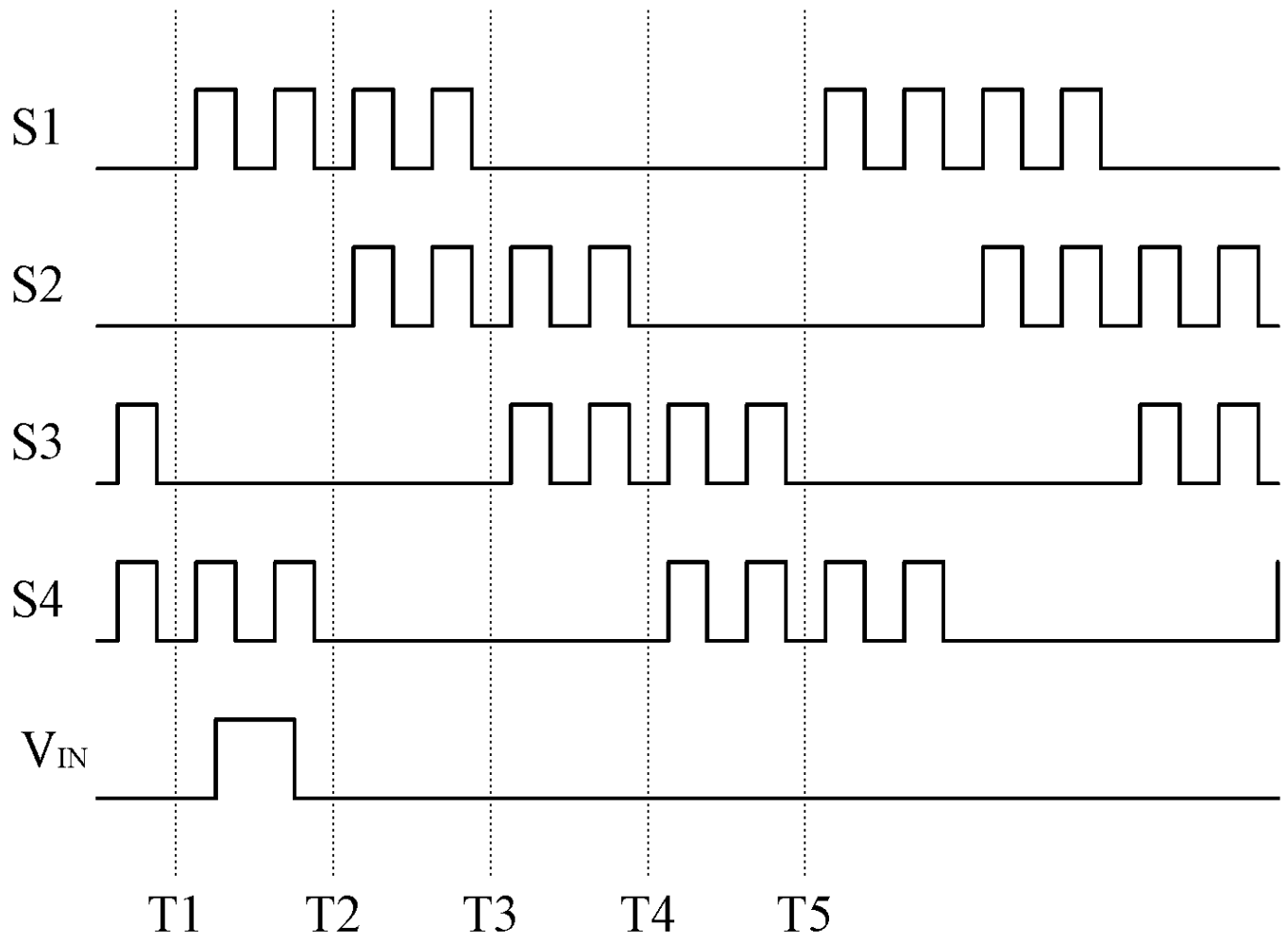
1



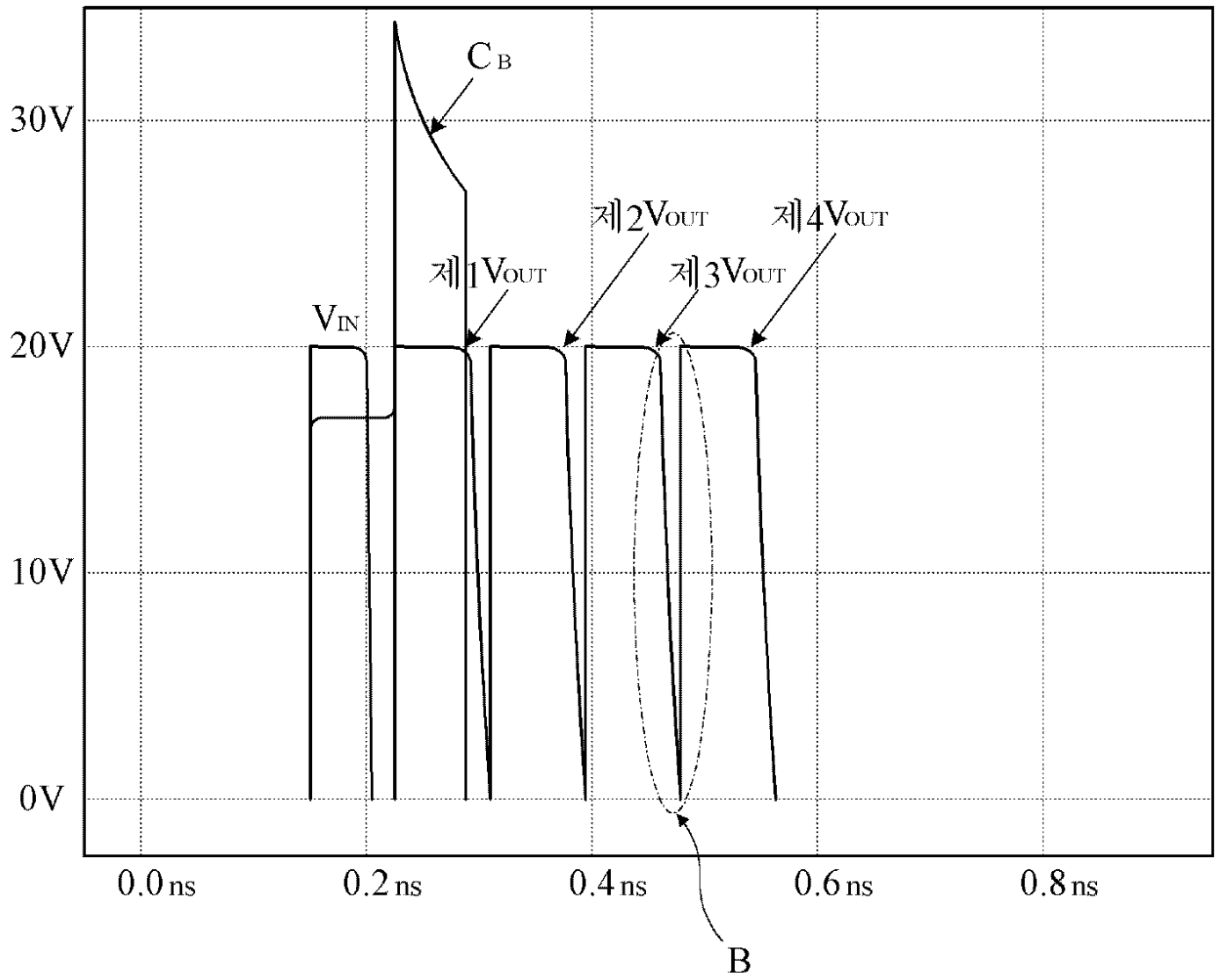
2a



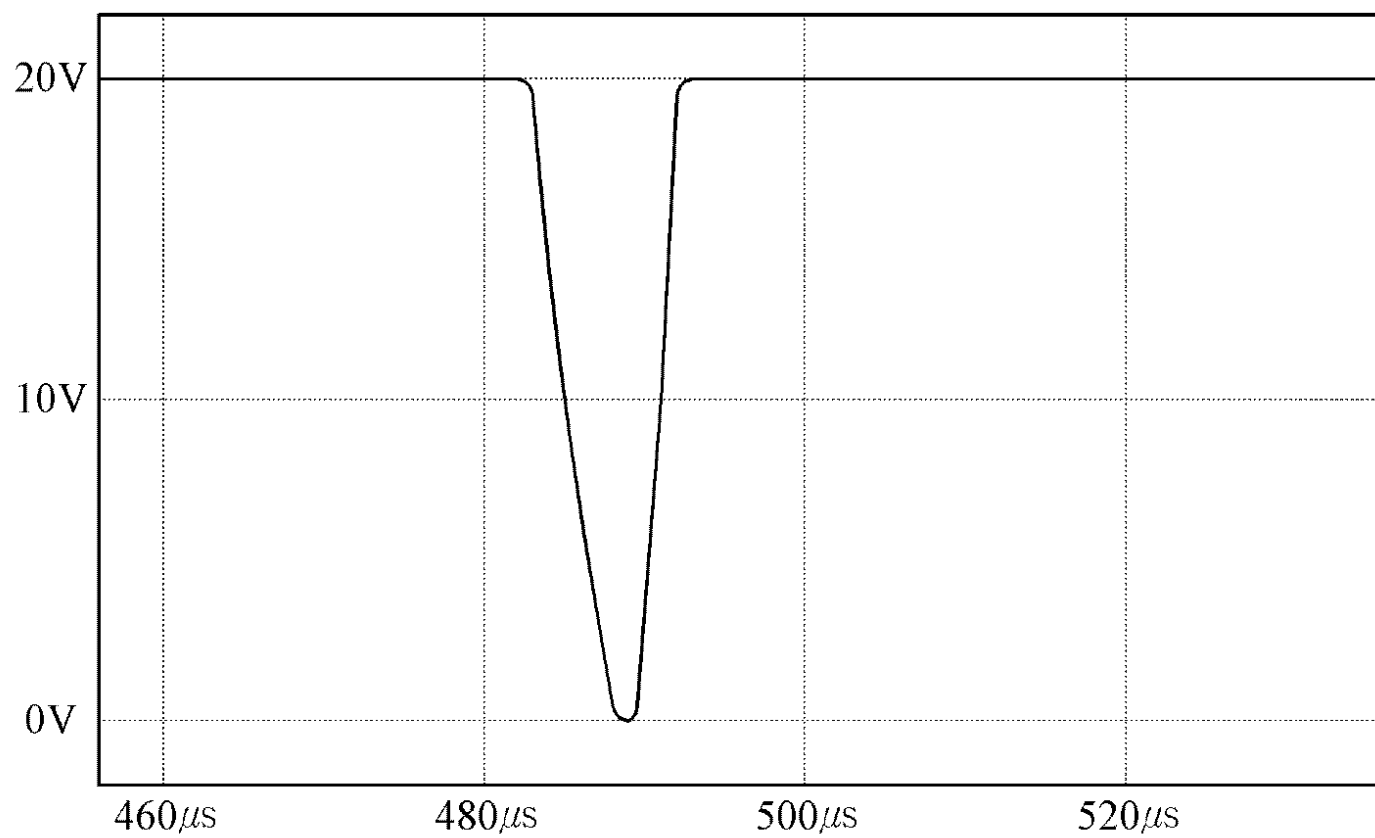
2b



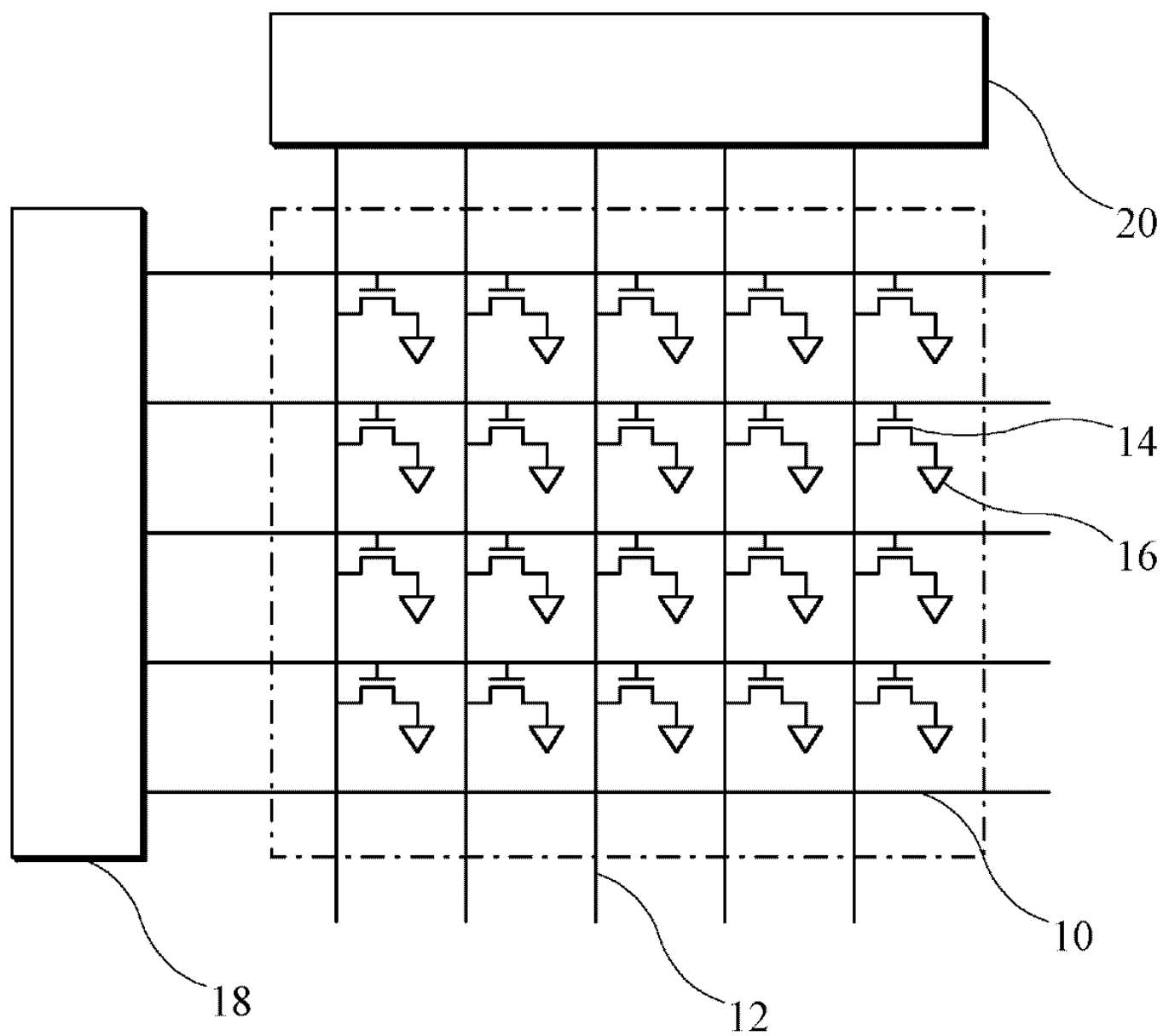
3a



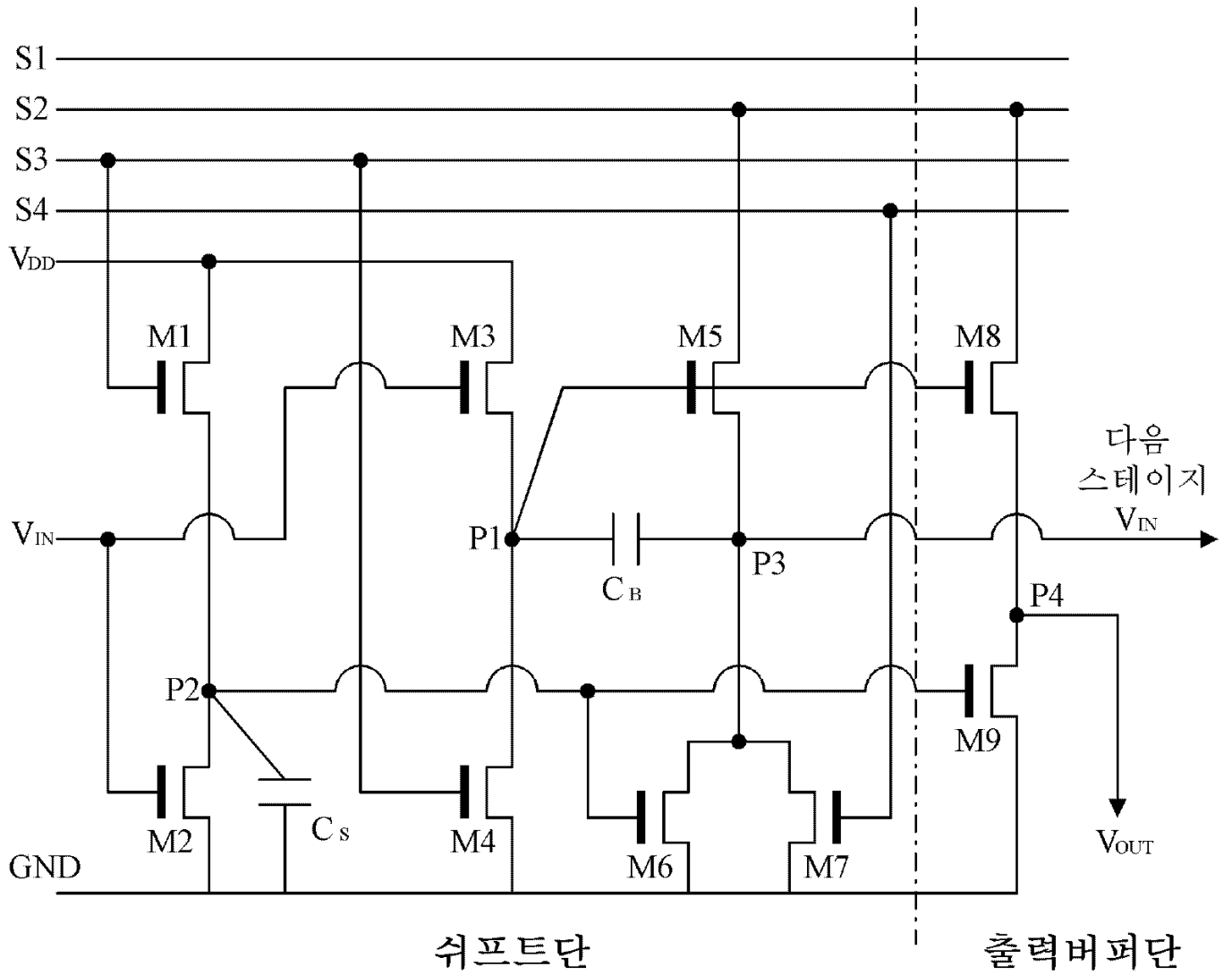
3b



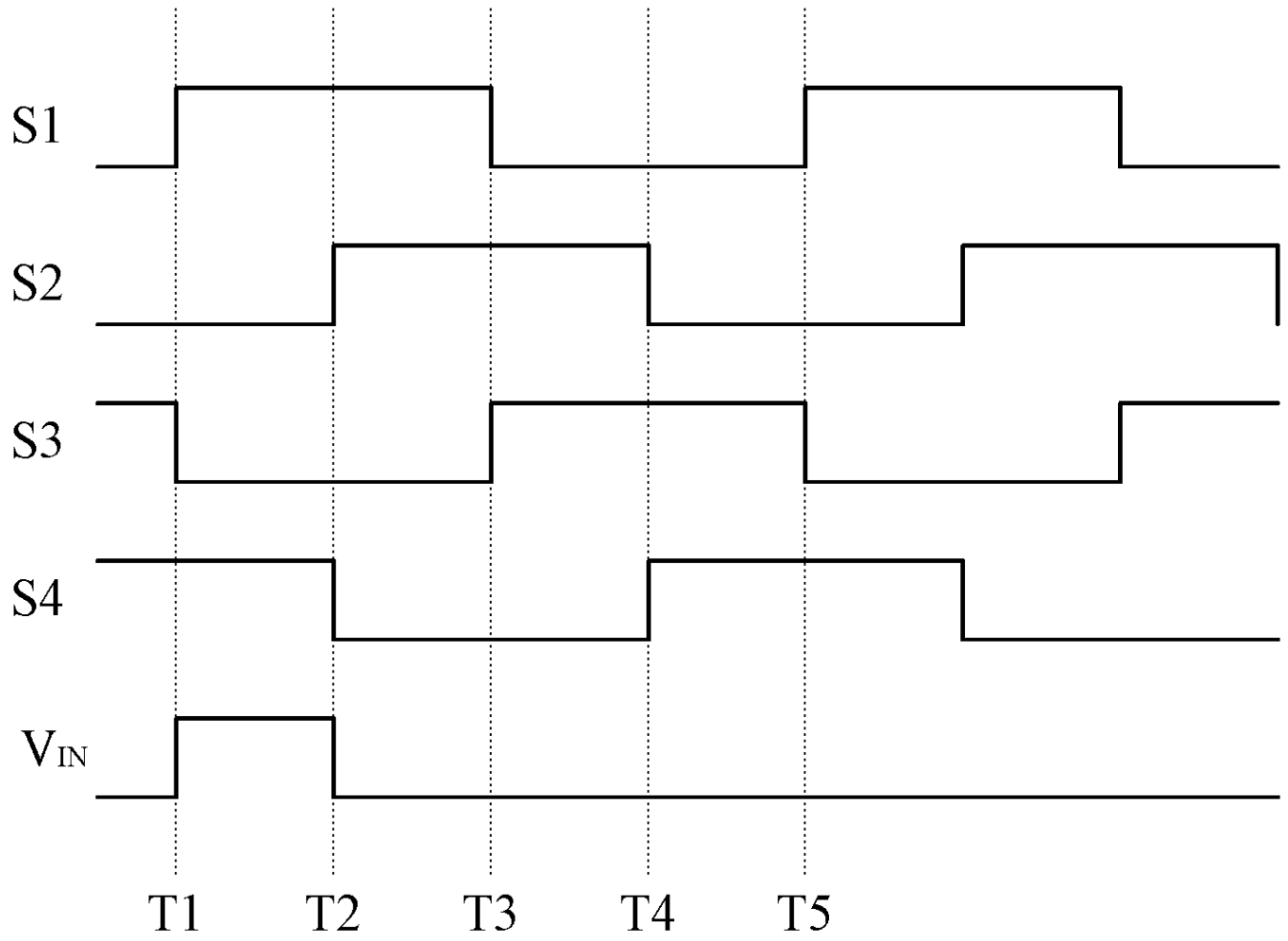
4



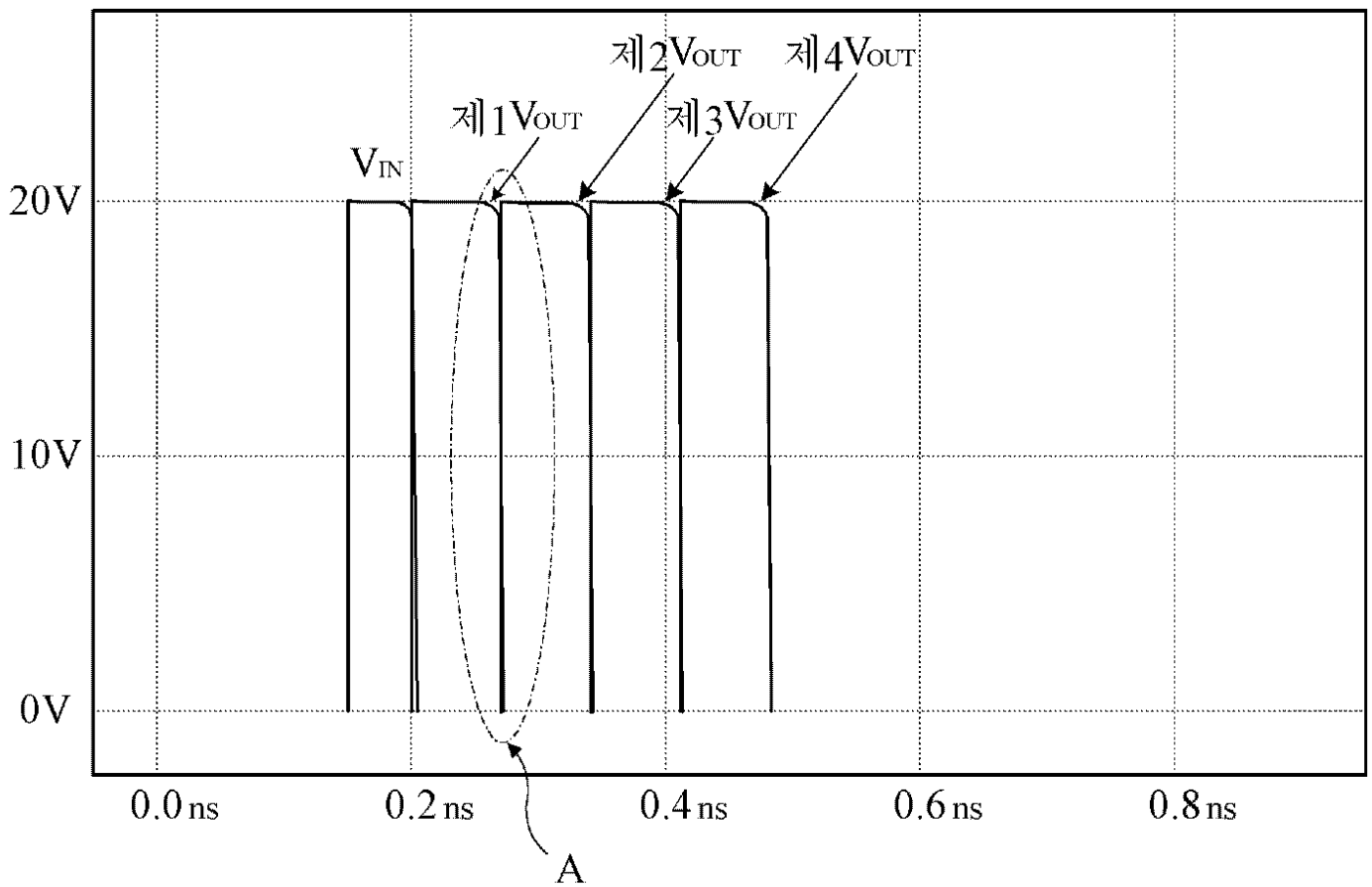
5



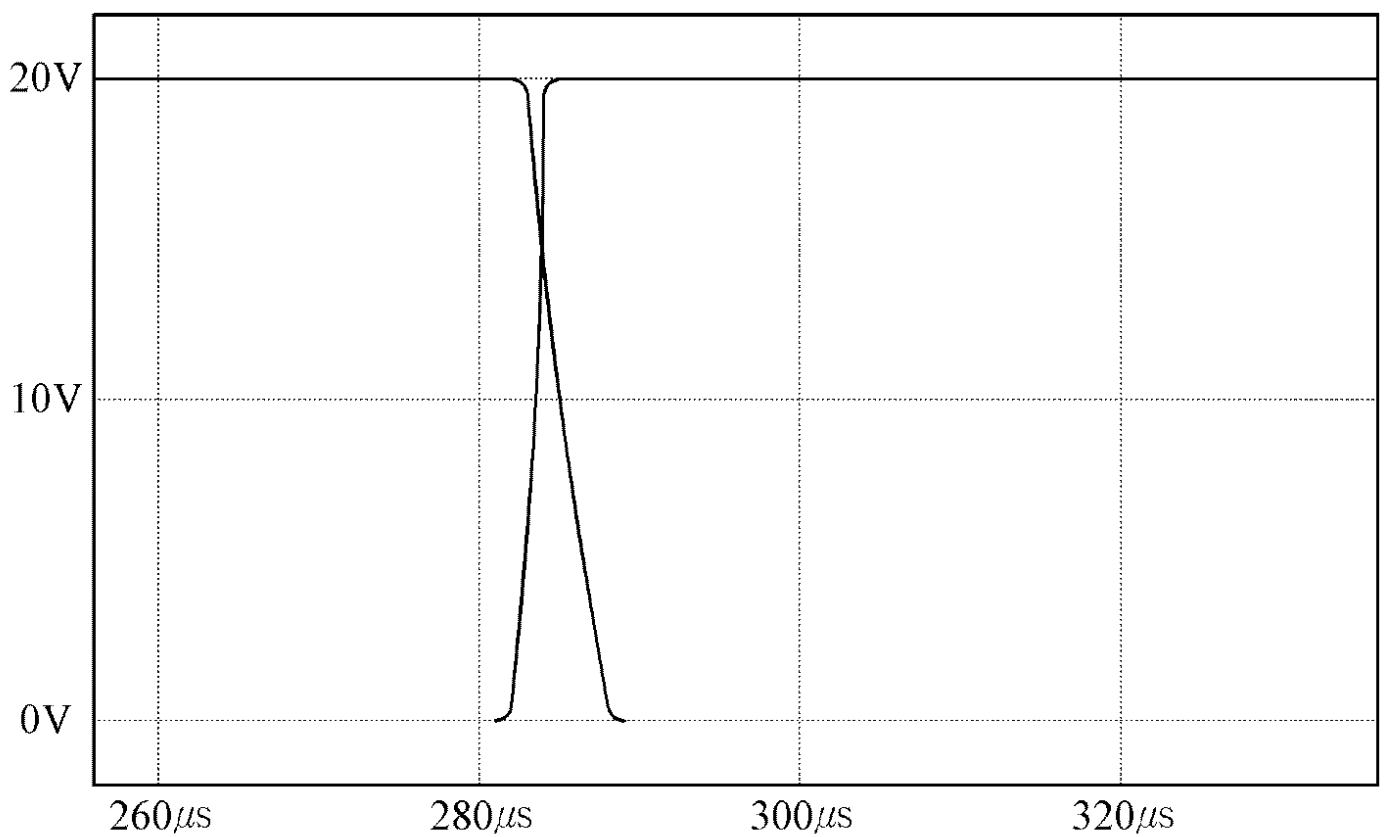
6



7a



7b



专利名称(译)	驱动薄膜晶体管显示装置的方法		
公开(公告)号	KR1020010103175A	公开(公告)日	2001-11-23
申请号	KR1020000022146	申请日	2000-04-26
申请(专利权)人(译)	三星SD眼有限公司		
当前申请(专利权)人(译)	三星SD眼有限公司		
[标]发明人	KIM HONGKWON 김홍권 OH CHOONYUL 오춘열		
发明人	김홍권 오춘열		
IPC分类号	G09G3/36		
代理人(译)	LEE , YOUNG PIL		
其他公开文献	KR100325874B1		
外部链接	Espacenet		

摘要(译)

用途：公开了一种显示装置的薄膜晶体管驱动方法，其能够通过每个时钟信号输入端子中不连续地将具有其接通电压波形的移位信号授权来防止异常波形的产生，以便防止由于在n型薄膜晶体管和p型薄膜晶体管组成的扫描线选择驱动电路本身内防止输出电压混叠的问题而产生的输出电压波形的混叠。本发明涉及一种TFT阵列：在基板上形成扫描线和信号线，使其相互交叉，并在信号线和扫描线的交叉点形成TFT和像素。并且下一级外部电压，以及移位信号和时钟信号输入外部电压输入端子，并且移位信号输入端子和时钟信号输入端子准备用于在扫描线中授权输出电压。并应用于包括驱动程序组成的tft-lcd扫描线选择驱动电路，其中由输出缓冲器端组成，授权输出电压到扫描线的级是连续连接的，并且信号线驱动电路授权信号线中的电压和扫描线选择驱动电路和控制单元控制信号线驱动电路。为了防止将根据本发明的显示装置的薄膜晶体管驱动方法应用于非连续的扫描线的输出电压，输入到时钟信号输入端的时钟信号被授权。效果：通过它不连续地授权时钟信号并防止混叠，在下一阶段防止异常波形的产生，并且可以防止图像质量下降。而且，根据未来快速多晶硅TFT的发展，它只能更有效地应用于误报时间。液晶显示器，驱动方法和时钟信号。

