



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년08월13일
(11) 등록번호 10-1429913
(24) 등록일자 2014년08월07일

(51) 국제특허분류(Int. Cl.)
G09G 3/36 (2006.01) G02F 1/133 (2006.01)
G09G 3/20 (2006.01)
(21) 출원번호 10-2007-0127250
(22) 출원일자 2007년12월08일
심사청구일자 2012년11월30일
(65) 공개번호 10-2009-0060081
(43) 공개일자 2009년06월11일
(56) 선행기술조사문헌
KR1020040071507 A*
KR1020060115817 A
KR1020040022034 A
KR100701086 B1
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김중우
경상북도 구미시 칠성로2길 16, 주공아파트 110동 106호 (원평동)
남현택
대구광역시 동구 아양로7길 12, 뜨란채 106동 1003호 (신암동)
장수혁
대구광역시 북구 팔거천동로24길 40, 영남2차타운 103동 902호 (동천동)
(74) 대리인
김용인, 박영복

전체 청구항 수 : 총 8 항

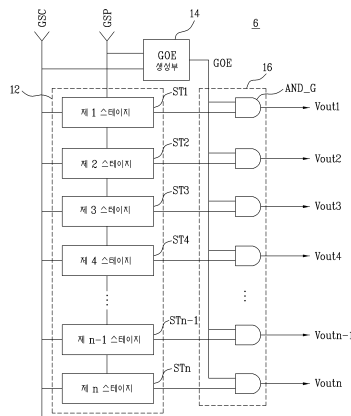
심사관 : 신영교

(54) 발명의 명칭 액정 표시장치의 구동장치와 그 구동방법

(57) 요약

본 발명은 각 구동장치의 신호전송 핀(Pin)과 신호 전송라인을 줄임으로써 액정 표시장치의 면적을 줄이고 그 구성을 단순화하여 제조비용을 저감시킬 수 있도록 한 액정 표시장치의 구동장치와 그 구동방법에 관한 것으로, 복수의 화소영역을 구비하여 형성된 액정패널, 상기 액정패널의 게이트 라인들을 구동하는 게이트 드라이버, 게이트 제어신호를 생성하여 상기 게이트 드라이버를 제어하는 타이밍 컨트롤러를 구비한 액정 표시장치에 있어서, 상기 게이트 드라이버는 상기 게이트 제어신호 중 게이트 스타트 펄스와 게이트 쉬프트 클럭을 공급받아서 게이트 출력 인에이블 신호를 생성하는 GOE 생성부를 구비한 것을 특징으로 한다.

대표도 - 도2



특허청구의 범위

청구항 1

복수의 화소영역을 구비하여 형성된 액정패널, 상기 액정패널의 게이트 라인들을 구동하는 게이트 드라이버, 게이트 스타트 펄스와 게이트 쉬프트 클럭을 생성하여 상기 게이트 드라이버를 제어하는 타이밍 컨트롤러를 구비한 액정 표시장치에 있어서,

상기 게이트 드라이버는 상기 게이트 스타트 펄스가 입력되면 상기 게이트 쉬프트 클럭을 이용하여 게이트 출력 인에이블 신호를 자체 생성함으로써, 상기 타이밍 컨트롤러로부터는 상기 게이트 스타트 펄스와 상기 게이트 쉬프트 클럭만 공급받아서 상기 각 게이트 라인들을 순차 구동하는 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 2

제 1 항에 있어서,

상기 게이트 드라이버는

서로 종속적으로 연결되어 상기 게이트 스타트 펄스를 상기 게이트 쉬프트 클럭에 따라 쉬프트시켜 순차적으로 스캔펄스를 출력하는 복수의 스테이지를 구비한 쉬프트 레지스터,

상기 게이트 스타트 펄스와 게이트 쉬프트 클럭을 이용하여 게이트 출력 인에이블 신호를 생성하는 GOE 생성부,

상기 게이트 출력 인에이블 신호에 따라 순차적으로 입력되는 스캔펄스의 폭을 제어하여 순차적으로 게이트 온 전압을 출력하는 출력 제어부,

상기 게이트 온 전압의 레벨을 안정화시키기 위해 상기 게이트 온 전압의 레벨을 일정한 레벨로 쉬프팅 시키는 레벨 쉬프터, 및

상기 레벨 쉬프팅 된 게이트 온 전압이 상기 각 게이트 라인의 RC 시정수에 따라 왜곡되는 것을 방지하기 위해 게이트 온 전압을 증폭시켜서 출력하는 출력버퍼를 구비한 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 3

제 2 항에 있어서,

상기 GOE 생성부는

상기 게이트 스타트 펄스가 입력되면 상기 게이트 쉬프트 클럭의 리징 에지(Rising Edge)를 검출하여 에지 검출 신호를 출력하는 에지 검출부,

외부로부터 입력되는 게이트 구동전압을 이용하여 일정한 펄스 폭을 유지하도록 클럭펄스를 발생하는 클럭 발진기,

상기 에지 검출신호에 따라 상기 클럭 발진기로부터 입력되는 클럭펄스를 카운팅하여 카운트 신호를 출력하는 카운터,

상기 카운트 신호에 따라 미리 설정된 유효기간 동안 소스 게이트 출력 인에이블 신호를 출력하는 비교기, 및

상기 소스 게이트 출력 인에이블 신호를 반전시켜서 상기 게이트 출력 인에이블 신호로 출력하는 반전기를 구비한 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 4

제 3 항에 있어서,

상기 카운트 신호는

적어도 3비트의 디지털 신호로 순차 출력된 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 5

제 4 항에 있어서,

상기 GOE 생성부는

상기 게이트 드라이버의 외부에 형성된 것을 특징으로 하는 액정 표시장치의 구동장치.

청구항 6

복수의 화소영역을 구비하여 형성된 액정패널, 상기 액정패널의 게이트 라인들을 구동하는 게이트 드라이버, 게이트 스타트 펄스와 게이트 쉬프트 클럭을 생성하여 상기 게이트 드라이버를 제어하는 타이밍 컨트롤러를 구비한 액정 표시장치의 구동방법에 있어서,

상기 게이트 드라이버가 상기 게이트 스타트 펄스와 게이트 쉬프트 클럭을 공급받아서 게이트 출력 인에이블 신호를 생성하는 단계를 포함함으로써,

상기 게이트 드라이버는 상기 타이밍 컨트롤러로부터 상기 게이트 스타트 펄스와 상기 게이트 쉬프트 클럭만 공급받아서 상기 각 게이트 라인들을 순차 구동하는 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 7

제 6 항에 있어서,

상기 게이트 출력 인에이블 신호 생성단계는

상기 게이트 스타트 펄스가 입력되면 상기 게이트 쉬프트 클럭의 리징 에지(Rising Edge)를 검출하여 에지 검출 신호를 출력하는 단계,

외부로부터 입력되는 게이트 구동전압을 이용하여 일정한 펄스 폭을 유지하도록 클럭펄스를 발생하는 단계,

상기 에지 검출신호에 따라 상기 클럭펄스를 카운팅하여 카운트 신호를 출력하는 단계,

상기 카운트 신호에 따라 미리 설정된 유효기간 동안 소스 게이트 출력 인에이블 신호를 출력하는 단계, 및

상기 소스 게이트 출력 인에이블 신호를 반전시켜서 상기 게이트 출력 인에이블 신호로 출력하는 단계를 포함한 것을 특징으로 하는 액정 표시장치의 구동방법.

청구항 8

제 7 항에 있어서,

상기 카운트 신호는

적어도 3비트의 디지털 신호로 순차 출력된 것을 특징으로 하는 액정 표시장치의 구동방법.

명 세 서

발명의 상세한 설명

기술 분야

[0001] 본 발명은 액정 표시장치에 관한 것으로 특히, 각 구동장치의 신호전송 핀(Pin)과 신호 전송라인을 줄임으로써 액정 표시장치의 면적을 줄이고 그 구성을 단순화하여 제조비용을 저감시킬 수 있도록 한 액정 표시장치의 구동장치와 그 구동방법에 관한 것이다.

배 경 기 술

[0002] 최근, 퍼스널 컴퓨터, 휴대용 단말기, 및 각종 정보기기의 모니터 등에 사용되는 영상 표시장치로 경량 박형의 평판 표시장치(Flat Panel Display)가 주로 이용되고 있다. 이러한, 평판 표시장치로는 액정 표시장치(Liquid Crystal Display), 발광 표시장치(Light Emitting Display), 플라즈마 표시패널(Plasma Display Panel), 전계 방출 표시장치(Field Emission Display) 등이 대두되고 있다.

[0003] 이 중, 액정 표시장치는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정 표시장치는 복수의 화소셀을 구비하고 영상을 표시하는 액정패널과 액정패널을 구동하기 위한 구동회

로를 구비한다.

- [0004] 액정패널에는 다수개의 게이트 라인과 다수개의 데이터 라인이 교차하게 배열되고, 게이트 라인들과 데이터 라인들이 수직교차하여 정의되는 영역에 화소셀이 위치하게 된다. 그리고, 화소셀 각각에 전계를 인가하기 위한 화소전극들과 공통전극이 형성된다. 화소전극들 각각은 스위칭 소자인 박막트랜지스터(TFT; Thin Film Transistor)와 접속된다. TFT는 게이트 라인의 스캔펄스에 의해 턴-온되어, 데이터 라인의 데이터 신호가 화소전극에 충전되도록 한다.
- [0005] 구동회로는 게이트 라인들을 구동하기 위한 게이트 드라이버, 데이터 라인들을 구동하기 위한 데이터 드라이버, 게이트 드라이버와 데이터 드라이버를 제어하기 위한 제어신호를 공급하는 타이밍 컨트롤러를 구비한다.
- [0006] 여기서, 게이트 드라이버는 스캔펄스들을 순차적으로 출력할 수 있도록 쉬프트 레지스터를 구비한다. 쉬프트 레지스터는 타이밍 컨트롤러로부터의 게이트 제어신호 예를 들어, 게이트 스타트 펄스(GSP; Gate Start Pulse), 게이트 쉬프트 클럭(GSC; Gate Shift Clock), 게이트 출력 인에이블(GOE; Gate Output Enable) 신호에 응답하여 스캔펄스들을 순차 발생하고, 이를 게이트 라인들에 순차적으로 공급한다.
- [0007] 이에 따라, 종래의 액정 표시장치에는 타이밍 컨트롤러와 게이트 드라이버 각각에는 GSP, GSC, 및 SOE 신호를 공급하거나 공급받기 위한 복수의 핀(Pin)들이 구비된다. 아울러, 타이밍 컨트롤러와 게이트 드라이버 간에는 상기의 GSP, GSC, 및 SOE 신호를 전송하기 위한 전송라인들이 구비되어 그 구성이 복잡해지는 문제가 발생한다. 구체적으로, 타이밍 컨트롤러와 게이트 드라이버 각각에 형성되는 신호 전송 핀(Pin)들과, 신호 전송라인들은 복잡한 구성을 갖고 액정 표시장치의 면적을 증가시킬 뿐만 아니라 그 제조비용을 상승시키는 문제점들이 있다.

발명의 내용

해결 하고자하는 과제

- [0008] 본 발명은 상기와 같은 문제점을 해결하기 위한 것으로, 각 구동장치의 신호전송 핀(Pin)과 신호 전송라인을 줄임으로써 액정 표시장치의 면적을 줄이고 그 구성을 단순화하여 제조비용을 저감시킬 수 있도록 한 액정 표시장치의 구동장치와 그 구동방법을 제공하는데 그 목적이 있다.

과제 해결수단

- [0009] 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 액정 표시장치의 구동장치는 복수의 화소영역을 구비하여 형성된 액정패널, 상기 액정패널의 게이트 라인들을 구동하는 게이트 드라이버, 게이트 제어신호를 생성하여 상기 게이트 드라이버를 제어하는 타이밍 컨트롤러를 구비한 액정 표시장치에 있어서, 상기 게이트 드라이버는 상기 게이트 제어신호 중 게이트 스타트 펄스와 게이트 쉬프트 클럭을 공급받아서 게이트 출력 인에이블 신호를 생성하는 GOE 생성부를 구비한 것을 특징으로 한다.
- [0010] 상기 게이트 드라이버는 서로 종속적으로 연결되어 상기 게이트 스타트 펄스를 상기 게이트 쉬프트 클럭에 따라 쉬프트시켜 순차적으로 스캔펄스들을 출력하는 복수의 스테이지를 구비한 쉬프트 레지스터, 상기 게이트 스타트 펄스와 게이트 쉬프트 클럭을 이용하여 게이트 출력 인에이블 신호를 생성하는 GOE 생성부, 상기 게이트 출력 인에이블 신호에 따라 순차적으로 입력되는 스캔펄스의 폭을 제어하여 순차적으로 게이트 온 전압을 출력하는 출력 제어부, 상기 게이트 온 전압의 레벨을 안정화시키기 위해 상기 게이트 온 전압의 레벨을 일정한 레벨로 쉬프팅시키는 레벨 쉬프터, 및 상기 레벨 쉬프팅 된 게이트 온 전압이 상기 각 게이트 라인의 RC 시정수에 따라 왜곡되는 것을 방지하기 위해 게이트 온 전압을 증폭시켜서 출력하는 출력버퍼를 구비한 것을 특징으로 한다.
- [0011] 상기 GOE 생성부는 상기 게이트 스타트 펄스가 입력되면 상기 게이트 쉬프트 클럭의 리징 에지(Rising Edge)를 검출하여 에지 검출신호를 출력하는 에지 검출부, 외부로부터 입력되는 게이트 구동전압을 이용하여 일정한 펄스 폭을 유지하도록 클럭펄스를 발생하는 클럭 발진기, 상기 에지 검출신호에 따라 상기 클럭 발진기로부터 입력되는 클럭펄스를 카운팅하여 카운트 신호를 출력하는 카운터, 상기 카운트 신호에 따라 미리 설정된 유효기간 동안 소스 게이트 출력 인에이블 신호를 출력하는 비교기, 및 상기 소스 게이트 출력 인에이블 신호를 반전시켜서 상기 게이트 출력 인에이블 신호로 출력하는 반전기를 구비한 것을 특징으로 한다.
- [0012] 상기 카운트 신호는 적어도 3비트의 디지털 신호로 순차 출력된 것을 특징으로 한다. 그리고, 상기 GOE 생성부는 상기 게이트 드라이버의 외부에 형성된 것을 특징으로 한다.

[0013] 또한, 상기와 같은 목적을 달성하기 위한 본 발명의 실시 예에 따른 액정 표시장치의 구동방법은 복수의 화소영역을 구비하여 형성된 액정패널, 상기 액정패널의 게이트 라인들을 구동하는 게이트 드라이버, 게이트 제어신호를 생성하여 상기 게이트 드라이버를 제어하는 타이밍 컨트롤러를 구비한 액정 표시장치의 구동방법에 있어서, 상기 게이트 드라이버가 상기 게이트 제어신호 중 게이트 스타트 펄스와 게이트 쉬프트 클럭을 공급받아서 게이트 출력 인에이블 신호를 생성하는 단계를 포함한 것을 특징으로 한다.

[0014] 상기 게이트 출력 인에이블 신호의 생성단계는 상기 게이트 스타트 펄스가 입력되면 상기 게이트 쉬프트 클럭의 리징 에지(Rising Edge)를 검출하여 에지 검출신호를 출력하는 단계, 외부로부터 입력되는 게이트 구동전압을 이용하여 일정한 펄스 폭을 유지하도록 클럭펄스를 발생하는 단계, 상기 에지 검출신호에 따라 상기 클럭펄스를 카운팅하여 카운트 신호를 출력하는 단계, 상기 순차적으로 입력되는 카운트 신호에 따라 미리 설정된 유효기간 동안 소스 게이트 출력 인에이블 신호를 출력하는 단계, 및 상기 소스 게이트 출력 인에이블 신호를 반전시켜서 상기 게이트 출력 인에이블 신호로 출력하는 단계를 포함한 것을 특징으로 한다.

[0015] 상기 카운트 신호는 적어도 3비트의 디지털 신호로 순차 출력된 것을 특징으로 한다.

효 과

[0016] 상기와 같은 특징을 갖는 본 발명의 실시 예에 따른 액정 표시장치의 구동장치와 그 구동방법은 각 구동장치의 신호전송 핀(Pin)과 신호 전송라인을 줄임으로써 액정 표시장치의 면적을 줄이고 그 구성을 단순화하여 제조비용을 저감시킬 수 있다.

발명의 실시를 위한 구체적인 내용

[0017] 이하, 상기와 같은 특징을 갖는 본 발명의 실시 예에 따른 액정 표시장치의 구동장치와 그 구동방법을 첨부된 도면을 참조하여 보다 상세히 설명하면 다음과 같다.

[0018] 도 1은 본 발명의 실시 예에 따른 액정 표시장치를 나타낸 구성도이다.

[0019] 도 1에 도시된 액정 표시장치는 복수의 화소영역을 구비하여 형성된 액정패널(2), 액정패널(2)의 데이터 라인들(DL1 내지 DLm)을 구동하는 데이터 드라이버(4), 액정패널(2)의 게이트 라인들(GL1 내지 GLn)을 구동하는 게이트 드라이버(6), 외부로부터 입력되는 영상 데이터(RGB)를 액정패널(2)의 구동에 알맞게 정렬하여 데이터 드라이버(4)에 공급함과 아울러 데이터 및 게이트 제어신호(GCS,DCS)를 생성하여 데이터 및 게이트 드라이버(4,6)를 제어하는 타이밍 컨트롤러(8)를 구비한다.

[0020] 여기서, 게이트 드라이버(6)는 타이밍 컨트롤러(8)로부터의 게이트 제어신호 중 게이트 스타트 펄스(GSP; Gate Start Pulse)와 게이트 쉬프트 클럭(GSC; Gate Shift Clock)을 공급받아서 게이트 출력 인에이블(GOE; Gate Output Enable) 신호를 생성하는 GOE 생성부를 더 구비한다.

[0021] 액정패널(2)은 복수의 게이트 라인(GL1 내지 GLn)과 복수의 데이터 라인(DL1 내지 DLm)에 의해 정의되는 각 화소영역에 형성된 박막 트랜지스터(TFT; Thin Film Transistor), TFT와 접속된 액정 커패시터(C1c)를 구비한다. 액정 커패시터(C1c)는 TFT와 접속된 화소전극과, 화소전극과 액정을 사이에 두고 대면하는 공통전극으로 구성된다. TFT는 각각의 게이트 라인(GL1 내지 GLn)으로부터의 스캔펄스에 응답하여 각각의 데이터 라인(DL1 내지 DLm)으로부터의 데이터 신호를 화소전극에 공급한다. 액정 커패시터(C1c)는 화소전극에 공급된 데이터 신호와 공통전극에 공급된 공통전압의 차전압을 충전하고, 그 차전압에 따라 액정 분자들의 배열을 가변시켜 광 투과율을 조절함으로써 계조를 구현한다. 그리고 액정 커패시터(C1c)에는 스토리지 커패시터(Cst)가 병렬로 접속되어 액정 커패시터(C1c)에 충전된 전압이 다음 데이터 신호가 공급될 때까지 유지되게 한다. 스토리지 커패시터(Cst)는 화소전극이 이전 게이트 라인과 절연막을 사이에 두고 중첩되어 형성된다. 이와 달리 스토리지 커패시터(Cst)는 화소전극이 스토리지 라인과 절연막을 사이에 두고 중첩되어 형성되기도 한다.

[0022] 데이터 드라이버(4)는 타이밍 컨트롤러(8)로부터의 데이터 제어신호(DCS) 예를 들어, 소스 스타트 펄스(SSP; Source Start Pulse), 소스 쉬프트 클럭(SSC; Source Shift Clock), 소스 출력 인에이블(SOE; Source Output Enable) 신호 등을 이용하여, 타이밍 컨트롤러(8)로부터 정렬된 영상 데이터(Data)를 아날로그 전압 즉, 영상신호로 변환한다. 구체적으로, 데이터 드라이버(4)는 SSC에 따라 입력되는 영상 데이터(Data)를 래치한 후, SOE 신호에 응답하여 각 게이트 라인(GL1 내지 GLn)에 스캔펄스가 공급되는 1수평 주기마다 1수평 라인분의 영상신호를 각 데이터 라인(DL1 내지 DLm)에 공급한다. 이때, 데이터 드라이버(4)는 영상 데이터(Data)의 계조값에 따라 소정 레벨을 가지는 정극성 또는 부극성의 감마전압을 선택하고 선택된 감마전압을 영상신호로 각 데이터

라인(DL1 내지 DLm)에 공급한다.

- [0023] 게이트 드라이버(6)는 타이밍 컨트롤러(8)로부터의 게이트 제어신호(GCS) 예를 들어, GSP와 GSC에 응답하여 스캔펄스를 순차 생성하고, GOE 생성부로부터의 GOE 신호에 따라 스캔펄스들의 펄스 폭 제어한다. 그리고, 펄스 폭이 제어된 스캔펄스들 다시 말하여, 게이트 온 전압들을 게이트 라인들(GL1 내지 GLn)에 순차적으로 공급한다. 구체적으로, 게이트 드라이버(6)는 타이밍 컨트롤러(8)로부터의 GSP를 GSC에 따라 쉬프트 시켜서 순차적으로 스캔펄스를 생성한다. 그리고, GOE 생성부로부터 입력된 GOE 신호에 따라 스캔펄스들의 펄스 폭 제어하여 펄스 폭이 제어된 게이트 온 전압들을 게이트 라인들(GL1 내지 GLn)에 순차 공급한다. 그리고, 게이트 라인들(GL1 내지 GLn)에 게이트 온 전압이 공급되지 않는 기간에는 게이트 오프 전압을 공급한다.
- [0024] 타이밍 컨트롤러(8)는 외부로부터의 영상 데이터(RGB)를 액정패널(2)의 구동에 알맞도록 정렬하여 데이터 드라이버(4)에 공급한다. 그리고, 외부로부터의 동기신호들(DCLK, DE, Hsync, Vsync)을 이용하여 게이트 제어신호(GCS)와 데이터 제어신호(DCS)를 생성하여 데이터 드라이버(4)와 게이트 드라이버(6)를 제어한다. 이때, 타이밍 컨트롤러(8)는 게이트 제어신호(GCS)로 GSP와 GSC를 게이트 드라이버(6)에 공급한다.
- [0025] 도 2는 본 발명의 실시 예에 따른 도 1의 게이트 드라이버를 나타낸 구성도이다.
- [0026] 도 2에 도시된 게이트 드라이버(6)는 타이밍 컨트롤러(8)로부터의 게이트 제어신호(GCS) 즉, GSP와 GSC에 응답하여 순차적으로 스캔펄스를 생성하는 쉬프트 레지스터(12), 타이밍 컨트롤러(8)로부터의 GSP와 GSC를 이용하여 GOE 신호를 생성하는 GOE 생성부(14), 및 GOE 생성부(14)로부터의 GOE 신호에 따라 순차적으로 입력되는 스캔펄스의 폭을 제어하여 순차적으로 게이트 온 전압(Vdot1 내지 Voutn)을 출력하는 출력 제어부(16)를 구비한다.
- [0027] 게이트 드라이버(6)는 출력 제어부(16)로부터 순차적으로 출력되는 게이트 온 전압(Vdot1 내지 Voutn)의 레벨을 안정화시키기 위해 게이트 온 전압(Vdot1 내지 Voutn)의 레벨을 일정한 레벨로 쉬프팅 시키는 레벨 쉬프터, 및 레벨 쉬프터로부터의 게이트 온 전압(Vdot1 내지 Voutn)이 각 게이트 라인(GL1 내지 GLn)의 RC 시정수에 따라 왜곡되는 것을 방지하기 위해 게이트 온 전압(Vdot1 내지 Voutn)을 증폭시켜서 출력하는 출력버퍼를 더 구비하기도 한다. 이러한, 레벨 쉬프터와 출력버퍼는 각각의 게이트 라인(GL1 내지 GLn)에 대응되도록 구비된다.
- [0028] 쉬프트 레지스터(12)는 서로 종속적으로 연결되어 타이밍 컨트롤러(8)로부터 입력되는 GSP를 GSC에 따라 쉬프트시켜 순차적으로 스캔펄스를 출력하는 복수의 스테이지(ST1 내지 STn)를 구비한다. 이러한 복수의 스테이지(ST1 내지 STn) 각각은 적어도 하나의 플립플롭(F/F)으로 구성될 수 있으며, 적어도 하나의 노드(node)와 NMOS 또는 PMOS 트랜지스터로 이루어진 스위칭 회로로 구성될 수도 있다. 또한, 쉬프트 레지스터(12)는 적어도 하나의 논리 연산 게이트들(AND_Gate, OR_Gate, XOR_Gate, NOR_Gate)이 조합된 회로로 구성될 수도 있다.
- [0029] GOE 생성부(14)는 타이밍 컨트롤러(8)로부터 GSP가 입력되면 GSC의 리싱 에지(Rising Edge)를 검출한다. 그리고, 리싱 에지가 검출된 시점부터 자체 발생된 클럭펄스들 카운팅하여 SOE 신호를 생성하게 된다. 이러한, GOE 생성부(14)에 대해서는 이후 첨부된 도면을 참조하여 보다 구체적으로 설명하기로 한다.
- [0030] 출력 제어부(16)는 복수의 스테이지(ST1 내지 STn) 각각의 출력단에 구비되어 GOE 생성부(14)로부터의 GOE 신호에 따라 복수의 스테이지(ST1 내지 STn)로부터 순차적으로 입력되는 스캔펄스의 폭을 제어하는 복수의 AND 게이트(AND_G)를 구비한다. 이러한, 복수의 AND 게이트(AND_G) 각각은 GOE 신호가 하이 레벨로 입력되는 기간 동안 각각의 스캔펄스를 게이트 온 전압(Vdot1 내지 Voutn)으로 출력하게 된다. 그리고, 복수의 게이트 온 전압(Vdot1 내지 Voutn)은 레벨 쉬프터와 출력버퍼를 거쳐 각각의 게이트 라인(GL1 내지 GLm)에 공급된다.
- [0031] 도 3은 도 2에 도시된 GOE 생성부를 나타낸 구성도이다. 그리고, 도 4는 도 3에 도시된 GOE 생성부의 입출력 파형도이다.
- [0032] 도 3에 도시된 GOE 생성부(14)는 타이밍 컨트롤러(8)로부터 GSP가 입력되면 GSC의 리싱 에지(Rising Edge)를 검출하여 에지 검출신호(ED)를 출력하는 에지 검출부(22), 외부로부터 입력되는 게이트 구동전압을 이용하여 일정한 펄스 폭을 유지하도록 클럭펄스(CP)를 발생하는 클럭 발진기(24), 에지 검출부(22)로부터의 에지 검출신호(ED)에 따라 클럭 발진기(24)로부터 입력되는 클럭펄스(CP)를 카운팅하여 카운트 신호(CS)를 출력하는 카운터(26), 카운터(26)로부터 입력되는 카운트 신호(CS)에 따라 미리 설정된 기간 동안 소스 GOE 신호(GOE')를 출력하는 비교기(28), 및 비교기(28)로부터의 소스 GOE 신호(GOE')를 반전시켜서 GOE 신호로 출력하는 반전기(30)를 구비한다.
- [0033] 에지 검출부(22)는 타이밍 컨트롤러(8)로부터 GSP가 입력되면 GSC의 리싱 에지를 검출하여 에지 검출신호(ED)를 출력한다. 이때, 에지 검출신호(ED)는 GSC의 리싱 시점마다 출력되며 이러한, 에지 검출신호(ED)는 카운터(2

6)의 리셋(Reset) 신호로 사용되기도 한다.

- [0034] 클럭 발진기(24)는 외부로부터 입력되는 게이트 구동전압 예를 들어, 게이트 하이전압 또는 직류 구동전압 등을 이용하여 일정한 간격 즉, 일정한 펄스 폭을 유지하도록 클럭펄스(CP)를 연속적으로 발생한다. 이때, 클럭펄스(CP)는 한 주기가 에지 검출신호(ED)의 하이 구간과 동기되도록 반복 발생될 수 있다.
- [0035] 카운터(26)는 에지 검출부(22)로부터의 에지 검출신호(ED)가 입력되면 리셋되어 클럭 발진기(24)로부터 입력되는 클럭펄스(CP)를 카운팅한다. 그리고, 카운트 신호(CS)를 순차적으로 비교기(28)에 공급한다. 여기서, 카운트 신호(CS)는 디지털 신호로 출력되기 때문에 카운터(26)와 비교기(28) 간에 적어도 3비트의 데이터로 전송될 수도 있다.
- [0036] 비교기(28)는 카운터(26)로부터 순차적으로 입력되는 카운트 신호(CS)에 따라 사용자에게 의해 미리 설정된 유효 기간 동안 소스 GOE 신호(GOE')를 출력한다. 예를 들어, 카운트 신호(CS)가 3비트로 입력되고, 설정된 유효 기간이 3 내지 7로 설정되었다고 하면, 이 경우 비교기(28)는 3을 의미하는 "011"이 입력된 기간부터 7을 의미하는 "111"이 입력되는 기간 동안 소스 GOE 신호(GOE')를 하이 또는 로우 레벨로 출력할 수 있다. 이하에서는, 소스 GOE 신호(GOE')가 상기의 유효 기간 동안 로우 레벨로 출력된 경우만을 설명하기로 한다.
- [0037] 반전기(30)는 비교기(28)로부터의 소스 GOE 신호(GOE')를 반전시켜서 GOE 신호로 출력하게 되는데, 이때 반전기(30)는 소스 GOE 신호(GOE')를 GOE 신호로 사용하는 경우에는 구비되지 않아도 무방하다.
- [0038] 도 4를 참조하여, GOE 신호의 생성 방법을 좀 더 구체적으로 설명하면 다음과 같다.
- [0039] 먼저, T1 구간은 에지 검출신호(ED)가 발생하는 구간이다. 다시 말하여, 에지 검출부(22)는 타이밍 컨트롤러(8)로부터 GSP가 입력되면 리셋 되며, 입력되는 GSC의 리싱 에지를 검출한다. 그리고, GSC가 리싱되는 시점마다 소정의 펄스 폭을 가진 에지 검출신호(ED)를 발생한다. 여기서, 에지 검출신호(ED)의 펄스 폭은 GSC의 펄스 폭에 따라 미리 설정될 수 있다. 이러한, 에지 검출신호(ED)는 카운터(26)로 공급된다.
- [0040] 한편, 클럭 발진기(24)는 외부로부터 입력되는 게이트 하이전압 또는 직류 구동전압 등을 이용하여 일정한 펄스 폭을 갖도록 연속적으로 클럭펄스(CP)를 발생한다. 상술한 바와 같이, 클럭펄스(CP)는 한 주기가 에지 검출신호(ED)의 하이 구간과 동기되도록 반복 발생될 수 있다. 이러한, 클럭펄스(CP)는 카운터(26)로 공급된다.
- [0041] 다음으로, T2 구간은 에지 검출신호(ED)를 공급받은 카운터(26)가 클럭펄스(CP)를 카운팅하여 카운트 신호(CS)를 순차적으로 비교기(28)에 공급하는 기간이다. 즉, 카운터(26)는 에지 검출신호(ED)가 입력되면 리셋된 다음, 클럭 발진기(24)로부터 입력되는 클럭펄스(CP)를 순차적으로 카운팅한다. 그리고, 카운트된 카운트 신호(CS)를 순차적으로 비교기(28)에 공급한다. 상술한 바와 같이, 카운트 신호(CS)는 디지털 신호로 출력된다.
- [0042] T3 내지 T4 구간은 소스 GOE 신호(GOE') 및 GOE 신호가 출력되는 기간이다. 구체적으로, 비교기(28)는 카운터(26)로부터 순차적으로 입력되는 카운트 신호(CS)에 따라 미리 설정된 유효 기간(T3 내지 T4) 동안 소스 GOE 신호(GOE')를 하이 또는 로우 레벨로 출력한다. 도 4에서는 유효 기간(T3 내지 T4) 동안 소스 GOE 신호(GOE')가 로우 레벨로 출력된 경우를 나타내었다. 즉, 유효 기간이 3 내지 7로 설정된 경우, 비교기(28)는 "011"이 입력된 기간(T3)부터 "111"이 입력되는 기간(T4) 동안 소스 GOE 신호(GOE')를 로우 레벨로 출력한다.
- [0043] 한편, 반전기(30)는 비교기(28)로부터의 소스 GOE 신호(GOE')를 반전시켜서 GOE 신호로 출력하게 된다. 만일, 상기의 T3 내지 T4 동안 소스 GOE 신호(GOE')가 하이 레벨로 출력되어 소스 GOE 신호(GOE')가 GOE 신호로 사용되는 경우, 반전기(30)는 구비되지 않아도 무방하다.
- [0044] 상기에서는 본 발명의 GOE 생성부(14)가 게이트 드라이버(6)에 내장된 경우를 설명하였지만, GOE 생성부(14)는 게이트 드라이버(6)의 외부 예를 들어, 액정패널(2)의 비표시 부분이나 PCB 기판 등에 실장될 수도 있다. 또한, 게이트 드라이버(6)가 복수의 게이트 구동 집적회로(Gata-IC)로 형성되어 회로필름 등에 실장되는 경우 GOE 생성부(14)는 각각의 게이트 구동 집적회로(Gata-IC)에 내장될 수 있다.
- [0045] 이상 상술한 바와 같이, 본 발명의 실시 예에 따른 게이트 드라이버(4)는 게이트 제어신호(GCS)로 입력되는 GSP와 GSC를 이용하여 자체적으로 GOE 신호를 생성한다. 그리고, GOE 신호를 이용하여 게이트 라인(GL1 내지 GLn)에 순차적으로 게이트 온 전압을 출력하게 된다. 이에 따라, 본 발명의 액정 표시장치는 타이밍 컨트롤러(8)와 게이트 드라이버(4)의 신호전송 핀(Pin)과 신호 전송라인을 줄임으로써 액정 표시장치의 면적을 줄이고 그 구성을 단순화하여 제조비용을 저감시킬 수 있다.
- [0046] 한편, 이상에서 설명한 본 발명은 상술한 실시 예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적

사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경이 가능하다는 것이 본 발명이 속하는 기술분야에서 종래의 지식을 가진 자에게 있어 명백할 것이다.

도면의 간단한 설명

도 1은 본 발명의 실시 예에 따른 액정 표시장치를 나타낸 구성도.

도 2는 본 발명의 실시 예에 따른 도 1의 게이트 드라이버를 나타낸 구성도.

도 3은 도 2에 도시된 GOE 생성부를 나타낸 구성도.

도 4는 도 3에 도시된 GOE 생성부의 입출력 파형도.

* 도면의 주요 부분에 대한 부호의 간단한 설명 *

2 : 액정패널 4 : 데이터 드라이버

6 : 게이트 드라이버 8 : 타이밍 컨트롤러

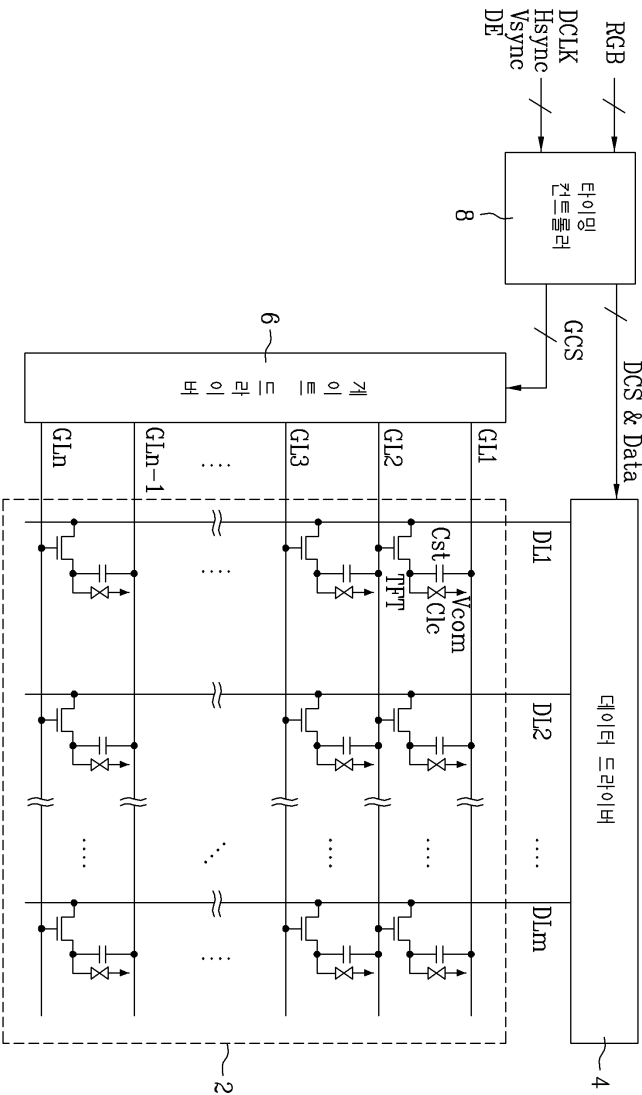
12 : 쉬프트 레지스터 14 : GOE 생성부

16 : 출력 제어부 22 : 에지 검출부

24 : 클럭 발진기

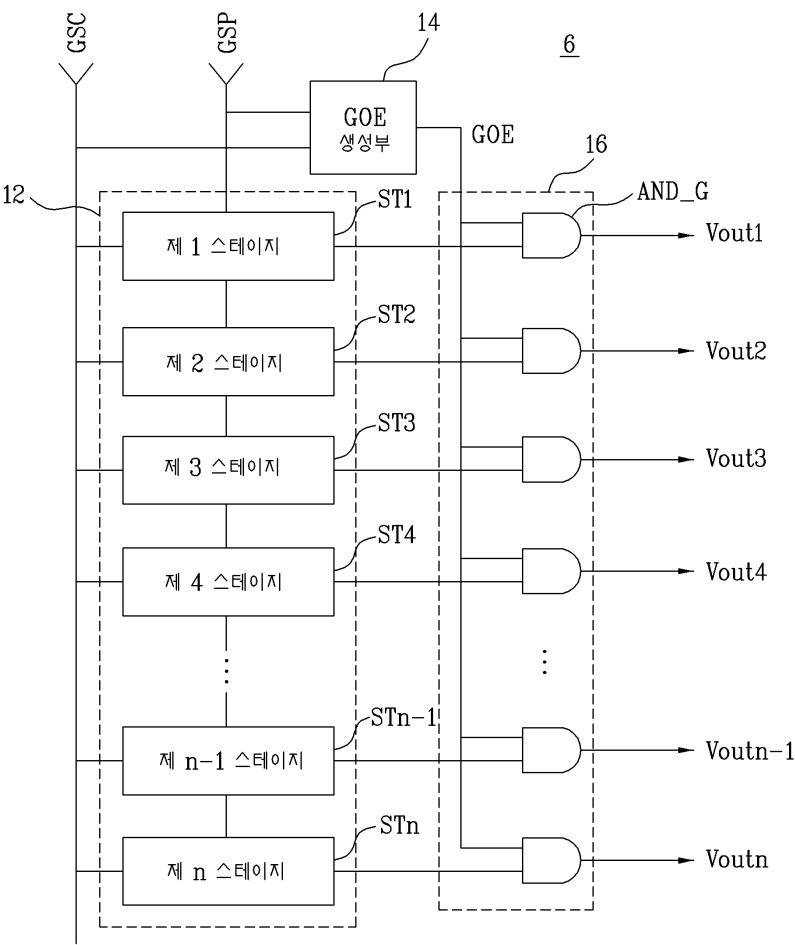
28 : 비교기 30 : 반전기

ST1 내지 STn : 제 1 내지 제 n 스테이지

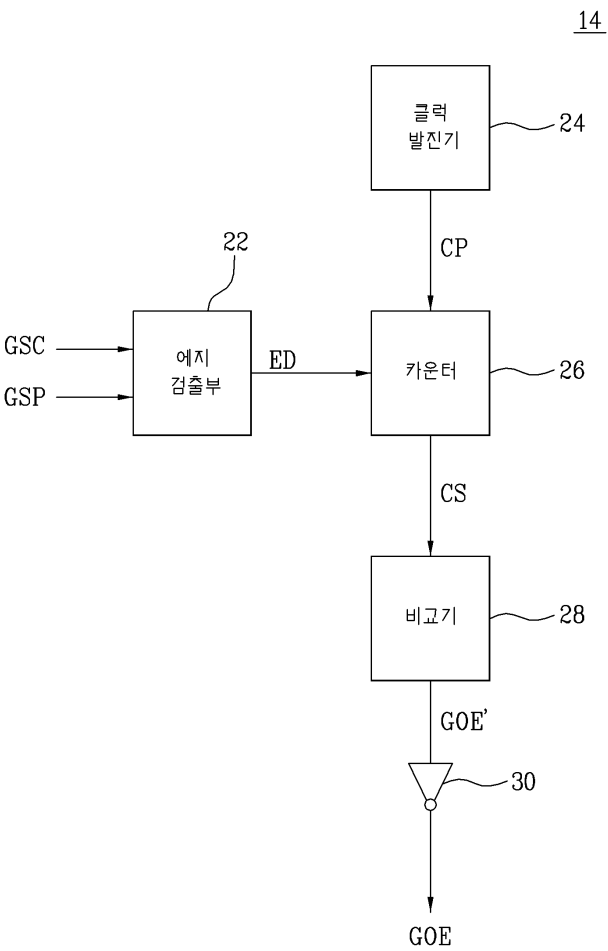


도면
도면1

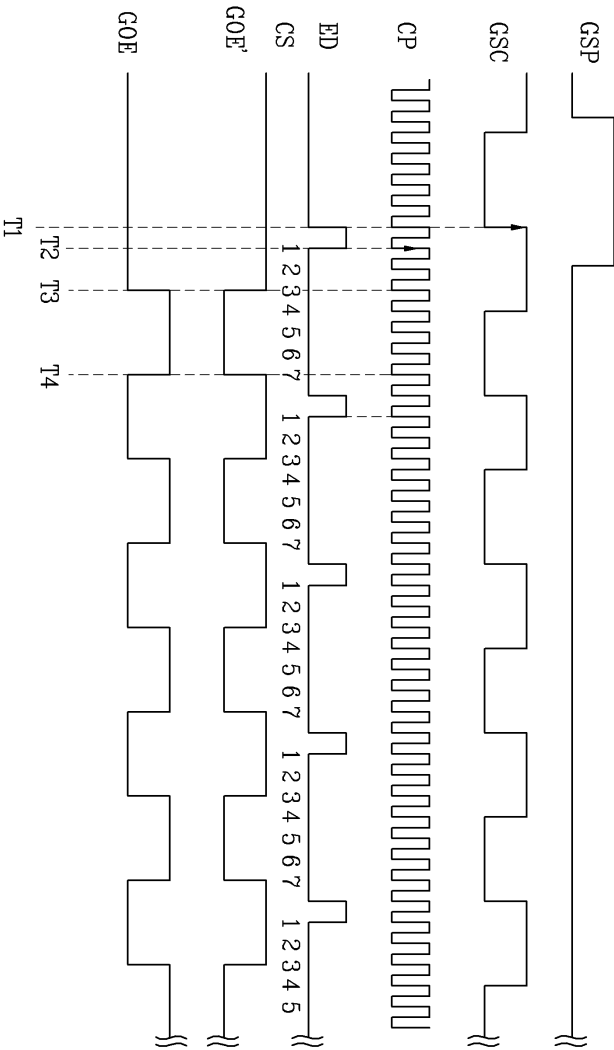
도면2



도면3



도면4



专利名称(译)	标题：液晶显示装置的驱动装置及其驱动方法		
公开(公告)号	KR101429913B1	公开(公告)日	2014-08-13
申请号	KR1020070127250	申请日	2007-12-08
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	KIM JONG WOO 김종우 NAM HYUN TAEK 남현택 JANG SU HYUK 장수혁		
发明人	김종우 남현택 장수혁		
IPC分类号	G09G3/36 G02F1/133 G09G3/20		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR1020090060081A		
外部链接	Espacenet		

摘要(译)

提供一种用于液晶显示装置的驱动装置及其驱动方法，以通过在栅极驱动器中安装栅极输出使能产生单元来减小面积和制造成本。液晶面板（2）具有多个像素区域，栅极驱动器（6）操作液晶面板的栅极线。时序控制器（8）产生栅极控制信号并控制栅极驱动器，包括栅极输出使能产生单元，其接收栅极控制信号的栅极起始脉冲和栅极移位时钟，并产生栅极输出使能信号。

