



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년12월17일
(11) 등록번호 10-1002324
(24) 등록일자 2010년12월13일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2003-0094972

(22) 출원일자 2003년12월22일

심사청구일자 2008년11월18일

(65) 공개번호 10-2005-0063561

(43) 공개일자 2005년06월28일

(56) 선행기술조사문헌

KR100205259 B1*

KR100219116 B1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

장용호

경기도과천시별양동주공아파트647동308호

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 4 항

심사관 : 차건숙

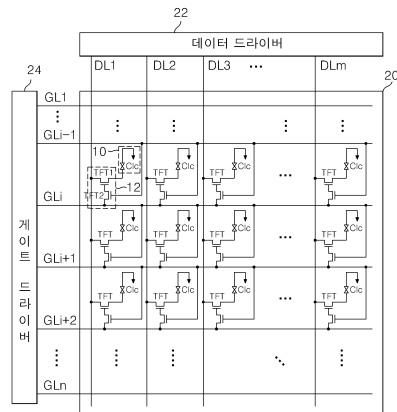
(54) 액정표시장치 및 그의 구동방법

(57) 요약

본 발명은 화질을 향상 시킬 수 있도록 한 액정표시장치 및 그의 구동방법에 관한 것이다.

본 발명에 의한 액정표시장치는 다수의 데이터라인들과 다수의 게이트라인들의 교차부에 형성되는 액정셀들과; 게이트단자 전압에 따라 상기 데이터라인으로부터의 전압을 상기 액정셀에 공급하는 제1 스위치와; i-1(i는 자연수) 번째 게이트라인의 전압에 응답하여 i 번째 게이트라인 상의 게이트신호를 상기 게이트단자에 공급하여 상기 게이트단자 전압을 충전시키는 제2 스위치를 구비한다.

대표도 - 도3



특허청구의 범위

청구항 1

다수의 데이터라인들과 다수의 게이트라인들의 교차부에 형성되는 액정셀들과;

게이트단자 전압에 따라 상기 데이터라인으로부터의 전압을 상기 액정셀에 공급하는 제1 스위치와;

$i-1$ (i 는 자연수) 번째 게이트라인의 전압에 응답하여 i 번째 게이트라인 상의 게이트신호를 상기 게이트단자에 공급하여 상기 게이트단자 전압을 충전시키는 제2 스위치와;

$i-1$ 번째 게이트라인으로 $i-1$ 번째 게이트신호를 공급한 후 상기 $i-1$ 번째 게이트라인으로 공급되는 $i-1$ 번째 게이트신호와 소정기간동안 중첩되게 상기 i 번째 게이트라인으로 i 번째 게이트신호를 공급하는 게이트 드라이버를 구비하며;

상기 제1 스위치는 상기 데이터라인에 소오스단자가 접속됨과 아울러 드레인단자가 상기 액정셀에 접속되며;

상기 제2 스위치는 상기 제1 스위치의 게이트단자에 드레인단자가 접속됨과 아울러 상기 $i-1$ 번째 게이트라인에 게이트단자가 접속되고, 상기 i 번째 게이트라인에 소오스단자가 접속되며;

i 번째 수평라인에 위치하는 상기 제1 스위치 및 제2 스위치는 상기 $i-1$ 번째 게이트라인 및 i 번째 게이트라인에 상기 $i-1$ 번째 및 i 번째 게이트신호가 공급될 때 턴-온되고, 상기 $i-1$ 번째 게이트라인으로 공급되는 상기 $i-1$ 번째 게이트신호가 로우상태로 전환될 때 상기 i 번째 수평라인에 위치하는 상기 제1 스위치의 게이트단자가 플로팅상태로 전환되어 상기 제1 스위치가 턴-온상태로 유지되며;

상기 제1 스위치의 게이트단자가 플로팅상태로 전환되어 상기 제1 스위치가 턴-온상태를 유지할 때 상기 제1 스위치에 접속된 액정셀에 원하는 비디오신호가 충전되며;

상기 비디오 신호는 정극성 및 부극성이 순차적으로 반전되는 신호이며;

상기 i 번째 수평라인은 상기 $i-1$ 번째 게이트라인과 상기 i 번째 게이트라인의 사이에 위치함을 특징으로 하는 액정표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

제 1 항에 있어서,

상기 액정셀로 순차적으로 공급되는 상기 정극성 및 부극성의 비디오 신호에 연동되어 상기 i 번째 수평라인에 위치한 상기 제1 스위치의 게이트단자에 공급된 i 번째 게이트 신호가 부트스트랩되는 것을 특징으로 하는 액정표시장치.

청구항 8

삭제

청구항 9

제 1 항에 있어서,

상기 제1 스위치의 게이트단자가 플로팅상태로 전환될 때 상기 제1 스위치가 안정적으로 턴-온상태를 유지할 수 있도록 상기 제1 스위치의 게이트 단자에 접속되도록 형성되는 캐패시터를 추가로 구비하는 것을 특징으로 하는 액정표시장치.

청구항 10

액정셀 및 상기 액정셀을 구동하기 위하여 제1 및 제2 스위치를 구비하는 액정표시장치의 구동방법에 있어서,

$i-1$ (i 는 자연수)번째 게이트라인 및 i 번째 게이트라인으로 게이트신호가 공급된 후 상기 $i-1$ 번째 게이트라인이 로우 상태로 전환될 때 i 번째 수평라인에 형성된 상기 액정셀로 원하는 정극성 및 부극성의 비디오신호가 순차적으로 공급되는 단계와,

상기 액정셀로 공급되는 정극성 및 부극성의 비디오신호에 연동되어 상기 제1 스위치의 게이트단자에 공급된 게이트 신호가 부트스트랩되는 단계를 포함하며;

상기 제1 스위치는 데이터라인에 소오스단자가 접속됨과 아울러 드레인단자가 상기 액정셀에 접속되며;

상기 제2 스위치는 상기 제1 스위치의 게이트단자에 드레인단자가 접속됨과 아울러 상기 $i-1$ 번째 게이트라인에 게이트단자가 접속되고, 상기 i 번째 게이트라인에 소오스단자가 접속되며;

상기 액정셀로 원하는 정극성 및 부극성의 비디오신호가 순차적으로 공급되는 단계는,

상기 $i-1$ 번째 게이트라인으로 공급되는 게이트신호에 의하여 제1 스위치가 턴-온되는 단계와,

상기 제1 스위치가 턴-온될 때 상기 i 번째 게이트라인으로 공급되는 게이트신호에 의하여 제2 스위치가 턴-온되는 단계와,

상기 $i-1$ 번째 게이트라인으로 공급되는 게이트신호가 로우상태로 전환될 때 상기 제1 스위치가 턴-오프되는 단계와,

상기 제1 스위치가 턴-오프될 때 상기 제2 스위치의 게이트단자가 플로팅되어 상기 제2 스위치가 턴-온상태를 유지하는 단계를 포함하며;

상기 i 번째 수평라인은 상기 $i-1$ 번째 게이트라인과 상기 i 번째 게이트라인의 사이에 위치하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 11

삭제

청구항 12

삭제

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 및 그의 구동방법에 관한 것으로 특히, 화질을 향상 시킬 수 있도록 한 액정표시장치 및 그의 구동방법에 관한 것이다.

[0013]

- [0014] 액정표시장치는 전계를 이용하여 액정의 광 투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정 표시장치는 화소 매트릭스를 가지는 액정패널과 액정패널을 구동하기 위한 구동회로를 구비한다. 구동회로는 화상정보가 표시패널에 표시되도록 화소 매트릭스를 구동하게 된다.
- [0015] 도 1은 종래의 액정표시장치를 나타내는 도면이다.
- [0016] 도 1을 참조하면, 종래의 액정표시장치는 액정패널(2)과, 액정패널(2)의 데이터라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(4)와, 액정패널(2)의 게이트라인들(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(6)를 구비한다.
- [0017] 액정패널(2)은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차부에 각각 형성된 박막 트랜지스터(TFT)와, 박막 트랜지스터(TFT)에 접속되고 매트릭스 형태로 배열되어진 액정셀들을 구비한다.
- [0018] 게이트 드라이버(6)는 도시되지 않은 타이밍 제어부로부터의 제어신호에 따라 게이트 라인들(GL1 내지 GLn)에 순차적으로 게이트신호를 공급한다. 데이터 드라이버(4)는 타이밍 제어부로부터 공급되는 데이터(R,G,B)를 아날로그 신호인 비디오신호로 변환하여 게이트라인들(GL1 내지 GLn)에 게이트신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL1 내지 DLm)로 공급한다.
- [0019] 박막 트랜지스터(TFT)는 게이트라인(GL1 내지 GLn)으로부터의 게이트신호에 응답하여 데이터라인(DL1 내지 DLm)으로부터의 데이터를 액정셀로 공급한다. 액정셀은 액정을 사이에 두고 대면하는 공통전극과, 박막 트랜지스터(TFT)에 접속된 화소전극으로 구성되므로 등가적으로 액정 캐패시터(Clc)로 표시될 수 있다. 이러한 액정셀은 액정 캐패시터(Clc)에 충전된 데이터전압을 다음 데이터전압이 충전될 때 까지 유지시키기 위하여 이전단 게이트라인에 접속된 스토리지 캐패시터(도시되지 않음)를 포함한다.
- [0020] 이와 같은 종래의 액정표시장치는 액정셀을 구동시키기 위해 도 2에 도시되어 있는 바와 같은 동작 파형들을 필요로 한다.
- [0021] 도 2는 종래의 액정표시장치에 인가되는 공통전극 전압(Vcom)과 각각의 게이트 전극 전압 및 데이터 전압의 파형도이다.
- [0022] 먼저, 공통전극 전압(Vcom)이 인가되고, 게이트 라인부터 박막 트랜지스터(TFT)를 구동시키는 게이트신호가 인가된다. 이러한 게이트신호에 의해 박막 트랜지스터(TFT)가 턴온되면 액정셀에 정극성의 데이터 전압(Vdata(+))이 충전되다가(충전영역), 박막 트랜지스터(TFT)가 턴 오프되면 스토리지 캐패시터에 의해 충전된 데이터 전압(Vdata(+))을 유지한다.(유지영역)
- [0023] 그런 다음, 다음 프레임에서 박막 트랜지스터(TFT)를 구동시키는 게이트신호가 게이트 라인에 재 인가되면, 부극성의 데이터 전압(Vdata(-))이 액정셀에 충전되다가, 박막 트랜지스터(TFT)가 턴 오프되면, 스토리지 캐패시터에 의해 충전된 데이터 전압(Vdata(-))이 유지된다.
- [0024] 이 때, 박막 트랜지스터(TFT)가 턴 온되어 액정셀에 전압이 충전되다가(충전영역), 박막 트랜지스터(TFT)가 턴 오프될 때(유지영역), 상기 박막 트랜지스터(TFT)에서 게이트 전극(G)과 소스 전극(S) 사이의 캐패시턴스에 의해 액정전압에 ΔV_p 만큼 변동이 발생하게 된다.
- [0025] 이와 같은 방식으로 게이트 라인에 액정패널(2)의 상부로부터 하부를 향하여 순차 게이트신호가 입력되면, 이 게이트신호의 입력에 의해서 각각의 박막 트랜지스터(TFT)가 동시에 턴-온 되고, 데이터 라인으로부터 표시용의 데이터 전압이 각각의 화소마다 입력된다. 이에 따라, 데이터 전압이 화소전극에 인가되고, 이 화소전극과 공통전극 전압과의 전위차에 의해서 액정의 투과율이 변화된다.
- [0026] 그러나, 이와 같은 액정표시장치의 박막 트랜지스터(TFT)는 데이터 전압이 정(+)극성일 때와 부(-)극성일 때 소오스(S), 드레인(D) 역할이 바뀌게 된다. 즉, 데이터 라인에 인가되는 데이터 전압(Vdata)과 액정 캐패시터(Clc)의 전위 중 낮은 전위 쪽이 소오스 역할을 수행하게 된다.
- [0027] 이 때, 도 2에서 박막 트랜지스터(TFT)를 턴온시키는 게이트신호는 데이터 전압(Vdata)의 극성과는 관계없이 동일한 게이트신호가 인가되는데, 이에 따라 현재 프레임에서 정극성의 데이터전압(Vdata(+))이 공급될 때 두 전압 사이의 전위차(Vgs1)는 다음 프레임에서 부극성의 데이터전압(Vdata(-))이 공급될 때 두 전압 사이의 전위차(Vgs2)와 달라지게 된다. 따라서, 박막 트랜지스터(TFT)에 흐르는 전류량이 차이가 나므로 액정셀에 충전(charging)되는 전하의 불균형을 초래하게 된다. 이에 따라, 화면의 깜박거림과 같은 플리커 및 잔상이 남는 등 화질이 저하되는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

[0028] 따라서, 본 발명의 목적은 화질을 향상시킬 수 있도록 한 액정표시장치 및 그의 구동방법을 제공하는 것이다.

발명의 구성 및 작용

- [0029] 상기 목적을 달성하기 위하여, 본 발명의 실시예에 의한 액정표시장치는 다수의 데이터라인들과 다수의 게이트라인들의 교차부에 형성되는 액정셀들과; 게이트단자 전압에 따라 상기 데이터라인으로부터의 전압을 상기 액정셀에 공급하는 제1 스위치와; $i-1$ (i 는 자연수) 번째 게이트라인의 전압에 응답하여 i 번째 게이트라인 상의 게이트신호를 상기 게이트단자에 공급하여 상기 게이트단자 전압을 충전시키는 제2 스위치를 구비한다.
- [0030] 상기 액정표시장치에서 상기 제1 스위치는 상기 데이터라인에 소오스단자가 접속됨과 아울러 드레인단자가 상기 액정셀에 접속되며, 상기 제2 스위치는 상기 제1 스위치의 게이트단자에 드레인단자가 접속됨과 아울러 상기 $i-1$ 번째 게이트라인에 게이트단자가 접속되며 상기 i 번째 게이트라인에 소오스단자가 접속되는 것을 특징으로 한다.
- [0031] 상기 액정표시장치는 상기 게이트라인들로 게이트신호를 공급하며, 상기 $i-1$ 번째 게이트라인으로 게이트신호를 공급한 후 상기 $i-1$ 번째 게이트라인으로 공급되는 $i-1$ 번째 게이트신호와 소정기간동안 중첩되게 상기 i 번째 게이트라인으로 i 번째 게이트신호를 공급하는 게이트 드라이버를 구비한다.
- [0032] 상기 액정표시장치에서 상기 i 번째 수평라인에 위치하는 상기 제1 스위치 및 제2 스위치는 상기 $i-1$ 번째 게이트라인 및 i 번째 게이트라인에 상기 게이트신호가 공급될 때 턴-온되고, 상기 $i-1$ 번째 게이트라인으로 공급되는 상기 게이트신호가 로우상태로 전환될 때 상기 제1 스위치의 게이트단자가 플로팅상태로 전환되어 상기 제1 스위치를 턴-온상태로 유지하는 것을 특징으로 한다.
- [0033] 상기 액정표시장치는 상기 제1 스위치의 게이트단자가 플로팅상태로 전환되어 상기 제1 스위치가 턴-온상태를 유지할 때 상기 제1 스위치에 접속된 액정셀에 원하는 비디오신호가 충전되는 것을 특징으로 한다.
- [0034] 상기 액정표시장치에서 상기 비디오 신호는 정극성 및 부극성이 순차적으로 반전되는 신호인 것을 특징으로 한다.
- [0035] 상기 액정표시장치에서 상기 액정셀로 순차적으로 공급되는 상기 정극성 및 부극성의 비디오 신호에 연동되어 상기 게이트 신호가 부트스트랩되는 것을 특징으로 한다.
- [0036] 상기 액정표시장치에서 상기 게이트신호는 상기 비디오 신호의 정극성과의 전위 차가 상기 비디오 신호의 부극성과의 전위 차와 유사하도록 가변되는 것을 특징으로 한다.
- [0037] 상기 액정표시장치는 상기 제1 스위치의 게이트단자가 플로팅상태로 전환될 때 상기 제1 스위치가 안정적으로 턴-온상태를 유지할 수 있도록 상기 제1 스위치의 게이트 단자에 접속되도록 형성되는 캐패시터를 추가로 구비한다.
- [0038] 본 발명의 실시예에 의한 액정표시장치의 구동방법은 액정셀과, 상기 액정셀을 구동하기 위하여 제1 및 제2 스위치를 구비하는 액정표시장치의 구동방법에 있어서, $i-1$ 번째 (i 는 자연수) 게이트라인 및 i 번째 게이트라인으로 게이트신호가 공급된 후 상기 $i-1$ 번째 게이트라인이 로우 상태로 전환될 때 i 번째 수평라인에 형성된 상기 액정셀로 원하는 정극성 및 부극성의 비디오신호가 순차적으로 공급되는 단계와, 상기 액정셀로 공급되는 정극성 및 부극성의 비디오신호에 연동되어 상기 게이트 신호가 부트스트랩되는 단계를 포함한다.
- [0039] 상기 목적 외에 본 발명의 다른 목적 및 특징들은 첨부도면을 참조한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.
- [0040] 이하, 도 3 내지 도 8를 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.
- [0041] 도 3은 본 발명의 실시예에 의한 액정표시장치를 나타내는 도면이다.
- [0042] 도 3를 참조하면, 본 발명의 실시예에 의한 액정표시장치는 액정패널(20)과, 액정패널(20)의 데이터라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(22)와, 액정패널(20)의 게이트라인들(GL1 내지 GLn)을 구동하기 위

한 게이트 드라이버(24)를 구비한다.

- [0043] 액정패널(20)은 게이트라인들(GL1 내지 GLn)과 데이터라인들(DL1 내지 DLm)의 교차부에 형성된 액정셀(10)들과, 액정셀(10)을 구동하기 위한 스위칭부(12)를 구비한다.
- [0044] 액정셀(10)은 액정을 사이에 두고 대면하는 공통전극과, 스위칭(12)에 접속되는 화소전극으로 구성되므로 등가적으로 액정 캐패시터(C1c)로 표시될 수 있다. 여기서, 액정셀(10)들은 액정 캐패시터(C1c)에 충전된 데이터전압을 다음 데이터전압이 충전될 때 까지 유지시키기 위하여 이전단 게이트라인(또는 공통전극)에 접속된 도시되지 않은 스토리지 캐패시터를 더 포함한다.
- [0045] 액정셀(10)을 구동시키기 위한 스위칭부(12)는 제1 및 제2 박막 트랜지스터(TFT1, TFT2)를 구비한다. 제2 박막 트랜지스터(TFT2)의 소오스단자는 i(i는 자연수) 번째 게이트라인(GLi)에 접속되고, 게이트단자는 i-1번째 게이트라인(GLi-1)에 접속된다. 제1 박막 트랜지스터(TFT1)의 게이트단자는 제2 박막 트랜지스터(TFT2)의 드레인단자에 접속되고, 소오스단자는 인접된 데이터라인(DL)에 접속된다. 그리고, 제1 박막 트랜지스터(TFT1)의 드레인단자는 액정셀(10)에 접속된다. 이와 같은 스위칭부(12)는 제1 박막 트랜지스터(TFT1)의 게이트단자가 전압을 충전한 플로팅상태로 유지될 때 액정셀(10)로 비디오신호를 공급하게 된다.
- [0046] 게이트 드라이버(24)는 도시되지 않은 타이밍 제어부로부터 공급되는 제어신호에 따라 도 4와 같이 게이트라인들(GL1 내지 GLn) 각각에 제1 게이트신호(SP1) 및 제2 게이트신호(SP2)를 공급한다. 여기서, 제1 게이트신호(SP1)는 2 수평주기(2H) 동안 하이 상태를 유지하고, 제2 게이트신호(SP2)는 1 수평주기(1H) 동안 하이 상태를 유지한다. 그리고, i-1번째 게이트라인(GLi-1)에 공급되는 제1 게이트신호(SP1)는 i번째 게이트라인(GLi)에 공급되는 제1 게이트신호(SP1)와 1 수평기간(1H) 동안 중첩되도록 공급된다. 즉, i-1번째 게이트라인(GLi-1)에 제1 게이트신호(SP1)가 공급되고 1 수평기간(1H) 후에 i번째 게이트라인(GLi)에 제1 게이트신호(SP1)가 상승되도록 공급된다.
- [0047] 데이터 드라이버(22)는 타이밍 제어부로부터 공급되는 데이터(R,G,B)를 아날로그 신호인 비디오신호로 변환하여 게이트라인들(GL1 내지 GLn)에 게이트신호가 공급되는 1수평주기마다 1수평라인분의 비디오신호를 데이터라인들(DL1 내지 DLm)로 공급한다.
- [0048] 이와 같은 액정표시장치에서 액정셀(10)로 비디오신호가 공급되는 과정을 상세히 설명하면, 먼저 제1 기간(TA) 동안에는 도 5a의 비금친 부분에서와 같이 i-1번째 게이트라인(GLi-1)으로 제1 게이트신호(SP1)가 공급되고, i번째 게이트라인(GLi)으로 제1 게이트신호(SP1)가 공급된다.
- [0049] i-1 번째 게이트라인(GLi-1)으로 공급된 제1 게이트신호(SP1)는 i번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)를 턴-온 시킨다. 그리고, i번째 게이트라인(GLi)으로 공급된 제1 게이트신호(SP1)는 i번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)를 경유하여 제1 박막 트랜지스터(TFT1)를 턴-온시킨다.
- [0050] 즉, i-1번째 게이트라인(GLi-1)으로 제1 게이트신호(SP1)가 공급됨과 아울러 i번째 게이트라인(GLi)으로 제1 게이트신호(SP1)가 공급되면 i번째 수평라인에 형성된 액정셀(10)이 데이터라인(DL)에 접속된다. 이 때, 데이터라인(DL)으로는 i-1번째 수평라인에 형성된 액정셀(10)로 공급될 정극성의 제1 비디오신호(DA(+))가 전송된다. 따라서, i번째 수평라인에 형성된 액정셀(10)에는 정극성의 제1 비디오신호(DA(+))가 충전된다.
- [0051] 제1 기간(TA) 이후의 제2 기간(TB) 동안에는 도 5b의 비금친 부분에서와 같이 i-1번째 게이트라인(GLi-1)에는 게이트신호가 공급되지 않고, i번째 게이트라인(GLi) 및 i+1번째 게이트라인(GLi+1)에는 제1 게이트신호(SP1)가 공급된다. 이와 같이 i-1번째 게이트라인(GLi-1)에 게이트신호가 공급되지 않으면 i번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)가 턴-오프된다. 이 때, 제1 박막 트랜지스터(TFT1)는 이전 기간(즉, 제1 기간(TA))에 공급된 제1 게이트신호(SP1)에 의하여 온상태를 유지한다. 다시 말하여, 제1 박막 트랜지스터(TFT1)의 게이트단자는 제1 게이트신호(SP1)를 공급받은 상태에서 플로팅상태로 전환되기 때문에(제2 박막트랜지스터(TFT2)가 먼저 오프) 제2 기간(TB)동안 턴-온상태를 유지한다. 즉, i-1번째 게이트라인(GLi-1)으로 공급되는 제1 게이트신호(SP1)가 i번째 게이트라인(GLi)으로 공급되는 제1 게이트신호(SP1)보다 먼저 로우상태로 전환되기 때문에 제1 박막 트랜지스터(TFT1)의 게이트단자는 제1 게이트신호(SP1)를 충전한 상태로 플로팅된다. 이와 같은 제2 기간(TB)동안 데이터라인(DL)으로는 i번째 수평라인에 형성된 액정셀(10)로 공급될 정극성의 제2 비디오신호(DB(+))가 전송된다. 따라서, 데이터라인(DL)으로 공급된 정극성의 제2 비디오신호(DB(+))는 i번째 수평라인에 형성된 제1 박막 트랜지스터(TFT1)를 경유하여 액정셀(10)로 공급되고, 이에 따라 i번째 수평라인에 형성된 액정셀(10)로는 원하는 정극성의 제2 비디오신호(DB(+))가 충전된다.(충전영역) 이 때, 제1 박막 트랜지스터(TFT1)의 게이트단자가 제1 게이트신호(SP1)를 충전한 상태로 플로팅되어 있으므로 정극성의 제2 비디오신호

(DB(+))가 i번째 수평라인에 형성된 액정셀(10)로 공급될 때 부트스트랩에 의해 도 7에 도시된 바와 같이 제1 게이트신호(SP1)는 정극성의 제2 비디오신호(DB(+)) 만큼 상승하게 된다.

[0052] 한편, i번째 게이트라인(GLi)으로 제1 게이트신호(SP1)가 공급됨과 아울러 i+1번째 게이트라인(GLi+1)으로 제1 게이트신호(SP1)가 공급되면 i+1번째 수평라인에 형성된 액정셀(10)이 데이터라인(DL)에 접속된다. 이 때, 데이터라인(DL)으로는 i번째 수평라인에 형성된 액정셀(10)로 공급될 정극성의 제2 비디오신호(DB(+))가 전송된다. 따라서, i+1번째 수평라인에 형성된 액정셀(10)에는 정극성의 제2 비디오신호(DB(+))가 충전된다.

[0053] 제2 기간(TB) 이후의 제3 기간(TC) 동안에는 도 5c의 비금친 부분에서와 같이 i번째 게이트라인(GLi)에는 게이트신호가 공급되지 않고, i-1번째 게이트라인(GLi-1)에는 제2 게이트신호(SP2)가 공급되고, i+1번째 게이트라인(GLi+1)에는 제1 게이트신호(SP1)가 공급된다. 이와 같이 i번째 게이트라인(GLi)에 게이트신호가 공급되지 않으면 i+1번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)가 턴-오프된다. 이 때, 제1 박막 트랜지스터(TFT1)는 이전 기간(즉, 제2 기간(TB))에 공급된 제1 게이트신호(SP1)에 의하여 온상태를 유지한다. 다시 말하여, 제1 박막 트랜지스터(TFT1)의 게이트단자는 제1 게이트신호(SP1)를 공급받은 상태에서 플로팅상태로 전환되기 때문에(제2 박막트랜지스터(TFT2)가 먼저 오프) 제3 기간(TC)동안 턴-온상태를 유지한다. 즉, i번째 게이트라인(GLi)으로 공급되는 제1 게이트신호(SP1)가 i+1번째 게이트라인(GLi+1)으로 공급되는 제1 게이트신호(SP1)보다 먼저 로우상태로 전환되기 때문에 제1 박막 트랜지스터(TFT1)의 게이트단자는 제1 게이트신호(SP1)를 충전한 상태로 플로팅된다. 이와 같은 제3 기간(TC)동안 데이터라인(DL)으로는 i+1번째 수평라인에 형성된 액정셀(10)로 공급될 정극성의 제3 비디오신호(DC(+))가 전송된다. 따라서, 데이터라인(DL)으로 공급된 정극성의 제3 비디오신호(DC(+))는 i+1번째 수평라인에 형성된 제1 박막 트랜지스터(TFT1)를 경유하여 액정셀(10)로 공급되고, 이에 따라 i+1번째 수평라인에 형성된 액정셀(10)로는 원하는 정극성의 제3 비디오신호(DC(+))가 충전된다. 이 때, 제1 박막 트랜지스터(TFT1)의 게이트단자가 제1 게이트신호(SP1)를 충전한 상태로 플로팅되어 있으므로 정극성의 제3 비디오신호(DC(+))가 i+1번째 수평라인에 형성된 액정셀(10)로 공급될 때 부트스트랩에 의해 제1 게이트신호(SP1)는 정극성의 제3 비디오신호(DC(+)) 만큼 상승하게 된다.

[0054] 그리고, i-1번째 게이트라인(GLi-1)에는 제2 게이트신호(SP2)가 공급되어 i번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)를 턴-온시킨다. 이에 따라, 제1 박막 트랜지스터(TFT1)의 게이트단자는 플로팅 상태를 벗어나게 되고, 게이트신호가 공급되지 않으므로 턴-오프되어 스토리지 캐패시터에 의해 충전된 정극성의 제2 비디오신호(DB(+))를 유지한다.(유지영역) 이에 따라, 도 7에 도시된 바와 같이 i번째 게이트라인(GLi)에 공급되는 게이트신호의 전압 및 정극성의 제2 비디오신호(DB(+))와의 전위차는 $\Delta Vg1$ 이 된다.

[0055] 그런 다음, 다음 프레임에서 먼저 제1 기간(TA) 동안에는 도 6a의 비금친 부분에서와 같이 i-1번째 게이트라인(GLi-1)으로 제1 게이트신호(SP1)가 공급되고, i번째 게이트라인(GLi)으로 제1 게이트신호(SP1)가 공급된다.

[0056] i-1 번째 게이트라인(GLi-1)으로 공급된 제1 게이트신호(SP1)는 i번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)를 턴-온 시킨다. 그리고, i번째 게이트라인(GLi)으로 공급된 제1 게이트신호(SP1)는 i번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)를 경유하여 제1 박막 트랜지스터(TFT1)를 턴-온시킨다.

[0057] 즉, i-1번째 게이트라인(GLi-1)으로 제1 게이트신호(SP1)가 공급됨과 아울러 i번째 게이트라인(GLi)으로 제1 게이트신호(SP1)가 공급되면 i번째 수평라인에 형성된 액정셀(10)이 데이터라인(DL)에 접속된다. 이 때, 데이터라인(DL)으로는 i-1번째 수평라인에 형성된 액정셀(10)로 공급될 부극성의 제1 비디오신호(DA(-))가 전송된다. 따라서, i번째 수평라인에 형성된 액정셀(10)에는 부극성의 제1 비디오신호(DA(-))가 충전된다.

[0058] 제1 기간(TA) 이후의 제2 기간(TB) 동안에는 도 6b의 비금친 부분에서와 같이 i-1번째 게이트라인(GLi-1)에는 게이트신호가 공급되지 않고, i번째 게이트라인(GLi) 및 i+1번째 게이트라인(GLi+1)에는 제1 게이트신호(SP1)가 공급된다. 이와 같이 i-1번째 게이트라인(GLi-1)에 게이트신호가 공급되지 않으면 i번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)가 턴-오프된다. 이 때, 제1 박막 트랜지스터(TFT1)는 이전 기간(즉, 제1 기간(TA))에 공급된 제1 게이트신호(SP1)에 의하여 온상태를 유지한다. 다시 말하여, 제1 박막 트랜지스터(TFT1)의 게이트단자는 제1 게이트신호(SP1)를 공급받은 상태에서 플로팅상태로 전환되기 때문에(제2 박막트랜지스터(TFT2)가 먼저 오프) 제2 기간(TB)동안 턴-온상태를 유지한다. 즉, i-1번째 게이트라인(GLi-1)으로 공급되는 제1 게이트신호(SP1)가 i번째 게이트라인(GLi)으로 공급되는 제1 게이트신호(SP1)보다 먼저 로우상태로 전환되기 때문에 제1 박막 트랜지스터(TFT1)의 게이트단자는 제1 게이트신호(SP1)를 충전한 상태로 플로팅된다. 이와 같은 제2 기간(TB)동안 데이터라인(DL)으로는 i번째 수평라인에 형성된 액정셀(10)로 공급될 부극성의 제2 비디오신호(DB(-))가 전송된다. 따라서, 데이터라인(DL)으로 공급된 부극성의 제2 비디오신호(DB(-))는 i번째 수평라인에 형성된 제1 박막 트랜지스터(TFT1)를 경유하여 액정셀(10)로 공급되고, 이에 따라 i번째 수평라인에 형성된 액

정셀(10)로는 원하는 부극성의 제2 비디오킨호(DB(-))가 충전된다.(충전영역) 이 때, 제1 박막 트랜지스터(TFT1)의 게이트단자가 제1 게이트신호(SP1)를 충전한 상태로 플로팅되어 있으므로 부극성의 제2 비디오킨호(DB(-))가 i번째 수평라인에 형성된 액정셀(10)로 공급될 때 부트스트랩에 의해 도 7에 도시된 바와 같이 제1 게이트신호(SP1)는 부극성의 제2 비디오킨호(DB(-)) 만큼 하강하게 된다.

[0059] 한편, i번째 게이트라인(GLi)으로 제1 게이트신호(SP1)가 공급됨과 아울러 i+1번째 게이트라인(GLi+1)으로 제1 게이트신호(SP1)가 공급되면 i+1번째 수평라인에 형성된 액정셀(10)이 데이터라인(DL)에 접속된다. 이 때, 데이터라인(DL)으로는 i번째 수평라인에 형성된 액정셀(10)로 공급될 부극성의 제2 비디오킨호(DB(-))가 전송된다. 따라서, i+1번째 수평라인에 형성된 액정셀(10)에는 부극성의 제2 비디오킨호(DB(-))가 충전된다.

[0060] 제2 기간(TB) 이후의 제3 기간(TC) 동안에는 도 6c의 비금친 부분에서와 같이 i번째 게이트라인(GLi)에는 게이트신호가 공급되지 않고, i-1번째 게이트라인(GLi-1)에는 제2 게이트신호(SP2)가 공급되고, i+1번째 게이트라인(GLi+1)에는 제1 게이트신호(SP1)가 공급된다. 이와 같이 i번째 게이트라인(GLi)에 게이트신호가 공급되지 않으면 i+1번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)가 턴-오프된다. 이 때, 제1 박막 트랜지스터(TFT1)는 이전 기간(즉, 제2 기간(TB))에 공급된 제1 게이트신호(SP1)에 의하여 온상태를 유지한다. 다시 말하여, 제1 박막 트랜지스터(TFT1)의 게이트단자는 제1 게이트신호(SP1)를 공급받은 상태에서 플로팅상태로 전환되기 때문에(제2 박막트랜지스터(TFT2)가 먼저 오프) 제3 기간(TC)동안 턴-온상태를 유지한다. 즉, i번째 게이트라인(GLi)으로 공급되는 제1 게이트신호(SP1)가 i+1번째 게이트라인(GLi+1)으로 공급되는 제1 게이트신호(SP1)보다 먼저 로우상태로 전환되기 때문에 제1 박막 트랜지스터(TFT1)의 게이트단자는 제1 게이트신호(SP1)를 충전한 상태로 플로팅된다. 이와 같은 제3 기간(TC)동안 데이터라인(DL)으로는 i+1번째 수평라인에 형성된 액정셀(10)로 공급될 부극성의 제3 비디오킨호(DC(-))가 전송된다. 따라서, 데이터라인(DL)으로 공급된 부극성의 제3 비디오킨호(DC(-))는 i+1번째 수평라인에 형성된 제1 박막 트랜지스터(TFT1)를 경유하여 액정셀(10)로 공급되고, 이에 따라 i+1번째 수평라인에 형성된 액정셀(10)로는 원하는 부극성의 제3 비디오킨호(DC(-))가 충전된다. 이 때, 제1 박막 트랜지스터(TFT1)의 게이트단자가 제1 게이트신호(SP1)를 충전한 상태로 플로팅되어 있으므로 부극성의 제3 비디오킨호(DC(-))가 i+1번째 수평라인에 형성된 액정셀(10)로 공급될 때 부트스트랩에 의해 제1 게이트신호(SP1)는 부극성의 제3 비디오킨호(DC(-)) 만큼 하강하게 된다.

[0061] 그리고, i-1번째 게이트라인(GLi-1)에는 제2 게이트신호(SP2)가 공급되어 i번째 수평라인에 형성된 제2 박막 트랜지스터(TFT2)를 턴-온시킨다. 이에 따라, 제1 박막 트랜지스터(TFT1)의 게이트단자는 플로팅 상태를 벗어나게 되고, 게이트신호가 공급되지 않으므로 턴-오프되어 스토리지 캐패시터에 의해 충전된 부극성의 제2 비디오킨호(DB(-))를 유지한다.(유지영역) 이에 따라, 도 7에 도시된 바와 같이 i번째 게이트라인(GLi)에 공급되는 게이트신호의 전압 및 부극성의 제2 비디오킨호(DB(-))와의 전위차는 $\Delta Vg1$ 와 거의 유사한 $\Delta Vg2$ 가 된다.

[0062] 이와 같은 본 발명의 실시예에 의한 액정표시장치는 현재 프레임에서 정극성의 데이터가 공급될 때 이 정극성의 데이터에 연동하여 부트스트랩에 의해 게이트신호가 상승하게 되며, 다음 프레임에서 부극성의 데이터가 공급될 때 이 부극성의 데이터에 연동하여 부트스트랩에 의해 게이트신호가 하강하게 된다. 이에 따라, 현재 프레임에서 정극성의 데이터전압이 공급될 때 두 전압 사이의 전위차($\Delta Vg1$)는 다음 프레임에서 부극성의 데이터전압이 공급될 때 두 전압 사이의 전위차($\Delta Vg2$)와 거의 유사해지게 된다. 따라서, 박막 트랜지스터(TFT)에 흐르는 전류량이 같아 지므로 액정셀에는 균일한 전하가 차징(charging)된다. 이에 따라, 화면의 깜박거림과 같은 플리커 및 잔상을 제거할 수 있어 화질을 향상시킬 수 있게 된다.

[0063] 한편, 본 발명에서는 도 8과 같이 제1 박막 트랜지스터(TFT1)의 게이트단자에 접속되도록 캐패시터(Cp)가 추가로 설치될 수 있다. 이와 같은 캐패시터(Cp)는 제1 기간(TA) 동안 이전 게이트라인으로 공급되는 제1 게이트신호(SP1)를 충전함과 아울러 제2 기간(TB)동안 자신에게 충전된 제1 게이트신호(SP1)를 제1 박막 트랜지스터(TFT1)의 게이트단자로 공급함으로써 제2 기간(TB)동안 제1 박막 트랜지스터(TFT1)가 안정적으로 턴-온 상태를 유지하도록 한다. 이 때, 캐패시터(Cp)의 용량은 대략 1pF 내지 500pF로 설정된다. 그 외의 동작과정은 도 3에 도시된 본 발명의 실시예와 동일하므로 상세한 설명은 생략하기로 한다.

발명의 효과

[0064] 상술한 바와 같이, 본 발명에 따른 액정표시장치 및 그의 구동방법에 의하면 현재 프레임에서 정극성의 데이터가 공급될 때 이 정극성의 데이터에 연동하여 부트스트랩에 의해 게이트신호가 상승하게 되며, 다음 프레임에서 부극성의 데이터가 공급될 때 이 부극성의 데이터에 연동하여 부트스트랩에 의해 게이트신호가 하강하게 된다.

이에 따라, 현재 프레임에서 성극성의 데이터전압이 공급될 때 두 전압 사이의 전위차는 다음 프레임에서 부극성의 데이터전압이 공급될 때 두 전압 사이의 전위차와 거의 유사해지게 된다. 이에 따라, 박막 트랜지스터에 흐르는 전류량이 같아 지므로 액셀셀에는 균일한 전하가 차징되어 화면의 깜박거림과 같은 플리커 및 잔상을 제거할 수 있어 화질을 향상시킬 수 있게 된다.

[0065] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

[0001] 도 1은 종래의 액정표시장치를 나타내는 도면.

[0002] 도 2는 도 1에 도시된 액정표시장치에 인가되는 전압의 파형도.

[0003] 도 3은 본 발명의 실시예에 의한 액정표시장치를 나타내는 도면.

[0004] 도 4는 도 3에 도시된 액정표시장치를 구동시키기 위한 구동파형도.

[0005] 도 5a 내지 도 5c는 정극성의 데이터가 공급될 때 도 3에 도시된 액정표시장치를 구동시키기 위한 구동파형도.

[0006] 도 6a 내지 도 6c는 부극성의 데이터가 공급될 때 도 3에 도시된 액정표시장치를 구동시키기 위한 구동파형도.

[0007] 도 7은 도 3에 도시된 액정표시장치에 인가되는 전압의 파형도.

[0008] 도 8은 본 발명의 다른 실시예에 의한 액정표시장를 나타내는 도면.

[0009] < 도면의 주요 부분에 대한 부호의 설명 >

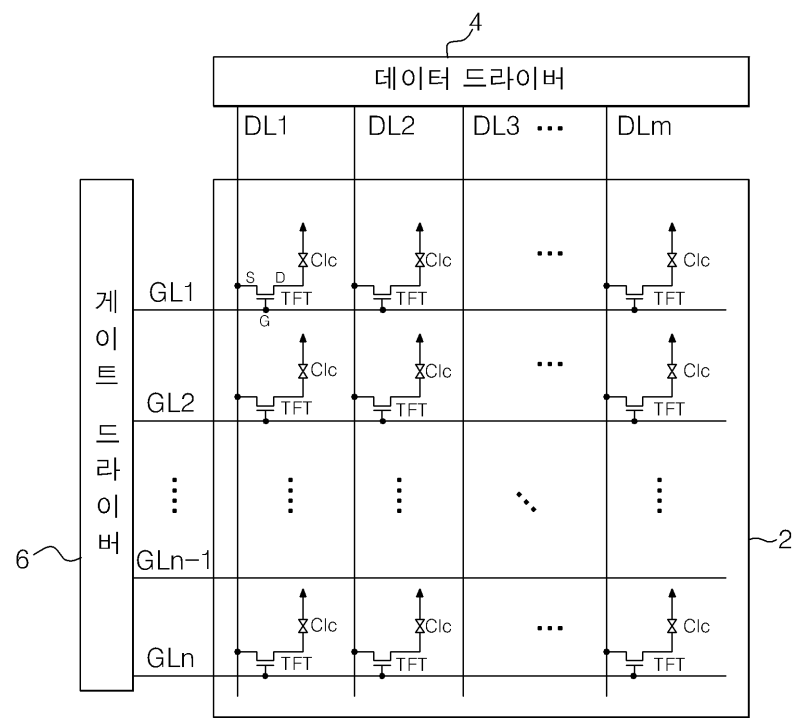
[0010] 2,20 : 액정패널 4,22 : 데이터 드라이버

[0011] 6,24 : 게이트 드라이버 10 : 액정셀

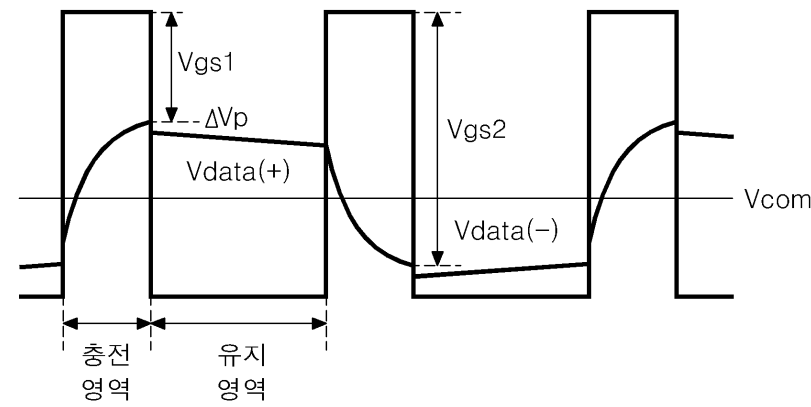
[0012] 12 : 스위칭부

도면

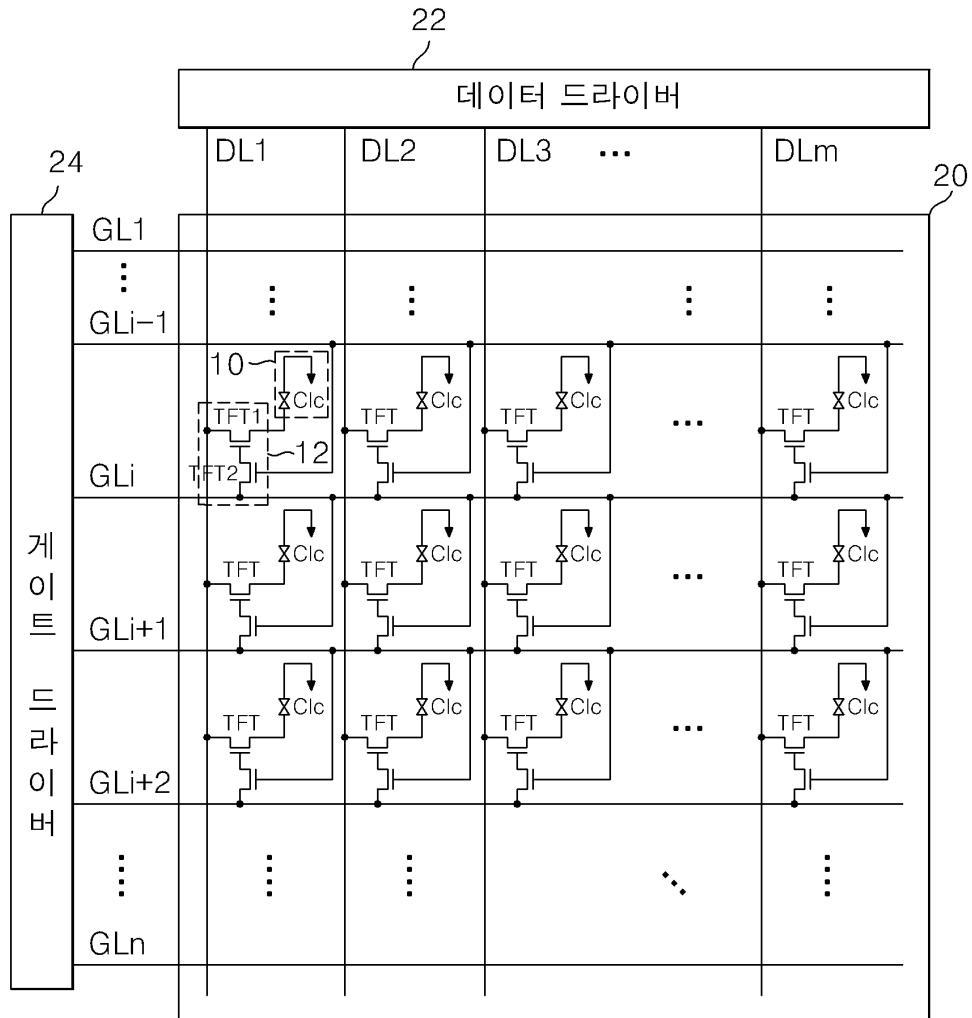
도면1



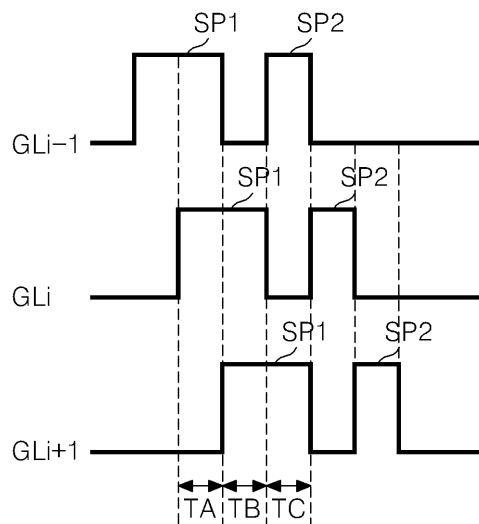
도면2



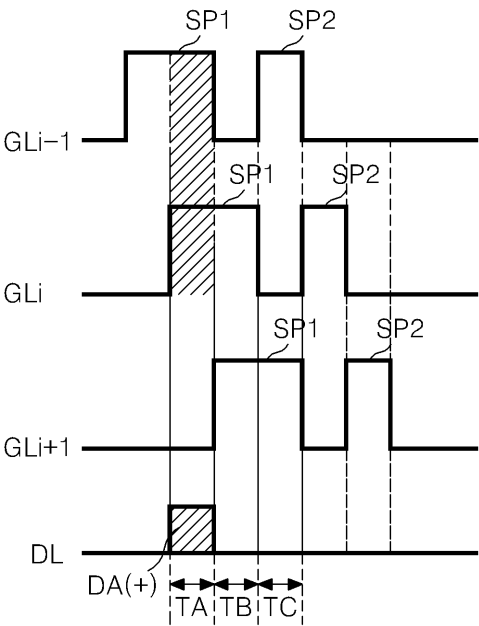
도면3



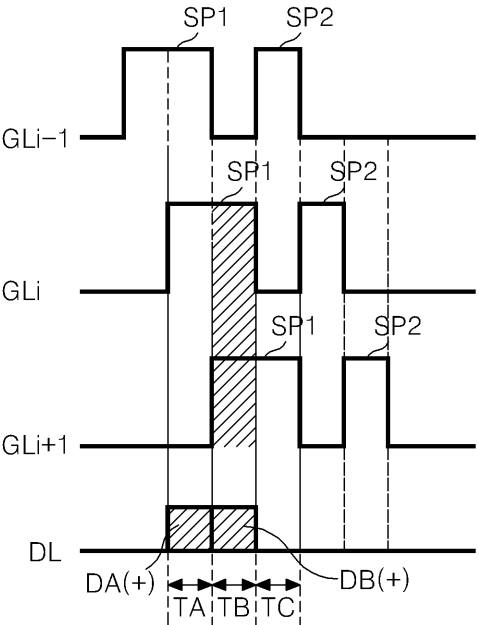
도면4



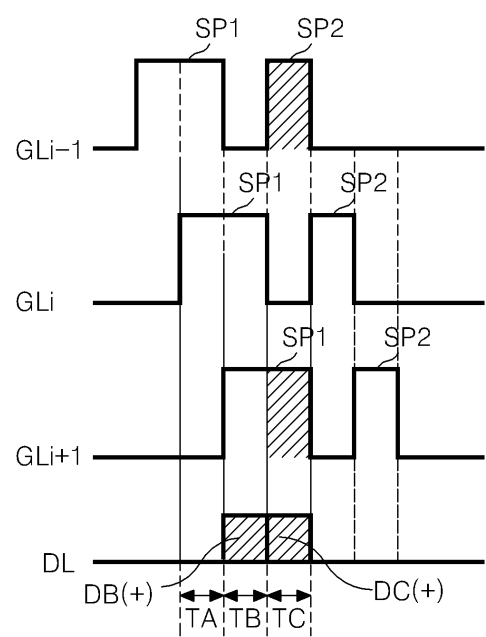
도면5a



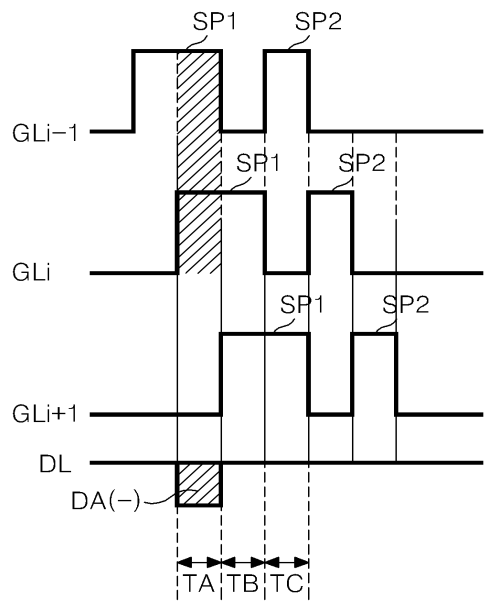
도면5b



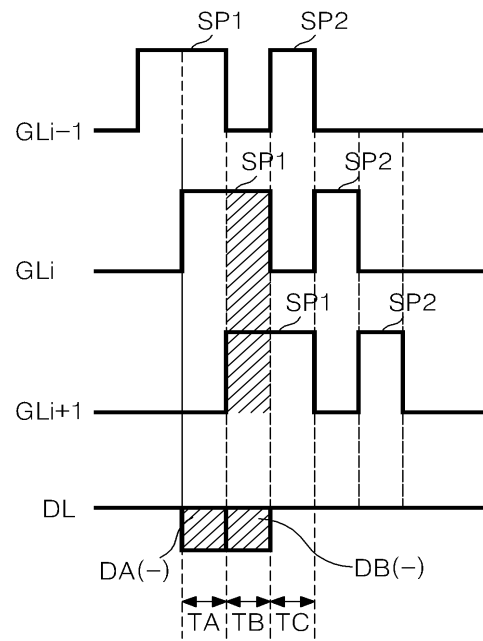
도면5c



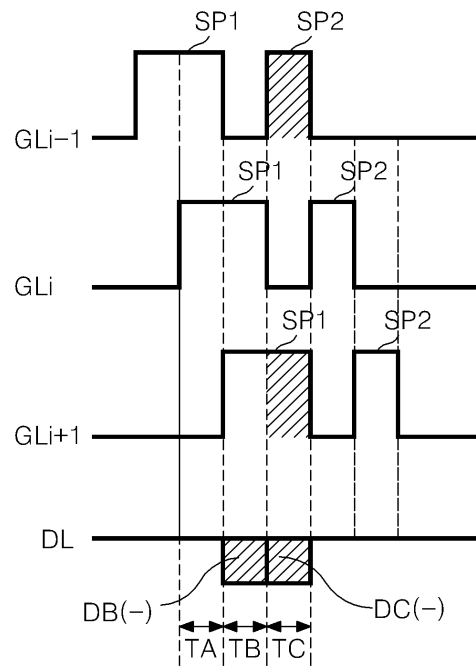
도면6a



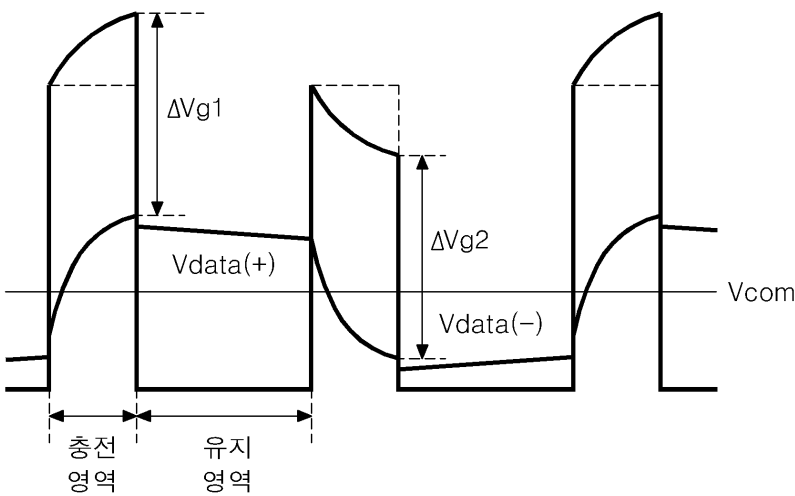
도면6b



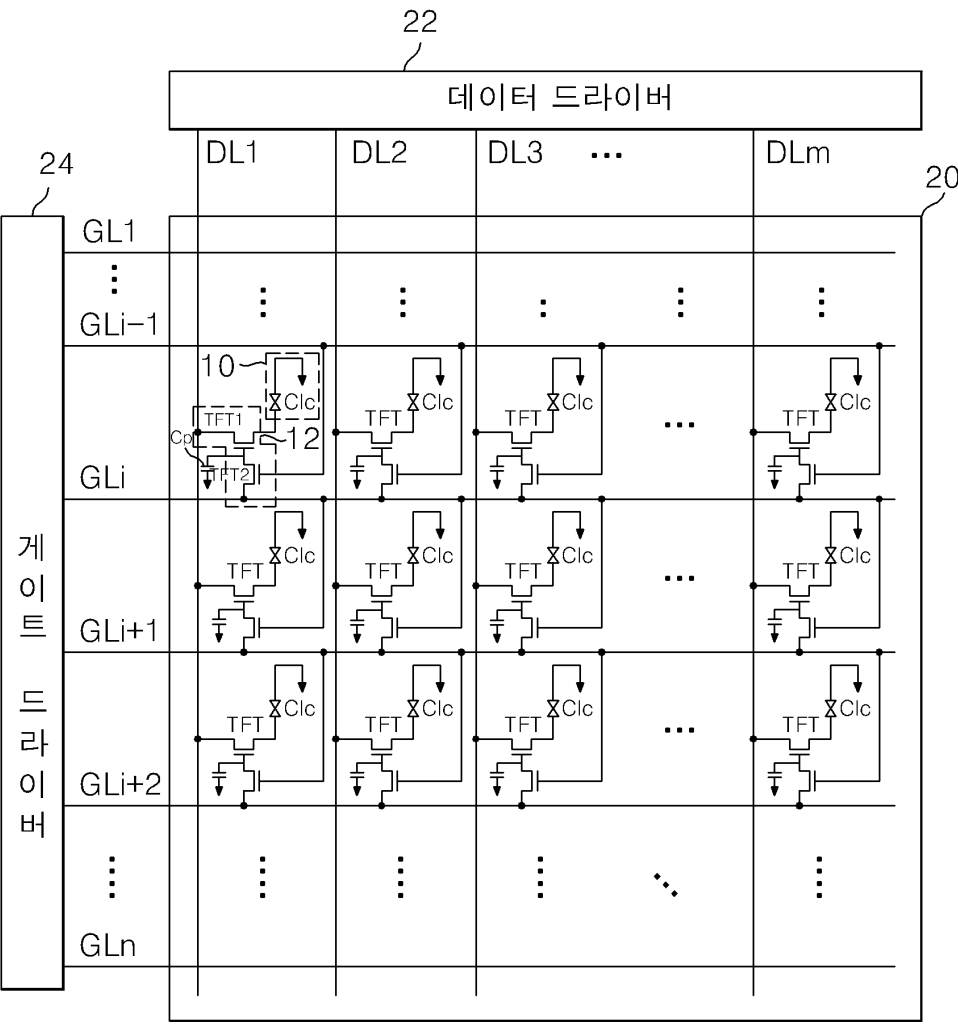
도면6c



도면7



도면8



专利名称(译) 液晶显示器及其驱动方法

公开(公告)号	KR101002324B1	公开(公告)日	2010-12-17
申请号	KR1020030094972	申请日	2003-12-22
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	JANG YONGHO		
发明人	JANG,YONGHO		
IPC分类号	G09G3/36 G02F G02F1/133		
CPC分类号	G09G3/3648 G09G2320/0204 G09G2300/0823		
代理人(译)	金勇 年轻的小公园		
其他公开文献	KR1020050063561A		
外部链接	Espacenet		

摘要(译)

用途：提供一种液晶显示器及其驱动方法，通过允许恒定量的电流沿薄膜晶体管流动，防止闪烁和残留图像，使得电荷以均匀的方式充电到液晶单元。

