

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. <i>G02F 1/133</i> (2006.01)	(45) 공고일자 2006년07월28일
	(11) 등록번호 10-0604299
	(24) 등록일자 2006년07월18일

(21) 출원번호 10-2002-0059351	(65) 공개번호 10-2003-0028710
(22) 출원일자 2002년09월30일	(43) 공개일자 2003년04월10일

(30) 우선권주장 JP-P-2001-00305930 2001년10월02일 일본(JP)

(73) 특허권자
가부시키가이샤 히타치세이사쿠쇼
일본국 도쿄도 치요다쿠 마루노우치 1초메 6반 6고

히타치디바이스 엔지니어링가부시키가이샤
일본국 지바켄 모바라시 하야노 3681

(72) 발명자
아오끼요시노리
일본지바肯모바라시시모나가요시460

고또미쓰루
일본지바肯지바시미도리꾸오유미노쭈우오우3-1-2

사와하따마사또
일본지바肯이찌하라시고이히가시3-47-14

와따나베히로시
일본지바肯모바라시고바야시2601-9

누마따유이찌
일본지바肯모바라시나가오2330-1

(74) 대리인
구영창
장수길

심사관 : 임동재

(54) 액정 표시 장치

요약

소형 휴대 기기에 이용되는 액정 표시 장치에 있어서, 구동 회로의 실장 면적이 작아, 자유로운 실장이 가능한 액정 표시 장치를 제공한다. 액정 표시 소자와, 액정 구동 회로를 구비하는 액정 표시 장치로서, 액정 구동 회로는 액정 표시 패널의 1변에 실장되고, 주사 신호선을 구동하는 구동 회로는 복수 설치되며, 복수의 주사 신호선 구동 회로는 영상 신호선을 구동하는 회로를 사이에 두고, 해당 영상 신호선 구동 회로에 따라 배열하여 형성되며, 주사 신호선에 신호를 전달하기 위한 배선을, 액정 표시 패널의 좌우로부터 주사 신호선에 접속하여, 구동 신호의 제어를 외부 신호에 의해 행한다.

대표도

도 5

색인어

구동 회로, 전원 회로, 액정 표시 패널, 주사 신호선, 마스터/슬레이브 단자

명세서**도면의 간단한 설명**

도 1은 본 발명의 제1 실시예의 액정 표시 장치를 도시한 개략 블록도.

도 2는 본 발명의 제1 실시예의 액정 표시 장치를 도시한 개략 블록도.

도 3은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 구동 회로의 단자 배치를 도시한 개략도.

도 4는 본 발명의 제1 실시예의 액정 표시 장치를 도시한 개략 블록도.

도 5는 본 발명의 제1 실시예의 액정 표시 장치를 도시한 개략 블록도.

도 6은 본 발명의 제1 실시예의 액정 표시 장치의 구동 회로의 배치와 주사 방향을 설명하는 개략도.

도 7은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 구동 회로의 단자 배치와 내부 구성을 도시한 개략 블록도.

도 8은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 인스트럭션 신호를 도시한 개략도.

도 9는 본 발명의 제1 실시예의 액정 표시 장치의 구동 회로와 액정 표시 패널의 위치 관계를 도시한 개략 블록도.

도 10은 도 9에 도시한 액정 표시 장치의 구동 방법을 설명하는 타이밍도.

도 11은 본 발명의 제1 실시예의 액정 표시 장치의 구동 회로와 액정 표시 패널의 위치 관계를 도시한 개략 블록도.

도 12는 본 발명의 제1 실시예의 액정 표시 장치의 구동 회로와 액정 표시 패널의 위치 관계를 도시한 개략 블록도.

도 13은 도 12에 도시한 액정 표시 장치의 구동 방법을 도시한 타이밍도.

도 14는 본 발명의 제1 실시예의 액정 표시 장치의 구동 회로와 액정 표시 패널의 위치 관계를 도시한 개략 블록도.

도 15는 본 발명의 제1 실시예의 액정 표시 장치를 도시한 개략 블록도.

도 16은 본 발명의 제1 실시예의 액정 표시 장치를 도시한 개략 블록도.

도 17은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 전원 전압을 설명하는 모식도.

도 18은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 19는 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 20은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 21은 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 22는 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 23은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 24는 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 25는 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 26은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 27은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 승압 회로를 설명하는 개략 회로도.

도 28은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 출력 회로를 설명하는 개략 회로도.

도 29는 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 구동 회로의 전원 투입 시를 설명하는 개략 회로도.

도 30은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 구동 회로의 전원 투입 시를 설명하는 개략 평면도와 개략 단면도.

도 31은 본 발명의 제1 실시예의 액정 표시 장치에 이용되는 기동 보조 회로를 설명하는 개략 회로도.

〈도면의 주요 부분에 대한 부호의 설명〉

1 : 액정 표시 패널

2 : 표시 영역

3 : 컨트롤러

4 : 전원 회로

5 : 구동 회로

6, 7, 8 : 배선

9 : 스루 배선 영역

10 : 박막 트랜지스터

11 : 화소 전극

12 : 인스트럭션선

21 : 주사 모드 설정부

30 : 플렉시블 프린트 기판

73, 74 : 단자

75 : 외부 부착 컨덴서

78 : 외부 부착 다이오드

80 : 기동 보조 회로

100 : 액정 표시 패널

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 액정 표시 장치에 관한 것으로, 특히, 휴대형 표시 장치에 이용되는 액정 표시 장치의 구동 회로에 적용하기에 유효한 기술에 관한 것이다.

STN(Super Twisted Nematic) 방식, 혹은 TFT(Thin Film Transistor) 방식의 액정 표시 장치는, 노트북 컴퓨터 등의 표시 장치로서 널리 사용되고 있다. 이들 액정 표시 장치는 액정 표시 패널과, 액정 표시 패널을 구동하는 구동 회로를 구비하고 있다.

그리고, 이러한 액정 표시 장치에서, 휴대 전화기 등의 휴대용 단말기 장치의 표시 장치로서 이용되는 것이 증가하고 있다. 액정 표시 장치를 휴대용 단말기 장치의 표시 장치로서 이용하는 경우에는, 종래의 액정 표시 장치에 비하여, 더욱 소형이며, 저소비 전력의 것이 요구되고 있다.

발명이 이루고자 하는 기술적 과제

휴대 단말기 장치의 소형화에 수반되는 문제점으로서, 액정 표시 장치의 구동 회로를 실장하는 스페이스가 감소하고 있다. 휴대 단말기 장치의 중심선과 표시 화면의 중심이 중첩되는 배치 방법인 소위 화면 센터화의 요망이 있어서, 구동 회로를 실장하는 위치가 제한되어, 배치를 반드시 고려해야만 한다. 또한, 종래의 액정 표시 장치에서는, 표시 화면이 인접하는 2변에 구동 회로가 설치되어 있었지만, 1변에만 구동 회로를 실장하는 소위 3변 프리화의 요망도 있다. 또한, 실장 면적의 축소를 위해, 실장 부품을 삭감할 필요도 있다.

본 발명은, 상기한 종래 기술의 문제점을 해결하기 위해 이루어진 것으로, 본 발명의 목적은, 소형의 액정 표시 장치에서, 최적의 구동 회로를 실현하는 기술을 제공하는 것이다.

발명의 구성 및 작용

본원에서 개시되는 발명 중, 대표적인 것의 개요를 간단히 설명하면, 하기와 같다.

액정 표시 소자와, 액정 구동 회로를 구비하는 액정 표시 장치로서, 액정 구동 회로는 액정 표시 패널의 1변측에 실장되며, 주사 신호선을 구동하는 구동 회로는 복수개 설치되고, 복수의 주사 신호선 구동 회로는 영상 신호선을 구동하는 회로를 사이에 두고, 해당 영상 신호선 구동 회로에 배열되어 형성되며, 주사 신호선에 신호를 전달하기 위한 배선을, 액정 표시 패널의 좌우로부터 주사 신호선에 접속하여, 구동 회로의 제어를 외부 신호에 의해 행한다.

본 발명의 상기 및 그 밖의 목적과 신규 특징은, 본 명세서의 기술 및 첨부 도면에 의해 명백해진다.

이하, 도면을 참조하여 본 발명의 실시예를 상세히 설명한다. 또, 실시예를 설명하기 위한 전 도면에서, 동일 기능을 갖는 것은 동일 부호를 붙이고, 그 반복된 설명은 생략한다.

도 1은, 본 발명의 액정 표시 장치의 기본 구성을 도시한 블록도이다. 도 1에 도시한 바와 같이, 액정 표시 장치(100)는 액정 표시 패널(1)과, 컨트롤러(3)와, 전원 회로(4)와, 구동 회로(5)로 구성된다.

액정 표시 패널(1)은 화소 전극(11), 박막 트랜지스터(10) 등이 형성되는 TFT 기판(2)과, 대향 전극(15), 컬러 필터 등이 형성되는 필터 기판(도시 생략)을, 소정의 간극을 사이에 두고 중첩시키고, 해당 양 기판 사이의 주연부 근방에 프레임 형상으로 설치한 시일재에 의해 양 기판을 접합함과 함께, 시일재의 일부에 형성한 액정 봉입구로부터 양 기판 사이의 시일

제의 내측에 액정을 봉입, 밀봉하고, 또한, 양 기판의 외측에 편광판을 접착하여 구성된다. 또, 본 발명은 대향 전극(15)이 TFT 기판(2)에 설치되는 소위 횡전계 방식의 액정 표시 패널에도, 대향 전극(15)이 필터 기판에 설치되는 소위 종전계 방식의 액정 표시 패널에도 마찬가지로 적용된다.

각 화소는, 화소 전극(11)과 박막 트랜지스터(10)로 이루어지며, 복수의 주사 신호선(또는 게이트 신호선) GL과 영상 신호선(또는 드레인 신호선) DL과의 교차 부분에 대응하여 설치된다.

각 화소의 박막 트랜지스터(10)는 소스가 화소 전극(11)에 접속되고, 드레인이 영상 신호선 DL에 접속되며, 게이트가 주사 신호선 GL에 접속된다. 이 박막 트랜지스터(10)는 화소 전극(11)에 표시 전압(계조 전압)을 공급하기 위한 스위치로서 기능한다.

또, 소스, 드레인의 초기 방법은, 바이어스의 관계상 반대로 되는 경우도 있지만, 여기서는, 영상 신호선 DL에 접속되는 쪽을 드레인이라 칭한다.

컨트롤러(3)와, 전원 회로(4), 구동 회로(5)는, 액정 표시 패널(1)의 TFT 기판(2)을 구성하는 투명성의 절연 기판(유리 기판, 수지 기판 등)에, 각각 접속된다. 컨트롤러(3)로부터 송출된 디지털 신호(표시 데이터, 클럭 신호 등), 및 전원 회로(4)로부터 공급되는 전원 전압은, 구동 회로(5)에 입력된다.

컨트롤러(3)는, 반도체 집적 회로(LSI)로 구성되며, 외부로부터 송신되어 오는 클럭 신호, 디스플레이 타이밍 신호, 수평 동기 신호, 수직 동기 신호의 각 표시 제어 신호 및 표시용 데이터(R·G·B)를 기초로, 구동 회로(5)를 제어하고 구동한다.

구동 회로(5)는 반도체 집적 회로(LSI)로 구성되며, 주사 신호선 GL의 구동과, 영상 신호선 DL의 구동을 행하고 있다. 구동 회로(5)는 컨트롤러(3)로부터 송출되는 프레임 개시 지시 신호(FLM, 이하 스타트 신호라고도 함) 및 시프트 클럭(CL1)에 기초하여, 1수평 주사 시간마다 순차적으로 액정 표시 패널(1)의 각 주사 신호선 GL에 하이 레벨의 선택 주사 전압(주사 신호)를 공급한다. 이에 따라, 액정 표시 패널(1)의 각 주사 신호선 GL에 접속된 복수의 박막 트랜지스터(10)가 1수평 주사 시간의 동안 도통한다.

또한, 구동 회로(5)는 화소가 표시되어야 할 계조에 대응하는 계조 전압을 영상 신호선 DL으로 출력한다. 박막 트랜지스터(10)가 온 상태로 되면, 영상 신호선 DL로부터 계조 전압(영상 신호)이 화소 전극(11)에 공급된다. 그 후, 박막 트랜지스터(10)가 오프 상태로 됨으로써 화소가 표시하여야 할 영상에 기초하는 계조 전압이 화소 전극(11)에 보유된다.

도 2는, 도 1에 도시한 구동 회로를 2개로 나눈 실시예를 도시한다. 도 2에서는, 구동 회로는 제1 구동 회로(5A)와 제2 구동 회로(5B)로 구성된다. 제1 구동 회로(5A)는 영상 신호선 DL에 계조 전압을 공급하고 있다. 또, 제2 구동 회로(5B)는 주사 신호선 GL에 신호를 공급하고 있다. 제2 구동 회로(5B)로부터 액정 표시 패널(1)의 좌우 양측에 배선이 연장되어 있으며, 주사 신호선 GL에는 액정 표시 패널(1)의 좌우 양측으로부터 신호가 공급되어 있다.

종래에는, 주사 신호선 GL을 구동하는 구동 회로는 주사 신호선 GL의 연장선 상(도면 내에서는 액정 표시 패널(1)의 좌우)에 설치되어 있었다. 그러나, 휴대 전화기 등의 휴대 전자 기기에서는, 표시 화면 부분의 횡폭이 좁은 것과, 이용자에게 호평받는 기기 디자인으로 하기 위한 이유로부터, 기기의 중심선 상에 표시 화면의 중심이 위치하는 소위 화면 센터화의 요망이 있다. 그 때문에, 표시 화면의 양 횡측에는 제2 구동 회로(5B)를 배치할 충분한 영역이 없어, 제2 구동 회로(5B)는 도면 내 액정 표시 패널(1)의 하측(또는 상측)에 설치되어 있다. 즉, 액정 표시 패널(1)에 대하여, 제1 구동 회로(5A)와 제2 구동 회로(5B)는 동일한 방향으로 위치하도록 형성되어 있다.

그러나, 제1 구동 회로(5A)와 제2 구동 회로(5B)가 액정 표시 패널(1)의 편측에 설치됨으로써, 각 구동 회로에 접속되는 배선의 레이아웃에 문제가 발생되었다. 도 2에서는, 제1 구동 회로(5A)와 컨트롤러(3) 및 전원 회로(4)와의 사이에 제2 구동 회로(5B)가 위치하게 되기 때문에, 제2 구동 회로(5B)를 피하여 배선할 필요가 있다. 예를 들면, 배선을 플렉시블 기판 등에 형성하는 경우에는, 고가의 다층 기판을 이용할 필요가 있다. 또한, 제1 구동 회로(5A)와 제2 구동 회로(5B)를 액정 표시 패널(1) 상에 실장하는 경우에는, 다층의 배선을 형성하면 액정 표시 패널(1)의 제조 공정이 증가한다는 문제가 생긴다.

도 2에서는 컨트롤러(3)와 제1 구동 회로(5A)를 접속하는 제1 배선(6A)은, 제2 구동 회로(5B)의 아래에 배치되어 있다. 또한, 컨트롤러(3)와 제2 구동 회로(5B)는 제2 배선(6B)으로 접속되어 있다. 또한, 전원 회로(4)와 제1 구동 회로(5A)를 접속하는 제3 배선(7A)은 제2 구동 회로의 아래에 배치되고, 전원 회로(4)와 제2 구동 회로(5B)는 제4 배선(7B)으로 접속되어 있다.

또한, 제2 구동 회로(5B)와 액정 표시 패널(1) 사이에는 제1 구동 회로(5A)가 위치하기 때문에, 제2 구동 회로(5B)와 주사 신호선 GL을 접속하는 배선(8A, 8B)은 제1 구동 회로(5A)의 횡측에 배선되어 주사 신호선 GL에 접속하고 있다. 또한, 배선(8A, 8B)의 일부는 제1 구동 회로(5A)의 아래가 배선되어 있다. 또한, 제2 구동 회로(5B)로부터 출력하는 배선은, 제2 구동 회로(5B)의 도면 내 좌우의 양 횡측으로부터 출력하도록 배치되어 있다.

도 3에 제2 구동 회로(5B)의 출력 단자의 배치를 도시한다. 제2 구동 회로(5B)의 중앙부에는, 도 2에 도시한 제1 배선(6A)이나 제3 배선(7A)을 배치하기 위한 스루 배선 영역(9)이 설치되어 있으며, 출력 단자 OUT가 설치되는 간격이 넓게 되어 있다. 또한, 출력 단자 OUT는, 제2 구동 회로(5B)의 좌우에 설치되어 있다. 단자 IN는 입력 단자이며 컨트롤러(3)로부터의 제2 배선(6B)이나, 전원 회로(4)로부터의 제4 배선(7B)이 접속된다. 제2 구동 회로(5B)의 하측에 스루 배선 영역(9)을 설치함으로써, 제2 구동 회로(5B)의 하측에 배선되는 제1 배선(6A)이나, 제3 배선(7A)과 같은 스루 배선을, 제2 구동 회로(5B)와 컨트롤러(3)를 접속하는 제2 배선(6B)이나, 전원 회로(4)와 접속하는 제4 배선(7B)과 동충에 형성할 수가 있어, 저가격화와 화면 센터화가 가능해진다.

도 4에, 제2 구동 회로(5B)를 플렉시블 프린트 기판(30)에 실장하고, 액정 표시 패널(1)의 제1 구동 회로(5A)가 실장된 변에, 플렉시블 프린트 기판(30)을 접속한 구성을 도시한다. 액정 표시 장치(100)의 중심선과, 표시 영역(2)의 중심선이 일치하고 있으며, 액정 표시 장치(100)의 좌우의 단부보다 등거리 LMC에 있는 중심선 CL과, 표시 영역(2)의 좌우의 단부로부터 등거리 LAC에 있는 중심선 CL이 일치하고 있다.

도 4에서, 참조 부호(33)는 플렉시블 프린트 기판(30)에 배치된 부품으로서, 외부 부착 컨덴서 등이다. 제2 구동 회로(5B)로부터는 전원 회로(4)가 내장되어 있으며, 승압 회로에 이용되는 컨덴서가 인출되어 있다. 제1 구동 회로(5A)에는 컨트롤러(3)가 내장되어 있으며, 외부로부터 컨트롤러에 접속되는 배선(31)이 플렉시블 프린트 기판에 설치되고, 제2 구동 회로(5B)의 아래를 통과하여 제1 구동 회로(5A)에 접속되어 있다. 제1 구동 회로(5A)로부터는, 제2 구동 회로(5B) 및 전원 회로(4)를 제어하기 위한 제어 신호선(32)이 인출되어 있으며, 제2 구동 회로(5B)에 접속하고 있다. 제어 신호선(32)도 제2 구동 회로(5B)의 하측에 배선되어 있다.

다음에, 도 5에 제2 구동 회로(5B)를 복수 설치하고, 제1 구동 회로(5A)의 좌우 양측에 배열하여 배치한 블록도를 도시한다. 주사 신호선 GL에는 액정 표시 패널(1)의 좌우 양측으로부터 신호가 공급되기 때문에, 제2 구동 회로(5B)는 제1 구동 회로(5A)의 좌우에 설치되어 있다. 제1 구동 회로(5A)는 영상 신호선 DL을 구동하는 드레인 드라이버의 기능 외에, 컨트롤러의 기능을 갖고 있다. 전원 회로(4)와의 사이에는 배선(7A)이 설치되어 있어서, 제1 구동 회로(5A)에 전원 전압이 공급되어 있다. 또한, 제1 구동 회로(5A)는 전원 회로(4)도 컨트롤하고 있으며, 배선(7A)에서는 제1 구동 회로(5A)로부터 출력하는 제어 신호도 전달된다. 또한, 제1 구동 회로(5A)의 하측에 배선되고, 제2 구동 회로(5B)에 접속되는 배선(7B)도 설치되어 있다. 참조 부호(12)는 인스트럭션선으로서, 외부로부터의 신호에 의해 제2 구동 회로(5B)의 주사 방법을 설정하는 것이 가능하도록 한다. 도 5에서는 인스트럭션 신호는 제1 구동 회로(5A)로부터 출력하여, 제2 구동 회로(5B)에 전달되고 있다.

제2 구동 회로(5B)는 제1 구동 회로(5A)의 좌우에 설치되어 있는데, 제2 구동 회로(5B)를 좌측용과 우측용으로 구별하여 제조함으로써, 형상 등이 닮은 부품이 혼재하게 되어, 관리가 복잡하게 된다는 문제가 발생된다. 그래서, 복수 실장되는 제2 구동 회로(5B)를 동일 사양으로 형성하고, 인스트럭션선(12) 등을 이용하여, 실장 후 단자에 입력하는 신호에 의해 제2 구동 회로(5B)를 제어하도록 하였다. 또한, 동일 사양으로 형성하기 위해서, 제2 구동 회로(5BL, 5BR) 모두 제어 신호, 클럭 신호 등은 동일한 신호가 입력되도록 형성하고 있다.

먼저, 도 6, 도 7을 참조하여, 구동 회로의 단자 위치가 고정되어 있기 때문에, 액정 표시 패널(1)의 좌측에 배치되는 구동 회로와, 우측에 배치되는 구동 회로로, 구동 회로의 단자의 출력 순서가 다른 것을 설명한다. 도 6의 (a)는 종래에서의 게이트 드라이버의 배치로서, 액정 표시 패널(1)의 좌측에 제2 구동 회로(5B)(게이트 드라이버)가 배치되어 있다. 또한, 주사 신호선은 GL1 내지 GL120의 120개로, 주사 신호는 액정 표시 패널(1)의 위로부터 아래를 향하여 순서대로 주사 신호선 GL에 공급되도록 한다. 도 6의 (a)에서는, 제2 구동 회로(5B)의 단자 g1와 주사 신호선 GL1이 접속되어 있으며, 주사 신호선 GL1으로부터 주사 신호선 GL120으로 순서대로 주사 신호가 공급되도록, 주사 신호는 단자 g1로부터 단자 g120를 향하여 순서대로 출력한다. 이하, 설명의 편의를 위해, 이 단자 g1로부터 단자 g120를 향하여 순서대로 주사 신호를 출력하는 것을 순방향 출력이라 한다.

다음에 도 6의 (b)에 액정 표시 패널(1)의 우측에 제2 구동 회로(5B)를 배치하는 양상을 도시한다. 제2 구동 회로(5B)의 단자 배치는 도 7에 도시한 바와 같이, 출력 단자 g1 내지 출력 단자 g120는, 제2 구동 회로(5B)의 각 변을 따라서 배치되

어 있으며, 배선은 1 방향으로 추출되도록 되어 있다. 도 7에서는, 단자 g1는 상측으로 배선이 인출되도록 되어 있으며, 하측으로 배선을 인출하면 입력 단자 INS 등이 있기 때문에, 배선을 형성하는 영역이 한정되어 있어서, 배선을 형성하는 것 이 곤란하다.

따라서, 액정 표시 패널(1)의 우측에 제2 구동 회로(5B)를 배치하는 경우에는, 단자 g120로부터의 배선을 주사 신호선 GL1에 접속하고, 단자 g1로부터는 주사 신호선 GL120에 신호를 공급하도록 한다. 그 때문에, 주사 신호가 출력되는 순서는 단자 g120로부터 단자 g1를 향하여 순서대로 출력되게 된다. 즉, 제2 구동 회로(5B)는 액정 표시 패널(1)에 대한 배치에 의해, 단자로부터 순서대로 출력되는 신호의 시프트 방향이 변화해 있다. 이하, 단자 g120로부터 단자 g1를 향하여 순서대로 주사 신호를 출력하여, 주사 신호선을 주사하는 것을 역방향 출력이라 한다.

다음에, 도 5로 되돌아가, 제2 구동 회로(5B)를 복수 설치하여, 제1 구동 회로(5A)의 좌우 양측에 배열하여 배치한 경우의 문제점에 대하여 설명한다. 도 5에 도시한 제2 구동 회로(5BL)는 액정 표시 패널(1)의 좌측으로부터 신호를 공급하는 배치이며, 제2 구동 회로(5BR)는 우측으로부터 신호를 공급하는 배치이다. 상술한 바와 같이 제2 구동 회로(5BL)는 순방향 출력이며, 제2 구동 회로(5BR)는 역방향 출력으로 되어 있으며, 단자로부터 출력하는 신호의 순서가 반대로 되어 있다. 그 때문에, 제2 구동 회로(5BL)에는 순방향 출력이며, 제2 구동 회로(5BR)에는 역방향 출력인 것을 설정할 필요가 있다.

또한, 제2 구동 회로(5BL)와 제2 구동 회로(5BR)는 떨어져 배치되며, 또한, 제2 구동 회로(5BL)와 제2 구동 회로(5BR) 사이에는, 제1 구동 회로(5A)가 존재하기 때문에, 제2 구동 회로(5BL)와 제2 구동 회로(5BR) 사이를 접속하는 배선을 설치하면, 배선의 레이아웃이 복잡하게 된다는 문제가 있다. 예를 들면, 제2 구동 회로(5BL)와 제2 구동 회로(5BR)가 인접하여 배치되어 있으면, 먼저, 좌측의 제2 구동 회로(5BL)에 스타트 신호를 입력하고, 제2 구동 회로(5BL)를 먼저 출력 개시시키고, 그 후 출력 종료 시에, 좌측의 제2 구동 회로(5BL)로부터 우측의 제2 구동 회로(5BR)에 스타트 신호를 공급하면, 먼저 좌측의 제2 구동 회로(5BL)가 출력을 개시하고, 그 후, 우측의 제2 구동 회로(5BR)가 출력 개시한다는 순서를 설정하는 것이 가능하다.

그러나, 제2 구동 회로(5BL)와 제2 구동 회로(5BR) 사이를 접속하는 배선을 설치하면, 배선의 레이아웃이 복잡하게 되기 때문에, 전단의 제2 구동 회로로부터 다음단의 제2 구동 회로에 신호를 공급함으로써, 다음단의 제2 구동 회로의 출력을 개시시키는 방법을 이용하는 것이 곤란하다. 또한, 제2 구동 회로(5BL)와 제2 구동 회로(5BR) 모두 마찬가지의 배선 레이아웃으로서, 동일한 제어 신호를 입력하면서도, 어느 쪽의 제2 구동 회로가 먼저 출력 개시할지 순서를 설정할 필요도 있다. 이하, 먼저 출력을 개시하는 것을 선(先) 개시라 하고, 선 개시의 구동 회로가 출력 종료 후에, 출력 개시하는 것을 후(後) 개시라 한다.

따라서, 본 실시예에서는, 제2 구동 회로에 설치한 단자의 설정과, 제1 구동 회로로부터 제2 구동 회로에 접속되어 있는 인스트럭션선(12)을 이용하여, 제2 구동 회로가 순방향 출력인지 역방향 출력인지, 선 개시인지 후 개시인지 등의 주사 방법을 설정하고 있다.

다음에 도 7을 참조하여, 제2 구동 회로(5B)의 주사 방법을 설정하는 구성을 설명한다. 제2 구동 회로(5B)는 상술한 바와 같이 출력 단자 g1 내지 출력 단자 g120를 갖고 있으며, 이 출력 단자와 액정 표시 패널(1)의 주사 신호선 GL이 접속되어 있다. 주사 신호선 GL이 순서대로 선택되도록, 출력 단자로부터는 1주사 기간마다 주사 신호가 출력된다. 그 때문에 제2 구동 회로(5B)는 시프트 레지스터부(22)를 갖고 있으며, 단자 CL1로부터 입력되는 클럭 신호 CL1에 동기하여, 주사 신호를 출력하는 단자를 시프트시킨다.

ST는 스타트 신호(프레임 개시 신호)가 입력되는 단자로서, 스타트 신호에 의해 제2 구동 회로(5B)는 출력 개시의 타이밍을 결정한다. MS는 마스터/슬레이브 모드를 설정하는 단자로서, 단자 MS의 값에 의해 제2 구동 회로(5B)는 마스터 기능이거나 슬레이브의 기능으로 설정된다. INS는 인스트럭션 신호 단자로서, 인스트럭션 신호가 입력된다. SCM은 제2 구동 회로(5B)가 액정 표시 패널(1)의 홀수 라인으로 출력할지 짝수 라인으로 출력할지를 설정하는 단자이다. 참조 부호(20)는 카운터 회로로서 클럭 신호 CL1를 계수하고 있다. 참조 부호(21)는 주사 모드 설정부로서, 단자 MS, 단자 SCM에 입력되는 전압값이나, 단자 INS로부터 입력되는 인스트럭션 신호에 의해 주사 모드를 설정한다.

도 8에 인스트럭션 신호의 예를 도시한다. 도 8에 도시한 인스트럭션 신호는 16비트로 이루어지는 직렬 데이터를 도시하고 있다. 도면 내 횡방향으로 배열한 16비트의 신호가 인스트럭션 신호로서 외부로부터 제2 구동 회로(5B)로 전달된다. 도면 내 종방향으로 3개 인스트럭션 신호를 열거하여 도시하고 있지만, 도 8의 인스트럭션 신호에서는, D15로부터 D13까지의 3비트가 인덱스 코드로 되어 있으며, 인스트럭션 신호의 내용을 구별하고 있다.

인덱스 코드(000)의 인스트럭션 신호에서는, D0가 슬립(sleep) 모드 설정용의 SLP 비트로 되어 있으며, D11가 표시 온/오프 설정용의 GON 비트로 되어 있다. 인덱스 코드(110)의 인스트럭션 신호에서는, D0 내지 D4까지의 5비트가 출력 개시 위치를 설정하는 SC0 내지 SC4 비트로 되어 있으며, D5 내지 D9까지의 5비트가 유효 라인 수를 설정하는 NL0 비트로부터 NL4 비트로 되어 있으며, D10이 출력 방향에 대하여 순방향일지 역방향일지를 설정하는 GS 비트로 되어 있다. 인덱스 코드(111)의 인스트럭션 신호에서는, D0과 D1의 2비트가 인터레이스 모드의 필드 수를 설정하는 FL 비트로 되어 있다.

또, 인스트럭션 신호로 지정하는 출력 개시 위치와 유효 라인 수에서는, 주사 신호선 수를 지정하는 것이어도, 110 라인 출력 모드, 100 라인 출력 모드 등과 같이 모드에 의해 출력 라인 수를 지정하는 것도 가능하다. 또한, 인스트럭션 신호는 컨트롤러부로부터 제2 구동 회로(5B)에 전달되는 것이지만, 컨트롤러부에는 액정 표시 장치의 외부로부터 예를 들면, CPU 등의 소형 휴대 기기의 제어 장치로부터 전달된다.

다음에, 도 9 내지 도 14를 참조하여, 제2 구동 회로(5B)의 배치와 주사 방법에 대하여 설명한다. 또, 도 9 내지 도 14에서는, 액정 표시 패널(1)과 제2 구동 회로(5B)와의 위치 관계를 도시하기 위해서, 다른 제1 구동 회로(5A) 등의 구성은 생략하고 있다. 또한, 도 9 내지 도 14에 도시한 제2 구동 회로(5B)에서, 도 7에 도시한 바와 같이, 각 제2 구동 회로(5B)는 마스터/슬레이브 단자 MS를 갖고 있으며, 외부로부터의 신호에 의해 마스터와 슬레이브로 기능이 변화한다. 도 9에서는 좌측에 배치된 제2 구동 회로(5BL)가 마스터이고, 우측에 배치된 제2 구동 회로(5BR)가 슬레이브로 되어 있다. 또한, 제2 구동 회로(5B)에는, 도 5에 도시한 인스트럭션 선이 도 7에 도시한 인스트럭션 단자 INS에 접속되어 있어서, 인스트럭션 신호가 입력되어 있다.

표 1에 마스터/슬레이브 단자 MS의 값과, 인스트럭션 신호의 값에 의해 제어되는 제2 구동 회로(5B)의 주사 방법에 대하여 나타낸다. 또, 도 8에 도시한 바와 같이 인스트럭션 신호는 복수 비트로 이루어지는 데이터로서, 주사 방법에 대해서는 참조 부호 GS로 나타내는 1 비트로 설정된다. 표 1에서는 단자 MS의 값이 1에서 마스터로 되고, 값이 0에서 슬레이브가 되는 경우를 설명한다. 주사 방향은 마스터인 경우에 GS 비트가 0이면 순방향이고, GS 비트가 1이면 역방향으로 된다. 또한, 슬레이브인 경우에는 GS 비트가 0이면 역방향으로 되고, GS 비트가 1이면 순방향으로 된다.

[표 1]

MS	GS	개시 순서	주사 방향
1	1	선 개시	역방향
1	0	선 개시	순방향
0	1	후 개시	순방향
0	0	후 개시	역방향

도 9에서는, 도면 내 좌측에 배치된 제2 구동 회로(5BL)의 설정은 MS=1이며, GS=0으로 되어 있으며, 개시 순서는 선 개시이며, 주사 방향은 순방향이다. 출력 단자 gm1은 주사 신호선 GL1에 접속되고, 그 밖의 단자도 순서대로 주사 신호선에 접속되며, 출력 단자 gm120가 주사 신호선 GL120에 접속되어 있다. 인스트럭션 신호로 유효 라인 수가 120으로 설정되고, 개시 위치가 1 라인째로 되어 있는 경우에는, 제2 구동 회로(5BL)는 선 개시이고 순방향 출력이기 때문에, 스타트 신호의 입력 후 출력을 개시하여, 주사 신호선 GL1으로부터 순서대로 GL120까지 주사된다. 또, 개시 위치를 11 라인째로 하여, 유효 라인 수를 110으로 하면, 11개째의 주사 신호선 GL11으로부터 순서대로 GL120까지 주사된다.

다음에, 우측의 제2 구동 회로(5BR)의 설정은 MS=0이고, GS=0으로 되어 있으며, 개시 순서는 후 개시이고, 주사 방향은 역방향이다. 출력 단자 gs120는 주사 신호선 GL121에 접속되고, 그 밖의 단자도 순서대로 주사 신호선에 접속되며, 출력 단자 gs1가 주사 신호선 GL240에 접속되어 있다. 인스트럭션 신호로 유효 라인 수가 120으로 설정되고, 개시 위치가 1 라인째로 되어 있는 경우에는, 제2 구동 회로(5BR)는 후 개시이고 역방향 출력이기 때문에, 스타트 신호의 입력으로부터 도 7에 도시한 카운터(20)로 클럭 신호 CL1를 계수하여, 제2 구동 회로(5BL)의 출력 종료를 대기하여, 주사 신호선 GL121으로부터 순서대로 GL240까지 주사한다. 또, 인스트럭션 신호는 제2 구동 회로(5BL)도 제2 구동 회로(5BR)도 동일한 신호가 입력되기 때문에, 인스트럭션 신호로 설정된 개시 위치가 11 라인째이고, 유효 라인 수가 110으로 되어 있어, 슬레이브인 경우에는, 121개째의 주사 신호선 GL121으로부터 순서대로 GL230까지 주사한다.

또, 도 9의 (a)는 제2 구동 회로(5B)를 액정 표시 패널(1)의 하측에 배치한 경우를 도시하고, 도 9의 (b)는 제2 구동 회로(5B)를 액정 표시 패널(1)의 상측에 배치한 경우를 도시하고 있다.

여기서, 도 9를 참조하여 유효 라인 수를 모드로 지정할 때의 출력 개시 위치와 유효 라인 수와의 관계를 설명한다. 예를 들면 모드 0은 유효 라인 수 120이고, 모드 1은 유효 라인 수 110으로 하면, 모드 0에서는, 상술한 바와 같이 마스터측의 제2 구동 회로(5BL)(이하, 마스터)에서는, 단자 gm1로부터 출력 개시하여 120 개의 유효 라인 수를 출력하여 종료한다. 다음에 슬레이브측의 제2 구동 회로(5BR)(이하, 슬레이브)는 카운터로 클럭 신호 CL1를 계수하고 있으며, 마스터의 출력 종료에 계속해서 단자 gs120로부터 출력을 개시한다.

다음에, 유효 라인 수 110개의 모드 1인 경우에는, 마스터는 110개분의 주사 신호를 출력하는데, 단자 gm1부터 출력했다고 하면, 단자 gm110에서 출력이 종료되고, 주사 신호선 GL111으로부터 GL120까지 표시 화면에 화상이 표시되지 않는 부분이 발생한다. 그 때문에, 출력 개시 위치는 단자 gm11로부터가 지정된다. 여기서, 유효 라인 수가 결정되면 필요한 출력 개시 위치도 결정되기 때문에, 출력 개시 위치의 지정은 불필요하다고 생각되지만, 제2 구동 회로(5B)의 실장 방법으로서, 유효 라인 수 110개로서, 출력 개시 위치를 gm9로 지정하여 gm119와 gm120을 주사 신호선 GL에 접속하지 않는다. 고 하는 접속도 이용되기 때문에, 출력 개시 위치의 설정도 필요해진다.

다음에, 슬레이브에서는 모드 1인 경우, 유효 라인 수 110개로 출력 개시 위치가 11개째인 경우에도, 단자 gs120로부터 출력 개시하여 단자 gs11에서 종료하도록 동작한다. 또한 모드 1의 슬레이브인 경우에, 개시 위치가 9개째로 지정되어 있는 경우에는, 제2 주사 회로(5B)의 마스터와 슬레이브가 대칭으로 실장되어 있는 것으로 이해하고, 단자 gs119와 gs120는 주사 신호선 GL에 접속되어 있지 않은 것으로 하여, 개시 위치는 단자 gs118로 되어, 단자 gs9에서 출력을 종료한다.

도 10에, 도 9에 도시한 제2 구동 회로(5B)의 타이밍을 도시한다. CL1은 상술한 바와 같이 제2 구동 회로(5B)에 입력하는 클럭 신호로서, 클럭 신호 CL1에 동기하여 제2 구동 회로(5B)는 내부의 시프트 레지스터의 신호를 시프트시켜, 순서대로 주사 신호를 출력한다. ST는 스타트 신호로서, 스타트 신호에 의해 시프트 레지스터는 시프트 개시한다. 단, 스타트 신호 ST에서 시프트 개시하는 것은 단자 MS에 의해 마스터로 설정되어 있는 제2 구동 회로(5B)이다. 도 9에서는 제2 구동 회로(5BL)가 마스터로 설정되어 있으며, 스타트 신호에 의해 시프트 개시한다.

gm1 내지 gm120은 제2 구동 회로(5BL)의 출력 단자를 도시하고 있다. 도 9에서, 제2 구동 회로(5BL)는 인스트럭션 신호의 GS 비트가 0으로 설정되고, 순방향 출력이기 때문에 먼저 출력 단자 gm1로부터 주사 신호가 출력한다. 다음에, 클럭 신호 CL1에 동기하여 출력 단자 gm2로부터 주사 신호가 출력하고, 차례차례로 출력 단자로부터 주사 신호가 출력하여, 단자 gm120까지 주사 신호가 출력한다.

다음에, gs1 내지 gs120는 제2 구동 회로(5BR)의 출력 단자를 도시하고 있다. 슬레이브로 설정되어 있는 제2 구동 회로(5BR)는 제2 구동 회로(5BL)의 출력 종료 후에 주사 신호가 출력된다. 상술한 바와 같이, 제2 구동 회로(5BR)는 인스트럭션 신호에 의해 유효 주사선 수가 설정되고, 카운터 회로(20)에서 클럭 신호 CL1를 계수하고 있으며, 스타트 신호 ST로부터 유효 주사선 수 120을 카운트하면, 주사 신호의 출력을 개시한다. 제2 구동 회로(5BR)에 입력되고 있는 인스트럭션 신호의 GS 비트는 0이기 때문에, 역방향 출력으로 되어 단자 gs120로부터 주사 신호를 출력 개시한다. 그 후는 단자 gs119 이후 순서대로 단자 gs1까지 주사 신호가 출력된다.

다음에, 도 11을 참조하여 다른 실시예를 설명한다. 도 11에서는, 좌측의 제2 구동 회로(5BL)의 설정은, MS=0이고, gs=1로 되어 있으며, 개시 순서는 후 개시이고, 주사 방향은 순방향이다. 또한, 우측의 제2 구동 회로(5BR)의 설정은, MS=1이고, GS=1로 되어 있으며, 개시 순서는 선 개시이고, 주사 방향은 역방향이다. 또, 도 11의 (a)는 제2 구동 회로(5B)를 액정 표시 패널(1)의 하측에 배치한 경우를 도시하고, 도 11의 (b)는 제2 구동 회로(5B)를 액정 표시 패널(1)의 상측에 배치한 경우를 도시하고 있다.

다음에, 도 12를 참조하여 홀수번째의 주사 신호선과 짝수번째의 주사 신호선으로 나누어 구동하는 경우를 설명한다. 도 12의 주사 방법에서는, 단자 SCM의 값을 설정함으로써 제2 구동 회로(5B)는 홀수-짝수 라인 출력 모드로 설정된다. 홀수-짝수 라인 출력 모드에서는, 스타트 신호 ST에 의해 선 개시하는 마스터는 홀수번째의 주사 신호선을 구동하고, 슬레이브는 선 개시로 되어, 짝수번째의 주사 신호선을 구동하게 된다.

도 12에서는 좌측의 제2 구동 회로(5BL)는 마스터로 설정되고, 인스트럭션 신호의 GS 비트의 값은 0으로 되어 있으며, 개시 순서는 선 개시이고, 주사 방향은 순방향이다. 우측의 제2 구동 회로(5BR)는 슬레이브로 설정되어 있으며, 인스트럭션 신호의 GS 비트는 0이므로, 개시 순서는 후 개시이고, 주사 방향은 역방향이다. 단, 홀수-짝수 라인 출력 모드에서는, 슬레이브는 선 개시로 되어, 짝수번째의 주사 신호선을 구동하게 된다.

이브는 클럭 신호 CL1의 2 카운트째로부터 출력을 개시하고, 마스터, 슬레이브 모두 클럭 신호 CL1의 1 카운트 걸러 주사 신호를 출력한다. 또, 도 12의 (a)는 제2 구동 회로(5B)를 액정 표시 패널(1)의 상측에 설치한 경우를 도시하고, 도 12의 (b)는 제2 구동 회로(5B)를 액정 표시 패널(1)의 하측에 설치한 경우를 도시한다.

도 13에 도 12에 도시한 구성의 타이밍도를 도시한다. 먼저, 스타트 신호 ST가 입력하면 마스터로 설정되어 있는 제2 구동 회로(5BL)가 다음의 클럭 신호 CL1에 동기하여 단자 gm1로부터 주사 신호를 출력한다. 다음에 슬레이브로 설정되어 있는 제2 구동 회로(5BR)는, 단자 gs120로부터 주사 신호가 출력한다. 단, 단자 gm1은 액정 표시 패널(1)의 홀수번째의 주사 신호선 GL1에 접속되어 있으며, 단자 gs120는 짝수번째의 주사 신호선 GL2에 접속되어 있다. 그 때문에, 액정 표시 패널(1)에서는 홀수번째, 짝수번째의 순서로 주사 신호선이 구동되게 된다. 그 후, 제2 구동 회로(5BR)의 단자 gs1로부터 주사 신호가 출력되고 종료된다.

다음에, 도 14에 홀수-짝수 라인 출력 모드에서, 좌측의 제2 구동 회로(5BL)를 슬레이브로 하고, 우측의 제2 구동 회로(5BR)를 마스터로 하는 경우를 도시한다. 도 14에서는 좌측의 제2 구동 회로(5BL)는 슬레이브로 설정되고, 인스트럭션 신호의 GS 비트의 값은 1로 되어 있으며, 개시 순서는 후 개시이고, 주사 방향은 순방향이다. 우측의 제2 구동 회로(5BR)는 마스터로 설정되어 있으며, 인스트럭션 신호의 GS 비트는 1이기 때문에, 개시 순서는 선 개시이고, 주사 방향은 역방향이다. 또한, 홀수-짝수 라인 출력 모드로 설정되어 있으므로, 슬레이브는 클럭 신호 CL1의 2카운트째부터 출력을 개시하고, 마스터, 슬레이브 모두 클럭 신호 CL1의 1 카운트 걸러 주사 신호를 출력한다. 또, 도 14의 (a)는 제2 구동 회로(5B)를 액정 표시 패널(1)의 하측에 설치한 경우를 도시하고, 도 14의 (b)는 제2 구동 회로(5B)를 액정 표시 패널(1)의 상측에 설치한 경우를 도시한다.

다음에, 도 15에 제1 구동 회로(5A)에 대한 제2 구동 회로(5B)의 다른 배치를 도시한다. 도 15에서는, 제2 구동 회로(5B)의 횡폭이 넓은 경우에, 제1 구동 회로(5A)에 나란히 배치하는 것이 아니라, 도면 내 아래쪽으로 어긋나게 하여 배치하고 있다. 도 15에 도시한 배치에서는, 제2 구동 회로(5B)를 복수 설치하고, 인접하는 제2 구동 회로의 사이에, 전원 회로(4)나 전원 회로(4)로부터의 배선(7A, 7B)을 설치하는 것이 가능하게 되어 있다.

도 16에, 제1 구동 회로(5A)와 제2 구동 회로(5B)를 하나의 칩 상에 형성한 구성을 도시한다. 도 16에서는, 도 5와 동일하게 제1 구동 회로(5A)를 사이에 두고, 2개의 제2 구동 회로(5BL)와 제2 구동 회로(5BR)가 나란히 배치되어 있지만, 각 회로는 1개의 칩 상에 반도체 프로세스를 이용하여 형성되어 있다.

다음에, 전원 회로(4)에 이용되는 승압 회로에 대하여 설명한다. 휴대 전화기 등의 소형 휴대 기기에서는, 전원으로서 전지의 이용이 일반적이다. 또한, 유통량이 많은 이유에서 전지는 출력 전압이 1.5V 정도로부터 4V 정도의 것이 이용된다.

그 때문에, 승압 회로를 이용하여 액정 표시 장치용으로 전원 전압을 작성하고 있다. 도 17에 박막 트랜지스터 방식의 액정 표시 장치에 필요한 전원 전압을 도시한다. 도 17에서는 도 1에 도시한 대향 전극(15)에 공급하는 전압 VCOM을 일정 주기로 반전시키는, 소위 VCOM 반전 구동 방식을 이용하고 있다. 도 17에서 VGON은 박막 트랜지스터(TFT)를 온 상태로 하기 위한 주사 신호의 하이 전압이다. 약 15V 정도가 필요해진다. DDVDH는 도 4에 도시한 제1 구동 회로(소스 드라이버)(5A)용의 전원 전압이다. 제1 구동 회로(5A)의 최대 정격이 6.0V이기 때문에, 5.5V 정도가 필요해진다.

VDH는 계조 기준 전압이다. 계조 기준 전압 VDH를 기준으로 제1 구동 회로에서 계조 전압을 생성한다. 액정재의 특성으로부터 5.0V 정도가 필요하다. VCOMH은 대향 전극용 하이 전압이고, VCOML은 대향 전극용 로우 전압이다. VCOMH은 5.0V 이하가 필요해지고, VCOML은 -2V 이상의 전압이 필요해진다. VGOFFH은 주사 신호선용 오프 하이 전압이고, VGOFFL은 오프 로우 전압이다. VGOFFL은 박막 트랜지스터를 오프 상태로 하기 위한 전압이고, VGOFFH은 축적 용량 구조 Cadd 대응용의 전압이다. VGOFFL은 약 -12V 정도 필요해지고, VGOFFH은 약 -7V 정도가 필요해진다.

VCL은 대향 전극용 전압 생성 전원이다. 대향 전극용 로우 전압 VCOML을 생성하기 위한 전원 전압이다. VCOML 생성 회로의 동작 마진을 고려하여 -2.5V 정도가 필요해진다. VGH은 제2 구동 회로(5B)(게이트 드라이버)용 하이 전원이고, VGL은 제2 구동 회로(5B)용 로우 전원이다. 제2 구동 회로(5B)의 최대 정격이 35V로부터 VGH은 16.5V, VGL은 -16.5V 정도 필요해진다.

이상, 액정 표시 장치에 필요한 전원 중에, 제1 구동 회로(5A) 용의 전원 전압 DDVDH와, 제2 구동 회로(5B)용 하이 전원 VGH와, 제2 구동 회로(5B) 용 로우 전원 VGL과, 대향 전극용 전압 생성 전원 VCL을 차지펌프 방식의 승압 회로를 이용하여 작성하도록 하고, 다른 전압은 승압 회로에서 형성한 전압을 분압하는 등으로 형성하도록 하였다.

차지펌프 방식의 승압 회로의 동작 원리에 대하여 도 18을 참조하여, 2배 승압을 예로 들어 설명한다. 승압 회로는 입력 전원 Vin, 승압 용량 C11, 보유 용량 Cout1, 전환 스위치 SW1, SW2로 구성되며, 전환 스위치에 의해 도 18의 (a)의 충전 상태와, 도 18의 (b)의 방전 상태를 실현하고 있다. 먼저, 도 18의 (a)의 충전 상태에서는 전환 스위치 SW1에 의해, 승압 용량 C11의 한쪽의 전극을 GND 전위에 접속하고, 스위치 SW2에 의해 승압 용량 C11의 다른 쪽의 전극을 입력 전원 Vin에 접속하며, 승압 용량 C11을 입력 전원 Vin에 대하여 병렬로 접속한다. 이에 따라 입력 전원 Vin 분의 전하가 승압 용량 C11에 충전된다.

다음에 도 18의 (b)에서는, 전환 스위치 SW3에 의해, 도 18의 (a)에서 승압 용량 C11의 GND 전위에 접속된 전극에, 입력 전원 Vin을 인가하도록 직렬로 접속한다. 이 때, 승압 용량 C11의 다른 쪽의 전극은, 입력 전원 Vin의 2배의 전압인 $2 \times Vin$ 으로 된다. 스위치 SW4에 의해 승압 용량 C11, 입력 전원 Vin에 대하여 병렬로 Cout1을 접속한다. 이에 따라 보유 용량 Cout1에는 $2 \times Vin$ 의 전압이 보유된다.

도 18에 도시한 승압 회로에서, 상술한 제1 구동 회로(5A)용의 전원 전압 DDVDH과, 제2 구동 회로(5B)용 하이 전원 VGH과, 제2 구동 회로(5B)용 로우 전원 VGL과, 대향 전극용 전압 생성 전원 VCL을 작성하기 위해서는, 입력 전원 Vin을 3V로 하면, 제1 구동 회로(5A)용의 전원 전압 DDVDH는 약 6V이기 때문에, 입력 전원 Vin을 2배로 하는 승압 회로가 필요하고, 제2 구동 회로(5B)용 하이 전원 VGH은 약 15V이므로, 입력 전원 Vin을 5배로 하는 승압 회로가 필요하고, 제2 구동 회로(5B)용 로우 전원 VGL은 약 -15V이므로, 입력 전원 Vin을 -5배로 하는 승압 회로가 필요하며, 대향 전극용 전압 생성 전원 VCL은 약 -3V이므로, 입력 전원 Vin을 -1배로 하는 승압 회로가 필요해진다.

도 19에 입력 전원 Vin을 2배, 5배, -5배, -1배로 하는 승압 회로(50)의 구성을 도시한다. 또, -5배, -1배로 하는 경우에서는, 승압 회로를 입력 전압으로부터 상이한 전압을 형성하는 회로의 의미로 이용한다. 도 19에 도시한 회로에서는, 회로의 외부 부착 부품으로서 컨덴서(51)를 다수 사용하고 있어서, 실장 부품 개수가 많아져, 실장 면적이 넓어진다는 문제가 있다. 도면 내 Cout1 내지 Cout4는 출력 전압을 보유하는 보유 용량이다.

다음에, 도 20에 승압 회로(50)의 출력을 입력 전원으로서 이용함으로써, 외부 부착 컨덴서(51)의 수를 줄이는 구성을 도시한다. 승압 회로(52)에서는 입력 전원 Vin을 2배로 하고 있으므로, 승압 회로(52)의 출력 전압을 이용하면, 승압 회로(53)에서 3배로 함으로써, 입력 전원 Vin의 6배인 전압 18V를 형성하는 것이 가능하며, 제2 구동 회로(5B)용 하이 전원 VGH은 약 15V로 이용하기에는 충분하다. 또한, 승압 회로(53)로부터의 출력을 이용함으로써, 승압 회로(54)는 -1배로 전압 -18V를 형성하는 것이 가능하며, 제2 구동 회로(5B)용 로우 전원 VGL, 대향 전극용 전압 생성 전원 VCL에 이용 가능하다. 도 20에 도시한 회로에서는, 도 19에 도시한 회로에 대하여 외부 부착 컨덴서(51)의 수를 10개에서 4개로 감소시킬 수 있다. 단, 전압 -18V를 대향 전극용 전압 생성 전원 VCL에 이용하기 위해서는, 대향 전극용 전압 생성 전원 VCL이 약 -3V이기 때문에 효율이 나쁘게 되는 문제가 있다.

도 21에 대향 전극용 전압 생성 전원 VCL은 입력 전원 Vin을 이용하여 형성하는 경우의 회로를 도시한다. 도 21에서는, 효율이 나쁘게 되는 대향 전극용 전압 생성 전원 VCL은 승압 회로(55)를 이용하여, 입력 전원 Vin을 -1배 함으로써, 대향 전극용 전압 생성 전원 VCL을 형성하고 있다.

도 22를 참조하여 승압 회로(53)의 동작을 설명한다. 도 22의 (a)에서는, 승압 회로(52)의 보유 용량 Cout1의 출력인 전압 DDVDH를 이용하고, 승압 용량 C21과 C22를 전압 DDVDH으로 충전한다. 그 후, 도 22의 (b)에서는, 승압 용량 C21, C22와 보유 용량 Cout1을 직렬로 연결함으로써, 전압 DDVDH의 3배이며, 입력 전원 Vin의 6배의 전압을 작성하고 있다. 도 22의 (c)에서는, 보유 용량 Cout1 대신에 입력 전원 Vin을 이용하여, 승압 용량 C21, C22과 입력 전원 Vin을 직렬로 접속함으로써, 출력 전압으로서 보유 용량 Cout2에 입력 전원 Vin의 5배의 전압을 보유하는 것이 가능하다.

다음에, 도 23을 이용하여 승압 회로(54)의 동작을 설명한다. 도 23의 (a)에서는, 승압 회로(53)의 보유 용량 Cout2의 출력인 전압 VGH을 이용하여, 승압 용량 C31을 전압 VGH으로 충전한다. 그 후, 도 23의 (b)에서는, 승압 용량 C31의 정극 성측의 전극을 GND 전위에 접속함으로써, 전압 VGH과 극성이 반전된 전압 VGL을 작성하고 있다. 승압 용량(31)과 보유 용량 Cout3을 병렬로 연결함으로써, 보유 용량 Cout3에 전압 VGL이 보유된다.

다음에, 도 24를 참조하여 승압 회로(55)의 동작을 설명한다. 도 24의 (a)에서는, 입력 전원 Vin을 이용하여, 승압 용량 C41을 전압 Vin으로 충전한다. 그 후, 도 24의 (b)에서는, 승압 용량 C41의 정극성측의 전극을 GND 전위에 접속함으로써, 입력 전원 Vin과 극성이 반전한 전압 VCL을 작성하고 있다. 승압 용량(41)과 보유 용량 Cout4를 병렬로 연결함으로써, 보유 용량 Cout4에 전압 VCL이 보유된다.

다음에, 도 25를 참조하여 외부 부착 컨덴서의 수를 더욱 줄이는 방법에 대하여 설명한다. 도 25에서는, 전압 VGH, VGL, VCL을 작성하기 위해, 외부 부착 컨덴서를 겸용하고 있다. 도 25에서는 승압 회로(56)와 승압 회로(57)의 출력을 스위치 SW5와 스위치 SW6를 이용하여, 보유 용량 Cout2, Cout3, Cout4에 다시 연결시킴으로써 필요한 전압을 작성하고 있다. 도 25의 회로에서는 외부 부착 컨덴서의 수가 3개로 되어 있어서, 외부 부착의 부품 수가 감소하고 있다.

또, 도 19에 도시한 승압 회로에서는, 예를 들면 5배의 전압을 작성하는 데 컨덴서가 5개와 전원 전압에 대하여 승압하는 전압의 배수분의 컨덴서가 필요하다. 이에 대하여 도 20, 도 21에 도시한 승압 회로에서는, 보유 용량 Cout1, Cout2에서 보유되어 있는 승압한 전압을 이용함으로써, 컨덴서를 생략하여 부품 수를 감소시키고 있다. 또한, 도 25에 도시한 회로에서는, 부극성측의 전압을 컨덴서의 접속을 역전하는 것과, 보유 용량의 승압된 전압에 대하여 입력 전원 Vin을 이용함으로써, 컨덴서를 겸용 가능하게 하여 부품 수를 감소시키고 있다. 이 컨덴서의 수를 생략 가능하게 하거나, 겸용 가능하게 하고 있는 것은, 액정 표시 장치 특유의 전원이 제1 구동 회로(5A)용의 전원 전압 DDVDH과, 제2 구동 회로(5B)용 하이 전원 VGH과, 제2 구동 회로(5B)용 로우 전원 VGL과, 대향 전극용 전압 생성 전원 VCL과 같이 복수 있으며, 또한, 부극성측의 전압이 있기 때문에, 복수의 승압 회로의 사이에서 외부 부착 컨덴서를 겸용하는 것이나, 승압한 전압을 이용하는 것이 가능하게 되어있다.

도 26을 참조하여 도 25에 도시한 회로의 동작을 설명한다. 전압 VGH을 작성하기 위해서는, 승압 회로(56)에서 전압 DDVDH를 2배로 하고, 승압 회로(57)에서 입력 전원 Vin을 1배로 하며, 스위치 SW5에 의해 승압 회로(57)의 출력을 보유 용량 Cout2 접속하여, 승압 회로(56)와 승압 회로(57)의 출력 전압을 보유함으로써, 전압 VGH를 작성하는 것이 가능하다. 도 26의 (a)에서는 승압 회로(52)의 출력 전압 DDVDH를 승압 용량 C21에 충전하고, 도 26의 (b)에서는 입력 전원 Vin이 승압 용량 C41에 충전되어 있다. 그 후, 도 26의 (c)에 도시한 바와 같이, 승압 용량 C21과 승압 용량 C41과 보유 용량 Cout1을 직렬로 접속함으로써, 전압 VGH을 작성하고 있다.

다음에, 도 27을 참조하여 전압 VGL을 작성하는 동작에 대하여 설명한다. 전압 VGL을 작성하기 위해서는 승압 회로(56)에서 전압 DDVDH를 -1배로 하고, 승압 회로(57)에서 입력 전원 Vin을 -1배로 하며, 보유 용량 Cout3에 출력 전압을 보유함으로써, 전압 VGL을 작성하는 것이 가능하다. 도 27의 (a)에서는, 승압 용량 C21에 전압 DDVDH이 충전되고, 도 27의 (b)에서는 승압 용량 C41에 입력 전원 Vin이 충전되어 있다. 충전 후, 도 27의 (c)에서는 승압 용량 C41과 스압 용량 C21이 역극성이 되도록 직렬로 접속되고, 전압 VGL이 작성된다. 여기서, 전압 VGL은 -9V로 되는데, 박막 트랜지스터(10)를 오프 상태로 유지하는 위한, 동작 상에서는 문제가 없는 범위이다.

전압 VCL은 도 24를 참조한 방법과 동일한 동작으로 작성된다. 이상의 방법으로 외부 부착의 승압 용량을 겸용하여 전압을 작성하는 것이 가능하지만, 승압 용량 C21과 승압 용량 C41은 겸용되기 때문에, 충전과 보유의 타이밍을 어긋나게 할 필요가 있다. 승압 용량 C21과 스압 용량 C41을 충전하여 보유 용량 Cout2에 보유하는 제1 동작과, 승압 용량 C21과 승압 용량 C41을 충전하여 보유 용량 Cout3에 보유하는 제2 동작과의 타이밍을 어긋나게 할 필요가 있어, 충전하는 시간과 보유하는 시간을 동일한 시간에 동작시키면, 타이밍을 어긋나게 할 필요가 있기 때문에, 듀티는 50%로부터 25%로 된다.

다음에, 도 28을 참조하여 다른 외부 부착 컨덴서의 수를 감소시키는 방법에 대하여 설명한다. 도 28은 구동 회로(5)의 출력 회로를 도시한 개략 회로도이다. 참조 부호(71)는 출력 증폭기로서, 출력 증폭기(71)의 출력은 단자(73)로부터 외부로 출력된다. 참조 부호(72)는 내부 증폭기로서, 내부 증폭기(72)와 출력 증폭기(71)의 사이에는 내부 저항(76)을 통해 접속되어 있다. 그러나, 내부 증폭기(72)와 출력 증폭기(71)의 사이에서 저소비 전력화하기 위해서, 고저항의 내부 저항(76)을 이용하고 있기 때문에, 전류량이 적은 신호에 노이즈가 생기기 쉬워 출력 증폭기(71)의 입력 레벨이 불안정하였다.

그 때문에, 도 28의 (a)와 같이, 출력 증폭기(71)의 입력으로부터 단자(74)를 외부로 추출하고, 외부 부착 컨덴서(75)를 접속함으로써, 출력 증폭기(71)의 입력을 안정화시키고 있었다. 그러나, 소형 휴대 기기에서는 더욱 소형화의 요망이 있어서, 외부 부착 부품의 실장 면적을 축소할 필요가 생겼다. 그 때문에, 도 28의 (b)에 도시한 바와 같이, 출력 증폭기(71)의 입력에 저역 통과 필터(77)를 접속하여, 출력 증폭기(71)의 입력을 안정화함과 함께, 외부 부착 부품의 수를 감소시키고 있다.

다음에, 승압 회로를 이용하여 전원 전압을 작성할 때의 문제점에 대하여 설명한다. 승압 회로를 이용하여 전원 전압을 작성하는 경우에는, 소형 휴대 기기의 전원 투입 시에는 전원 전압이 소정의 전압으로 되어 있지 않다. 그 때문에, 구동 회로(5)의 내부에서는 도 29, 도 30에 도시한 바와 같은 전원 전압의 상태가 된다. 참조 부호(81)는 기생 PNP 바이폴라이며, 참조 부호(82)는 기생 NPN 바이폴라이다. 이들 기생 바이폴라에 의해 NPNP 사이리스터와 PNPN 사이리스터가 구성되어 있으며, Vin-VDH 간 전압과, GND-VGL 간 전압이, 사이리스터의 임계값 VF을 넘으면 사이리스터를 오프 상태로 할

수 없게 된다. 그러나, 전원 투입 시에서는 전원 VGL은 GND 전위 이상의 전위로 되고, 구동 회로(5)의 전원 전압 VDH도 입력 전원 Vin 이하의 전위로 된다. 그 때문에, Vin-GND 사이에서 대전류가 흘러 사이리스터를 오프 상태로 할 수 없는, 래치 업의 현상이 발생한다. 또, 도 30에 도시한 바와 같이 전원 VGL은 기판 전위로서 구동 회로에 인가되어 있다.

따라서, 도 29에 도시한 바와 같이 래치 업하는 것을 저지하기 위해서, 외부 부착 다이오드(78)를 이용하여, GND-VGL 간 전압을 사이리스터의 임계값 VF을 넘지 않도록 고정하였다. 그러나, 외부 부착 부품을 삐감하기 위해서, 회로 내부에서 전원 전압을 레벨 감지하여, 기판 전위 VGL과 GND 전위를 분리하는 기동 보조 회로를 설치하도록 하였다.

도 31은 기동 보조 회로(80)의 회로 구성이다. 참조 부호(83)는 전원 전압 레벨 감지 회로이다. 전원 전압 레벨 감지 회로(83)에서는, 구동 회로(5)의 전원 전압 VDH이 입력 전원 Vin에 대하여 커졌는지를 판별하고 있다. 참조 부호(85)는 쇼트 스위치 회로이다. 쇼트 스위치 회로는 기판 전위 VGL과 GND 전위를 강제적으로 쇼트시키는 것이 가능하다. 참조 부호(84)는 제어 회로로서, 제어 회로(84)는 전원 전압 레벨 감지 회로(83)에서 전원 전압 VDH이 입력 전원 Vin에 대하여 커진 것을 판별한 후, 단자(86)로부터 입력되는 인스트럭션 신호에 의해, 쇼트 스위칭 회로(85)를 제어하여 기판 전위 VGL과 GND 전위를 쇼트시킨 상태를 종료시킨다.

기동 보조 회로(80)를 설치함으로써, 승압 회로에 의한 전원 전압이 안정될 때까지, 기판 전위 VGL과 GND 전위를 강제적으로 쇼트하고, 승압 회로에 의한 전원 전압이 안정된 후에, 상기 쇼트한 상태를 해제할 수 있기 때문에, 기생 바이폴라에 의한 래치 업을 방지하고, 외부 부착 부품의 수도 적게 하는 것이 가능해진다.

발명의 효과

본 발명에서 개시되는 발명 중 대표적인 것에 의해 얻어지는 효과를 간단히 설명하면, 하기와 같다.

- (1) 본 발명의 액정 표시 장치에 따르면, 구동 회로의 실장 면적이 작아, 구동 회로의 배치를 자유롭게 선택하는 것이 가능해진다.
- (2) 본 발명의 액정 표시 장치에 따르면, 외부 부착 부품 개수를 적게 하여, 휴대에 편리한 전지를 이용하여 구동되는 액정 표시 장치가 실현 가능해진다.

(57) 청구의 범위

청구항 1.

제1 기판과,

제2 기판과,

상기 제1 기판과 상기 제2 기판의 사이에 삽입된 액정 조성물과,

상기 제1 기판에 설치된 복수의 화소 전극과,

상기 화소 전극에 영상 신호를 공급하는 스위칭 소자와,

상기 스위칭 소자에 영상 신호를 공급하는 영상 신호선과,

상기 스위칭 소자를 제어하는 주사 신호를 공급하는 주사 신호선과,

상기 영상 신호를 출력하는 영상 신호 회로와,

상기 주사 신호를 출력하는 주사 신호 회로

를 포함하며,

상기 영상 신호 회로와 상기 주사 신호 회로가 한개의 반도체칩 상에 형성되고, 상기 제1 기판의 제1측 단부에 배치되며,
 상기 주사 신호 회로로부터 상기 제1 기판의 제2측 단부에 복수개의 제1 배선을 연장하고,
 상기 주사 신호 회로로부터 상기 제1 기판의 제3측 단부에 복수개의 제2 배선을 연장하며,
 상기 주사 신호 회로는 상기 제1 배선에 접속하는 제1 단자군과, 상기 제2 배선에 접속하는 제2 단자군을 갖고,
 상기 제1 단자군은, 상기 제1측 단부를 따라, 상기 복수개의 제1 배선으로 되도록 나란히 형성되고,
 상기 제2 단자군은, 상기 제1측 단부를 따라, 상기 복수개의 제2 배선으로 되도록 나란히 형성되며,
 제어 신호에 의한 제1 설정에서, 상기 주사 신호 회로로부터 상기 제1 배선으로의 주사 신호의 출력이 상기 제2 배선으로
 의 주사 신호의 출력보다도 먼저 개시하고,
 제어 신호의 제2 설정에서, 상기 주사 신호 회로로부터 상기 제2 배선으로의 주사 신호의 출력이 상기 제1 배선으로의 주
 사 신호의 출력보다도 먼저 개시하며,
 상기 제1 설정에서, 상기 주사 신호는 제1 단자군에서는 제1 방향을 향하여 차례대로 제1 모드로 출력하고, 제2 단자군에
 서는 상기 제1 방향과는 역방향의 제2 방향을 향하여 차례대로 제2 모드로 출력하며,
 상기 제2 설정에서, 상기 주사 신호는 제1 단자군에서는 상기 제2 방향을 향하여 차례대로 제2 모드로 출력하고, 제2 단자
 군에서는 상기 제1 방향을 향하여 차례대로 제1 모드로 출력하는 것을 특징으로 하는 액정 표시 장치.

청구항 2.

제1 기판과,
 제2 기판과,
 상기 제1 기판과 상기 제2 기판의 사이에 삽입된 액정 조성물과,
 상기 제1 기판에 설치된 복수의 화소 전극과,
 상기 화소 전극에 영상 신호를 공급하는 스위칭 소자와,
 상기 스위칭 소자에 영상 신호를 공급하는 영상 신호선과,
 상기 스위칭 소자를 제어하는 주사 신호를 공급하는 주사 신호선과,
 상기 영상 신호를 출력하는 영상 신호 회로와,
 상기 주사 신호를 출력하는 주사 신호 회로
 를 포함하며,
 상기 영상 신호 회로와 상기 주사 신호 회로가 한개의 반도체칩 상에 형성되고, 상기 제1 기판의 제1측 단부에 배치되며,
 상기 주사 신호 회로로부터 상기 제1 기판의 제2측 단부에 복수개의 제1 배선을 연장하고,
 상기 주사 신호 회로로부터 상기 제1 기판의 제3측 단부에 복수개의 제2 배선을 연장하며,

상기 주사 신호 회로는 상기 제1 배선에 접속하는 제1 단자군과, 상기 제2 배선에 접속하는 제2 단자군을 갖고,

상기 제1 단자군은, 상기 제1측 단부를 따라, 상기 복수개의 제1 배선으로 되도록 나란히 형성되고,

상기 제2 단자군은, 상기 제1측 단부를 따라, 상기 복수개의 제2 배선으로 되도록 나란히 형성되며,

제1 설정에서, 상기 주사 신호 회로로부터 상기 제1 배선으로의 주사 신호의 출력이 상기 제2 배선으로의 주사 신호의 출력보다도 먼저 개시하고,

제2 설정에서, 상기 주사 신호 회로로부터 상기 제2 배선으로의 주사 신호의 출력이 상기 제1 배선으로의 주사 신호의 출력보다도 먼저 개시하며,

상기 제1 설정에서, 상기 주사 신호는 제1 단자군에서는 제1 방향을 향하여 차례대로 제1 모드로 출력하고, 제2 단자군에서는 상기 제1 방향과는 역방향의 제2 방향을 향하여 차례대로 제2 모드로 출력하고,

상기 제2 설정에서, 상기 주사 신호는 제1 단자군에서는 상기 제2 방향을 향하여 차례대로 제2 모드로 출력하고, 제2 단자군에서는 상기 제1 방향을 향하여 차례대로 제1 모드로 출력하며,

상기 주사 신호 회로의 상기 제1 설정과 상기 제2 설정을 외부 신호에 의해 제어하는 것을 특징으로 하는 액정 표시 장치.

청구항 3.

제1 기판과,

제2 기판과,

상기 제1 기판과 상기 제2 기판의 사이에 삽입된 액정 조성물과,

상기 제1 기판에 설치된 복수의 화소 전극과,

상기 화소 전극에 영상 신호를 공급하는 스위칭 소자와,

상기 스위칭 소자에 영상 신호를 공급하는 영상 신호선과,

상기 스위칭 소자를 제어하는 주사 신호를 공급하는 주사 신호선과,

상기 영상 신호를 출력하는 영상 신호 회로와,

상기 주사 신호를 출력하는 마스터와 슬레이브의 주사 신호 회로

를 포함하며,

상기 영상 신호 회로를 사이에 두고, 상기 영상 신호 회로에 나란하게 상기 마스터와 슬레이브의 주사 신호 회로가 한개의 반도체칩 상에 배치되고,

상기 주사 신호 회로로부터 상기 제1 기판의 제2측 단부에 복수개의 제1 배선을 연장하고,

상기 주사 신호 회로로부터 상기 제1 기판의 제3측 단부에 복수개의 제2 배선을 연장하며,

상기 주사 신호 회로는 상기 제1 배선에 접속하는 제1 단자군과, 상기 제2 배선에 접속하는 제2 단자군을 갖고,

상기 제1 단자군은, 상기 제1측 단부를 따라, 상기 복수개의 제1 배선으로 되도록 나란히 형성되고,

상기 제2 단자군은, 상기 제1측 단부를 따라, 상기 복수개의 제2 배선으로 되도록 나란히 형성되며,

인스트럭션 신호에 의해 마스터 모드의 상기 주사 신호 회로로부터의 출력 신호가, 슬레이브 모드의 상기 주사 신호 회로로부터의 출력 신호보다도 먼저 출력하도록 제어하고,

상기 마스터 모드의 상기 주사 신호 회로로부터는, 제1 단자군에서는 제1 방향을 향하여 차례대로 주사 신호를 출력하고,

상기 슬레이브 모드의 상기 주사 신호 회로로부터는, 제2 단자군에서는 상기 제1 방향과는 역방향의 제2 방향을 향하여 차례대로 주사 신호를 출력하는 것을 특징으로 하는 액정 표시 장치.

청구항 4.

제1 기판과,

제2 기판과,

상기 제1 기판과 상기 제2 기판의 사이에 삽입된 액정 조성물과,

상기 제1 기판에 설치된 복수의 화소 전극과,

상기 화소 전극에 영상 신호를 공급하는 스위칭 소자와,

상기 스위칭 소자에 영상 신호를 공급하는 영상 신호선과,

상기 스위칭 소자를 제어하는 주사 신호를 공급하는 주사 신호선과,

상기 영상 신호를 출력하는 영상 신호 회로와,

상기 주사 신호를 출력하는 주사 신호 회로

를 포함하며,

상기 제1 기판의 제1 변을 따라 상기 영상 신호 회로와 상기 주사 신호 회로가 형성된 한개의 반도체칩을 배치하고,

상기 주사 신호 회로로부터 상기 제1 변과 교차하는 제1 기판의 제2 변을 따라 복수개의 제1 배선을 연장하고,

상기 주사 신호 회로로부터 상기 제2 변에 대향하는 제1 기판의 제3 변을 따라 복수개의 제2 배선을 연장하며,

상기 주사 신호 회로는 상기 제1 배선에 접속하는 제1 단자군과, 상기 제2 배선에 접속하는 제2 단자군을 갖고,

상기 제1 단자군은, 상기 제1 변을 따라, 상기 복수개의 제1 배선으로 되도록 나란히 형성되고,

상기 제2 단자군은, 상기 제1 변을 따라, 상기 복수개의 제2 배선으로 되도록 나란히 형성되며,

제1 설정에서, 상기 주사 신호 회로로부터 상기 제1 배선으로의 주사 신호의 출력이 상기 제2 배선으로의 주사 신호의 출력보다도 먼저 개시하고,

제2 설정에서, 상기 주사 신호 회로로부터 상기 제2 배선으로의 주사 신호의 출력이 상기 제1 배선으로의 주사 신호의 출력보다도 먼저 개시하며,

상기 제1 설정에서, 상기 주사 신호는 제1 단자군에서는 제1 방향을 향하여 차례대로 제1 모드로 출력하고, 제2 단자군에서는 상기 제1 방향과는 역방향의 제2 방향을 향하여 차례대로 제2 모드로 출력하며,

상기 제2 설정에서, 상기 주사 신호는 제1 단자군에서는 상기 제2 방향을 향하여 차례대로 제2 모드로 출력하고, 제2 단자군에서는 상기 제1 방향을 향하여 차례대로 제1 모드로 출력하며,

상기 주사 신호 회로는 승압 회로를 갖는 전원 회로를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 5.

제1 기판과,

제2 기판과,

상기 제1 기판과 상기 제2 기판의 사이에 삽입된 액정 조성물과,

상기 제1 기판에 설치된 복수의 화소 전극과,

상기 화소 전극에 영상 신호를 공급하는 스위칭 소자와,

상기 스위칭 소자에 영상 신호를 공급하는 영상 신호선과,

상기 스위칭 소자를 제어하는 주사 신호를 공급하는 주사 신호선과,

상기 영상 신호를 출력하는 영상 신호 회로와,

상기 주사 신호를 출력하는 주사 신호 회로

를 포함하며,

상기 제1 기판의 제1 변을 따라 상기 영상 신호 회로와 상기 주사 신호 회로가 형성된 한개의 반도체칩을 배치하고,

상기 주사 신호 회로로부터 상기 제1 변과 교차하는 제1 기판의 제2 변을 따라 복수개의 제1 배선을 연장하고,

상기 주사 신호 회로로부터 상기 제2 변에 대향하는 제1 기판의 제3 변을 따라 복수개의 제2 배선을 연장하며,

상기 주사 신호 회로는 상기 제1 배선에 접속하는 제1 단자군과, 상기 제2 배선에 접속하는 제2 단자군을 갖고,

상기 제1 단자군은, 상기 제1 변을 따라, 상기 복수개의 제1 배선으로 되도록 나란히 형성되고,

상기 제2 단자군은, 상기 제1 변을 따라, 상기 복수개의 제2 배선으로 되도록 나란히 형성되며,

제1 설정에서, 상기 주사 신호 회로로부터 상기 제1 배선으로의 주사 신호의 출력이 상기 제2 배선으로의 주사 신호의 출력보다도 먼저 개시하고,

제2 설정에서, 상기 주사 신호 회로로부터 상기 제2 배선으로의 주사 신호의 출력이 상기 제1 배선으로의 주사 신호의 출력보다도 먼저 개시하며,

상기 제1 설정에서, 상기 주사 신호는 제1 단자군에서는 제1 방향을 향하여 차례대로 제1 모드로 출력하고, 제2 단자군에서는 상기 제1 방향과는 역방향의 제2 방향을 향하여 차례대로 제2 모드로 출력하며,

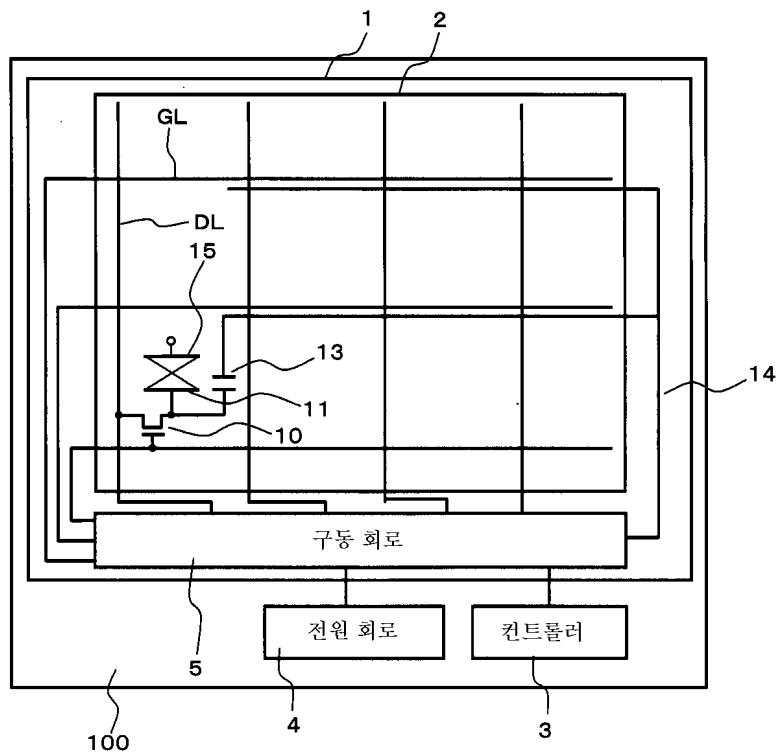
상기 제2 설정에서, 상기 주사 신호는 제1 단자군에서는 상기 제2 방향을 향하여 차례대로 제2 모드로 출력하고, 제2 단자군에서는 상기 제1 방향을 향하여 차례대로 제1 모드로 출력하며,

상기 주사 신호 회로는 승압 회로를 갖는 전원 회로를 포함하며,

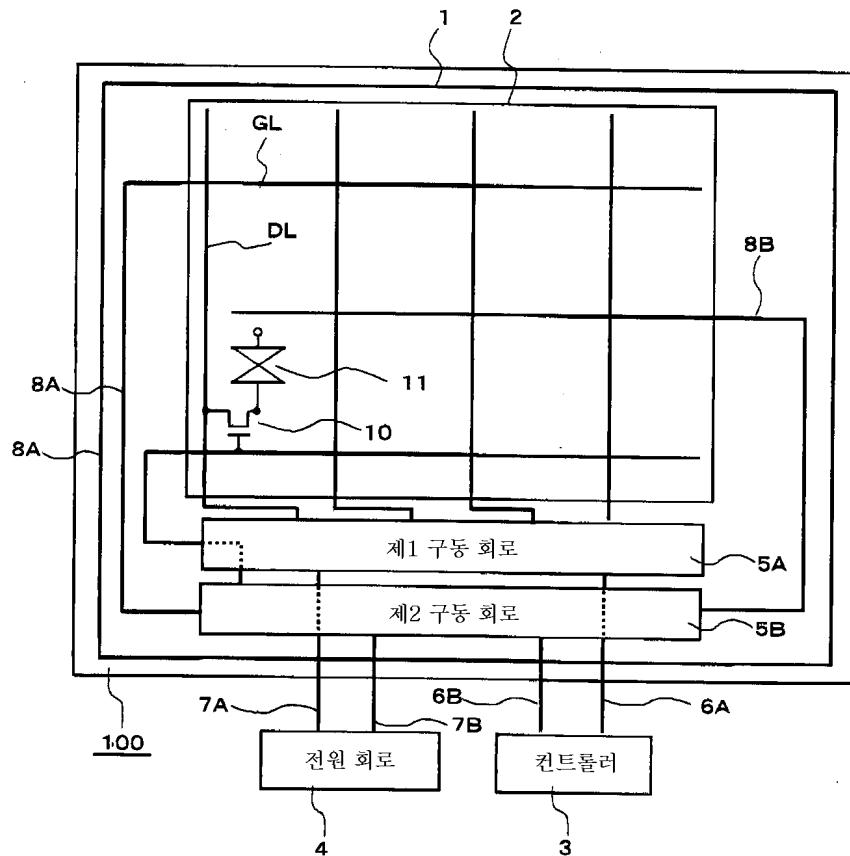
상기 전원 회로는 승압 회로로부터 출력되는 전압이 입력 전압보다도 커지는 것을 판별하는 것을 특징으로 하는 액정 표시 장치.

도면

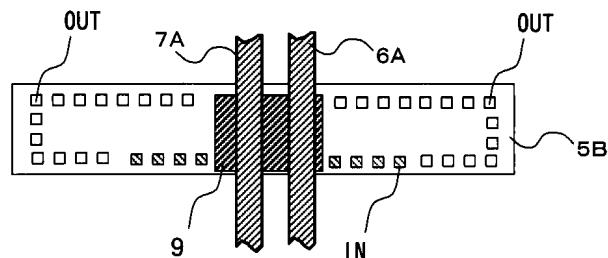
도면1



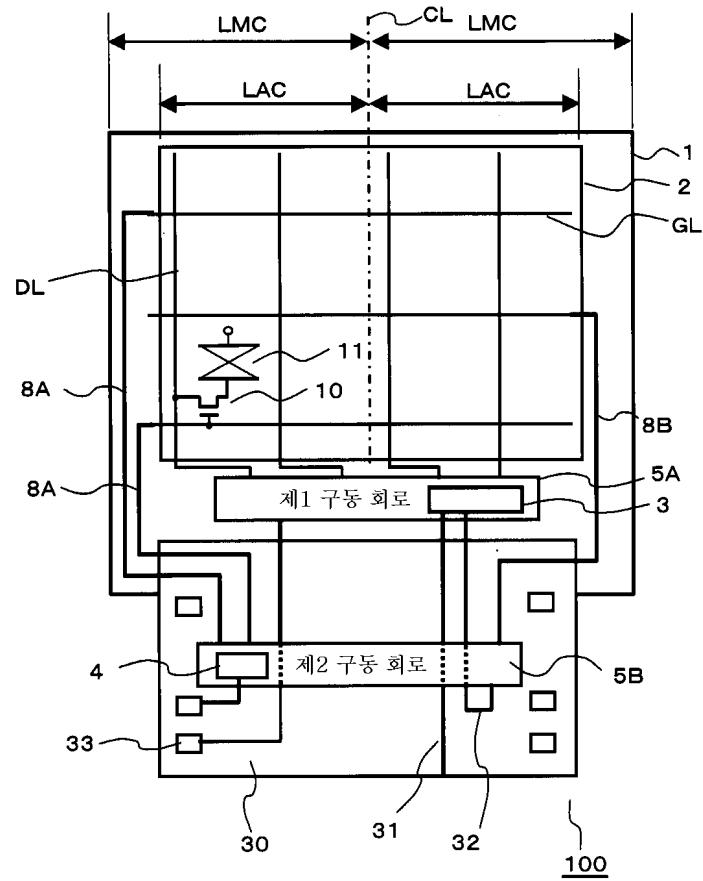
도면2



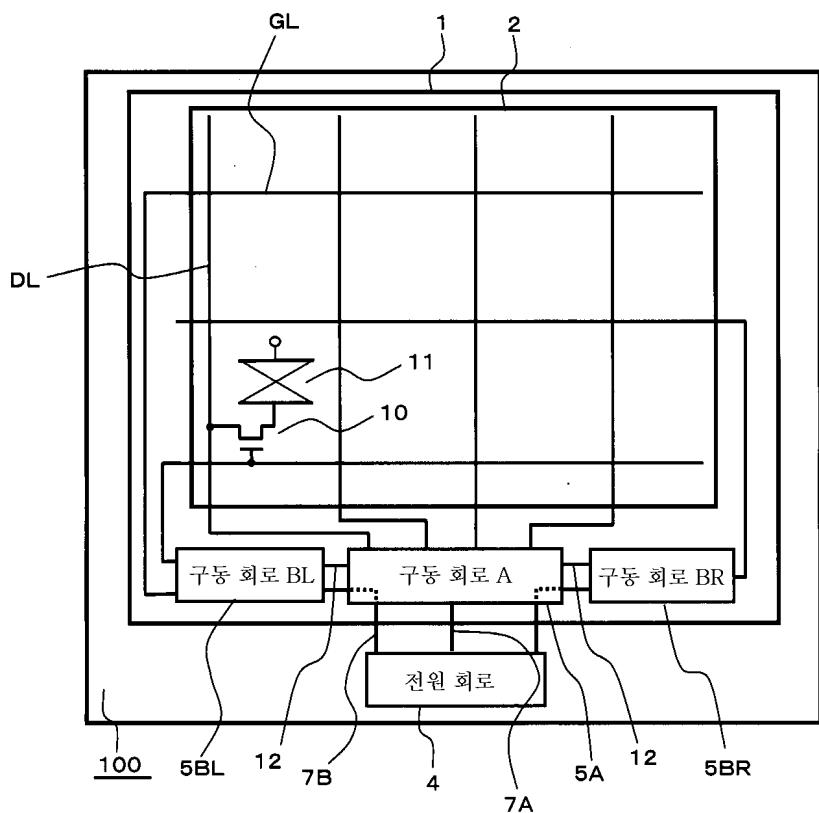
도면3



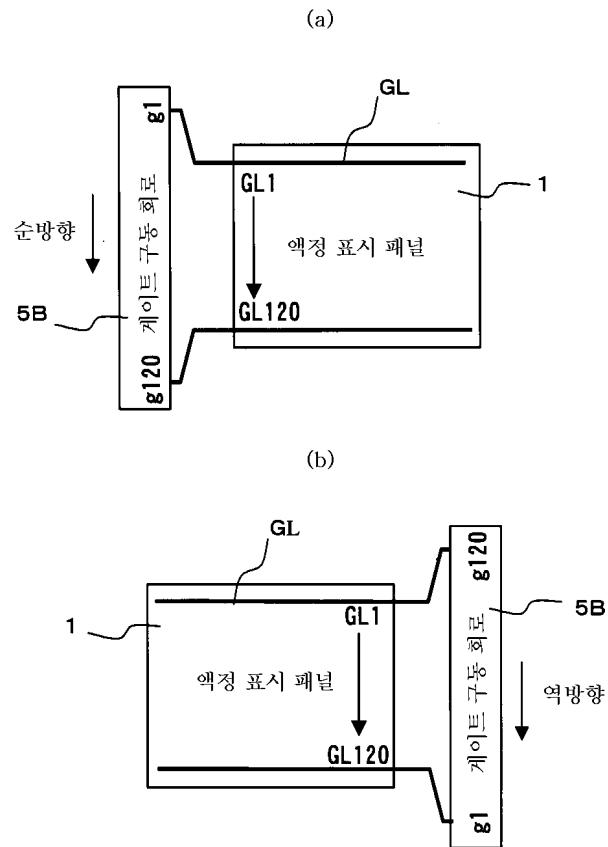
도면4



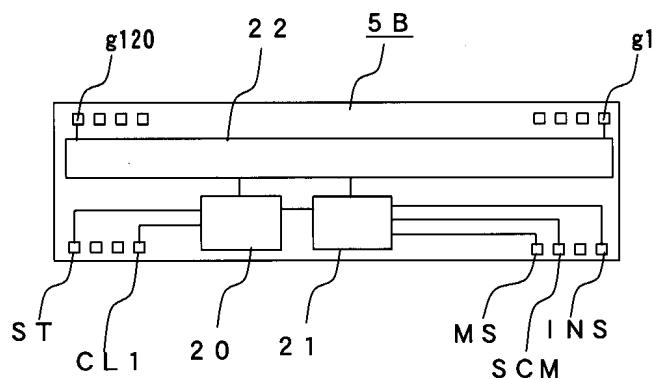
도면5



도면6



도면7

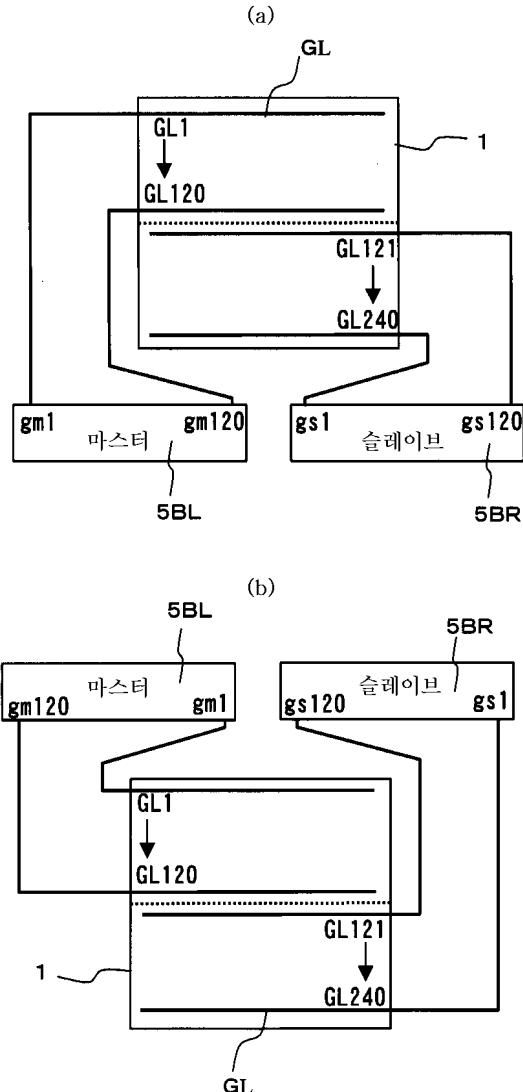


도면8

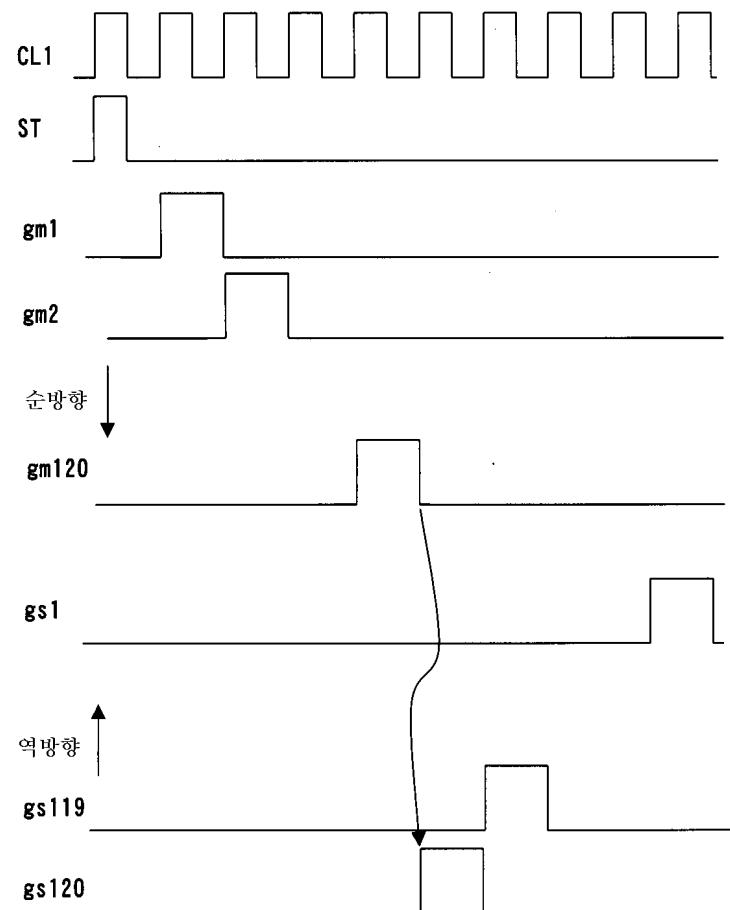
D15	D14	D13	D12	D11	D10	D9	D8	D7	D6	D5	D4	D3	D2	D1	D0
0	0	0	*	GON	*	*	*	*	*	*	*	*	*	*	SLP
1	1	0	0	0	GS	NL4	NL3	NL2	NL1	NL0	SC4	SC3	SC2	SC1	SC0
1	1	1	0	0	0	0	0	0	0	0	0	0	0	FL1	FL0

$\underbrace{\hspace{10em}}_{ID}$

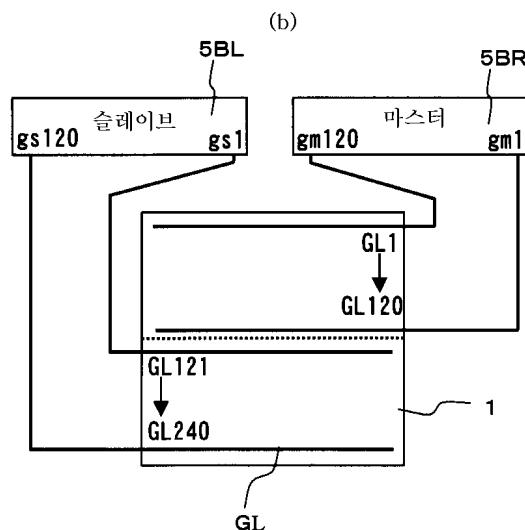
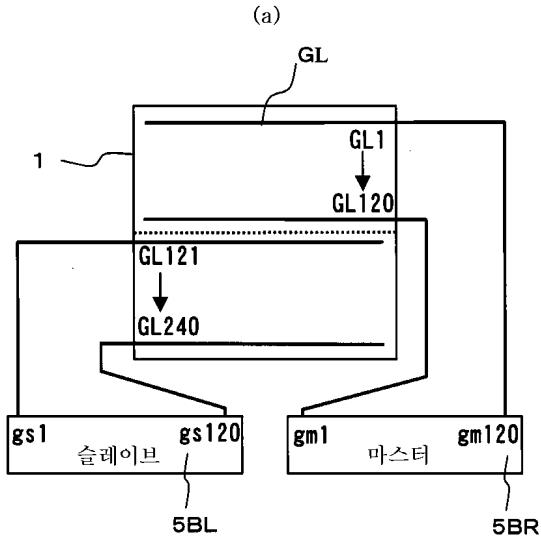
도면9



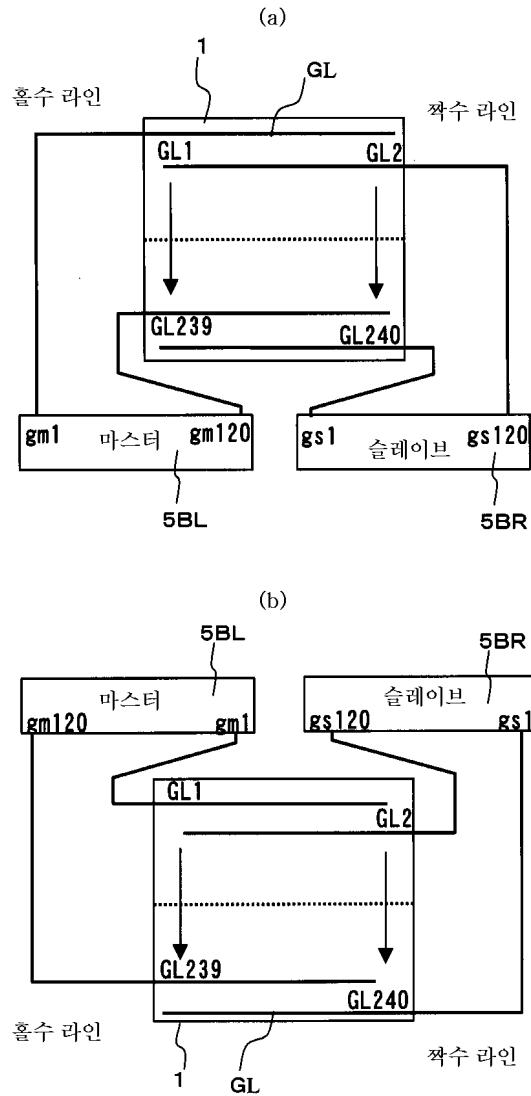
도면10



도면11



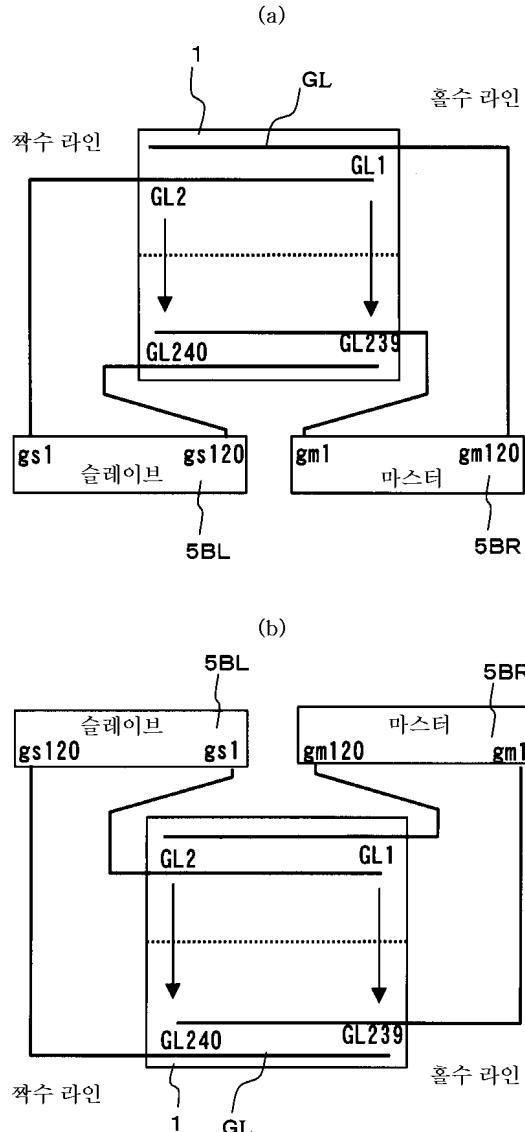
도면12



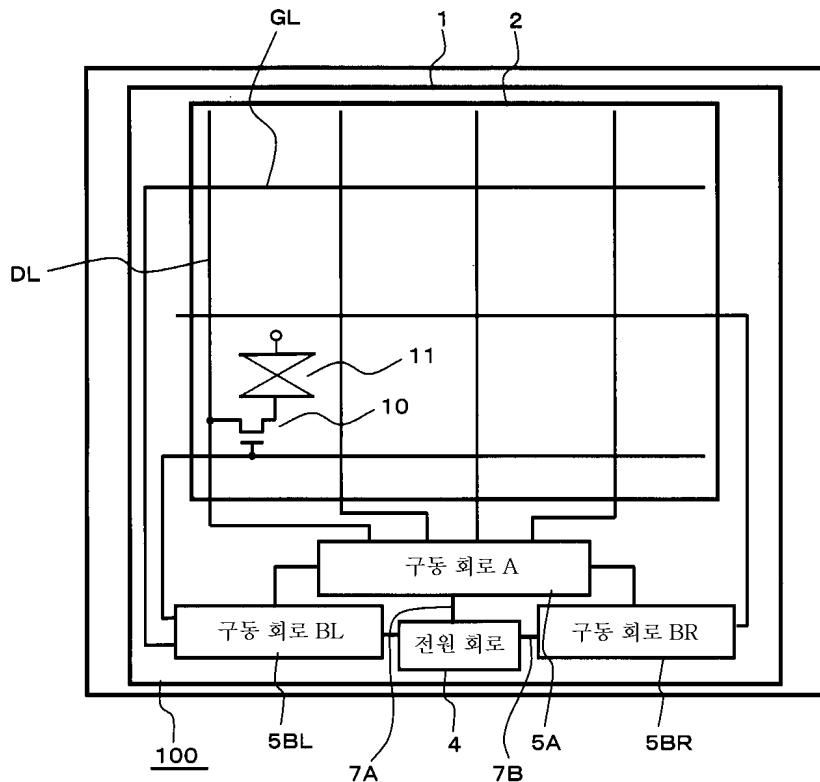
도면13



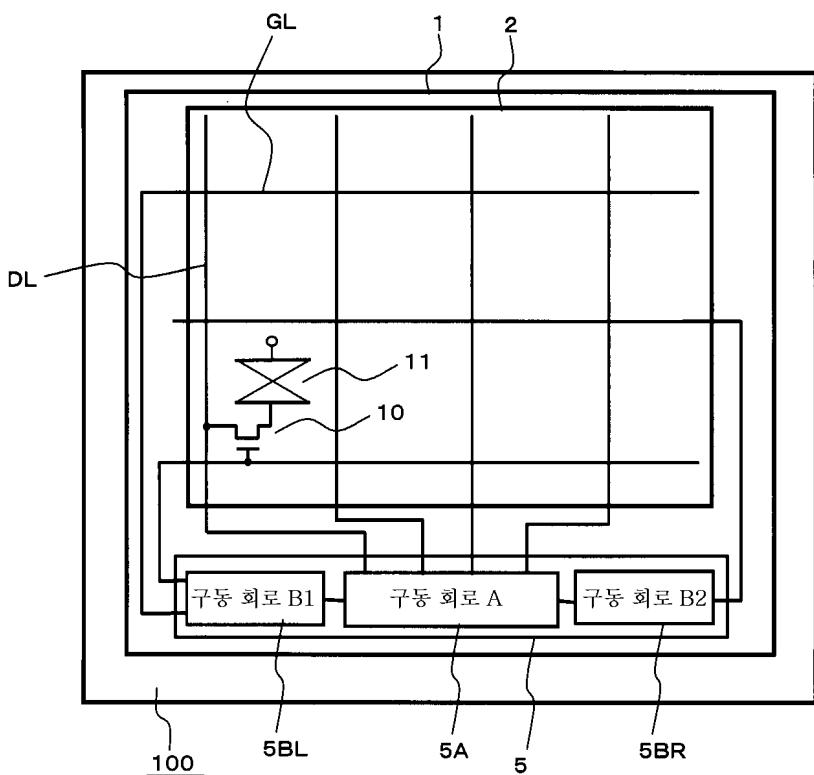
도면14



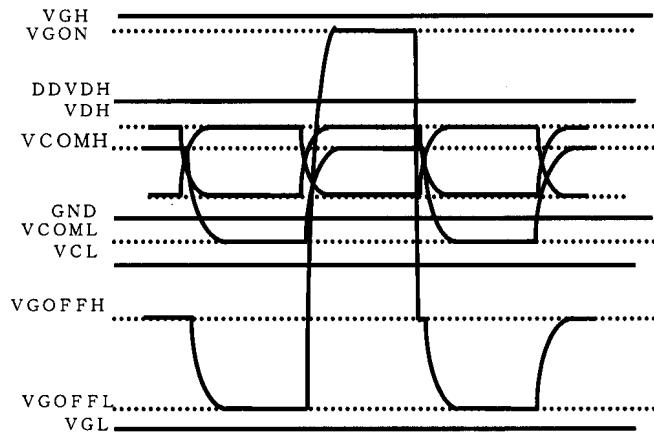
도면15



도면16

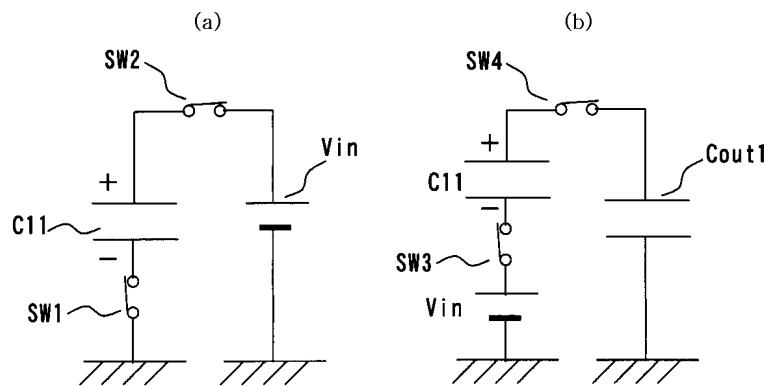


도면17

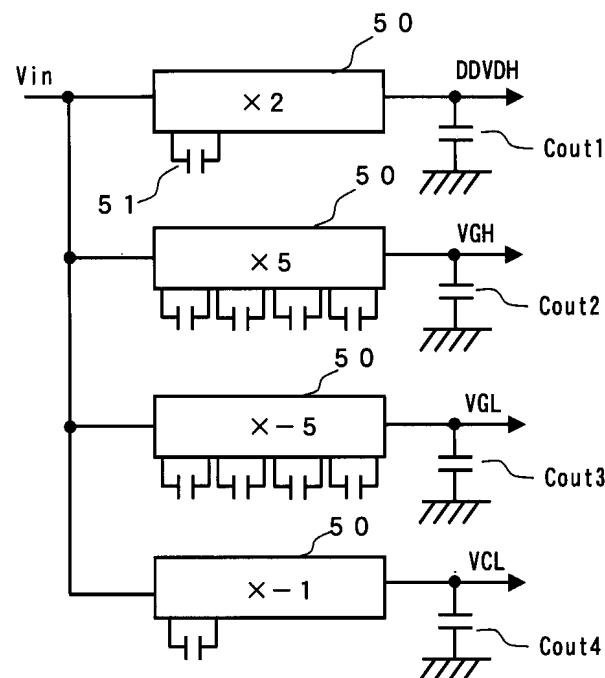


도면18

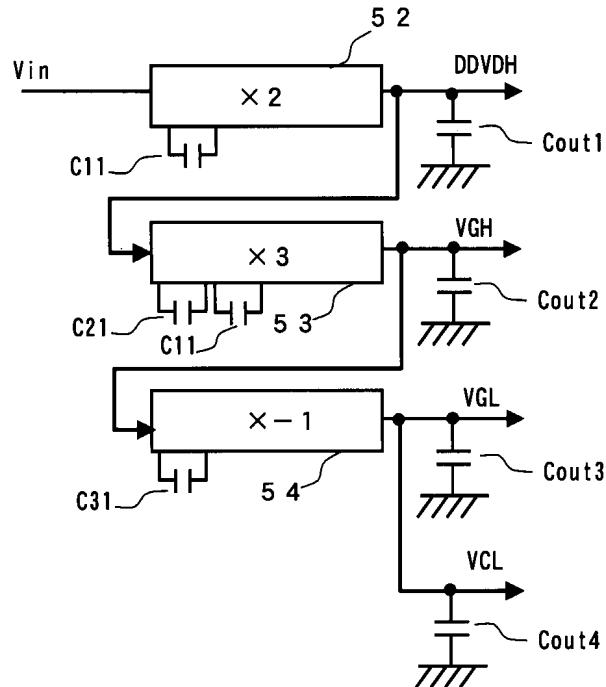
(종래 기술)



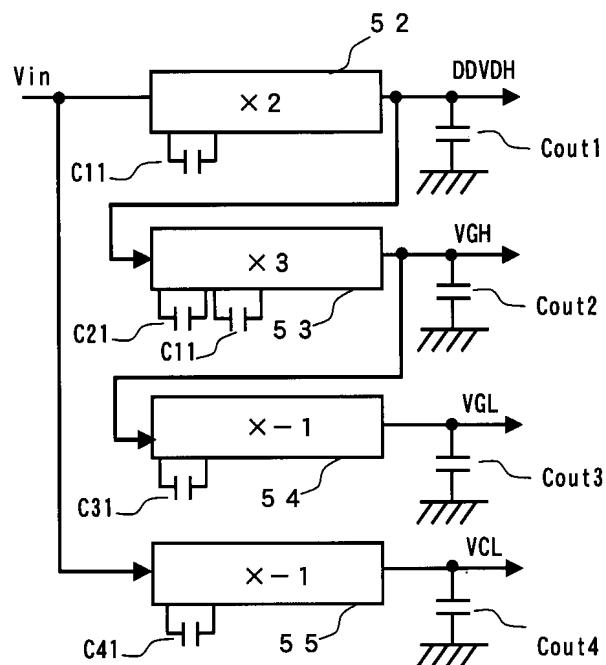
도면19



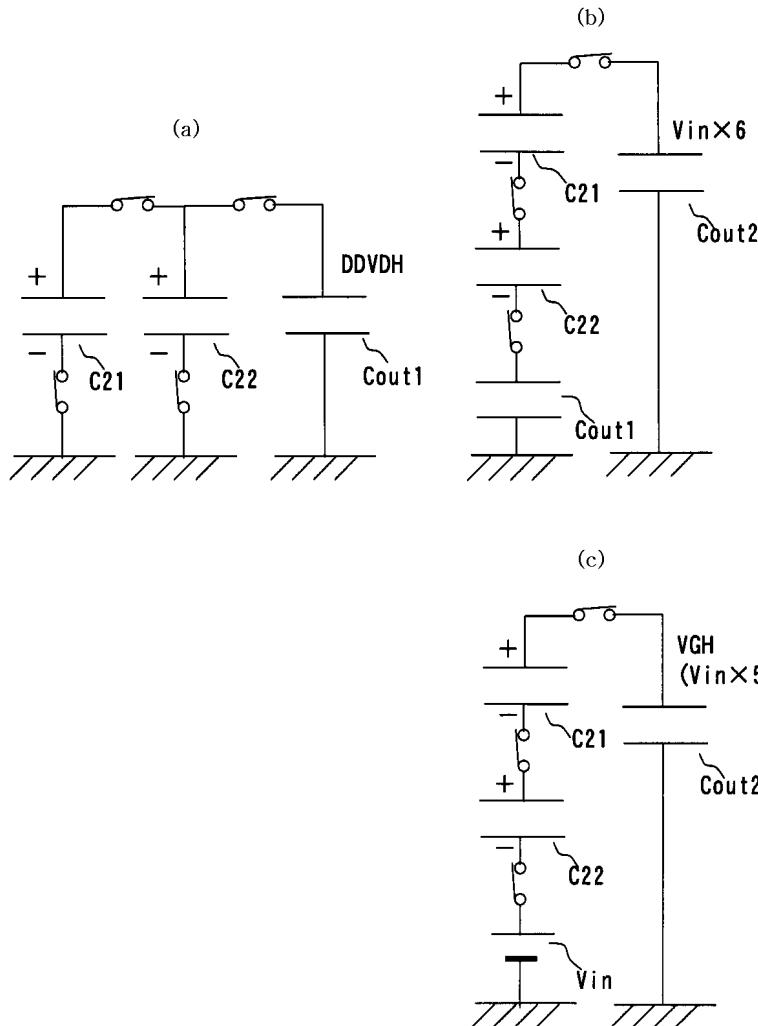
도면20



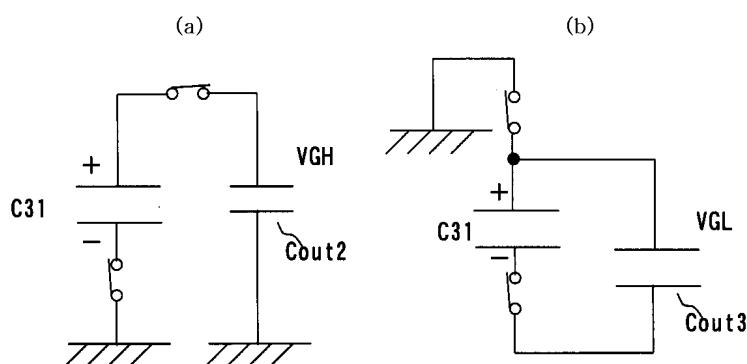
도면21



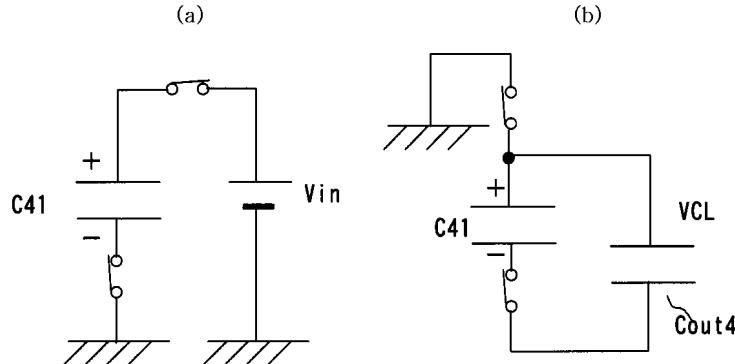
도면22



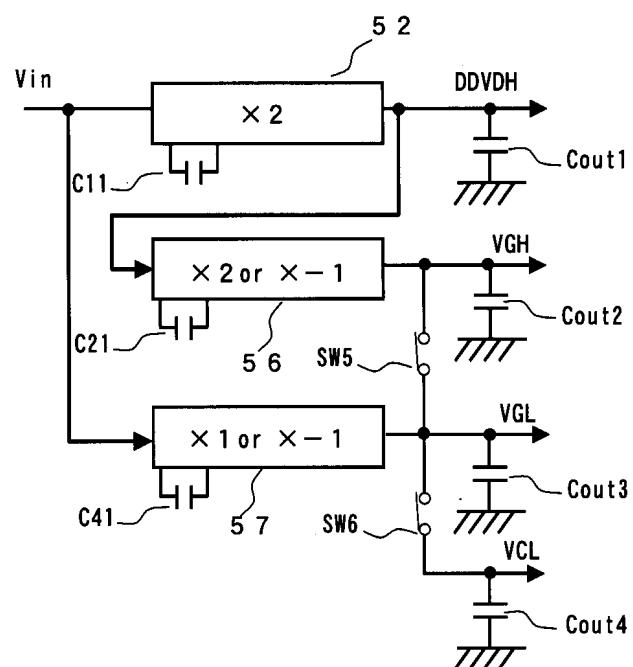
도면23



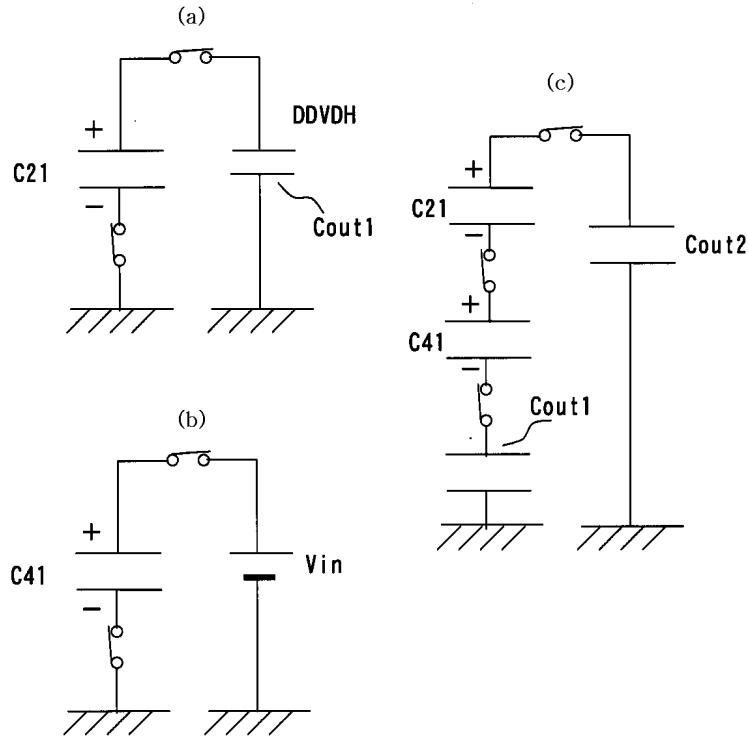
도면24



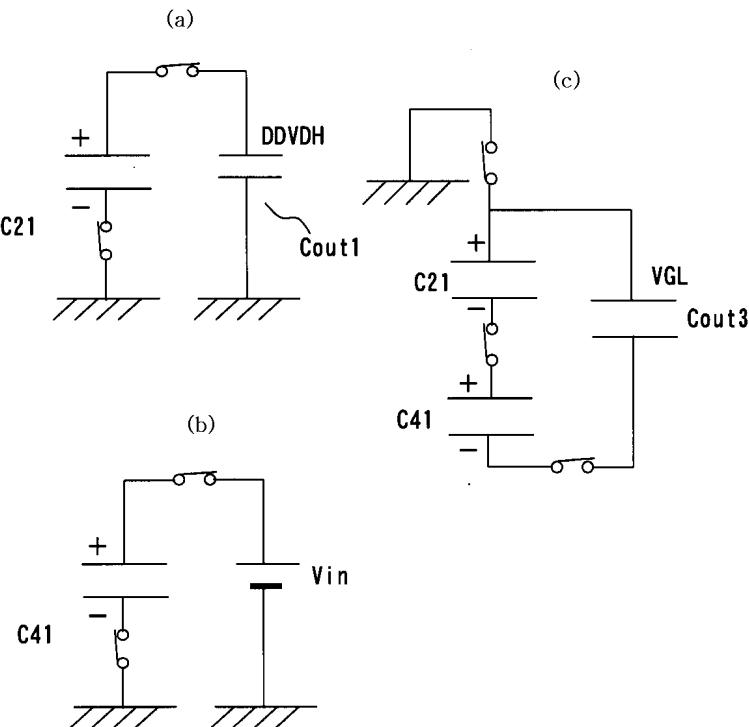
도면25



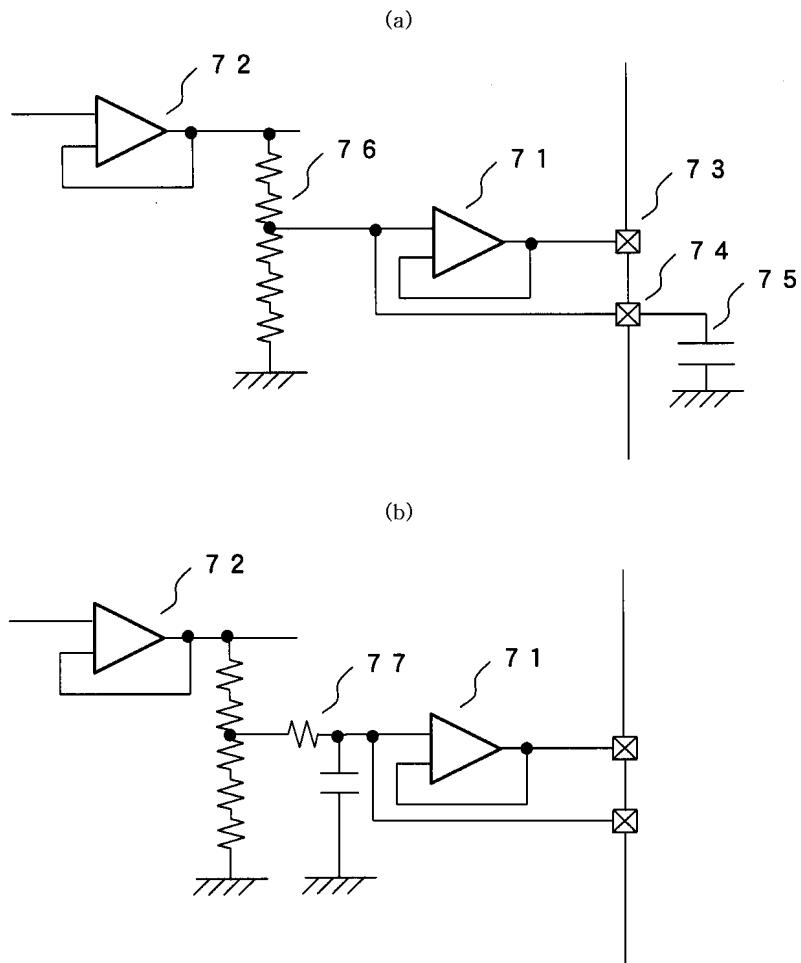
도면26



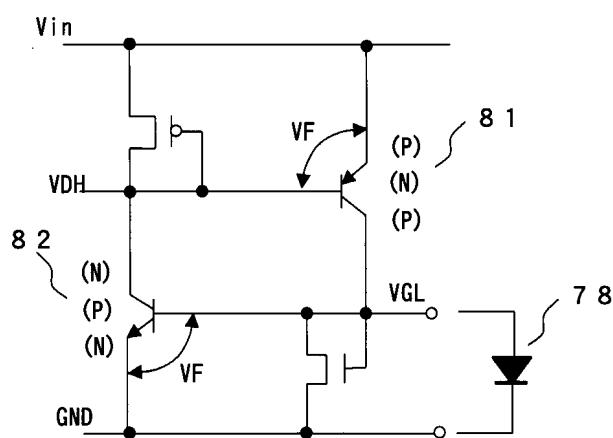
도면27



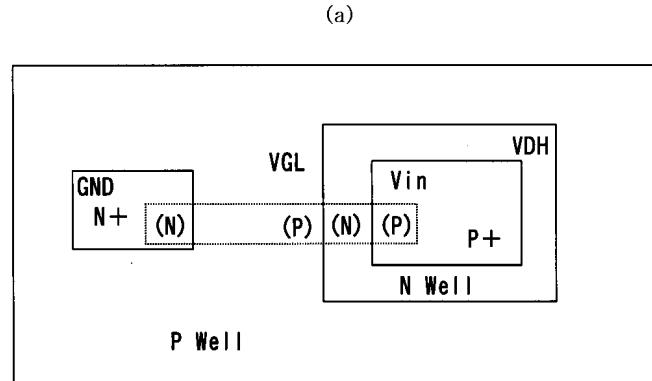
도면28



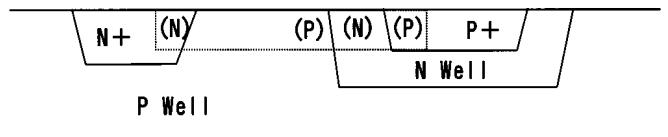
도면29



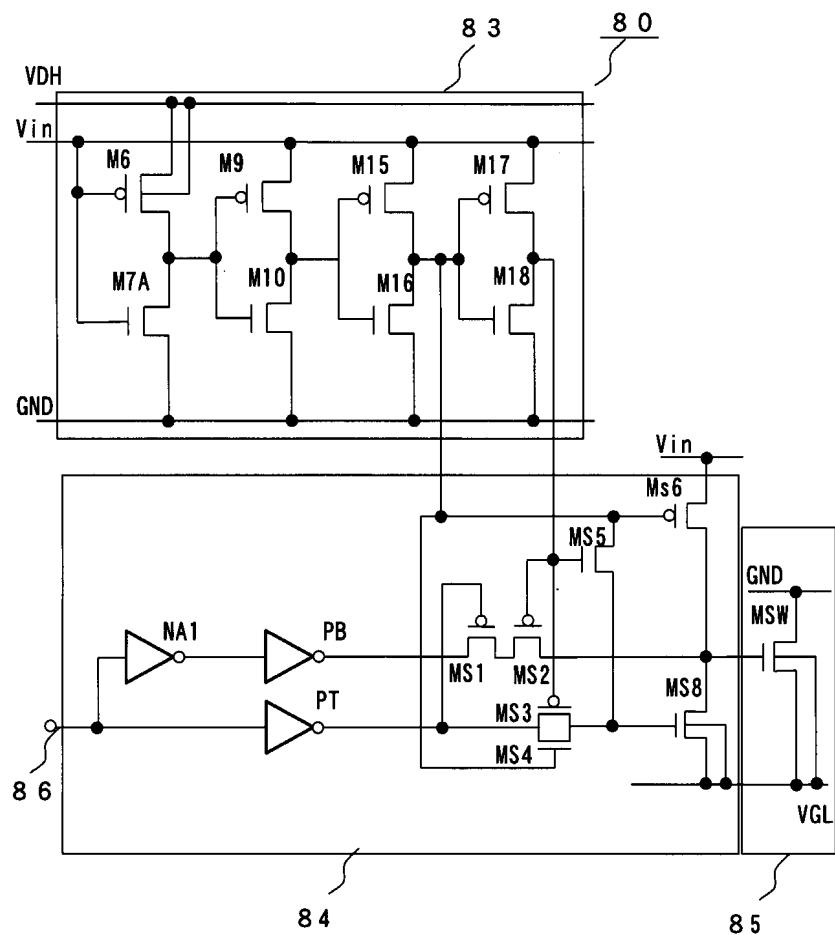
도면30



(b)



도면31



专利名称(译)	液晶显示器		
公开(公告)号	KR100604299B1	公开(公告)日	2006-07-28
申请号	KR1020020059351	申请日	2002-09-30
[标]申请(专利权)人(译)	日立HITACHI SEISAKUSHODBA 日立器件工程株式会社		
申请(专利权)人(译)	株式会社日立制作所 地伤装置工程可否让这个夏		
当前申请(专利权)人(译)	株式会社日立制作所 地伤装置工程可否让这个夏		
[标]发明人	AOKI YOSHINORI 아오끼요시노리 GOTO MITSURU 고또미쓰루 SAWAHATA MASATO 사와하따마사또 WATANABE HIROSHI 와따나베히로시 NUMATA YUICHI 누마따유이찌		
发明人	아오끼요시노리 고또미쓰루 사와하따마사또 와따나베히로시 누마따유이찌		
IPC分类号	G02F1/133 G02F1/1345 G02F1/13 G09F9/00 G09G3/20 G09G3/36 H02M3/07		
CPC分类号	H02M3/07 G09G2310/0281 G09G3/3677 G02F2001/13456 H02M2001/009 G09G3/3696 G02F1/13452 G09G2300/0426 G09G2310/0283		
代理人(译)	CHANG, SOO KIL		
优先权	2001305930 2001-10-02 JP		
其他公开文献	KR1020030028710A		
外部链接	Espacenet		

摘要(译)

本发明提供一种用于小型便携式设备的液晶显示装置，其具有较小的驱动电路安装面积并且可以自由安装。和液晶显示装置，具有液晶驱动电路的液晶显示装置中，液晶驱动电路被安装在液晶显示面板的一侧上，用于驱动扫描信号线的驱动电路被安装多个，上述多个扫描信号线驱动器的电路在电路之间，用于驱动漏极线，通过设置在根据视频信号线驱动电路，通过连接布线，用于发送信号到扫描信号线，从所述液晶显示面板的左侧和右侧的扫描信号线，所述驱动信号形成由外部信号控制。五 指数方面 驱动电路，电源电路，液晶显示面板，扫描信号线，主人/奴隶

