



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0004986
(43) 공개일자 2008년01월10일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01)

(21) 출원번호 10-2006-0064000

(22) 출원일자 2006년07월07일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

김호영

서울 광진구 광장동 상록타워 506호

배현석

서울 송파구 거여2동 41-8호

(74) 대리인

정상빈, 특허법인가산

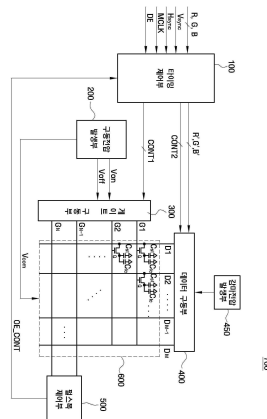
전체 청구항 수 : 총 20 항

(54) 구동 장치, 이를 포함하는 액정 표시 장치 및 이의 구동방법

(57) 요약

최적의 게이트 출력 인에이블 신호를 구현하여 액정 표시 장치의 표시 품질을 향상시킬 수 있는 구동 장치, 이를 포함하는 액정 표시 장치 및 이의 구동 방법이 제공된다. 구동 장치는, 게이트 구동 신호의 폭을 한정하는 게이트 출력 인에이블 신호를 생성하는 타이밍 제어부와, 상기 게이트 출력 인에이블 신호의 폭만큼 한정되어 서로 중첩되지 않도록 제어된 상기 게이트 구동 신호를 액정 패널의 다수의 게이트 라인에 순차적으로 제공하는 게이트 구동부와, 서로 인접하여 형성된 두 개의 상기 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받으며, 두 개의 상기 게이트 구동 신호들의 중첩 영역을 검출하여 상기 게이트 출력 인에이블 신호의 폭 조절 신호를 생성하고, 생성된 상기 폭 조절 신호를 상기 타이밍 제어부로 피드백하는 펄스 폭 제어부를 포함하되, 상기 타이밍 제어부는 상기 펄스 폭 제어 신호를 제공받아 상기 게이트 출력 인에이블 신호의 폭을 조절하는 구동 장치를 포함한다.

대표도 - 도1



특허청구의 범위

청구항 1

게이트 구동 신호의 폭을 한정하는 게이트 출력 인에이블 신호를 생성하는 타이밍 제어부;

상기 게이트 출력 인에이블 신호의 폭만큼 한정되어 서로 중첩되지 않도록 제어된 상기 게이트 구동 신호를 액정 패널의 다수의 게이트 라인에 순차적으로 제공하는 게이트 구동부; 및

서로 인접하여 형성된 두 개의 상기 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받으며, 두 개의 상기 게이트 구동 신호들의 중첩 영역을 검출하여 상기 게이트 출력 인에이블 신호의 폭 조절 신호를 생성하고, 생성된 상기 폭 조절 신호를 상기 타이밍 제어부로 피드백하는 펄스 폭 제어부를 포함하되,

상기 타이밍 제어부는 상기 펄스 폭 제어 신호를 제공받아 상기 게이트 출력 인에이블 신호의 폭을 조절하는 구동 장치.

청구항 2

제1 항에 있어서, 상기 펄스 폭 제어부는,

두 개의 상기 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받아 비교하며, 두 개의 상기 게이트 신호들의 중첩 영역을 검출하여 검출 신호를 생성하는 신호 생성부; 및

상기 검출 신호를 제공받아 아날로그-디지털 변환을 수행하여 상기 폭 조절 신호를 생성하며, 상기 폭 조절 신호를 상기 타이밍 제어부로 피드백하는 A/D 변환부를 포함하는 구동 장치.

청구항 3

제2 항에 있어서,

다수의 상기 게이트 라인은 상기 액정 패널 상에 열(row)방향으로 형성되며,

상기 신호 생성부는 상기 액정 패널의 최하단에 위치하는 제N 게이트 라인 및 인접하는 제N-1 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받는 구동 장치.

청구항 4

제2 항에 있어서,

상기 신호 생성부는 두 개의 상기 게이트 신호들이 동일 시간축 상에서 동시에 하이(high)인 영역을 검출하는 구동 장치.

청구항 5

제4 항에 있어서,

상기 신호 생성부는 낸드(NAND) 게이트로 구성되는 구동 장치.

청구항 6

제1 항에 있어서,

상기 펄스 폭 제어부는 상기 액정 패널의 1프레임 동작동안 적어도 한번 동작하는 구동 장치.

청구항 7

다수의 게이트 라인 및 상기 게이트 라인에 교차하는 다수의 데이터 라인을 구비하는 액정 패널;

게이트 구동 신호의 폭을 한정하는 게이트 출력 인에이블 신호를 생성하는 타이밍 제어부;

상기 게이트 출력 인에이블 신호의 폭만큼 한정되어 서로 중첩되지 않도록 제어된 상기 게이트 구동 신호를 상기 액정 패널의 다수의 상기 게이트 라인에 순차적으로 제공하는 게이트 구동부; 및

서로 인접하여 형성된 두 개의 상기 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받으며, 두 개의

상기 게이트 구동 신호들의 중첩 영역을 검출하여 상기 게이트 출력 인에이블 신호의 폭 조절 신호를 생성하고, 생성된 상기 폭 조절 신호를 상기 타이밍 제어부로 피드백하는 펄스 폭 제어부를 포함하되,

상기 타이밍 제어부는 상기 펄스 폭 제어 신호를 제공받아 상기 게이트 출력 인에이블 신호의 폭을 조절하는 액정 표시 장치.

청구항 8

제7 항에 있어서, 상기 펄스 폭 제어부는,

두 개의 상기 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받아 비교하며, 두 개의 상기 게이트 신호들의 중첩 영역을 검출하여 검출 신호를 생성하는 신호 생성부; 및

상기 검출 신호를 제공받아 아날로그-디지털 변환을 수행하여 상기 폭 조절 신호를 생성하며, 상기 폭 조절 신호를 상기 타이밍 제어부로 피드백하는 A/D 변환부를 포함하는 액정 표시 장치.

청구항 9

제8 항에 있어서,

다수의 상기 게이트 라인은 상기 액정 패널 상에 열(row)방향으로 형성되며,

상기 신호 생성부는 상기 액정 패널의 최하단에 위치하는 제N 게이트 라인 및 인접하는 제N-1 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받는 액정 표시 장치.

청구항 10

제8 항에 있어서,

상기 액정 패널은 상기 게이트 라인의 진행 방향으로 분할된 적어도 두 개의 영역을 포함하며,

상기 신호 생성부는 상기 액정 패널의 각 상기 영역의 최하단에 서로 인접하여 형성된 두 개의 상기 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받아 각 상기 영역별로 상기 검출 신호를 생성하는 액정 표시 장치.

청구항 11

제10 항에 있어서,

상기 A/D 변환부는 각 상기 검출 신호를 아날로그-디지털 변환하여 두 개의 상기 폭 조절 신호를 생성하며, 생성된 두 개의 상기 폭 조절 신호를 상기 타이밍 제어부로 각각 피드백하는 액정 표시 장치.

청구항 12

제8 항에 있어서,

상기 신호 생성부는 두 개의 상기 게이트 신호들이 동일 시간축 상에서 동시에 하이(high)인 영역을 검출하는 액정 표시 장치.

청구항 13

제12 항에 있어서,

상기 신호 생성부는 낸드(NAND) 게이트로 구성되는 액정 표시 장치.

청구항 14

제7 항에 있어서,

상기 펄스 폭 제어부는 상기 액정 패널의 1프레임 동작동안 적어도 한번 동작하는 액정 표시 장치.

청구항 15

제7 항에 있어서,

상기 펄스 폭 제어부는 상기 액정 패널의 소정 영역에 형성되며,

상기 폭 조절 신호는 상기 액정 패널의 일측을 따라 상기 데이터 라인과 나란하게 형성된 신호 전송 라인을 통해 상기 타이밍 제어부로 피드백되는 액정 표시 장치.

청구항 16

게이트 구동 신호의 폭을 한정하는 게이트 출력 인에이블 신호를 생성하는 단계;

상기 게이트 출력 인에이블 신호의 폭만큼 한정되어 서로 중첩되지 않도록 제어된 상기 게이트 구동 신호를 액정 패널의 다수의 게이트 라인에 순차적으로 제공하는 단계;

서로 인접하게 형성된 두 개의 상기 게이트 라인을 통과한 상기 게이트 구동 신호를 각각 제공받아 상기 게이트 출력 인에이블 신호의 폭 조절 신호를 생성하는 단계; 및

상기 폭 조절 신호로서 상기 게이트 출력 인에이블 신호의 폭을 조절하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 17

제16 항에 있어서, 상기 폭 조절 신호를 생성하는 단계는,

상기 액정 패널의 최하단에 형성된 제N 게이트 라인 및 인접하는 제N-1 게이트 라인으로부터 상기 게이트 구동 신호를 각각 제공받는 단계;

두 개의 상기 게이트 구동 신호들이 서로 중첩하는 영역을 검출하여 검출 신호를 생성하는 단계; 및

상기 검출 신호를 아날로그-디지털 변환하여 상기 폭 조절 신호를 생성하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 18

제17 항에 있어서,

상기 검출 신호는 두 개의 상기 게이트 신호들이 동일 시간축 상에서 동시에 하이(high)인 영역을 검출하여 생성되는 액정 표시 장치의 구동 방법.

청구항 19

제16 항에 있어서,

상기 게이트 출력 인에이블 신호는 상기 폭 조절 신호의 폭과 실질적으로 동일한 폭으로 조절되는 액정 표시 장치의 구동 방법.

청구항 20

제16 항에 있어서,

상기 폭 조절 신호는 상기 액정 패널의 1프레임 동작동안 적어도 한번 생성되는 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<17> 본 발명은 구동 장치, 이를 포함하는 액정 표시 장치 및 이의 구동 방법에 관한 것으로, 보다 상세하게는 최적의 게이트 출력 인에이블 신호를 구현하여 액정 표시 장치의 표시 품질을 향상시킬 수 있는 구동 장치, 이를 포함하는 액정 표시 장치 및 이의 구동 방법에 관한 것이다.

<18> 근래들어 액정 표시 장치가 디스플레이 수단으로 각광받고 있다.

- <19> 액정 표시 장치는 두 표시판 사이에 주입되어 있는 이방성 유전율을 가지는 액정 물질에 전기(electric field)를 인가하고, 이 전기의 세기를 조절하여 표시판에 투과되는 빛의 양을 조절함으로써 원하는 화상 신호를 얻는 표시 장치이다.
- <20> 여기서 액정 표시 장치는 표시판 상에 서로 평행한 복수의 게이트 라인과 이 게이트 라인에 절연되어 교차하는 복수의 데이터 라인을 포함하며, 이들 게이트 라인과 데이터 라인에 의해 둘러싸인 영역이 하나의 화소를 규정한다. 또한 각 화소의 게이트 라인과 데이터 라인이 교차하는 부분에는 박막 트랜지스터(Thin Film Transistor; TFT)가 형성된다.
- <21> 이때 액정 표시 장치의 게이트 라인에는 순차적으로 게이트 구동 신호, 예를 들어 게이트 온/오프 전압이 인가된다. 이러한 게이트 구동 신호는 액정 패널의 일측에 위치하는 게이트 구동부에 의해 액정 패널의 게이트 라인에 제공된다. 여기서 게이트 구동 신호가 액정 패널의 일측, 즉 게이트 구동부로부터 액정 패널의 타측으로 전달되는 과정에서 게이트 라인 및 액정 패널의 저항 성분 및 콘덴서 성분에 의한 RC 딜레이가 발생하며, 이러한 RC 딜레이에 의해 액정 패널의 각 게이트 라인, 예를 들어 서로 인접하는 게이트 라인에 제공되는 게이트 구동 신호는 동일한 시간축 상에서 소정 영역이 서로 중첩되게 된다. 이로 인해 두 개의 게이트 라인간에 간섭이 발생하여 박막 트랜지스터가 동시에 온(on) 상태가 되는 스위칭 에러가 발생하며, 액정 표시 장치의 표시 품질 불량이 나타나게 된다.

발명이 이루고자 하는 기술적 과제

- <22> 본 발명이 이루고자 하는 기술적 과제는, 최적의 출력 인에이بل 신호를 구현할 수 있는 구동 장치를 제공하고자 하는 것이다.
- <23> 본 발명이 이루고자 하는 다른 기술적 과제는, 이러한 구동 장치를 포함하는 액정 표시 장치를 제공하고자 하는 것이다.
- <24> 본 발명이 이루고자 하는 또 다른 기술적 과제는, 이러한 구동 장치 및 이를 포함하는 액정 표시 장치의 구동 방법을 제공하고자 하는 것이다.
- <25> 본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성 및 작용

- <26> 상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 구동 장치는, 게이트 구동 신호의 폭을 한정하는 게이트 출력 인에이블 신호를 생성하는 타이밍 제어부와, 게이트 출력 인에이블 신호의 폭만큼 한정되어 서로 중첩되지 않도록 제어된 게이트 구동 신호를 액정 패널의 다수의 게이트 라인에 순차적으로 제공하는 게이트 구동부와, 서로 인접하여 형성된 두 개의 게이트 라인을 통과한 게이트 구동 신호를 각각 제공받으며, 두 개의 게이트 구동 신호들의 중첩 영역을 검출하여 게이트 출력 인에이블 신호의 폭 조절 신호를 생성하고, 생성된 폭 조절 신호를 상기 타이밍 제어부로 피드백하는 펄스 폭 제어부를 포함하되, 타이밍 제어부는 펄스 폭 제어 신호를 제공받아 게이트 출력 인에이블 신호의 폭을 조절하는 구동 장치를 포함한다.
- <27> 상기 다른 기술적 과제를 달성하기 위한 본 발명의 다른 실시예에 따른 액정 표시 장치는, 다수의 게이트 라인 및 게이트 라인에 교차하는 다수의 데이터 라인을 구비하는 액정 패널과, 게이트 구동 신호의 폭을 한정하는 게이트 출력 인에이블 신호를 생성하는 타이밍 제어부와, 게이트 출력 인에이블 신호의 폭만큼 한정되어 서로 중첩되지 않도록 제어된 게이트 구동 신호를 액정 패널의 다수의 게이트 라인에 순차적으로 제공하는 게이트 구동부와, 서로 인접하여 형성된 두 개의 게이트 라인을 통과한 게이트 구동 신호를 각각 제공받으며, 두 개의 게이트 구동 신호들의 중첩 영역을 검출하여 게이트 출력 인에이블 신호의 폭 조절 신호를 생성하고, 생성된 폭 조절 신호를 상기 타이밍 제어부로 피드백하는 펄스 폭 제어부를 포함하되, 타이밍 제어부는 펄스 폭 제어 신호를 제공받아 게이트 출력 인에이블 신호의 폭을 조절하는 구동 장치를 포함한다.
- <28> 상기 또 다른 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 구동 장치 및 이를 포함하는 액정 표시 장치의 구동 방법은, 게이트 구동 신호의 폭을 한정하는 게이트 출력 인에이블 신호를 생성하는 단계와, 게이트 출력 인에이블 신호의 폭만큼 한정되어 서로 중첩되지 않도록 제어된 게이트 구동 신호를 액정 패널의 다수의 게이트 라인에 순차적으로 제공하는 단계와, 서로 인접하게 형성된 두 개의 게이트 라인을 통과한 게이트 구동 신호를 각각 제공받아 게이트 출력 인에이블 신호의 폭 조절 신호를 생성하는 단계와, 폭 조절 신호로서 게이트

출력 인에이블 신호의 폭을 조절하는 단계를 포함한다.

- <29> 기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.
- <30> 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.
- <31> 이하 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다.
- <32> 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 도 1의 액정 표시 장치의 한 화소에 대한 등가 회로도이고, 도 3은 도 1의 액정 표시 장치의 평면도이다.
- <33> 우선 도 1을 참조하면, 액정 표시 장치(700)는 크게 액정 패널(600) 및 구동 장치(100, 200, 300, 400, 450, 500)를 포함한다. 여기서 구동 장치(100, 200, 300, 400, 450, 500)는 타이밍 제어부(100), 구동 전압 발생부(200), 게이트 구동부(300), 데이터 구동부(400), 감마 전압 발생부(450) 및 펄스 폭 제어부(500) 등을 포함하여 구성된다.
- <34> 액정 패널(600)은 등가 회로로 볼 때 다수의 표시 신호선($G_1 \sim G_N$, $D_1 \sim D_M$)과, 이에 연결되어 있으며 매트릭스(matrix) 형태로 배열된 다수의 단위 화소(pixel)를 포함한다.
- <35> 표시 신호선($G_1 \sim G_N$, $D_1 \sim D_M$)은 액정 패널(600)에 게이트 구동 신호를 전달하는 다수의 게이트 라인($G_1 \sim G_N$) 및 데이터 구동 신호를 전달하는 다수의 데이터 라인($D_1 \sim D_M$)을 포함한다. 여기서 게이트 라인($G_1 \sim G_N$)은 액정 패널(600)의 행 방향으로 연장되어 서로가 거의 평행하며, 데이터 라인($D_1 \sim D_M$)은 액정 패널(600)의 열 방향으로 연장되어 게이트 라인($G_1 \sim G_N$)과 교차하며, 서로가 거의 평행하다.
- <36> 또한 서로 인접하게 형성된 적어도 두 개의 게이트 라인($G_1 \sim G_N$)은 게이트 구동 신호의 전송 방향으로 연장되어 형성될 수 있다. 다시 말하면, 액정 패널(600)의 최하단에 형성된 제N 게이트 라인(G_N)과 이러한 제N 게이트 라인(G_N)에 인접한 제N-1 게이트 라인(G_{N-1})은 소정 부분 연장되어 형성될 수 있으며, 연장된 제N 및 제N-1 게이트 라인(G_N , G_{N-1})은 펄스 폭 제어부(500)의 입력으로 연결될 수 있다. 여기서 연장되는 제N 및 제N-1 게이트 라인(G_N , G_{N-1})은 액정 패널(600) 상에 액정 패널(600)의 일측을 따라 최외곽의 데이터 라인, 예를 들어 제M 데이터 라인(D_M)과 서로 나란하게 형성될 수 있다.
- <37> 이렇게 액정 패널(600)의 일측을 따라 연장되어 형성된 제N 게이트 라인(G_N)과 제N-1 게이트 라인(G_{N-1})은 데이터 구동부(400)를 통해 펄스 폭 제어부(500)의 입력으로 연결될 수 있다.
- <38> 각 단위 화소는 표시 신호선($G_1 \sim G_N$, $D_1 \sim D_M$)에 연결된 스위칭 소자(Q)와 이에 연결된 액정 커패시터(C_{lc}) 및 유지 커패시터(C_{st})를 포함한다. 여기서 유지 커패시터(C_{st})는 필요에 따라 생략할 수 있다.
- <39> 도 2를 참조하면, 액정 패널(600)은 서로 마주보는 제1 표시판(610) 및 제2 표시판(620)과, 두 표시판(610, 620) 사이에 개재된 액정층(630)을 포함한다. 또한 제1 표시판(610)은 앞서 설명한 바와 같이, 다수의 게이트 라인(G_N , G_{N-1})과 게이트 라인(G_N , G_{N-1})에 교차하는 데이터 라인(D_M), 스위칭 소자(Q) 및 화소 전극(PE)을 포함하며, 제2 표시판(620)은 제1 표시판(610)의 화소 전극(PE)에 대응하는 공통 전극(CE) 및 컬러 필터(CF)를 포함한다.
- <40> 여기서 스위칭 소자(Q)는 제1 표시판(610)의 화소 전극(PE)과 제2 표시판(620)의 공통 전극(CE)을 두 단자로 하며, 두 전극(PE, CE) 사이에 개재된 액정층(630)은 유전체로서 기능한다. 또한 화소 전극(PE)은 스위칭 소자(Q)에 연결되며, 공통 전극(CE)은 제2 표시판(620)의 전면에 형성되어 있고, 공통 전압(V_{com})을 인가받는다. 이때 공통 전극(CE)이 제1 표시판(610)에 구비되는 경우도 있으며, 이 경우 두 전극(PE, CE)이 모두 선행 또는 막대형으로 만들어질 수 있다.
- <41> 유지 커패시터(C_{st})는 제1 표시판(610)에 구비된 별개의 신호선(미도시)과 화소 전극(PE)이 중첩되어 이루어지며, 이 별개의 신호선에는 공통 전압(V_{com}) 등의 정해진 전압이 인가된다(독립 배선 방식). 또한 유지 커패시터

(Cst)는 화소 전극(PE)이 절연체를 매개로 바로 위의 전단 게이트선과 중첩되어 이루어질 수도 있다(전단 게이트 방식).

- <42> 한편 색 표시를 구현하기 위해서는 각 단위 화소가 색상을 표시할 수 있도록 하여야 하는데, 이는 화소 전극(PE)에 대응하는 영역에 적색, 녹색 또는 청색의 컬러 필터(CF)를 구비함으로써 가능하다. 여기에서 컬러 필터(CF)는 제2 표시판(620)의 해당 영역에 형성할 수 있으며, 또한 제1 표시판(610)의 화소 전극(PE) 위 또는 아래에 형성할 수도 있다.
- <43> 액정 패널(600)의 제1 및 제2 표시판(610, 620) 중 적어도 하나의 표시판 바깥면에는 빛을 편광시키는 편광자(미도시)가 부착될 수 있다.
- <44> 상술한 구조의 액정 패널(600)에 구동 및 제어 신호를 제공하기 위해 액정 표시 장치(700)는 타이밍 제어부(100), 구동 전압 발생부(200), 게이트 구동부(300), 데이터 구동부(400), 감마 전압 발생부(450) 및 펄스 폭 제어부(500) 등으로 구성된 구동 장치를 포함한다.
- <45> 타이밍 제어부(100)는 외부의 제어기(미도시)로부터 소정의 신호를 제공 받아 게이트 구동부(300) 및 데이터 구동부(400) 등의 동작을 제어하는 신호를 생성하며, 각 해당하는 제어 신호를 게이트 구동부(300) 및 데이터 구동부(400)에 제공한다.
- <46> 또한 타이밍 제어부(100)는 외부로부터 제공되는 영상 신호(R, G, B)를 액정 패널(600)의 동작 조건에 맞도록 처리하여, 데이터 구동 신호로써 데이터 구동부(400)에 제공한다.
- <47> 구동 전압 발생부(200)는 다수의 구동 전압을 생성하여 게이트 구동부(300) 및 액정 패널(600)에 제공한다. 이러한 구동 전압 발생부(200)에서 생성되는 구동 전압으로는 예를 들어 게이트 온 전압(Von), 게이트 오프 전압(Voff) 및 공통 전압(Vcom) 등을 포함한다.
- <48> 게이트 구동부(300)는 액정 패널(600)의 다수의 게이트 라인($G_1 \sim G_N$)에 연결되어 있으며, 구동 전압 발생부(200)로부터 제공된 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 구동 신호를 게이트 라인($G_1 \sim G_N$)에 제공한다.
- <49> 데이터 구동부(400)는 액정 패널(600)의 다수의 데이터 라인($D_1 \sim D_M$)에 연결되어 있으며, 감마 전압 발생부(450)로부터 제공된 다수의 감마 전압에 기초하여 다수의 계조 전압을 생성하고, 생성된 계조 전압을 선택하여 데이터 구동 신호로써 단위 화소에 인가하며, 통상적으로 다수의 집적회로로 이루어진다.
- <50> 여기서 게이트 구동부(300) 및 데이터 구동부(400)는 다수의 구동 집적회로 칩(chip) 형태로 액정 패널(600) 상에 실장되거나, 가요성 인쇄 회로 필름(Flexible Printed Circuit film; FPC) 상에 실장되어 테이프 캐리어 패키지(Tape Carrier Package; TCP)의 형태로 액정 패널(600)에 부착될 수 있다. 또한 게이트 구동부(300) 또는 데이터 구동부(400)는 표시 신호선($G_1 \sim G_N$, $D_1 \sim D_M$) 및 스위칭 소자(Q)와 함께 액정 패널(600)에 집적되어 형성될 수도 있다.
- <51> 감마 전압 발생부(450)는 단위 화소의 투과율과 관련된 두 별의 복수 감마 전압을 생성할 수 있다. 즉, 두 별의 감마 전압 중 한 별은 정극성 전압이고, 다른 한 별은 부극성 전압이 된다. 여기서 정극성 전압과 부극성 전압은 공통 전압(Vcom)에 대해 극성이 반대인 전압을 의미하며, 반전 구동 시 교대하여 액정 패널(600)에 각각 제공된다.
- <52> 펄스 폭 제어부(500)는 액정 패널(600)의 서로 인접하게 형성된 적어도 두 개의 게이트 라인($G_1 \sim G_N$)과 연결되며, 소정의 신호(OE_CONT)를 생성하여 타이밍 제어부(100)로 피드백한다. 다시 말하면, 펄스 폭 제어부(500)는 예를 들어 액정 패널(600)의 최하단에 형성된 제N 게이트 라인(G_N) 및 이에 인접하여 형성된 제N-1 게이트 라인(G_{N-1})과 연결되며, 소정의 신호(OE_CONT)를 생성하여 타이밍 제어부(100)로 피드백한다. 이러한 펄스 폭 제어부(500)의 동작은 후에 도 3 내지 도 6을 참조하여 상세히 설명한다.
- <53> 상술한 바와 같이 구동 장치(100, 200, 300, 400, 450, 500)는 외부로부터 구동 및 제어 신호를 제공받아 적절히 처리하여 액정 패널(600)의 구동 및 제어 신호로 제공하게 된다. 이하에서 이러한 구동 장치(100, 200, 300, 400, 450, 500)의 동작에 대해 좀 더 상세히 설명한다.
- <54> 타이밍 제어부(100)는 외부의 그래픽 제어기(미도시)로부터 R, G, B 영상 신호(R, G, B) 및 이의 표시를 제어하

는 입력 제어 신호, 예를 들면 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 메인 클럭 신호(MCLK) 및 데이터 인에이블 신호(DE) 등을 제공받는다.

- <55> 타이밍 제어부(100)는 이러한 입력 제어 신호를 기초로 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성하고, 영상 신호(R, G, B)를 액정 패널(600)의 동작 조건에 맞도록 적절히 처리한다.
- <56> 여기서 타이밍 제어부(100)에서 생성된 게이트 제어 신호(CONT1)는 게이트 구동부(300)에 제공되고, 데이터 제어 신호(CONT2) 및 처리된 영상 데이터 신호(R', G', B')는 데이터 구동부(400)에 제공된다.
- <57> 게이트 제어 신호(CONT1)는 게이트 온 펄스(게이트 온 전압 구간)의 출력 시작을 지시하는 수직 동기 신호(STV), 게이트 온 펄스의 출력 시기를 제어하는 게이트 클럭 신호(CPV) 및 게이트 온 펄스, 즉 게이트 구동 신호의 폭을 한정하여 각각의 게이트 구동 신호가 서로 중첩되지 않도록 제어하는 게이트 출력 인에이블 신호(OE) 등을 포함할 수 있다.
- <58> 데이터 제어 신호(CONT2)는 영상 데이터(R', G', B')의 입력 시작을 지시하는 수평 동기 시작 신호(STH), 데이터 라인(D₁~D_M)에 해당하는 데이터 구동 신호를 인가하라는 로드 신호(LOAD), 공통 전압(Vcom)에 대한 데이터 구동 신호의 극성을 반전시키는 반전 구동 신호(RVS) 및 데이터 클럭 신호(HCLK) 등을 포함할 수 있다.
- <59> 또한 타이밍 제어부(100)는 펄스 폭 제어부(500)로부터 피드백된 폭 조절 신호(OE_CONT)를 기초로 하여 게이트 출력 인에이블 신호(OE)의 폭을 조절할 수 있으며, 이렇게 조정된 게이트 출력 인에이블 신호(OE)로서 게이트 온 펄스, 즉 게이트 구동 신호의 폭을 한정하여 서로 중첩되지 않도록 제어할 수 있다.
- <60> 데이터 구동부(400)는 타이밍 제어부(100)로부터 제공되는 데이터 제어 신호(CONT2)에 따라 액정 패널(600)의 한 행에 대응하는 영상 데이터(R', G', B')를 차례로 입력받고, 게조 전압 중 각 영상 데이터에 대응하는 게조 전압을 선택함으로써 영상 데이터(R', G', B')를 해당 데이터 구동 신호로 변환한다.
- <61> 게이트 구동부(300)는 타이밍 제어부(100)로부터 제공되는 게이트 온 전압(Von), 즉 게이트 출력 인에이블 신호(OE)의 폭만큼 한정되어 서로 중첩되지 않도록 제어된 게이트 구동 신호를 액정 패널(600)의 게이트 라인(G₁~G_N)에 순차적으로 제공하여 게이트 라인(G₁~G_N)에 연결된 스위칭 소자(Q)를 턴온(turn-on)시킨다.
- <62> 여기서 하나의 게이트 라인(G₁~G_N)에 게이트 온 전압(Von)이 인가되어 이에 연결된 한 행의 스위칭 소자(Q)가 턴온되어 있는 동안[이 기간을 '1H' 또는 '1 수평 주기(horizontal period)'] 이라고 하며, 수평 동기 신호(STH), 데이터 인에이블 신호(DE), 게이트 클럭 신호(CPV)의 한 주기와 동일함], 데이터 구동부(400)는 각 데이터 구동 신호를 해당 데이터 라인(D₁~D_M)에 공급한다. 이렇게 공급된 데이터 구동 신호는 턴온된 스위칭 소자(Q)를 통해 해당 단위 화소에 인가된다.
- <63> 펄스 폭 제어부(500)는 액정 패널(600)의 서로 인접한 두 개의 게이트 라인(G₁~G_N)으로부터 게이트 구동 신호를 제공받는다. 예를 들어 펄스 폭 제어부(500)는 액정 패널(600)의 최하단에 형성된 제N 게이트 라인(G_N) 및 이에 인접하여 형성된 제N-1 게이트 라인(G_{N-1})을 통과한 두 개의 게이트 구동 신호를 각각 제공받는다.
- <64> 또한 펄스 폭 제어부(500)는 제공받은 두 개의 게이트 구동 신호의 중첩 영역을 검출하여 소정의 제어 신호, 예를 들어 폭 조절 신호(OE_CONT)를 생성한다. 여기서 폭 조절 신호(500)는 두 개의 게이트 구동 신호가 동일한 시간축 상에서 동시에 하이(high)인 영역을 검출하여 생성될 수 있다. 이렇게 생성된 폭 조절 신호(OE_CONT)는 타이밍 제어부(100)로 피드백된다. 여기서 타이밍 제어부(100)는 이러한 폭 조절 신호(OE_CONT)를 기초로 게이트 출력 인에이블 신호(OE)의 폭을 조절하여 게이트 구동 신호의 폭을 한정하게 된다.
- <65> 이러한 폭 조절 제어부(500)는 액정 패널(600)의 한 프레임(frame) 동작, 즉 액정 패널(600)의 모든 게이트 라인(G₁~G_N)에 대하여 순차적으로 게이트 구동 신호를 인가하여 모든 단위 화소에 데이터 구동 신호가 인가되는 동작동안 적어도 한번 동작하여 폭 조절 신호(OE_CONT)를 생성할 수 있다. 여기서 폭 조절 신호(OE_CONT)는 액정 패널(600)의 다음 프레임 동작에 적용되어 액정 패널(600)에 제공되는 게이트 구동 신호의 폭을 한정할 수 있다.
- <66> 이하 도 3 내지 도 6을 참조하여 상술한 펄스 폭 제어부에 대해 상세히 설명한다.
- <67> 도 3은 도 1의 펄스 폭 제어부의 블록도이고, 도 4는 도 3의 신호 생성부에 이용되는 회로의 구성도이고, 도 5는 도 4의 신호들의 파형도이다.

- <68> 우선 도 1 및 도 3을 참조하면, 펄스 폭 제어부(500)는 신호 생성부(510) 및 A/D 변환부(520)를 포함하여 구성될 수 있다.
- <69> 신호 생성부(510)는 액정 패널(600)의 서로 인접한 두 게이트 라인(G_N , G_{N-1})으로부터 게이트 구동 신호(GS_1 , GS_2)를 각각 제공받는다. 여기서 신호 생성부(510)로 입력되는 게이트 구동 신호(GS_1 , GS_2)는 예를 들어 액정 패널(600)의 최하단에 형성된 제N 게이트 라인(G_N) 및 제N 게이트 라인(G_N)에 인접하여 위치하는 제N-1 게이트 라인(G_{N-1})을 통과하여 신호 생성부(510)의 입력으로 제공되는 제1 게이트 구동 신호(GS_1) 및 제2 게이트 구동 신호(GS_2)일 수 있다.
- <70> 또한 신호 생성부(510)는 입력된 두 개의 게이트 구동 신호(GS_1 , GS_2), 즉 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)의 중첩 영역을 검출하여 소정의 검출 신호(D_S)를 생성한다. 예를 들어 신호 생성부(510)는 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)가 동일 시간축 상에서 동시에 하이(high)인 영역을 검출하여 검출 신호(D_S)를 생성할 수 있다.
- <71> 도 4 및 도 5를 참조하여 상술한 신호 생성부의 동작에 대해 좀 더 상세히 설명하면 다음과 같다.
- <72> 도 3 및 도 4를 참조하면, 신호 생성부(510)는 낸드(NAND) 게이트(511)를 구비하는 논리 회로로 구성될 수 있다. 여기서 신호 생성부(510)는 앞서 설명한 바와 같이, 액정 패널의 두 개의 게이트 라인으로부터 게이트 구동 신호(GS_1 , GS_2)를 각각 제공받아 검출 신호(D_S)를 생성한다. 다시 말하면, 신호 생성부(510)의 하나의 입력단, 즉 낸드 게이트(511)의 제1 입력으로 액정 패널(600)의 제N 게이트 라인(G_N)을 통과한 제1 게이트 구동 신호(GS_1)가 제공되고, 낸드 게이트(511)의 제2 입력으로 액정 패널(600)의 제N-1 게이트 라인(G_{N-1})을 통과한 제2 게이트 구동 신호(GS_2)가 제공된다. 이때 낸드 게이트(511)는 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)의 중첩 영역을 검출하여 검출 신호(D_S)를 생성한다.
- <73> 도 5를 참조하면, 낸드 게이트(511)의 제2 입력으로 제공되는 제2 게이트 구동 신호(GS_2)는 시간 t_0 에서 t_2 까지의 시간동안 하이(high)이다. 또한 낸드 게이트(511)의 제1 입력으로 제공되는 제1 게이트 구동 신호(GS_1)는 시간 t_1 에서 t_3 까지의 시간동안 하이(high)이다. 따라서 신호 생성부(510)는 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)가 중첩되는 영역, 즉 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)가 동시에 하이(high)인 영역을 검출하여 검출 신호(D_S)를 생성한다. 이러한 검출 신호(D_S)는 시간 t_1 에서 t_2 까지의 시간동안 로우(low)이며, 나머지 시간, 즉 시간 t_1 에서 t_2 까지의 시간 영역을 제외한 나머지 시간 영역 동안에는 하이(high)이다.
- <74> 여기서 본 실시예에서는 신호 생성부가 낸드 게이트로 구성되는 예를 들어 설명하였으나, 본 발명은 이에 한정하지 않으며, 두 개의 신호의 중첩 영역을 검출할 수 있는 공지된 모든 회로 유닛이 사용될 수 있음은 자명한 일이다.
- <75> 다시 도 3을 참조하면, 신호 생성부(510)에 의해 생성된 검출 신호(D_S)는 A/D 변환부(520)의 입력으로 제공되며, A/D 변환부(520)는 이러한 검출 신호(D_S)를 아날로그-디지털 변환하여 소정의 폭 조절 신호(OE_CONT)를 생성한다. 여기서 폭 조절 신호(OE_CONT)는 검출 신호(D_S)의 폭, 즉 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)가 동시에 하이(high)인 시간동안 검출된 검출 신호(D_S)의 펄스 폭 정보를 포함할 수 있다.
- <76> 이렇게 생성된 폭 조절 신호(OE_CONT)는 타이밍 제어부(100)로 피드백되며, 타이밍 제어부(100)는 이러한 폭 조절 신호(OE_CONT)를 기초로하여 게이트 출력 인에이블 신호(OE)의 폭을 조정한다. 또한 타이밍 제어부(100)는 조정된 게이트 출력 인에이블 신호(OE)의 폭만큼 게이트 구동 신호의 폭을 한정하여 서로 중첩되지 않도록 제어한다.
- <77> 이하 도 6을 참조하여 상술한 펄스 폭 제어부에 의한 타이밍 제어부의 동작에 대해 상세히 설명한다.
- <78> 도 6은 도 1의 타이밍 제어부의 동작에 의한 신호들의 파형도이다.
- <79> 도 1 및 도 6을 참조하면, 앞서 설명한 바와 같이, 타이밍 제어부(100)는 게이트 구동 신호(GS_1 , GS_2)의 폭을 한정하는 게이트 출력 인에이블 신호(OE)를 생성한다. 이러한 게이트 인에이블 신호(OE)는 시간 t_1 에서 t_2 까지의 시간동안 하이(high)이다. 따라서 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)는 게이트 출력 인에이블 신호(OE)의

폭만큼 한정되어 서로 중첩되지 않게 된다.

- <80> 다시 말하면, 제2 게이트 구동 신호(GS_2)는 게이트 인에이블 신호(OE)의 라이징 에지(rising-edge)에 동기되어 턴오프(turn-off)되며, 시간 t_0 에서 t_1 까지의 시간동안 하이(high)이다. 또한 제1 게이트 구동 신호(GS_1)는 게이트 인에이블 신호(OE)의 폴링 에지(falling-edge)에 동기되어 턴온(turn-on)되며, 시간 t_2 에서 t_4 까지의 시간동안 하이(high)이다.
- <81> 즉, 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)는 게이트 출력 인에이블 신호(OE)의 폭만큼 한정되어 서로 중첩되지 않으며, 게이트 구동부(300)는 게이트 출력 인에이블 신호(OE)에 의해 제어된 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)를 액정 패널(600)의 게이트 라인($G \sim G_N$)에 순차적으로 제공한다.
- <82> 여기서 제1 게이트 구동 신호(GS_1)는 액정 패널(600)의 최하단에 형성된 제N 게이트 라인(G_N)에 제공되는 게이트 구동 신호이며, 제2 게이트 구동 신호(GS_2)는 제N 게이트 라인(G_N)에 인접한 제N-1 게이트 라인(G_{N-1})에 제공되는 게이트 구동 신호일 수 있다.
- <83> 또한 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)는 액정 패널(600)의 제N 및 제N-1 게이트 라인(G_N , G_{N-1})을 통과하면서 액정 패널(600) 및 게이트 구동부(300)의 배선에 의해 발생하는 RC 딜레이에 의해 소정의 시간 폭(Δt)만큼 딜레이된다. 즉, 제2 게이트 구동 신호(GS_2)는 소정의 시간 폭(Δt)만큼 딜레이되어 시간 t_0 에서 t_3 까지의 시간동안 하이이고, 제1 게이트 구동 신호(GS_1)는 소정의 시간 폭(Δt)만큼 딜레이되어 시간 t_2 에서 t_5 까지의 시간동안 하이가 된다.
- <84> 이에 따라 펄스 폭 제어부(500)는 앞서 도 3 내지 도 5의 도면을 참조하여 설명한 바와 같이, 제1 및 제2 게이트 구동 신호(GS_1 , GS_2), 즉 액정 패널(600)의 제N 및 제N-1 게이트 라인(G_N , G_{N-1})을 통과하며 딜레이된 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)를 입력받아 소정의 폭 조절 신호(OE_CONT)를 생성한다. 이렇게 생성된 폭 조절 신호(OE_CONT)는 타이밍 제어부(100)로 피드백되어 게이트 출력 인에이블 신호(OE)의 폭을 조절하게 된다. 여기서 폭 조절 신호(OE_CONT)에 의해 조정된 게이트 출력 인에이블 신호(OE')는 제1 및 제2 게이트 구동 신호(GS_1 , GS_2)의 중첩 영역만큼의 폭, 즉 시간 t_2 에서 t_3 까지의 시간동안의 폭으로 하이(high)가 된다.
- <85> 이러한 조정된 게이트 출력 인에이블 신호(OE')는 액정 패널(600)의 다음 프레임에 적용되게 되며, 따라서 액정 패널(600)의 게이트 라인($G_1 \sim G_N$)에 제공되는 새로운 제1 및 제2 게이트 구동 신호(GS_1' , GS_2')는 조정된 게이트 출력 인에이블 신호(OE')의 폭만큼 한정되어 서로 중첩되지 않게 된다.
- <86> 다시 말하면, 액정 패널(600)의 제N-1 게이트 라인(G_{N-1})에 제공되는 새로운 제2 게이트 구동 신호(GS_2')는 조정된 게이트 출력 인에이블 신호(OE')의 라이징 에지에 동기되어 턴오프되며, 시간 t_0 에서 t_2 까지의 시간동안 하이(high)이다. 또한 액정 패널(600)의 제N 게이트 라인(G_N)에 제공되는 새로운 제1 게이트 구동 신호(GS_1')는 조정된 게이트 출력 인에이블 신호(OE')의 폴링 에지에 동기되어 턴온되며, 시간 t_3 에서 t_5 까지의 시간동안 하이(high)이다. 따라서 두 개의 새로운 제1 및 제2 게이트 구동 신호(GS_1' , GS_2')는 조정된 게이트 출력 인에이블 신호(OE')의 폭, 즉 시간 t_2 에서 t_3 까지의 시간동안의 폭만큼 한정되어 서로 중첩되지 않게 되며, 이에 따라 액정 표시 장치의 스위칭 에러를 방지할 수 있다.
- <87> 이하 도 7을 참조하여 도 1의 액정 표시 장치의 다른 실시예에 대해 상세히 설명한다. 설명의 편의를 위하여 도 1의 도면에 도시된 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고 따라서 그 설명은 생략한다. 도 7은 도 1의 다른 실시예에 따른 액정 표시 장치의 블록도이다.
- <88> 도 7을 참조하면, 액정 표시 장치(701)는 앞서 설명한 바와 같이, 크게 액정 패널(601) 및 구동 장치(100, 200, 300, 400, 450, 501)를 포함한다.
- <89> 액정 패널(601)은 등가 회로로 볼 때 다수의 표시 신호선($G_1 \sim G_N$, $D_1 \sim D_M$)과, 이에 연결되어 있으며 매트릭스(martix) 형태로 배열된 다수의 단위 화소(pixel)를 포함한다.
- <90> 또한 액정 패널(601)은 소정 영역에 형성된 펄스 폭 제어부(501)를 더 포함할 수 있다. 이러한 펄스 폭 제어부(501)는 앞서 설명한 바와 같이, 두 개의 게이트 라인($G_1 \sim G_N$)을 통과한 게이트 구동 신호를 입력으로 제공받아

소정의 제어 신호, 예를 들어 폭 조절 신호(OE_CONT)를 생성한다. 다시 말하면, 액정 패널(601)의 최하단에 형성된 제N 게이트 라인(G_N)과 이러한 제N 게이트 라인(G_N)에 인접한 제N-1 게이트 라인(G_{N-1})은 소정 부분 연장되어 형성될 수 있으며, 연장된 제N 및 제N-1 게이트 라인(G_N , G_{N-1})은 펄스 폭 제어부(501)의 입력으로 연결될 수 있다. 또한 펄스 폭 제어부(501)의 출력, 즉 폭 조절 신호(OE_CONT)는 액정 패널(601) 상에 형성된 소정의 신호 전송 라인(미도시)을 통해 타이밍 제어부(100)로 피드백된다. 다시 말하면, 액정 패널(601)은 일측을 따라 최외곽 데이터 라인, 예를 들어 제M 데이터 라인(D_M)과 서로 나란하게 형성된 신호 전송 라인을 더 포함할 수 있으며, 펄스 폭 제어부(501)로부터 출력되는 폭 조절 신호(OE_CONT)는 이러한 신호 전송 라인을 통해 타이밍 제어부(100)로 피드백된다. 이때 타이밍 제어부(100)는 피드백된 폭 조절 신호(OE_CONT)를 기초로 게이트 출력 인에이블 신호(OE)의 폭을 조정하고, 이렇게 조정된 게이트 인에이블 신호(OE)의 폭만큼 게이트 구동 신호의 폭을 한정하여 서로 중첩되지 않도록 한다.

- <91> 또한 펄스 폭 제어부(501)는 액정 패널(601)의 게이트 라인($G_1 \sim G_N$) 및 데이터 라인($D_1 \sim D_M$)과 동시에 형성될 수 있다.
- <92> 구동 장치(100, 200, 300, 400, 450, 501)는 타이밍 제어부(100), 구동 전압 발생부(200), 게이트 구동부(300), 데이터 구동부(400), 감마 전압 발생부(450) 및 펄스 폭 제어부(501) 등을 포함하여 구성된다. 여기서 펄스 폭 제어부(501)는 앞서 설명한 바와 같이, 액정 패널(601)의 소정 영역에 위치할 수 있다.
- <93> 이하 도 8을 참조하여 도 1의 액정 표시 장치의 또 다른 실시예에 대해 상세히 설명한다. 설명의 편의를 위하여 도 1 및 도 7의 도면에 도시된 각 부재와 동일 기능을 갖는 부재는 동일 부호로 나타내고 따라서 그 설명은 생략한다. 도 8은 도 1의 또 다른 실시예에 따른 액정 표시 장치의 블록도이다.
- <94> 도 8을 참조하면, 액정 표시 장치(702)는 앞서 설명한 바와 같이, 크게 액정 패널(602) 및 구동 장치(100, 200, 300, 400, 450, 502, 503)를 포함한다.
- <95> 액정 패널(602)은 다수의 게이트 라인($G_1 \sim G_N$), 다수의 데이터 라인($D_1 \sim D_M$) 및 단위 화소(pixel)를 포함한다. 또한 액정 패널(602)은 게이트 라인($G \sim G_N$)의 진행 방향으로 분할된 적어도 두 개의 영역을 포함할 수 있다.
- <96> 예를 들면 액정 패널(602)은 제1 내지 제N/2 게이트 라인들($G_1 \sim G_{N/2}$)로 구성된 제1 영역(602a)과 제N/2+1 내지 제N 게이트 라인들($G_{N/2+1} \sim G_N$)로 구성된 제2 영역(602b)을 포함할 수 있다.
- <97> 또한 액정 패널(602)의 제1 영역(602a)의 최하단에 형성된 제N/2 게이트 라인($G_{N/2}$)과 이에 인접하는 제N/2-1 게이트 라인($G_{N/2-1}$), 제2 영역(602b)의 최하단에 형성된 제N 게이트 라인(G_N)과 이에 인접하는 제N-1 게이트 라인(G_{N-1})은 소정 부분 연장되어 형성될 수 있다.
- <98> 여기서 연장된 제N/2 게이트 라인($G_{N/2}$), 제N/2-1 게이트 라인($G_{N/2-1}$), 제N 게이트 라인(G_N) 및 제N-1 게이트 라인(G_{N-1})은 액정 패널(602)의 일측을 따라 최외곽의 데이터 라인, 예를 들어 제M 데이터 라인(D_M)과 서로 나란하게 형성될 수 있다.
- <99> 구동 장치(100, 200, 300, 400, 450, 502, 503)는 타이밍 제어부(100), 구동 전압 발생부(200), 게이트 구동부(300), 데이터 구동부(400), 감마 전압 발생부(450), 제1 펄스 폭 제어부(502) 및 제2 펄스 폭 제어부(503) 등을 포함하여 구성될 수 있다. 또한 제1 및 제2 펄스 폭 제어부(502, 503) 각각은 앞서 설명한 바와 같이, 신호 생성부와 A/D 변환부를 포함하여 구성될 수 있다.
- <100> 여기서 타이밍 제어부(100), 구동 전압 발생부(200), 게이트 구동부(300), 데이터 구동부(400) 및 감마 전압 발생부(450)의 구조와 동작은 앞서 도 1 및 도 7을 참조하여 설명한 바와 실질적으로 동일하다.
- <101> 제1 펄스 폭 제어부(502)는 액정 패널(602)의 제1 영역(602a)에 형성된 제N/2 게이트 라인($G_{N/2}$) 및 제N/2-1 게이트 라인($G_{N/2-1}$)과 연결되며, 제N/2 게이트 라인($G_{N/2}$) 및 제N/2-1 게이트 라인($G_{N/2-1}$)을 통과한 게이트 구동 신호를 각각 제공받아 제1 폭 조절 신호(OE_CONT1)를 생성한다. 즉, 제1 펄스 폭 제어부(502)는 제N/2 게이트 라인($G_{N/2}$) 및 제N/2-1 게이트 라인($G_{N/2-1}$)을 통과한 두 개의 게이트 구동 신호의 중첩 영역을 검출하여 소정의 검출 신호를 생성하고, 이러한 검출 신호를 아날로그-디지털 변환하여 제1 폭 조절 신호(OE_CONT)를 생성한다.

- <102> 또한 제2 펄스 폭 제어부(503)는 액정 패널(602)의 제2 영역(602b)에 형성된 제N 게이트 라인(G_N) 및 제N-1 게이트 라인(G_{N-1})과 연결되며, 제N 게이트 라인(G_N) 및 제N-1 게이트 라인(G_{N-1})을 통과한 게이트 구동 신호를 각각 제공받아 제2 폭 조절 신호(OE_CONT_2)를 생성한다. 마찬가지로 제2 펄스 폭 제어부(503)는 제N 게이트 라인(G_N) 및 제N-1 게이트 라인(G_{N-1})을 통과한 두 개의 게이트 구동 신호의 중첩 영역을 검출하여 소정의 검출 신호를 생성하고, 이러한 검출 신호를 아날로그-디지털 변환하여 제2 폭 조절 신호(OE_CONT_2)를 생성한다.
- <103> 이렇게 생성된 제1 및 제2 폭 조절 신호(OE_CONT_1 , OE_CONT_2)는 타이밍 제어부(100)로 각각 피드백되며, 타이밍 제어부(100)는 이러한 제1 및 제2 폭 조절 신호(OE_CONT_1 , OE_CONT_2)를 기초로 게이트 출력 인에이블 신호(OE)의 폭을 조정한다. 또한 타이밍 제어부(100)는 조정된 게이트 인에이블 신호(OE)의 폭만큼 게이트 구동 신호의 폭을 한정하여 각각의 게이트 구동 신호가 서로 중첩되지 않도록 제어한다.
- <104> 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

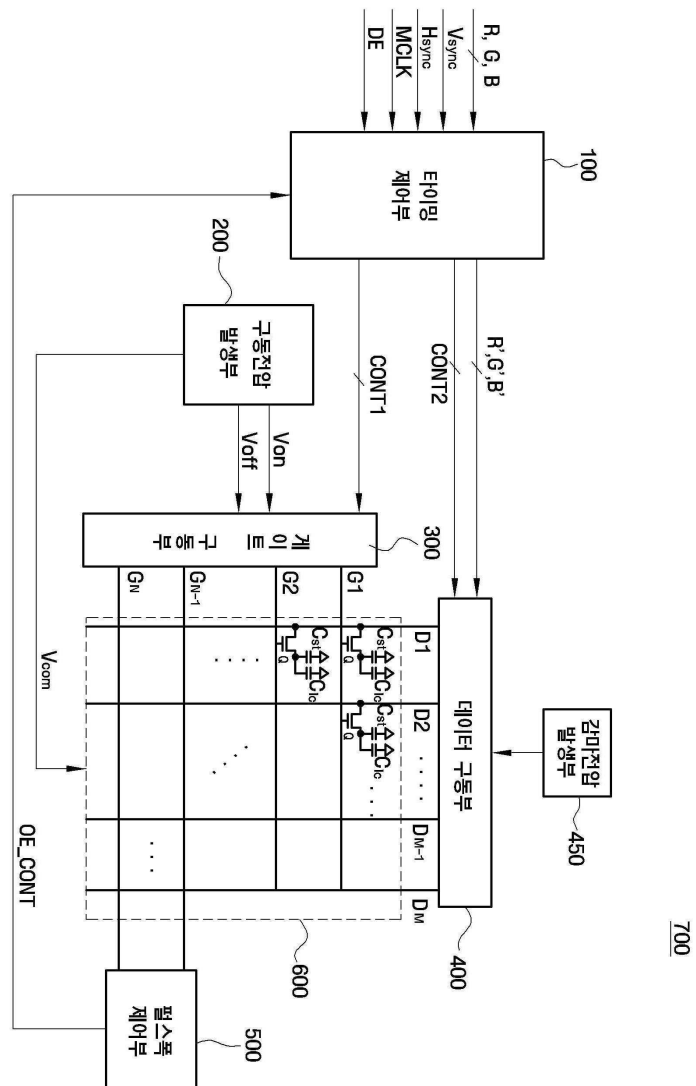
- <105> 상술한 바와 같은 본 발명의 구동 장치, 이를 포함하는 액정 표시 장치 및 이의 구동 방법에 의하면 다음과 같은 효과가 하나 혹은 그 이상 있다.
- <106> 첫째, 최적의 게이트 출력 인에이블 신호를 구현하여 액정 표시 장치의 표시 품질을 향상시킬 수 있다는 장점이 있다.
- <107> 둘째, RC 딜레이로 인한 액정 패널의 라인간의 간섭을 제거하여 액정 표시 장치의 스위칭 에러를 방지할 수 있다는 장점이 있다.
- <108> 셋째, 구동 환경에 따라 자동으로 최적의 게이트 출력 인에이블 신호를 구현할 수 있다는 장점이 있다.

도면의 간단한 설명

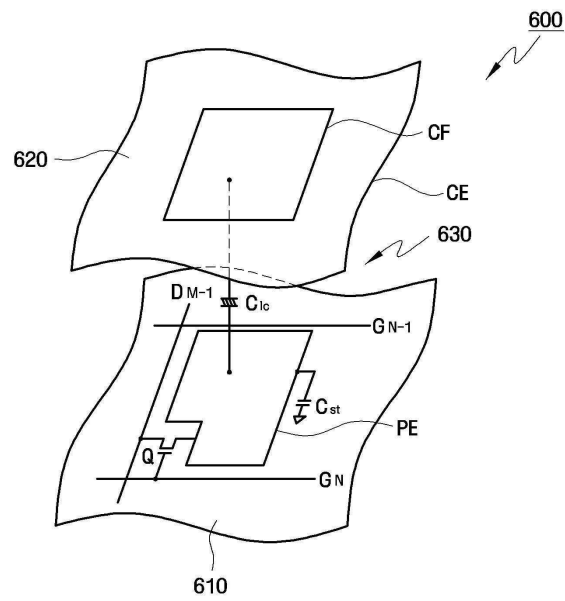
- <1> 도 1은 본 발명의 일 실시예에 따른 액정 표시 장치의 블록도이다.
- <2> 도 2는 도 1의 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- <3> 도 3은 도 1의 펄스 폭 제어부의 블록도이다.
- <4> 도 4는 도 3의 신호 생성부에 이용되는 회로의 구성도이다.
- <5> 도 5는 도 4의 신호들의 파형도이다.
- <6> 도 6은 도 1의 타이밍 제어부의 동작에 의한 신호들의 파형도이다.
- <7> 도 7은 도 1의 다른 실시예에 따른 액정 표시 장치의 블록도이다.
- <8> 도 8은 도 1의 또 다른 실시예에 따른 액정 표시 장치의 블록도이다.
- <9> (도면의 주요부분에 대한 부호의 설명)
- | | |
|---------------------------|--------------------|
| <10> 100: 타이밍 제어부 | 200: 구동 전압 발생부 |
| <11> 300: 게이트 구동부 | 400: 데이터 구동부 |
| <12> 450: 감마 전압 발생부 | 500, 501: 펄스 폭 제어부 |
| <13> 502: 제1 펄스 폭 제어부 | 503: 제2 펄스 폭 제어부 |
| <14> 600, 601, 602: 액정 패널 | 602a: 제1 영역 |
| <15> 602b: 제2 영역 | 510: 신호 생성부 |
| <16> 511: 낸드 게이트 | 520: A/D 변환부 |

도면

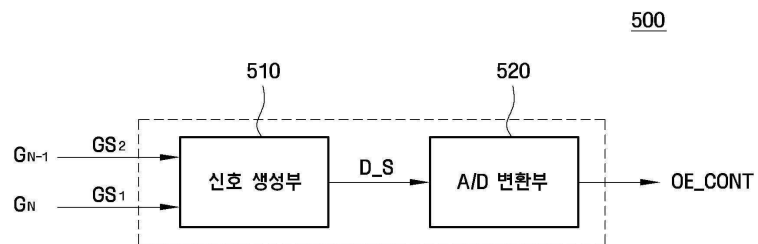
도면1



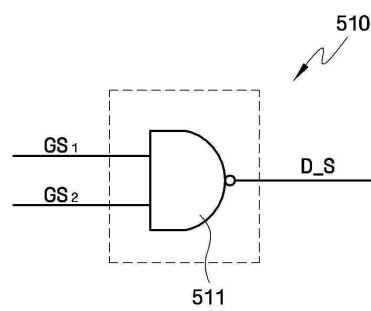
도면2



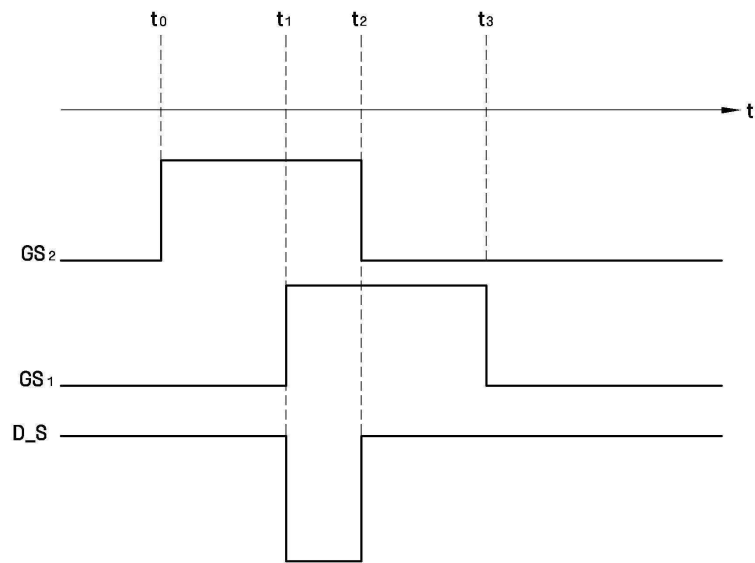
도면3



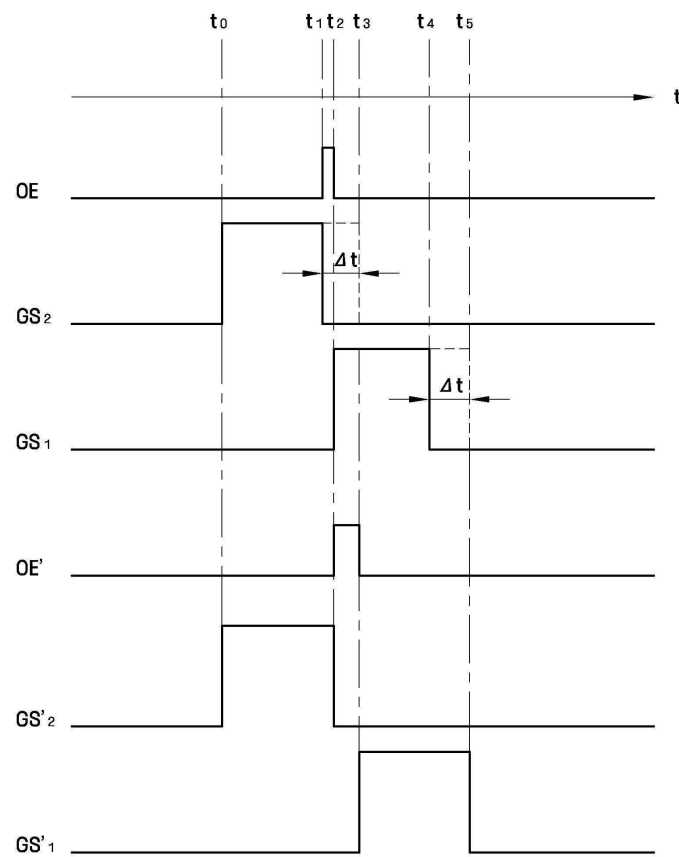
도면4



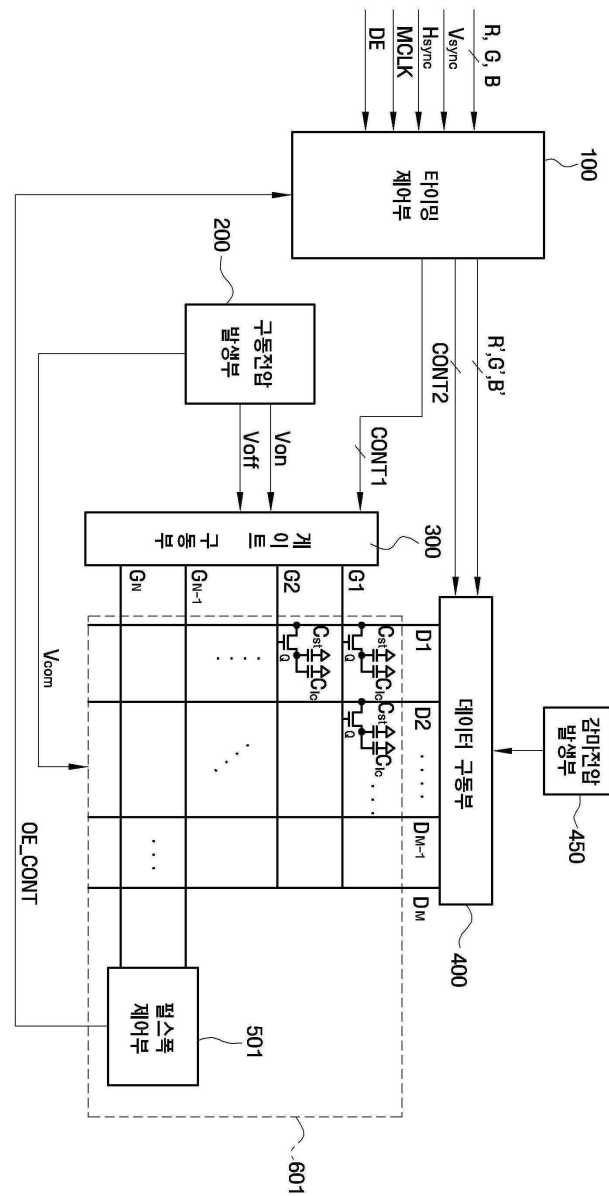
도면5



도면6



도면7



701

도면8

