



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2014년04월17일

(11) 등록번호 10-1384014

(24) 등록일자 2014년04월03일

(51) 국제특허분류(Int. Cl.)

G02F 1/1345 (2006.01)

(21) 출원번호 10-2006-0107399

(22) 출원일자 2006년11월01일

심사청구일자 2011년10월28일

(65) 공개번호 10-2008-0039720

(43) 공개일자 2008년05월07일

(56) 선행기술조사문헌

KR1020050001064 A

JP2004310132 A*

KR1020050001064 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

박재현

경상북도 구미시 인동26길 65, 미래주공아파트
102동 1604호 (진평동)

이주홍

경상북도 칠곡군 석적읍 석적로 955-19, 203동
505호 (우방신천지아파트)

(74) 대리인

서교준

전체 청구항 수 : 총 4 항

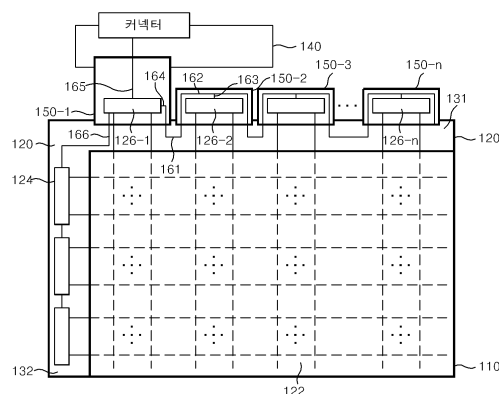
심사관 : 유창훈

(54) 발명의 명칭 액정 표시 장치

(57) 요약

본 발명은 칩 온 필름(COF)을 이용한 액정 표시 장치에 관한 것으로서, 본 발명의 목적은 데이터 드라이브 IC가 실장된 테이프 캐리어 패키지(TCP)를 이용하여 기판상의 신호라인을 절감시킬 수 있는 액정표시장치를 제공하는 것이다. 이를 위해 본 발명에 따른 액정 표시 장치는, 상판과 하판으로 구성된 액정패널과; 인쇄회로기판과 상기 하판의 제1 주변영역에 형성된 제1 데이터라인 그룹과 접속되어진 제1 테이프 캐리어 패키지와; 상기 제1 주변영역에 형성된 또 다른 데이터라인 그룹과 연결되어 있는 데이터 드라이브 IC를 각각 포함하고 있는 제2 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지와; 상기 하판 중 상기 제1 내지 제n 테이프 캐리어 패키지가 형성되어 있지 않은 제2 주변영역에 형성된 게이트 드라이브 IC들을 포함하며, 상기 제1 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지 중 인접된 테이프 캐리어 패키지들 간의 라인 온 글래스(LOG) 방식으로 형성된 제1 신호선에 의해 연결되어 있는 것을 특징으로 한다.

대 표 도 - 도3



특허청구의 범위

청구항 1

상판과 하판으로 구성된 액정패널과;

인쇄회로기판과 상기 하판의 제1 주변영역에 형성된 제1 데이터라인 그룹과 접속되어진 제1 테이프 캐리어 패키지;

상기 제1 주변영역에 형성된 또 다른 데이터라인 그룹과 연결되어져 있는 데이터 드라이브 IC를 각각 포함하고 있는 제2 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지;

상기 하판 중 상기 제1 내지 제n 테이프 캐리어 패키지가 형성되어 있지 않은 제2 주변영역에 형성된 게이트 드라이브 IC들; 그리고

상기 제1 테이프 캐리어 패키지에 실장된 타이밍 컨트롤용 데이터 드라이브 IC;를 포함하고,

인접해 있는 테이프 캐리어 패키지들이, 라인 온 글래스(LOG) 방식으로 형성된 제1 신호선들에 의해 연결되고,

상기 제2 내지 제n 테이프 캐리어 패키지 내부에는, 상기 제1 신호선들과 연결되어 있는 두 개의 제2 신호선이 형성되고,

상기 제2 신호선으로부터 분기된 제3 신호선은 상기 제2 내지 제n 테이프 캐리어 패키지 내부에 실장된 데이터 드라이브 IC와 연결되고,

상기 타이밍 컨트롤용 데이터 드라이브 IC로부터 인출된 제4 신호선은 상기 제1 신호선과 연결되고,

상기 타이밍 컨트롤용 데이터 드라이브 IC는 제5 신호선을 통해 상기 인쇄회로기판과 연결되며,

상기 게이트 드라이브 IC들 중 적어도 어느 하나는 상기 타이밍 컨트롤용 데이터 드라이브 IC로부터 인출된 제6 신호선과 연결되는 액정표시장치.

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

제 1 항에 있어서,

상기 제6 신호선은 라인 온 글래스 방식으로 상기 하판에 형성되어져 있는 것을 특징으로 하는 액정표시장치.

청구항 8

제 1 항에 있어서,

상기 게이트 드라이브 IC들은,

칩 온 글래스(COG) 방식으로 상기 하판에 형성되어져 있는 것을 특징으로 하는 액정표시장치.

청구항 9

제 1 항에 있어서,

상기 게이트 드라이브 IC들은,

상기 하판과 연결되어져 있는 게이트 테이프 캐리어 패키지들 각각에 실장되어 있는 것을 특징으로 하는 액정표시장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0011] 본 발명은 액정 표시 장치에 관한 것으로, 특히 칩 온 필름(COF)을 이용한 액정 표시 장치에 관한 것이다.
- [0012] 액정 표시 장치는 전계를 이용하여 유전 이방성을 갖는 액정의 광투과율을 조절함으로써 화상을 표시하게 된다. 이를 위하여, 액정 표시 장치는 화소 매트릭스를 갖는 액정 패널과, 액정 패널을 구동하기 위한 드라이버를 구비한다.
- [0013] 도 1은 종래의 일반적인 액정표시장치의 일실시에 구성도이다.
- [0014] 액정 표시 장치는 도 1에 도시된 바와 같이 화소 매트릭스를 갖는 액정 패널(10)과, 액정 패널(10)의 게이트 라인들(GL1 내지 GLm)을 구동하기 위한 게이트 드라이버(12)와, 액정 패널(10)의 데이터 라인들(DL1 내지 DLn)을 구동하기 위한 데이터 드라이버(14)와, 게이트 드라이버(12)와 데이터 드라이버(14)의 구동 타이밍을 제어하기 위한 타이밍 컨트롤러(16)와, 상기 구성 요소들이 필요로 하는 구동 전압들(VDD, VGH, VGL 등)을 공급하는 전원부(18)를 포함하여 구성된다.
- [0015] 액정 패널(10)은 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의되는 영역마다 형성된 화소들로 구성된 화소 매트릭스를 구비한다. 화소들 각각은 화소 신호에 따라 광투과량을 조절하는 액정셀(C1c)과, 액정셀(C1c)을 구동하기 위한 박막 트랜지스터(TFT)들을 구비한다.
- [0016] 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 게이트-온 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀(C1c)에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터 게이트-오프 전압(VGL)이 공급되는 경우 턴-오프되어 액정셀(C1c)에 충전된 화소 신호가 유지되게 한다.
- [0017] 액정셀(C1c)은 등가적으로 커패시터로 표현되며, 액정을 사이에 두고 대면하는 공통 전극과 박막 트랜지스터(TFT)에 접속된 화소 전극으로 구성된다. 그리고, 액정셀(C1c)은 충전된 화소 신호가 다음 화소 신호가 충전될 때까지 안정적으로 유지되게 하기 위하여 스토리지 커패시터(도시하지 않음)를 더 구비한다. 이러한 액정셀(C1c)은 박막 트랜지스터(TFT)를 통해 충전되는 화소 신호에 따라 유전 이방성을 가지는 액정의 배열 상태가 가변하여 광 투과율을 조절함으로써 계조를 구현하게 된다.
- [0018] 게이트 드라이버(12)는 타이밍 컨트롤러(16)로부터의 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트시켜 게이트 라인들(GL1 내지 GLm)에 순차적으로 전원부(18)로부터의 게이트-온 전압(VGH)을 갖는 스캔 펄스를 공급한다. 그리고, 게이트 드라이버(12)는 게이트 라인들(GL)에 게이트-온 전압(VGH)의 스캔 펄스가 공급되지 않는 나머지 기간에서는 전원부(18)로부터의 게이트-오프 전압(VGL)을 공급하게 된다. 또한, 게이트 드라이버(12)는 상기 스캔 펄스의 펄스 폭을 타이밍 컨트롤러(16)로부터의 게이트 출력 이네이블(Gate Output Enable; GOE) 신호에 따라 제어하게 된다.
- [0019] 데이터 드라이버(14)는 타이밍 컨트롤러(16)로부터의 소스 스타트 펄스(Source Start Pulse; SSP)를 소스 쉬프트 클럭(Source Shift Clock; SSC)에 따라 쉬프트시켜 샘플링 신호를 발생한다. 그리고, 데이터 드라이버(14)는 상기 SSC에 따라 입력되는 화소 데이터(RGB)를 상기 샘플링 신호에 따라 래치한 후 소스 출력 이네이블(Source Output Enable; SOE) 신호에 응답하여 라인단위로 공급한다. 이어서, 데이터 드라이버(14)는 라인단위로 공급되는 화소 데이터(RGB)에 따라 감마 전압부(도시하지 않음)로부터의 감마 전압을 아날로그 화소 신호로 변환하여 데이터 라인들(DL)에 공급한다. 여기서, 데이터 드라이버(14)는 상기 화소 데이터를 화소 신호로 변

환할 때 타이밍 컨트롤러(18)로부터의 극성 제어(POL) 신호에 응답하여 그 화소 신호의 극성을 결정하게 된다. 그리고, 데이터 드라이버(14)는 상기 소스 출력 이네이블(SOE) 신호에 응답하여 상기 화소 신호가 데이터 라인들(DL)에 공급되는 기간을 결정한다.

[0020] 타이밍 컨트롤러(16)는 게이트 드라이버(12)를 제어하는 GSP, GSC, GOE 신호 등을 발생하고, 데이터 드라이버(14)를 제어하는 SSP, SSC, SOE, POL 신호 등을 발생한다. 이 경우, 타이밍 컨트롤러(16)는 외부로부터 입력되는 유효 데이터 구간을 알리는 데이터 이네이블(Data Enable; DE) 신호, 수평 동기 신호(Hsync), 수직 동기 신호(Vsync), 화소 데이터(RGB)의 전송 타이밍을 결정하는 도트 클럭(Dot Clock; DCLK)을 이용하여 상기 GSP, GSC, GOE, SSP, SSC, SOE, POL 등과 같은 제어신호들을 생성하게 된다.

[0021] 전원부(18)는 입력 구동 전압(VCC)을 이용하여 IC 디지털 구동 전압, IC 아날로그 구동 전압(VDD), 게이트-온 전압(VGH), 게이트-오프 전압(VGL) 등을 발생한다. 그리고, 전원부(18)는 IC 디지털 구동 전압을 타이밍 컨트롤러(16) 및 데이터 드라이버(14)로, IC 아날로그 구동 전압(VDD)을 데이터 드라이버(14)로, 게이트-온 전압(VGH)과 게이트-오프 전압(VGL)을 게이트 드라이버(12)로 공급한다. 또한, 전원부(18)는 액정 패널(10)의 액정 셀 구동시 기준이 되는 공통 전압(도시하지 않음)을 발생하여 공통 전극에 공급한다.

[0022] 이러한 액정 표시 장치에서 게이트 드라이버(12) 및 데이터 드라이버(14)는 다수의 집적 회로(이하, IC)로 집적화된다. 집적화된 게이트 드라이버 IC(이하, D-IC)와 데이터 D-IC는 테이프 캐리어 패키지(Tape Carrier Package; 이하, TCP) 또는 칩 온 필름(Chip On Film; 이하, COF)에 실장되어 탭(TAB : Tape Automatic Bonding) 방식으로 액정 패널(10)에 부착되거나, 칩 온 글래스(Chip On Glass; 이하, COG) 타입으로 액정 패널(10) 상에 실장된다.

[0023] 도 2는 종래의 일반적인 칩 온 글래스(COG) 타입 액정표시장치의 일 실시예 평면도이다.

[0024] 종래의 일반적인 액정표시장치는 도 2에 도시된 바와 같이, 하판(20) 및 상판(22)으로 구성된 액정패널(10)과, 하판(20)의 COG 영역에 실장된 COG형의 게이트 D-IC(24) 및 데이터 D-IC(26)와, 타이밍 컨트롤러(16)와 각종 회로 소자가 형성되어져 있는 인쇄회로기판(40)과, 인쇄회로기판의 상기 타이밍 컨트롤러(16)와 하판(20)에 접속된 가요성 인쇄 회로(Flexible Printed Circuit; 이하, FPC) 필름(28)을 구비한다.

[0025] 박막 트랜지스터가 형성된 하판(20)과, 칼라 필터가 형성된 상판(22)은 액정을 사이에 두고 접합된다.

[0026] 게이트 D-IC(24) 및 데이터 D-IC(26)는 상판(22)과 중첩되지 않는 하판(20)의 주변 영역, 즉 COG 영역(30)에 COG 방식으로 실장된다.

[0027] 상기 타이밍 컨트롤러(16)와 접속된 FPC 필름(28)은 하판(20) 중 데이터 D-IC(26)가 실장되는 COG 영역(30)의 중앙부에 접속된다. 이에 따라, 데이터 D-IC(26)는 FPC 필름(28)에 종속적으로 접속된다. 이에 따라, FPC 필름(28)을 통해 공급되는 다수의 제어 신호 및 비디오 데이터 신호는 데이터 D-IC(26)와, 데이터 D-IC(26) 사이의 하판(20)에 라인 온 글래스(Line On Glass; 이하, LOG) 타입으로 형성된 LOG형 신호 라인들을 경유하여 다른 데이터 D-IC로 전송된다. 또한, FPC 필름(28)으로부터 게이트 D-IC(24)로 공급되어야 할 신호들도 LOG형 신호 라인들을 통해 전송된다.

[0028] 한편, 도 2에 도시된 바와 같은 COG 타입 액정 표시 장치는, 하판(20)에 본딩(Bonding) 되어 있는 게이트 D-IC(24) 및 데이터 D-IC(26)에 전원 및 신호를 공급하기 위해 반드시 FPC 필름(28)을 거쳐야 하는바, 아래와 같은 문제점이 발생될 수 있다.

[0029] 즉, 상기와 같은 종래의 COG 타입의 액정 표시 장치는, LOG 저항, 칩 내부의 배선 저항 및 칩 본딩(Bonding) 저항이 증가되며, 이로 인해, 출력 편차가 증가되고 화상 불량이 발생된다는 문제점이 있다. 특히, 데이터 D-IC(26)가 LOG형 신호 라인을 경유하여 FPC 필름(28)에 종속적으로 접속된 경우, 데이터 D-IC(26)는 LOG형 신호 라인의 높은 저항 성분(수백Ω~수kΩ)에 의해 외부 정전기에 더욱 취약하게 된다는 문제점이 있다.

[0030] 또한, 상기 COG 타입의 액정표시장치는, FPC 필름(28)과 칩 본딩(Chip Bonding)을 따로 하고, 외부 제어(Control board) 보드인 인쇄회로기판(PCB)(40)에 별도의 타이밍 컨트롤러(16)를 설계해야 한다는 문제점이 있다. 즉, 종래의 액정표시장치는 COG 본딩 공정 및 FPC 공정의 이원화에 따른 공정수 및 자재비용이 증가되고, 고가의 FPC 필름 적용에 따른 재료비가 증가되며, 인쇄회로기판(40) 상에 타이밍 컨트롤러(16)를 별도 설계함에 따른 재료비 상승 및 EMI 특성이 저하된다는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

[0031] 따라서, 본 발명의 목적은 데이터 드라이브 IC가 실장된 테이프 캐리어 패키지(TCP)를 이용하여 기판상의 신호 라인을 절감시킬 수 있는 액정표시장치를 제공하는 것이다.

발명의 구성 및 작용

[0032] 상기 목적을 달성하기 위하여, 본 발명에 따른 액정 표시 장치는, 상판과 하판으로 구성된 액정패널과; 인쇄회로기판과 상기 하판의 제1 주변영역에 형성된 제1 데이터라인 그룹과 접속되어진 제1 테이프 캐리어 패키지; 상기 제1 주변영역에 형성된 또 다른 데이터라인 그룹과 연결되어져 있는 데이터 드라이브 IC를 각각 포함하고 있는 제2 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지; 상기 하판 중 상기 제1 내지 제n 테이프 캐리어 패키지가 형성되어 있지 않은 제2 주변영역에 형성된 게이트 드라이브 IC들을 포함하며, 상기 제1 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지 중 인접된 테이프 캐리어 패키지들 간의 라인 온 글래스(LOG) 방식으로 형성된 제1 신호선에 의해 연결되어져 있는 것을 특징으로 한다.

[0033] 상기 제1 테이프 캐리어 패키지에는, 타이밍 컨트롤러의 기능 및 데이터 드라이브 IC의 기능을 수행할 수 있는 타이밍 컨트롤용 데이터 드라이브 IC가 실장되어 있는 것을 특징으로 한다.

[0034] 상기 제2 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지 각각에는, 두 개의 상기 제1 신호선들과 연결되어 있는 제2 신호선이 형성되어져 있으며, 상기 제2 신호선으로부터 분기된 제3 신호선은 상기 제2 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지 각각에 실장되어 있는 상기 데이터 드라이브 IC와 연결되어져 있는 것을 특징으로 한다.

[0035] 상기 제2 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지 각각은, 인접된 두 개의 상기 제1 신호선들과 연결되어 있는 두 개의 제7 신호선이 형성되어져 있으며, 상기 두 개의 제7 신호선은 상기 제2 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지 각각에 실장되어 있는 상기 데이터 드라이브 IC와 연결되어져 있는 것을 특징으로 한다.

[0036] 상기 제1 테이프 캐리어 패키지의 상기 타이밍 컨트롤용 데이터 드라이브 IC는, 상기 인쇄회로기판과 연결되어 있는 제5 신호선 및, 상기 제1 신호선과 연결되어져 있는 제4 신호선(164)과 연결되어져 있는 것을 특징으로 한다.

[0037] 상기 제1 테이프 캐리어 패키지의 상기 타이밍 컨트롤용 데이터 드라이브 IC는, 상기 게이트 드라이브 IC 중 적어도 어느 하나와 제6 신호선을 통해 연결되어져 있는 것을 특징으로 한다.

[0038] 상기 제6 신호선은 라인 온 글래스 방식으로 상기 하판에 형성되어져 있는 것을 특징으로 한다.

[0039] 상기 게이트 드라이브 IC들은, 칩 온 글래스(COG) 방식으로 상기 하판에 형성되어져 있는 것을 특징으로 한다.

[0040] 상기 게이트 드라이브 IC들은, 상기 하판과 연결되어져 있는 게이트 테이프 캐리어 패키지들 각각에 실장되어 있는 것을 특징으로 한다.

[0041] 상기 목적들 외에 본 발명의 다른 목적 및 이점들은 첨부한 도면을 참조한 실시 예에 대한 상세한 설명을 통하여 명백하게 드러나게 될 것이다.

[0042] 이하, 본 발명의 바람직한 실시예가 첨부된 도면을 참조하여 상세하게 설명된다.

[0043] 도 3은 본 발명의 제1 실시예에 따른 액정표시장치의 일실시예 평면도이다.

[0044] 본 발명의 제1 실시예에 따른 액정표시장치는 도 3에 도시된 바와 같이, 상판(122)과 하판(120)으로 구성된 액정패널(110), 하판(120)의 제1 주변영역(131)에 형성된 제1 데이터라인 그룹과 인쇄회로기판(140) 사이에 접속되어진 제1 테이프 캐리어 패키지(150-1), 하판(120)의 제1 주변영역(131)에 형성된 제2 데이터라인 그룹 내지 제n 데이터라인 그룹 각각과 접속되어져 있는 데이터 드라이브 IC를 각각 포함하고 있는 제2 테이프 캐리어 패키지 내지 제n 테이프 캐리어 패키지(150-2 내지 150-n)를 포함하고, 상기 제1 테이프 캐리어 패키지(150-1) 내지 제n 테이프 캐리어 패키지(150-n) 중 인접된 테이프 캐리어 패키지들 간의 라인 온 글래스(LOG) 방식으로 연결되어져 있으며, 상기 제1 테이프 캐리어 패키지(150-1)에는 타이밍 컨트롤러의 기능 및 데이터 드라이브 IC의 기능을 수행할 수 있는 타이밍 컨트롤용 데이터 드라이브 IC가 실장되어 있다. 상기 구성 중, 상기 제2 테이프

캐리어 패키지 내지 제 n 테이프 캐리어 패키지(150- n)는 제1 테이프 캐리어 패키지(150-1)와는 달리, 상기 인쇄회로기판(140)과는 연결되어 있지 않으며, 상기 하판(120)의 제1 주변영역(131)에 형성된 데이터라인 그룹들과만 연결되어져 있다.

[0045] 상기와 같이 구성된 본 발명의 제1 실시예에 따른 액정표시장치는, 인접해 있는 테이프 캐리어 패키지(150)들이, 라인 온 글래스(LOG) 방식으로 형성된 제1 신호선(161)들에 의해 연결되어져 있다.

[0046] 하나의 테이프 캐리어 패키지(150) 내부에는, 두 개의 상기 제1 신호선(161)들과 연결되어 있는 제2 신호선(162)이 형성되어져 있으며, 상기 제2 신호선(162)으로부터 분기된 제3 신호선(163)은 상기 테이프 캐리어 패키지 내부에 실장된 데이터 드라이브 IC(126)와 연결되어져 있다.

[0047] 한편, 상기 제1 테이프 캐리어 패키지(150-1)는 상기한 바와 같이 타이밍 컨트롤용 데이터 드라이브 IC(126-1)가 실장되어 있으며, 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)는, 인쇄회로기판(140)과 연결되어 있는 제5 신호선(165)을 통해 각종 신호 및 전원을 인가받게 된다. 또한, 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)로부터 인출된 제4 신호선(164)은 상기 하판의 제1 주변영역(131)에 형성되어 있는 제1 신호선(161)과 연결되어져 있으며, 상기 제1 신호선(161)은 상기한 바와 같이 제2 테이프 캐리어 패키지(150-2)와 연결되어져 있다.

[0048] 즉, 제2 테이프 캐리어 패키지(150-2) 내지 제 n 테이프 캐리어 패키지(150- n)에서는 제2 신호선(162)으로부터 분기된 제3 신호선이 데이터 드라이브 IC와 연결되어 있지만, 제1 테이프 캐리어 패키지(150-1)에서는, 타이밍 컨트롤용 데이터 드라이브 IC(126-1)가 제5 신호선(165) 및 제4 신호선(164)과 연결되어져 있다.

[0049] 본 발명은 상기한 바와 같이 데이터 드라이브 IC와 타이밍 컨트롤러의 기능을 하나의 타이밍 컨트롤용 데이터 드라이브 IC(126-1)로 집적하여 구성하는 한편, 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)가 실장된 제1 테이프 캐리어 패키지(150-1)를 통해 인쇄회로기판(140)으로부터 각종 신호들 및 전원을 공급받는 것을 특징으로 하고 있다. 또한, 본 발명은 하판(120)에 형성된 각 데이터라인 그룹에 데이터 신호를 공급하기 위한 데이터 드라이브 IC(126-2 내지 126- n)들 역시 각각 테이프 캐리어 패키지(150-2 내지 150- n)에 실장되는 한편, 인접된 테이프 캐리어 패키지들이 라인 온 글래스(LOG) 방식으로 하판에 형성된 제1 신호선(161)에 의해 연결되어져 있다는 특징을 가지고 있다.

[0050] 한편, 본 발명에 따른 액정표시장치는 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1) 및 데이터 드라이브 IC(126-2 내지 126- n)들 외에도 적어도 하나 이상의 게이트 드라이브 IC(124)가 구비되어야 하는바, 상기 게이트 드라이브 IC(124)들 중 적어도 어느 하나는 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)로부터 인출된 제6 신호선(166)과 연결되어져 있어서, 게이트라인을 구동하기 위한 각종 신호를 입력받게 된다. 상기 게이트 드라이브 IC(124)들은 상기 하판(120) 중, 상기 테이프 캐리어 패키지(150)이 연결되어 있지 않은 측면인 제2 주변영역(132)에 형성되어져 있다.

[0051] 도 4는 본 발명의 제2 실시예에 따른 액정표시장치의 일 실시예 평면도이다. 이하의 설명에서 도 3에 도시된 본 발명의 제1 실시예와 중복되는 내용은 간단히 설명하기로 한다.

[0052] 본 발명의 제2 실시예에 따른 액정표시장치는 제1 실시예와 마찬가지로 액정패널(110), 제1 테이프 캐리어 패키지(150-1) 내지 제 n 테이프 캐리어 패키지(150- n)를 포함하고, 상기 제1 테이프 캐리어 패키지(150-1) 내지 제 n 테이프 캐리어 패키지(150- n) 중 인접된 테이프 캐리어 패키지들 간은 라인 온 글래스(LOG) 방식으로 연결되어져 있으며, 상기 제1 테이프 캐리어 패키지(150-1)에는 타이밍 컨트롤러의 기능 및 데이터 드라이브 IC의 기능을 수행할 수 있는 타이밍 컨트롤용 데이터 드라이브 IC(126-1)가 포함되어 있다.

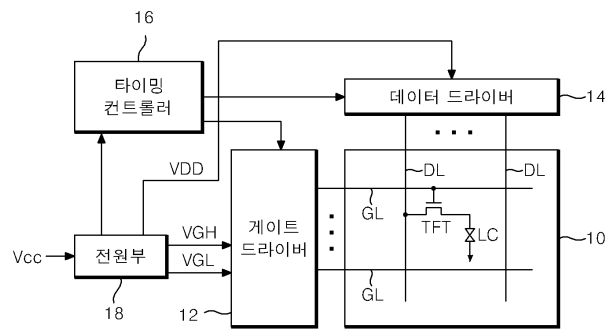
[0053] 또한, 상기와 같이 구성된 본 발명의 제2 실시예에 따른 액정표시장치는, 인접해 있는 테이프 캐리어 패키지(150)들이 라인 온 글래스(LOG) 방식으로 형성된 제1 신호선(161)들에 의해 연결되어져 있으며, 상기 제2 테이프 캐리어 패키지(150-2) 내지 제 n 테이프 캐리어 패키지(150- n) 각각에는 하판에 형성된 데이터라인 그룹과 연결되어져 있는 데이터 드라이브 IC(126-2 내지 126- n)가 각각 실장되어 있다.

[0054] 또한, 상기 제1 테이프 캐리어 패키지(150-1)에는 타이밍 컨트롤용 데이터 드라이브 IC(126-1)가 실장되어 있으며, 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)는, 인쇄회로기판(140)과 연결되어 있는 제5 신호선(165)을 통해 각종 신호 및 전원을 인가받게 된다. 또한, 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)로부터 인출된 제4 신호선(164)은 상기 하판의 제1 주변영역(131)에 형성되어 있는 제1 신호선(161)과 연결되어져 있으며, 상기 제1 신호선(161)은 상기한 바와 같이 제2 테이프 캐리어 패키지(150-2)와 연결되어져 있다.

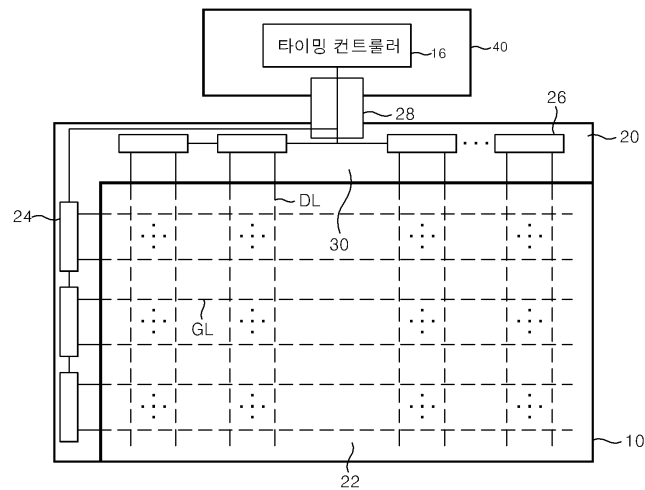
- [0055] 상기한 바와 같은 본 발명의 제2 실시예에 따른 액정표시장치의 기본 구성은 제1 실시예에 따른 액정표시장치의 구성과 동일함을 알 수 있다.
- [0056] 그러나, 본 발명의 제2 실시예에 따른 액정표시장치는 인접된 테이프 캐리어 패키지 내부에 실장된 데이터 드라이브 IC(126-2 내지 126-n)와 제1 신호선(126-1)간의 연결방법이 제1 실시예에 따른 액정표시장치와 차이가 있다.
- [0057] 즉, 본 발명의 제2 실시예에 따른 액정표시장치는, 상기 제1 신호선(126-1)이 데이터 드라이브 IC(126-2 내지 126-n)로부터 인출된 제7 신호선(167)과 직접 연결되어져 있다는 특징을 가지고 있다.
- [0058] 따라서, 하나의 테이프 캐리어 패키지(150-2 내지 150-n)에는 데이터 드라이브 IC(126-2 내지 126-n)로부터 인출된 두 개의 제7 신호선(167)이 형성되어져 있으며, 상기 두 개의 제7 신호선(167) 각각은 인접된 두 개의 또 다른 테이프 캐리어 패키지와 라인 온 글래스(LOG) 방식으로 연결되어져 있는 두 개의 인접된 제1 신호선(161)들과 연결되어져 있다.
- [0059] 한편, 본 발명에 따른 액정표시장치는 상기한 바와 같이 타이밍 컨트롤용 데이터 드라이브 IC와 데이터 드라이브 IC들 간의 연결방법에 그 특징이 있는 것이나, 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1) 및 데이터 드라이브 IC(126-2 내지 126-n)들 외에도 적어도 하나 이상의 게이트 드라이브 IC(124)가 구비되어야 하는바, 상기 게이트 드라이브 IC(124)들 중 적어도 어느 하나는 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)로부터 인출된 제6 신호선(166)과 연결되어져 있어서, 게이트라인들을 구동하기 위한 각종 신호를 입력받게 된다.
- [0060] 한편, 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)와 적어도 어느 하나의 게이트 드라이브 IC(124)를 연결하는 방법은 다양하게 형성될 수 있다.
- [0061] 즉, 도 3에 도시된 바와 같이, 상기 게이트 드라이브 IC(124)가 칩 온 글래스(COG) 방식으로 하판(120)에 형성되어져 있는 경우에는, 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)와 게이트 드라이브 IC(124)가 라인 온 글래스(LOG) 방식으로 연결될 수 있다.
- [0062] 또한, 도 4에 도시된 바와 같이, 상기 게이트 드라이브 IC가 게이트 테이프 캐리어 패키지(180)에 실장되어 게이트 인쇄회로기판(190)과 접속되어 있는 경우에는, 라인 온 글래스(LOG) 방식으로 상기 타이밍 컨트롤용 데이터 드라이브 IC(126-1)로부터 인출된 제6 신호선(166)이 상기 게이트 TCP(180)를 통해 게이트 PCB(190)에 형성된 신호선과 연결되어 각 게이트 드라이브 IC(124)와 연결될 수도 있다.
- [0063] 그러나, 본 발명이 이에 한정되는 것은 아니며, 따라서, 게이트 드라이브 IC의 구성 방법에 따라 상기 제6 신호선(166)은 다양한 형태로 각각의 게이트 드라이브 IC와 연결될 수 있다.
- [0064] 한편, 상기와 같은 구성을 갖는 본 발명의 각 구성요소들의 동작 방법은 상기 도 1 및 도 2를 참조하여 설명된 동작 방법과 유사하므로 그에 대하여는 이하에서 간단히 설명하도록 한다.
- [0065] 즉, 본 발명에 따른 액정 표시 장치는 화소 매트릭스를 갖는 액정 패널(110)과, 액정 패널(110)의 게이트 라인들(GL1 내지 GLm)을 구동하기 위한 게이트 드라이브 IC(124)와, 액정 패널(110)의 데이터 라인들(DL1 내지 DLn)을 구동하기 위한 데이터 드라이브 IC(126-2 내지 126-n)와, 게이트 드라이브 IC(124)와 데이터 드라이브 IC(126-2 내지 126-n)의 구동 타이밍을 제어하는 한편 데이터 드라이브 IC의 기능을 수행하기 위한 타이밍 컨트롤용 데이터 드라이브 IC(126-1) 및 상기 구성 요소들이 필요로 하는 구동 전압들(VDD, VGH, VGL 등)을 공급하는 전원부(미도시)를 포함하여 구성되어 있다.
- [0066] 액정 패널(110)은 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의되는 영역마다 형성된 화소들로 구성된 화소 매트릭스를 구비한다.
- [0067] 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터의 게이트-온 전압(VGH)이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀(C1c)에 공급하며, 게이트 라인(GL)으로부터 게이트-오프 전압(VGL)이 공급되는 경우 턴-오프되어 액정셀(C1c)에 충전된 화소 신호가 유지되게 한다.
- [0068] 게이트 드라이브 IC(124)는 타이밍 컨트롤용 데이터 드라이브 IC(126-1)로부터의 게이트 스타트 펄스(Gate Start Pulse; GSP)를 게이트 쉬프트 클럭(Gate Shift Clock; GSC)에 따라 쉬프트시켜 게이트 라인들(GL1 내지 GLm)에 순차적으로 전원부(미도시)로부터의 게이트-온 전압(VGH)을 갖는 스캔 펄스를 공급한다. 그리고, 게이트 드라이브 IC(124)는 게이트 라인들(GL)에 게이트-온 전압(VGH)의 스캔 펄스가 공급되지 않는 나머지 기간에서는 전원부로부터의 게이트-오프 전압(VGL)을 공급하게 된다.

도면

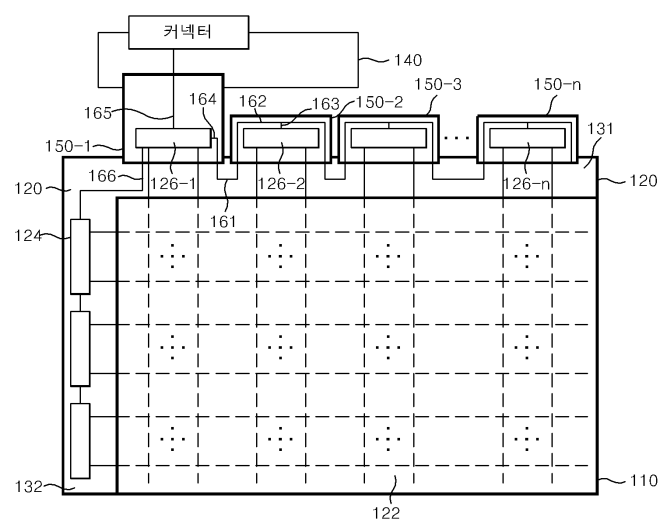
도면1



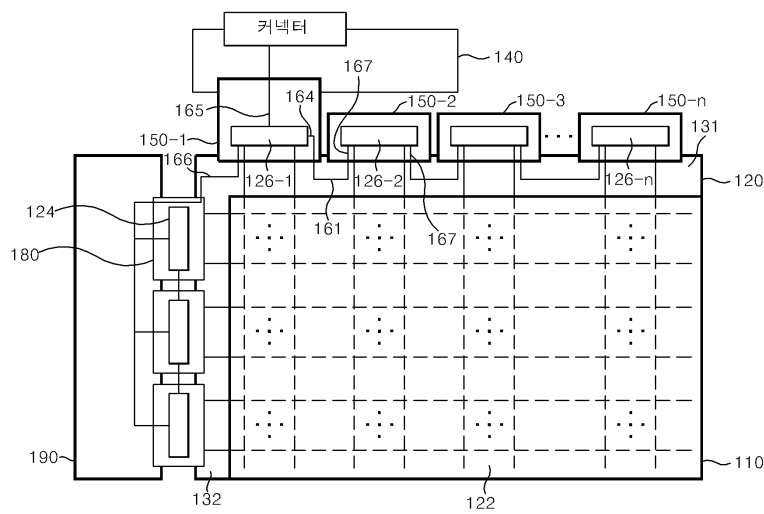
도면2



도면3



도면4



【심사관 직권보정사항】
【직권보정 1】
【보정항목】 청구범위
【보정세부항목】 청구항 제1항
【변경전】
 상기 제5신호선
【변경후】
 제5신호선

专利名称(译)	液晶显示器		
公开(公告)号	KR101384014B1	公开(公告)日	2014-04-17
申请号	KR1020060107399	申请日	2006-11-01
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK JAE HYUN 박재현 LEE JOO HONG 이주홍		
发明人	박재현 이주홍		
IPC分类号	G02F1/1345		
CPC分类号	G02F1/13452 G09G2310/08 H05K2201/10681		
其他公开文献	KR1020080039720A		
外部链接	Espacenet		

摘要(译)

提供LCD (液晶显示器) 以通过使用安装有数据驱动IC的TCP来减少基板上的信号线。LC面板 (110) 配置有上下基板 (122, 120)。第一TCP (带载封装) (150-1) 连接在PCB (印刷电路板) (140) 和形成在下基板的第一外围区域中的第一数据线组之间。第二至第n个TCP (150-2~150-n) 分别包括与形成在第一外围区域中的另一个数据线组连接的数据驱动IC (集成电路) (126-1~126n)。栅极驱动IC (124) 形成在下基板中未形成第一至第n TCP的第二外围区域中。第一至第n个TCP之间的相邻TCP通过以玻璃上的线形式形成的第一信号线 (161) 连接。

