



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년11월17일
(11) 등록번호 10-0926914
(24) 등록일자 2009년11월09일

(51) Int. Cl.
G02F 1/1343 (2006.01) *G02F 1/133* (2006.01)
(21) 출원번호 10-2007-0087330
(22) 출원일자 2007년08월29일
심사청구일자 2007년08월29일
(65) 공개번호 10-2008-0020549
(43) 공개일자 2008년03월05일
(30) 우선권주장
JP-P-2006-00233260 2006년08월30일 일본(JP)
JP-P-2007-00183870 2007년07월13일 일본(JP)
(56) 선행기술조사문헌
KR1020050047358 A*
KR1020050046560 A*
JP15161926 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엔이씨 일렉트로닉스 가부시키키가이샤
일본 211-8668 가나가와켄 가와사키시 나카하라쿠 시모누마베 1753
(72) 발명자
노세 다카시
일본 가나가와켄 가와사키 나카하라쿠 시모누마베 1753 엔이씨일렉트로닉스 가부시키키가이샤 나이
후리하타 히로부미
일본 가나가와켄 가와사키 나카하라쿠 시모누마베 1753 엔이씨일렉트로닉스 가부시키키가이샤 나이
하야시 겐타로
일본 가나가와켄 가와사키 나카하라쿠 시모누마베 1753 엔이씨일렉트로닉스 가부시키키가이샤 나이
(74) 대리인
특허법인코리아나

전체 청구항 수 : 총 11 항

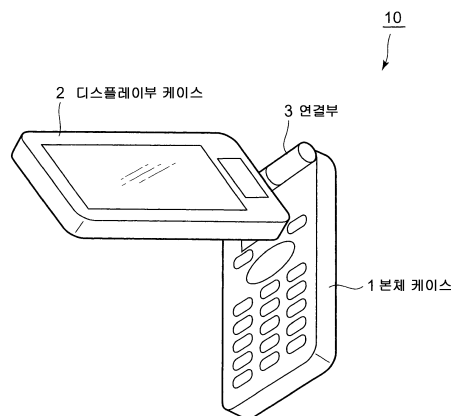
심사관 : 윤성주

(54) 이동 단말기 및 디스플레이 패널 구동기

(57) 요약

백라이트의 휘도를 제어하는 것에 의해서 초래된 노이즈로부터 복수의 케이스들 사이에서 이미지 데이터를 전송하는 고속 인터페이스를 보호하는 기술이 공급된다. 본 발명에 따른 이동 단말기는 본체 케이스 (1), 디스플레이부 케이스 (2), 상기 케이스들을 연결하는 연결부 (3), CPU (11), LCD 패널 (13), LCD 패널 (13) 을 구동하는 제어기 구동기 (15), 백라이트 (17) 및 백라이트 구동기 (16) 를 갖는다. LCD 패널 (13), 제어기 구동기 (15), 백라이트 (17) 및 백라이트 구동기 (16) 가 디스플레이부 케이스 (2) 상에 설치되는 반면, CPU (11) 는 본체 케이스 (1) 에 설치된다. 제어기 구동기 (15) 는, 백라이트 (17) 를 제어하는 휘도 제어 신호 (21) 를 백라이트 구동기 (16) 에 공급하는 동안에, 인터페이스 신호 라인 (18) 을 통하여 CPU (11) 로부터 수신된 이미지 데이터에 응답하여 LCD 패널 (13) 을 구동시킨다.

대표도 - 도1



특허청구의 범위

청구항 1

제 1 케이스;

제 2 케이스;

상기 제 1 케이스와 상기 제 2 케이스를 움직일 수 있게 연결하는 연결부;

이미지 데이터를 발생시키는 이미지 데이터 발생부;

디스플레이 패널;

상기 디스플레이 패널을 구동시키는 디스플레이 패널 구동기;

상기 디스플레이 패널을 비추는 백라이트; 및

상기 백라이트를 구동시키는 구동 회로를 포함하는 이동 단말기로서,

상기 이미지 데이터 발생부는 상기 제 1 케이스 상에 설치되고,

상기 디스플레이 패널, 상기 디스플레이 패널 구동기, 상기 백라이트 및 상기 구동 회로는 상기 제 2 케이스 상에 설치되며;

상기 디스플레이 패널 구동기는 상기 백라이트의 휘도 (brightness) 를 제어하는 휘도 제어 신호를 상기 구동 회로에 공급하는 동안에, 상기 연결부를 통하여 연장된 신호 라인을 경유하여 상기 이미지 데이터 발생부로부터 상기 이미지 데이터를 수신하여 상기 수신된 이미지 데이터에 응답하여 상기 디스플레이 패널을 구동시키는, 이동 단말기.

청구항 2

제 1 항에 있어서,

상기 디스플레이 패널 구동기는, 상기 이미지 데이터에 응답하여 상기 휘도 제어 신호를 발생시키는, 이동 단말기.

청구항 3

제 1 항에 있어서,

외부 광의 세기에 따라서 외부 광 세기 신호를 발생시키는 외부 광 센서를 추가로 포함하며,

상기 디스플레이 패널 구동기는 상기 외부 광 세기 신호에 응답하여 상기 휘도 제어 신호를 발생시키는, 이동 단말기.

청구항 4

제 3 항에 있어서,

상기 외부 광 센서는 상기 제 2 케이스 상에 설치되는, 이동 단말기.

청구항 5

제 3 항에 있어서,

상기 디스플레이 패널 구동기는 상기 이미지 데이터에 추가적으로 응답하여 상기 휘도 제어 신호를 발생시키는, 이동 단말기.

청구항 6

제 5 항에 있어서,

상기 디스플레이 패널 구동기는,

더 밝은 이미지에 대해서 더 높은 값을 갖는 이미지 휘도 데이터를 발생시키기 위해서 상기 이미지 데이터를 수신하도록 상기 신호 라인에 연결된 이미지 휘도 데이터 발생 회로;

상기 외부 광의 더 높은 세기에 대해서 더 낮은 값을 갖는 외부 광 휘도 데이터를 발생시키기 위해서 상기 센서에 연결된 외부 광 휘도 데이터 발생 회로;

상기 이미지 휘도 데이터로부터 상기 외부 광 휘도 데이터를 감산하여 얻어진 나머지에 응답하여 상기 백라이트의 휘도를 나타내는 백라이트 휘도 데이터를 발생시키기 위해서 상기 외부 광 휘도 데이터 발생 회로 및 상기 이미지 휘도 데이터 발생 회로에 연결된 백라이트 휘도 데이터 발생 회로; 및

상기 백라이트 휘도 데이터에 응답하여 상기 휘도 제어 신호를 발생시키기 위해서 상기 백라이트 휘도 데이터 발생 회로에 연결된 휘도 제어 신호 발생 회로를 포함하는, 이동 단말기.

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

제 1 항에 있어서,

상기 디스플레이 패널 구동기는, 상기 휘도 제어 신호를 공급하는 복수의 전기 단자를 포함하는, 이동 단말기.

청구항 13

제 12 항에 있어서,

상기 디스플레이 패널 구동기는, 상기 복수의 전기 단자들로부터 하나의 전기 단자를 선택하고 상기 구동 회로에 상기 휘도 제어 신호를 공급하도록 구성된, 이동 단말기.

청구항 14

제 13 항에 있어서,

상기 디스플레이 패널 구동기는, 상기 신호 라인과 상기 휘도 제어 신호를 전송하는 신호 라인이 교차되지 않도록 상기 복수의 전기 단자로부터 하나의 전기 단자를 선택하고, 상기 구동 회로에 상기 휘도 제어 신호를 공급하도록 구성된, 이동 단말기.

청구항 15

제 12 항에 있어서,

상기 복수의 전기 단자들은, 상기 이미지 데이터가 전송되는 상기 신호 라인의 양 측면 상에 위치되는, 이동 단말기.

청구항 16

제 13 항에 있어서,

상기 디스플레이 패널 구동기는, 상기 구동 회로의 원하는 배열에 따라서 상기 복수의 전기 단자들로부터 하나의 전기 단자를 선택하도록 구성된, 이동 단말기.

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 이동 단말기에 관한 것이며, 보다 상세하게는, 이동 단말기 상에 설치된 백라이트를 이용한 디스플레이 장치 (예를 들면, 액정 디스플레이 장치) 를 가진 이동 단말기에 관한 것이다.

배경기술

- <2> 휴대 전화기 또는 다른 이동 단말기를 개발할 때 발생하는 문제점 중 한가지는 액정 디스플레이 장치의 전력 소비를 감소시키는 것에 관한 것이다. 액정 디스플레이 장치, 특히 백라이트에 대한 전력 소비는 이동 단말기의 전체 전력 소비 중에 상당한 부분을 차지한다. 따라서, 백라이트의 전력 소비를 감소시키는 것이 매우 필요해진다.
- <3> 백라이트의 전력 소비를 감소시키는 수단 중 한가지는 백라이트에 공급되는 구동 전류 또는 구동 전압을 제어하는 것이다. 백라이트가 낮은 휘도 (brightness) 를 가질 때에도 이미지가 좋은 상태로 디스플레이될 수 있다면, 백라이트에 공급되는 구동 전류/구동 전압이 감소되어 백라이트의 휘도를 감소시키고, 백라이트의 전력 소비가 감소될 수 있다.
- <4> 예를 들면, 일본 공개 특허 공보 제 2005-148708 호는 디스플레이되는 이미지에 대한 이미지 데이터에 따라서 백라이트의 휘도 (즉, 백라이트에 공급되는 구동 전류/구동 전압) 를 제어하는 액정 디스플레이 장치를 개시한다. 액정 디스플레이 장치에서, 각각의 프레임 이미지의 각각의 픽셀의 그레이스케일의 히스토그램이 계산되며, 백라이트의 휘도가 계산된 히스토그램에 따라서 제어된다.
- <5> 한편, 일본 공개 특허 공보 2003-161926 호는 외부 광의 조명도 (luminance) 에 따라서 백라이트의 휘도를 제어하는 이동 단말기를 개시한다. 이동 단말기는 외부 광의 조명도가 제 1 임계값보다 더 클 때 백라이트에 전력을 공급하는 것을 중지하고, 외부 광의 조명도가 제 1 임계값보다 낮고 제 2 임계값보다 높을 때 제 1 전력 값으로 백라이트를 비추고, 외부 광의 조명도가 제 2 임계값보다 낮을 때 제 1 전력 값보다 낮은 제 2 전력 값으로 백라이트를 비춘다.
- <6> 이동 단말기를 개발할 때 발생하는 다른 문제점은 연결부 (예를 들면, 힌지 (hinge)) 에 의해 연결된 복수의 케이스들로 만들어진, 폴더형 이동 단말기와 같은, 이동 단말기에 회로를 설치하는 기술에 관한 것이다. 보다 일반적으로, 그러한 이동 단말기는 케이스들 중의 하나의 케이스에 설치된 CPU (중앙 처리 장치) 를 가지며, 나머지 케이스에 설치된 LCD 패널, LCD 구동기, 및 백라이트를 갖는다. 이미지 데이터는 연결부에 내장된 FPC (연성 인쇄 회로 (flexible printed circuit)) 를 통하여 CPU 로부터 LCD 구동기로 전달된다. 상술한 일본 공개 특허 공보 2003-161926 호는 광학 센서, 수신기, 안테나 및 반투명 액정 디스플레이 장치가 설치된 제 1

케이스 및 동작 스위치 및 마이크론이 설치된 제 2 케이스를 구비한 폴더형 휴대 전화기를 개시하고 있다.

- <7> 대부분의 경우에서, 복수의 케이스들을 연결하는 연결부는 내부에 많은 신호 라인들을 설치되게 할 수 없다. 따라서, 적은 수의 배선으로 데이터를 빠르게 전송할 수 있는 고속 인터페이스가 CPU로부터 다른 케이스들에 설치된 LCD 구동기에 이미지 데이터를 전송하기 위해서 채용된다. LVDS (저전압 차동 시그널링 (Low Voltage Differential Signaling)), RSDSTM (스윙 감쇄형 차동 시그널링 (Reduced Swing Differential Signaling) 또는 Mobile CMADSTM (이동 전류 모드 개선 차동 시그널링 (Mobile current Mode Advanced Differential Signaling) 과 같은 차동 신호들을 사용하는 직렬 인터페이스 기술이 CPU로부터 LCD 구동기로 이미지 데이터를 전송하는 데 사용되는 일반적인 고속 인터페이스이다. LCD 패널의 그레이 스케일의 갯수 및 픽셀들의 갯수 양자 모두가 증가함에 따라, 요구되는 데이터 전송 비율이 더욱 증가되었다.
- <8> 이러한 이동 단말기에서의 문제점은 고속 인터페이스는 노이즈에 강하지 않다는 점이다. 고속 인터페이스는 고속데이터 전송 비율로 작은 진폭 신호를 전송하기 때문에, 노이즈에 크게 영향받는다.
- <9> 본 발명자들이 연구한 바에 따르면, 고속 인터페이스에 영향을 주는 노이즈의 이러한 문제점은 백라이트의 휘도가 제어될 때 특히 심각해진다. 백라이트의 휘도가 제어될 때, 백라이트에 공급되는 구동 전류/구동 전압은 변화될 필요가 있다. 백라이트에 구동 전류/구동 전압을 공급하는 전원 라인이 고속 인터페이스의 신호 라인들 근처에 위치되면, 고속 인터페이스의 신호 라인들은 노이즈에 영향받을 수도 있다. 특히 구동 전류/구동 전압이 PWM (펄스 폭 변조 (pulse width modulation)) 에 의해서 발생될 때, 구동 전류/구동 전압은 펄스 파형을 갖는다. 그것은 고속 인터페이스의 신호들에 가해지는 노이즈를 초래한다.
- <10> 이러한 배경에서, 백라이트의 휘도를 제어하는 것에 의해서 생성되는 노이즈로부터 복수의 케이스들 사이에서 이미지 데이터를 전송하는 고속 인터페이스를 보호하는 기술이 필요하게 된다.

발명의 내용

해결 하고자하는 과제

- <11> 본 발명의 목적은 백라이트의 제어에 의해서 초래되는 노이즈로부터 복수의 케이스들 사이에서의 이미지 데이터를 전송하는 고속 인터페이스를 보호하는 기술을 공급하는 것이다.

과제 해결수단

- <12> 상술한 문제를 해결하기 위해서, 본 발명은 이하에 설명될 수단을 이용한다. 이 수단을 형성하는 기술적 문제에 대한 서술은 "특허 청구 범위"의 서술과 "바람직한 실시형태들의 상세한 설명"의 서술 사이의 대응을 명확하게 하기 위해서 "바람직한 실시형태들의 상세한 설명"에서 사용된 숫자들 및 부호들을 포함한다. 하지만, 포함된 숫자들 및 부호들은 "특허 청구 범위" 에 서술된 발명의 기술적 범위를 제한 해석하는 것으로 이해되어서는 안된다.
- <13> 본 발명에 따른 이동 단말기는 제 1 케이스 (1), 제 2 케이스 (2), 제 1 케이스 (1) 및 제 2 케이스를 움직일 수 있게 연결하는 연결부 (3), 이미지 데이터를 발생시키는 이미지 데이터 발생부 (11), 디스플레이 패널 (13), 이미지 데이터에 응답하여 디스플레이 패널 (13) 을 구동시키는 디스플레이 패널 구동기 (15), 디스플레이 패널 (13) 을 비추는 백라이트 (17), 및 백라이트 (17) 을 구동시키는 구동 회로 (16) 를 포함한다. 이미지 데이터 발생부 (11) 는 제 1 케이스 (1) 에 설치된다. 한편, 디스플레이 패널 (13), 디스플레이 패널 구동기 (15), 백라이트 (17) 및 구동 회로 (16) 는 제 2 케이스 (2) 에 설치된다. 디스플레이 패널 구동기 (15) 는 연결부 (3) 를 통과하여 위치되는 신호 라인 (18) 을 경유하여 이미지 데이터 발생부 (11) 로부터 이미지 데이터를 수신하고, 백라이트 (17) 의 휘도를 제어하는 휘도 제어 신호 (21) 를 구동 회로 (16) 에 공급하는 동안, 수신된 이미지 데이터에 응답하여 디스플레이 패널 (13) 을 구동시키도록 구성된다.
- <14> 이러한 구성을 가진 이동 단말기에서, 구동 회로 (16) 로부터 백라이트 (17)로 구동 전류/전압을 공급하는 전원 라인이나 휘도 제어 신호 (21) 를 공급하는 신호 라인이나 어느 것도, 이미지 데이터 발생부 (11) 로부터 디스플레이 패널 구동기 (15) 로 이미지 데이터를 전송하는 신호 라인 (18) 에 따라 공급되어질 필요가 없다. 이러한 구성은 이미지 데이터를 전송하는 신호 라인 (18) 으로부터의 노이즈를 감소시킬 수 있다.

효과

- <15> 본 발명에 따르면, 복수의 케이스들 사이에서 이미지 데이터를 전송하는 고속 인터페이스를 백라이트의 휘도를

제어하는 것에 의해서 초래된 노이즈로부터 보호하는 기술을 공급할 수 있다.

발명의 실시를 위한 구체적인 내용

- <16> 도 1 은 본 발명의 일 실시형태의 이동 단말기 (10) 의 외부에서의 형상을 도시하는 도면이다. 이동 단말기 (10) 는 본체 케이스 (1) 및 디스플레이부 케이스 (2) 의 두 개의 케이스를 포함한다. 본체 케이스 (1) 및 디스플레이부 케이스 (2) 는 서로 움직일 수 있게 연결부 (3) 에 의해서 연결된다. 본 실시형태에서, 본체 케이스 (1) 는 디스플레이부 케이스 (2) 의 표면에 수직한 축 상으로 회전가능하도록 연결된다.
- <17> 도 2 는 이동 단말기 (10) 에서 회로의 구현을 도시하는 블록도이다. 본체 케이스 (1) 는 CPU (이미지 데이터 발생부)(11) 및 다중층 PWB (인쇄용 배선 보드 (printed wiring board))(본 명세서에서 PWB 라고 불림) 에 설치된 전원 회로 (12) 를 갖는다. 디스플레이부 케이스 (2) 는 케이스에 설치된 LCD 패널 (13), 외부 광 센서 (14), 제어기 구동기 (디스플레이 패널 구동기)(15), 백라이트 구동기 (백라이트를 구동시키는 구동 회로)(16) 및 LCD 패널 (13) 을 비추는 백라이트 (17) 를 갖는다. 본 실시형태에서, 제어기 구동기 (15) 는 COG (칩 온 글라스 (chip on glass)) 기술을 사용하여 LCD 패널 (13) 의 글라스 보드 상에 설치된다. 제어기 구동기 (15) 는 글라스 보드 상에 복수의 LSI 들로 만들어 질 수도 있다.
- <18> CPU (11) 는 본체 케이스 (1) 와 디스플레이부 케이스 (2) 를 연결하는 연결부 (3) 를 통하여 위치한, 인터페이스 라인 (18) 을 통하여 제어기 구동기 (15) 와 접속된다. CPU (11) 는 고속 인터페이스 기술 (예를 들면, 소진폭-차동 신호를 이용하는 Mobile CMADSTM, RSDSTM 및 LVDS 와 같은 고속 직렬 인터페이스 기술) 을 사용하여 제어기 구동기 (15) 에 직렬 이미지 데이터 Din_Serial 및 차동 클럭 신호 CLK 를 공급한다.
- <19> 전원 회로 (12) 는 제어기 구동기 (15) 및 백라이트 구동기 (16) 에 직류를 공급한다. 직류 전력은 연결부 (3) 를 통과하여 위치한, 제어기 구동기를 위한 전원 라인 (19) 을 통하여 전원 회로 (12) 로부터 제어기 구동기 (15) 로 공급된다. 유사하게, 직류 전력은 연결부 (3) 를 통과하여 위치한, 백라이트 구동기를 위한 전원 라인 (20) 을 통하여 전원 회로 (12) 로부터 백라이트 구동기 (16) 로 공급된다.
- <20> LCD 패널 (13) 은 이미지를 디스플레이하는 디스플레이 장치이다. 도 3 에 도시된 바와 같이, LCD 패널 (13) 은 단일적으로 결합된 픽셀 어레이 (31) 및 게이트 구동기 (32) 를 갖는다. 데이터 라인 및 게이트 라인은 픽셀 어레이 (31) 에 연장된다. 픽셀은 데이터 라인 및 게이트 라인의 각각의 교차점 상에 공급된다. 게이트 구동기 (32) 는 픽셀 어레이 (31) 에 대해서 공급된 게이트 라인을 구동시킨다.
- <21> 도 2 를 다시 참조할 때, 외부 광 센서 (14) 는 이동 단말기 (10) 상에 입사하는 외부 광의 세기를 측정하고 그 외부 광의 세기에 대응하는 신호 레벨을 가진 외부 광 세기 신호 (23) 를 발생시킨다. 외부 광 세기 신호 (23) 는 외부 광 센서 (14) 로부터 제어기 구동기 (15) 로 공급된다. 도 2 는 외부 광 센서 (14) 가 LCD 패널 (13) 로부터 분리되어 공급되는 구성을 도시하지만, 외부 광 센서 (14) 는 LCD 패널 (13) 상에 결합될 수도 있다. 외부 광 센서 (14) 는 바람직하게는 제어기 구동기 (15) 가 COG 기술로 LCD 패널 (13) 의 글라스 보드 상에 설치될 때 LCD 패널 (13) 상에 결합된다. 이러한 구성에서, 외부 광 센서 (14) 는 제어기 구동기 (15) 가 COG 기술로 LCD 패널 (13) 상에 설치될 때 제어기 구동기 (15) 에 연결될 수 있다.
- <22> 제어기 구동기 (15) 는 LCD 패널 (13) 상에 이미지 디스플레이를 제어하는 장치이다. 상세하게는, 제어기 구동기 (15) 는 다음의 기능들을 갖는다: 첫번째로, 제어기 구동기 (15) 는 CPU (11) 로부터 수신된 직렬 이미지 데이터 Din_serial 에 응답하여 LCD 패널 (13) 의 데이터 라인을 구동시킨다. 두번째로, 제어기 구동기 (15) 는 LCD 패널 (13) 상에 결합된, 게이트 구동기 (32) 를 제어한다. 추가적으로, 제어기 구동기 (15) 는 휘도 제어 신호 (21) 를 발생시키고 백라이트 (17) 의 휘도를 제어하기 위해서 백라이트 구동기 (16) 에 상기 신호를 공급한다. 이러한 방식으로, 제어기 구동기 (15) 는 패키지형 시스템 (System-in-Package) 으로 구성될 수 있다. 이것은 제어기 구동기 (15) 가 하나의 칩 LSI 상으로 형성될 때 더욱 효과적이다.
- <23> 제어기 구동기 (15) 는 백라이트 (17) 의 휘도를 제어하기 위해서 휘도 제어 회로 (41) 를 갖는다. 휘도 제어 회로 (41) 는 외부 광 센서 (14) 에 의해서 측정된 외부 광의 세기 및 직렬 이미지 데이터 Din_serial 에 반응하여 휘도 제어 신호 (21) 를 발생시킨다. 실시형태에서, 휘도 제어 신호 (21) 는 PWM (펄스 폭 변조) 에 의해서 발생된다. 상세하게는, 도 7 에 도시된 바와 같이, 휘도 제어 신호 (21) 는 펄스 파형을 갖는다. 백라이트 (17) 의 희망된 휘도가 높을수록, 휘도 제어 신호 (21) 의 듀티비 (duty ratio) (즉, 휘도 제어 신호 (21) 의 펄스의 펄스 폭) 는 더 높다. 백라이트 (17) 의 휘도가 허용된 최대값일 때, 휘도 제어 신호 (21) 의 듀티비는 100% 로 설정된다. 백라이트 (17) 의 휘도가 허용된 최소값일 때, 듀티비는 0% 로 설정된다.

다.

- <24> 도 2 를 다시 참조할 때, 백라이트 구동기 (16) 는 휘도 제어 회로 (41) 로부터 공급된 휘도 제어 신호 (21) 에 응답하여 백라이트 (17) 를 구동시킨다. 본 실시형태에서, LED 가 백라이트 (17) 로 사용되며, 백라이트 구동기 (16) 는 백라이트 (17) 를 전류 구동시킨다. 상세하게는, 백라이트 구동기 (16) 는, 휘도 제어 신호 (21) 의 과형에 대응하는 과형을 가진, 구동 전류 (22) 를 백라이트 (17) 에 공급한다. 구동 전류 (22) 의 세기는 휘도 제어 신호 (21) 가 "하이 레벨"일 때, 사전 결정된 전류 값으로 설정되고, 휘도 제어 신호 (21) 가 "로우 레벨"일 때, 0 으로 설정된다. 전압 구동을 위한 광 방출 소자가 백라이트 (17) 로 사용될 수도 있다. 이 경우에, 구동 전압이 구동 전류 대신에 백라이트 (17) 에 공급된다.
- <25> 상술한 백라이트 구동기 (16), 백라이트 (17), 인터페이스 신호 라인 (18), 제어기 구동기를 위한 전원 라인 (19) 및 백라이트 구동기를 위한 전원 라인 (20) 이 FPC (연성 인쇄 회로) 상에 설치된다. 일반적으로, 단일 층 FPC (24) 가 연성면에서 우세하고 제품의 비용을 감소시킬 수 있다. 이하, 본 명세서에서 사용된 FPC (24) 는 단일층 FPC 를 나타낸다. FPC (24) 는 연결부 (3) 를 통과하여 위치되고 본체 케이스 (1) 의 PWB (미도시) 와 접속되도록 설치된다.
- <26> 도 2 에서 도시된 회로의 실시형태는 CPU (11) 와 제어기 구동기 (15) 를 접속하는 인터페이스 신호 라인 (18) 이 노이즈에 강하다는 점에서 장점이 있다. 고속 인터페이스 기술을 사용하여 이미지 데이터를 전송시키는데 사용되는 인터페이스 신호 라인 (18) 은 노이즈를 받기 쉽다. 하지만, 도 2 에 도시된 구성에서, 제어기 구동기 (15) 는 백라이트 (17) 의 휘도를 제어하는 기능이 공급되며 백라이트 구동기 (16) 는 백라이트 (17) 를 포함하는 디스플레이부 케이스 (2) 에 설치된다. 결과적으로, 구동 전류 (22) 를 백라이트 (17) 에 공급하는 전원 라인은 인터페이스 신호 라인 (18) 을 따라서 배열될 필요는 없다. 따라서, 도 2 에 도시된 구성에서, 인터페이스 신호 라인 (18) 은 구동 전류 (22) 또는 휘도 제어 신호 (21) 의 변동에 의해서 초래된 노이즈에 강하다. 이것은 직렬 이미지 데이터 Din_serial 의 전송의 신뢰도를 개선한다.
- <27> 도 2 에서 도시된 구성의 장점은 도 4 및 5 에서 도시된 회로의 실시형태들과 비교할때 명확해진다. CPU (11) 에 백라이트 (17) 의 휘도를 제어하는 기능이 공급되고 외부 광 센서 (14) 및 백라이트 구동기 (16) 가 도 4 에 도시된 것 처럼 CPU (11) 를 포함하는 본체 케이스 (1) 상에 설치된 구성이 여기에서 고려될 것이다. 도 4 에 도시된 구성에서, 구동 전류 (22) 를 백라이트 (17) 에 공급하는 전원 라인은 본체 케이스 (1) 와 디스플레이부 케이스 (2) 를 가로질러, 즉, 인터페이스 신호 라인 (18) 을 따라 배열될 필요가 있다. 이러한 구성은 구동 전류 (22) 가 변동할 때 인터페이스 신호 라인 (18) 에 노이즈가 가해지는 것과 같은 어려움에 마주친다. 이러한 어려움의 해결은 FPC (24) 상의 백라이트 (17) 에 구동 전류 (22) 를 공급하는 전력 라인을 인터페이스 신호 라인 (18) 으로부터 멀리 배열시키는 방법으로 접근될 수 있다. 이러한 방법은 FPC (24) 의 레이아웃을 제한하기 때문에 바람직하지 않다.
- <28> 도 5 에 도시된 바와 같이, 백라이트 구동기 (16) 가 디스플레이부 케이스 (2) 에 공급되는 구성이 또한 고려될 수 있다. 하지만, 도 5 에 도시된 구성은 이하 설명되어질 이유로, 도 2 에 도시된 본 발명의 실시형태의 이동 단말기의 구성만큼 바람직하지는 않다.
- <29> 첫번째로, CPU (11) 에 백라이트 (17) 의 휘도를 제어하는 기능이 공급되는, 도 5 에 도시된 구성은 휘도 제어 신호 (21) 를 전송하는 신호 라인이 인터페이스 신호 라인 (18) 을 따라서 배열될 것을 요한다. 상술한 것 처럼, 휘도 제어 신호 (21) 의 신호 레벨은 백라이트 (17) 의 휘도를 제어할 때 변동된다. 따라서, 휘도 제어 신호 (21) 를 전송하는 신호 라인을 인터페이스 신호 라인 (18) 을 따라서 배열하는 것은 인터페이스 신호 라인 (18) 이 노이즈에 노출되는 것을 초래할 수도 있다.
- <30> 두번째로, 도 5 에 도시된 구성은 도 2 에 도시된 구성보다 본체 케이스 (1) 와 디스플레이부 케이스 (2) 를 가로질러 배열된 더 많은 수의 신호 라인들을 갖는다. 도 5 에 도시된 구성에서, 휘도 제어 신호 (21) 를 백라이트 구동기 (16) 에 공급하는 신호 라인이 본체 케이스 (1) 와 디스플레이부 케이스 (2) 를 가로질러 배열될 필요가 있다. 이것은 본체 케이스 (1) 와 디스플레이부 케이스 (2) 를 가로질러 배열된 신호 라인의 수를 증가시킨다. 한편, 도 2 에 도시된 구성은 그러한 것이 필요하지 않다. 도 2 에 도시된 실시형태의 이동 단말기 (10) 는 도 5 에 도시된 구성에서의 이동 단말기보다 본체 케이스 (1) 와 디스플레이 케이스 (2) 를 가로질러 배열된 더 적은 수의 신호 라인들을 가질 수도 있다.
- <31> 백라이트 (17) 의 휘도를 제어하는 기능이 디스플레이부 케이스 (2) 상에 설치된 제어기 구동기 (15) 에 대해서 공급된다. 이것이 도 2 에 도시된 회로의 실시형태가 구현되는 것을 가능하게 하는 이유이다. 통상적인

액정 패널 구동기는 백라이트의 휘도를 제어하는 기능이 공급되지 않는다. 대신에, CPU 는 통상적인 액정 패널 구동기를 위한 백라이트의 휘도를 제어한다. 직렬 이미지 데이터 Din_serial 을 발생시키는 CPU (11) 에 백라이트 (17) 의 휘도를 제어하는 기능이 공급되는, 도 4 및 5 에 도시된 구성은 구동 전류 (22) 를 백라이트 (17) 에 공급하는 전원 라인이나 백라이트 구동기 (16) 에 휘도 제어 신호 (21) 를 공급하는 신호 라인 어느 것도 인터페이스 신호 라인 (18) 을 따라서 배열하지 않도록 적용될 수 없다.

- <32> 이제, 다른 바람직한 실시형태가 설명될 것이다. 제어기 구동기 (15) 로부터의 휘도 제어 신호 (21) 를 전송하는 신호 라인이 도 2 에서 도시된 바와 같이 어려움 없이 최단의 루트로 백라이트 구동기 (16) 로 공급되는 경우에는 어떠한 문제도 갖지 않는다. 도 11 에 도시된 것처럼 백라이트 (17) 와 백라이트 구동기 (16) 가 인터페이스 신호 라인 (18) 을 가로질러 휘도 제어 신호 출력 단자 (26) 의 반대편에 위치되고 인터페이스 신호 라인 (18) 을 통하여 구동되는 경우는 이동 단말기의 사양 (specification) 의 이유로 이하의 문제를 갖는다. 즉, 이동 단말기가 단일층 FPC (24) 를 사용하기 때문에, 휘도 제어 신호 (21) 를 전송하는 신호 라인은 인터페이스 신호 라인 (18) 을 가로질러 제어기 구동기 (15) 로부터 배열될 수 없다. 따라서, 신호 라인은 인터페이스 신호 라인 (18) 을 피할 목적으로 LCD 패널 (13) 주위를 돌아서 백라이트 구동기 (16) 에 가도록 배열될 필요가 있다. 이것은 여분의 FPC 들을 요구하며, 그것은 공간 절약에 대한 반대 효과를 유발하고 제품의 비용을 증가시키기 때문에 바람직하지 않다.
- <33> 이제, 도 12 에 예시된 것과 같은 다중층 FPC (25) 의 경우가 고려될 것이다. 이 경우에서, 도 11 에 도시된 바와 같은 휘도 제어 신호 (21) 를 전송하는 신호 라인의 배열을 피할 수 있다. 이 경우에, 하지만, 휘도 제어 신호 (21) 를 전송하기 위한 신호 라인 및 인터페이스 신호 라인 (18) 이 다중층 FPC (25) 에서 교차된다. 결과적으로, 이것도 역시 휘도 제어 신호 (21) 를 전송하는 라인은, 도 5 에서 도시된 경우와 유사하게, 인터페이스 신호 라인 (18) 이 노이즈에 노출되도록 유발하기 때문에 바람직하지는 않다. 또한, 이 경우 다중층 FPC (25) 를 사용하기 때문에, 다중층 FPC (25) 를 구부리거나 접는 것은 구부러지거나 접힌 위치에 추가적 스트레스를 초래한다. 또한, 다중층 FPC (25) 을 사용하는 것은 FPC 의 두께를 증가시키고, 이는 공급된 불충분한 연성을 초래한다. 또한, 제품 비용 측면에서, 이동 단말기에서의 다중층 FPC (25) 의 구현은 실용적이지 못하다.
- <34> 상술한 것처럼, 디스플레이부 케이스 (2) 상에 설치된 제어기 구동기 (15) 에 백라이트 (17) 의 휘도를 제어하는 기능이 공급되는 본 발명에서, 제어기 구동기 (15) 의 휘도 제어 신호 (21) 를 전송하는 출력 단자 (26) (이하, 휘도 제어 신호 출력 단자 (26) 라 한다) 가 한 장소에 배열될 때, 백라이트 구동기 (16) 는 인터페이스 신호 라인 (18) 으로부터 제어기 구동기 (15) 의 휘도 제어 신호 출력 단자 (26) 의 측면에서 제한적으로 배열된다.
- <35> 상술한 문제를 해결하는 다른 바람직한 실시형태는 도 13 에 도시된다. 도 13 에서 명확하듯이, 복수의 휘도 제어 신호 출력 단자 (26) 가 본 발명에서 공급된다. 상세하게는, 제어기 구동기 (15) 의 휘도 제어 신호 출력 단자 (26) 가 휘도 제어 회로 상에서 인터페이스 신호 라인 (18) 의 각각의 측면에 공급된다. 이것은 이동 단말기의 사양에 상관없이 백라이트 구동기 (16) 가 배열되는 것을 가능하게 한다. 결과적으로, 백라이트 구동기 (16) 의 배열에 따라서 복수의 휘도 제어 신호 출력 단자 (26) 중 하나를 선택하고 그것을 연결하는 것이 오직 필요하다. 이 방법을 선택하는 것에 의해서, 본 발명의 응용 범위가 더욱 넓어질 것이다.
- <36> 휘도 제어 신호 단자 (26) 중에서 사용되지 않는 단자는 개방된 상태이고 어떠한 추가적 요소도 소모하지 않는다.
- <37> 복수의 휘도 제어 신호 출력 단자들 (26) 중 하나를 선택하는 구성에 대해서, 제어기 구동기 (15) 내의 레지스터 단자에 의해서 좌 우 단자들 중 어느 단자를 출력할 것인지를 선택하는 구성 또는 양 단자 모두를 항상 출력하게 하고 이동 단말기의 사양에 따라 오직 사용될 단말기를 선택하는 구성이 고려될 수 있다.
- <38> 이제, 도 2 에서 도시된 회로의 실시형태를 구현하는 제어기 구동기 (15) 의 구체적인 구성이 설명될 것이다.
- <39> 도 3 은 제어기 구동기 (15) 의 바람직한 구성을 도시하는 블록도이다. 상술한 바와 같이, 제어기 구동기 (15) 는 백라이트 (17) 의 휘도를 제어하는 휘도 제어 회로 (41) 를 갖는다. 제어기 구동기 (15) 는 또한 직렬/병렬 변환 회로 (42), 데이터 레지스터 회로 (43), 래치 회로 (44), 그레이스케일 전압 발생 회로 (45), 데이터 라인 구동 회로 (46), APL 계산 회로 (47) 및 타이밍 제어 회로 (48) 를 갖는다.
- <40> 직렬/병렬 변환 회로 (42) 는 CPU (11) 로부터 수신된 직렬 이미지 데이터 Din_serial 을 수신하고 그것을 이미지 데이터 Din 으로 변환한다. 이미지 데이터 Din 은 각각의 픽셀의 그레이스케일을 나타내는 병렬 데이터

이다. 직렬 이미지 데이터 Din_serial 은 차동 클럭 신호 DCLK 와 동기화되어 수신된다. 직렬/병렬 변환 회로 (42) 는 또한 차동 클럭 신호 DCLK 로부터 동기화된 신호 (53) 를 발생시키고, 그것을 타이밍 제어 회로 (48) 에 공급한다.

- <41> 데이터 레지스터 회로 (43) 는 타이밍 제어 회로 (48) 로부터 공급된 레지스터 신호 (54) 와 동기화되어 순서대로 이미지 데이터 Din 을 직렬/병렬 변환 회로 (42) 로부터 래칭하고, 그 래칭된 이미지 데이터 Din 을 일시적으로 저장한다. 데이터 레지스터 회로 (43) 는 제어기 구동기 (15) 에 의해서 구동되는 하나의 라인의 픽셀들과 동일한 갯수 (즉, 제어기 구동기 (15) 에 의해서 구동된 데이터 라인들의 갯수) 로 이미지 데이터 Din 을 저장할 수 있도록 구성된다. 제어기 구동기 (15) 가 384 개의 데이터 라인들을 구동시키도록 구성되면, 데이터 레지스터 회로 (43) 는 이미지 데이터 Din 의 384 개의 조각들을 저장할 수 있도록 구성된다.
- <42> 래치 회로 (44) 는 타이밍 제어 회로 (48) 로부터 공급된 래치 신호 (55) 와 동기화되어 데이터 레지스터 회로 (43) 로부터 하나의 라인에 대해 이미지 데이터 Din 을 래칭하고, 그 래칭된 이미지 데이터 Din 을 데이터 라인 구동 회로 (46) 에 전송한다.
- <43> 그레이스케일 전압 발생 회로 (45) 는 LCD 패널 (13) 의 픽셀들에 의해 취해질 수 있는 각각의 그레이스케일들에 대응하는 전압 (그레이스케일 전압) 을 발생시키고 그것을 데이터 라인 구동 회로 (46) 에 공급한다. 본 실시형태에서, LCD 패널 (13) 은 64 개의 그레이스케일들을 갖는 디스플레이에 대응하고, 따라서 그레이스케일 전압은 64 개의 라인들을 통하여 데이터 라인 구동 회로 (46) 에 공급된다.
- <44> 데이터 라인 구동 회로 (46) 는 래치 회로 (44) 로부터 수신된 하나의 라인에 대한 이미지 데이터 Din 에 응답하여 LCD 패널(13) 의 데이터 라인들을 구동시킨다. 상세하게는, 데이터 라인 구동 회로 (46) 는 하나의 라인에 대한 이미지 데이터 Din 의 각각의 조각에 대한 64 개의 그레이스케일 전압들 중에서 이미지 데이터 Din 에 대응하는 그레이스케일 전압을 선택하고, 그 선택된 그레이스케일 전압으로 대응하는 데이터 라인을 구동시킨다.
- <45> APL 계산 회로 (47) 는 직렬/병렬 변환 회로 (42) 로부터 출력된 이미지 데이터 Din 으로부터 LCD 패널 (13) 상에 디스플레이되는 각각의 프레임 이미지의 APL들 (평균 픽처 레벨 (average picture level))(51) 을 계산한다. 상세하게는, APL 계산 회로 (47) 는 타이밍 제어 회로 (48) 로부터 출력된 프레임 신호 (56) 에 따라서 프레임 주기가 시작된 것을 검출할 때, APL 계산 회로 (47) 는 프레임 주기내에 전송될 이미지 데이터 Din 을 합산한다. 프레임 주기의 이미지 데이터 Din 의 전송이 종결될 때, APL 계산 회로 (47) 는 이미지 데이터 Din 의 조각들의 값들의 평균 (즉, 각각의 픽셀의 그레이스케일) 을 계산한다. 그 계산된 평균이 APL (51) 이다. 계산된 APL (51) 은 휘도 제어 회로 (41) 에 송신되고 백라이트 (17) 의 휘도를 제어하는데 사용된다.
- <46> 타이밍 제어 회로 (48) 는 제어기 구동기 (15) 및 게이트 구동기 (32) 상에서 타이밍 제어를 수행한다. 상세하게는, 타이밍 제어 회로 (48) 는 직렬/병렬 변환 회로 (42) 로부터 송신된 동기화 신호 (53) 와 동기화된 프레임 신호 (56), 래치 신호 (55) 및 레지스터 신호 (54) 를 발생시킨다. 이 신호들을 가지고, 타이밍 제어 회로 (48) 는 휘도 제어 회로 (41), 데이터 레지스터 회로 (43), 래치 회로 (44) 및 APL 계산 회로 (47) 의 동작 타이밍을 제어한다. 또한, 타이밍 제어 회로 (48) 는 게이트 구동기 제어 신호 (57) 를 발생시키고, 게이트 구동기 (32) 의 동작 타이밍을 제어한다.
- <47> 이제, 휘도 제어 회로 (41) 의 구성 및 동작들이 설명될 것이다. 휘도 제어 회로 (41) 는 APL 계산 회로 (47) 에 의해서 계산된 각각의 프레임 이미지의 APL (51) 및 외부 광 센서 (14) 로부터 출력된 외부 광 세기 신호 (23) 에 응답하여 백라이트 (17) 의 휘도를 제어하는 휘도 제어 신호 (21) 를 발생시키도록 적용된다. 휘도 제어 회로 (41) 는 이동 단말기 (10) 의 전력 소비를 감소시키기 위해서 외부 광의 세기가 더 낮고 APL (51) 이 더 낮을수록 백라이트 (17) 의 휘도를 낮추는 기능을 갖는다. 반대로, 외부 광의 세기가 높고/높거나 APL (51) 이 높을 때, 휘도 제어 회로 (41) 는 프레임 이미지의 이미지 품질을 좋은 상태로 유지하기 위해서 백라이트 (17) 의 휘도를 증가시킨다.
- <48> 도 6 은 본 실시형태에서 휘도 제어 회로 (41) 의 구성을 도시하는 블록도이다. 실시형태에서, 휘도 제어 회로 (41) 는 백라이트 휘도 결정 회로 (61) 및 PWM 파형 발생 회로 (62) 를 갖는다. 백라이트 휘도 결정 회로 (61) 는 외부 광 세기 신호 (23) 및 APL (51) 에 따라서 백라이트 휘도 데이터 (63) 를 발생시킨다. 백라이트 휘도 데이터 (63) 는 백라이트 (17) 의 휘도를 구체화하는 데이터이다. 백라이트 휘도 결정 회로 (61) 의 동작은 3 개의 모드 설정 신호들 (52); 이미지 모드 설정 신호 (52a), 외부 광 모드 설정 신호 (52b),

사용자 모드 설정 신호 (52c) 에 의해서 스위칭된다. 이미지 모드 설정 신호 (52a), 외부 광 모드 설정 신호 (52b) 및 사용자 모드 설정 신호 (52c) 의 값들은 CPU (11) 에 의해서 설정된다.

- <49> PWM 파형 발생 회로 (62) 는 백라이트 휘도 데이터 (63) 에 응답하여 휘도 제어 신호 (21) 를 발생시킨다. 본 실시형태에서, PWM 파형 발생 회로 (62) 는 PWM (펄스 폭 변조) 에 의해서 발생된 휘도 제어 신호 (21) 를 발생시킨다.
- <50> 백라이트 휘도 결정 회로 (61) 는 APL 을 위한 LUT (64), 필터 회로 (65), 외부 광을 위한 LUT (66), 선택 회로들 (67 및 68), 감산기 (69), 사용자 설정 휘도 레지스터 (70) 및 선택 회로 (71) 를 갖는다.
- <51> APL 을 위한 LUT (64) 는 이미지 휘도 데이터 "1" 내지 "n" 의 복수의 조각들을 저장하고 APL (51) 에 응답하여 이미지 휘도 데이터 "1" 내지 "n" 의 복수의 조각들로부터 이미지 휘도 데이터의 한 조각 (선택된 이미지 휘도 데이터 (72)) 을 선택한다. 여기에서, 이미지 휘도 데이터는 백라이트 휘도 데이터 (63) 를 위한 상위 제한 값을 결정하는 데이터이다. APL (51) 이 더 높을수록 더 높은 값을 가지는 이미지 휘도 데이터는 선택된 이미지 휘도 데이터 (72) 로 선택된다. 본 실시형태에서, 이하의 도시된 관계는 이미지 휘도 데이터 "1" 내지 "n" 에서 성립된다:
- <52> 이미지 휘도 데이터 "1" < 이미지 휘도 데이터 "2" < ... < 이미지 휘도 데이터 "n".
- <53> 본 실시형태에서, 최대 이미지 휘도 데이터 "n"의 값은 "63" 이다. 따라서, 선택된 이미지 데이터 (72) 에 대한 상위 제한 값은 "63" 이다.
- <54> APL 을 위한 LUT (64) 는 바람직하게는 재기록가능하도록 적용된다. 재기록가능한 APL 을 위한 LUT (64) 는 명도 (luminosity) 에 대한 백라이트 (17) 의 휘도의 응답의 용이한 조정을 가능하게 한다. 본 실시형태에서, 이미지 휘도 데이터 "1" 내지 "n" 의 조각들은 CPU (11) 로부터 제어기 구동기 (15) 로 공급되고, 이미지 휘도 데이터 "1" 내지 "n" 의 공급된 조각들은 APL 을 위한 LUT (64) 에 저장된다.
- <55> 필터 회로 (65) 는 외부 광 세기 신호 (23) 를 필터링하는 것에 의해서 필터링 후의 외부 광 세기 신호 (73) 를 발생시킨다. 본 실시형태에서, 히스테리시스 (hysteresis) 필터가 필터 회로 (65) 용으로 사용된다. 필터 회로 (65) 용으로 히스테리시스 필터의 사용은 외부 광 세기 신호 (23) 의 변동에 대한 과도한 반응에 대해서 백라이트 휘도 데이터 (63) 를 제한하는 데 효과적이다.
- <56> 외부 광을 위한 LUT (66) 는 외부 광 휘도 데이터 "1" 내지 "m"의 복수의 조각들을 저장하고, APL (51) 에 응답하여 외부 광 휘도 데이터 "1" 내지 "m"의 복수의 조각들로부터 외부 광 휘도 데이터의 한 조각 (선택된 외부 광 휘도 데이터 (74)) 을 선택한다. 외부 광 휘도 데이터는 백라이트 (17) 의 휘도가 감소될 수 있는 정도를 나타내는 데이터이다. 외부 광을 위한 LUT (66) 는, 필터링 후의 외부 광 세기 신호 (73) 의 값이 더 높을 때 (즉, 외부 광의 세기가 더 높을 때) 더 낮은 값을 갖는, 외부 광 세기 데이터를 선택된 외부 광 휘도 데이터 (74) 로써 선택한다. 본 실시형태에서, 이하 도시된 관계는 외부 광 휘도 데이터 "1" 내지 "m" 의 조각들에 대해서 성립된다:
- <57> 외부 광 휘도 데이터 "m" < 외부 광 휘도 데이터 "m-1" < ... < 외부 광 휘도 데이터 "1".
- <58> 본 실시형태에서, 외부 광 휘도 데이터 "m" 의 최소 값은 "0" 이다. 따라서, 선택된 외부 광 휘도 데이터 (74) 에 대한 하위 제한 값은 "0" 이다.
- <59> 외부 광을 위한 LUT (66) 는 재기록가능하도록 구성되는 것이 바람직하다. 재기록가능한 외부 광을 위한 LUT (66) 는 외부 광의 세기에 대한 백라이트 (17) 의 휘도의 반응의 용이한 조정을 가능하게 한다. 본 실시형태에서, 외부 광 휘도 데이터 "1" 내지 "n" 의 조각들은 CPU (11) 로부터 제어기 구동기 (15) 로 공급되고, 외부 광 휘도 데이터 "1" 내지 "n" 의 공급된 조각들은 외부 광을 위한 LUT (66) 에 저장된다.
- <60> 선택 회로 (67) 는 이미지 모드 설정 신호 (52a) 에 응답하여 선택된 이미지 휘도 데이터 (72) 또는 데이터 값 "63" 중 하나를 출력한다. 상세하게는, 이미지 모드 설정 신호 (52a) 가 로직 "1" 일 때 선택된 이미지 휘도 데이터 (72) 가 선택되고 이미지 모드 설정 신호 (52a) 가 로직 "0" 일 때 데이터 값 "63" 이 선택된다. 상술한 바와 같이, 선택된 이미지 휘도 데이터 (72) 의 최대값은 "63" 이다. 따라서, 데이터 값 "63" 을 선택하는 것은 APL (51) 에 관계없이 선택된 이미지 휘도 데이터 (72) 를 최대값으로 설정하는 것과 동일하다.
- <61> 선택 회로 (68) 는 외부 광 모드 설정 신호 (52b) 에 응답하여 선택된 외부 광 휘도 데이터 (74) 또는 데이터 값 "0" 중 하나를 출력한다. 상세하게는, 외부 광 모드 설정 신호 (52b) 가 로직 "1" 일 때 선택된 외부 광

휘도 데이터 (74) 가 선택되고 외부 광 모드 설정 신호 (52b) 가 로직 "0" 일 때 데이터 값 "0" 이 선택된다.

상술한 바와 같이, 선택된 외부 광 휘도 데이터 (74) 의 최소값은 "0" 이다. 따라서, 데이터 값 "0" 을 선택하는 것은 외부 광 세기 신호 (23) 에 관계없이 선택된 외부 광 휘도 데이터 (74) 를 최소값으로 설정하는 것과 동일하다.

- <62> 감산기 (69) 는 선택 회로 (67) 의 출력값으로부터 선택 회로 (68) 의 출력값을 감산시키는 것에 의해서 감산 후의 휘도 데이터 (75) 를 발생시킨다.
- <63> 사용자 설정 휘도 레지스터 (70) 는 이동 단말기 (10) 의 사용자에게 의해서 지정된 백라이트 (17) 의 휘도를 나타내는 사용자 설정 휘도 데이터 (76) 를 저장한다. 사용자 설정 휘도 데이터 (76) 는 CPU (11) 로부터 제어기 구동기 (15) 로 전송되고 사용자 설정 휘도 레지스터 (70) 에 저장된다.
- <64> 선택 회로 (71) 는 사용자 모드 설정 신호 (52c) 에 응답하여 사용자 설정 휘도 데이터 (76) 또는 감산 후의 휘도 데이터 (75) 중 하나를 선택한다. 상세하게는, 사용자 설정 휘도 데이터 (76) 는 사용자 모드 설정 신호 (52c) 가 로직 "1" 일 때 선택되고 사용자 휘도 데이터 (76) 는 사용자 모드 설정 신호 (52c) 가 로직 "0" 일 때 선택된다. 선택 회로로부터의 출력은 상술한 백라이트 휘도 데이터 (63) 이다. 선택 회로 (71) 로부터 출력된 백라이트 휘도 데이터 (63) 는 PWM 파형 발생 회로 (62) 에 공급된다.
- <65> 도 7 은 PWM 파형 발생 회로 (62) 의 동작을 도시하는 타이밍 차트이다. 프레임 신호 (56) 가 활성화될 때 (도 7 에서, 신호가 로우 레벨로 풀다운될 때), PWM 파형 발생 회로 (62) 는 백라이트 휘도 데이터 (63) 를 래칭한다. PWM 파형 발생 회로 (62) 는 또한 신호 (21) 가 백라이트 휘도 데이터 (63) 의 값에 따라 듀티비를 가지도록 휘도 제어 신호를 발생시킨다. 듀티비는 백라이트 휘도 데이터 (63) 의 값이 더 높을수록 증가된다.
- <66> 이러한 방식으로 발생된 휘도 제어 신호 (21) 는 백라이트 구동기 (16) 를 제어하는 데 사용된다. 백라이트 구동기 (16) 는 휘도 제어 신호 (21) 가 "하이" 레벨에 있는 동안 구동 전류 (22) 를 백라이트 (17) 에 공급한다. 구동 전류 (22) 는 휘도 제어 신호 (21) 가 "로우" 레벨에 있는 동안에는 백라이트 (17) 에 공급되지 않는다. 따라서, 휘도 제어 신호 (21) 의 듀티비가 클수록, 즉, 백라이트 휘도 데이터 (63) 의 값이 클수록, 더 오랜 기간 백라이트 (17) 가 비취지고, 이는 백라이트 (17) 의 휘도를 증가시킨다.
- <67> 휘도 제어 회로 (41) 는 이하의 4 개의 동작 모드를 갖는다. 동작 모드들은 이미지 모드 설정 신호 (52a), 외부 광 모드 설정 신호 (52b) 및 사용자 모드 설정 신호 (52c) 에 의해서 스위칭된다.
- <68> (1) 사용자 설정 모드
- <69> 이제, 도 6 을 참조한다. 사용자 모드 설정 신호 (52c) 가 로직 "1" 로 설정될 때, 휘도 제어 회로 (41) 는 사용자 설정 모드로 설정될 수 있다. 사용자 설정 모드는 사용자에게 의해서 지정된 휘도로 백라이트 (17) 를 비추는 동작 모드이다. 이미지 모드 설정 신호 (52a) 및 외부 광 모드 설정 신호 (52b) 의 값들은 임의의 값일 수 있다.
- <70> 상세하게는, 선택 회로 (71) 는 사용자 모드 설정 신호 (52c) 가 로직 "1" 로 설정될 때 백라이트 휘도 데이터 (63) 로 사용자 설정 휘도 데이터 (76) 를 선택한다. 백라이트 (17) 는 백라이트 휘도 데이터 (63) 에 의해서 지정된 휘도로 비취진다. 본 동작에 따라서, 백라이트 (17) 는 사용자에게 의해서 지정된 휘도로 비취질 수 있다.
- <71> (2) 이미지 설정 모드
- <72> 이미지 모드 설정 신호 (52a) 가 로직 "1" 로 설정되고 외부 광 모드 설정 신호 (52b) 및 사용자 모드 설정 신호 (52c) 가 로직 "0" 으로 설정될 때, 휘도 제어 회로 (41) 는 이미지 설정 모드로 설정될 수 있다. 이미지 설정 모드는 백라이트 (17) 의 휘도가 (외부 광의 세기에 관계없이) 프레임 이미지의 APL (51) 에 따라서 제어되는 동작 모드이다.
- <73> 상세하게는, 선택된 이미지 휘도 데이터 (72) 는 APL 계산 회로 (47) 에 의해서 계산된 APL (51) 에 따라서 이미지 휘도 데이터 "1" 내지 "n" 의 조각들로부터 선택된다. 이미지 모드 설정 신호 (52a) 가 로직 "1" 이라는 사실에 응답하여, 선택된 이미지 휘도 데이터 (72) 는 선택 회로 (67) 로부터 감산기 (69) 로 출력된다. 한편, 외부 광 모드 설정 신호 (52b) 가 로직 "0" 이라는 사실에 응답하여, 데이터 "0" 이 선택 회로 (68) 로부터 감산기 (69) 로 출력된다. 감산기 (69) 로부터 출력된 감산 후의 휘도 데이터 (75) 의 값은 선택된 이미지 휘도 데이터 (72) 의 값과 매칭된다. 사용자 모드 설정 신호 (52c) 가 로직 "0" 으로 설정된 사실에

응답하여, 선택 회로 (71) 는 백라이트 휘도 데이터 (63) 로 감산 후의 휘도 데이터 (75) 를 선택한다. 결과적으로, 백라이트 휘도 데이터 (63) 는 선택된 이미지 휘도 데이터 (72) 와 매칭된다. 백라이트 (17) 는 백라이트 휘도 데이터 (63) 에 의해서 지정된 휘도로 비춰진다. 본 동작들에 따라서, 백라이트 (17) 의 휘도는 APL (51) 에 따라서 제어된다.

<74> 도 8 은 휘도 제어 회로 (41) 가 이미지 설정 모드로 설정될 때 APL (51) 과 백라이트 휘도 데이터 (63) 사이의 관계를 도시하는 그래프이다. APL (51) 이 낮을 때, 즉, 프레임 이미지가 어두울 때, 백라이트 휘도 데이터 (63) 는 백라이트 (17) 의 휘도가 더 낮춰지도록 감소된다. 프레임 이미지가 어두울 때, 프레임 이미지의 이미지 품질은 백라이트 (17) 의 휘도가 낮아지더라도 낮아지지 않는다. 백라이트 (17) 의 휘도의 감소는 그것이 전력 소비를 낮추기 때문에 오히려 바람직하다. 반대로 APL (51) 이 높을 때, 백라이트 (17) 의 휘도는 증가되고 프레임 이미지는 좋은 이미지 품질로 디스플레이된다.

<75> (3) 외부 광 설정 모드

<76> 외부 광 모드 설정 신호 (52b) 가 로직 "1" 로 설정되고 이미지 모드 설정 신호 (52a) 및 사용자 모드 설정 신호 (52c) 가 로직 "0" 으로 설정될 때, 휘도 제어 회로 (41) 는 외부 광 설정 모드로 설정될 수 있다. 외부 광 설정 모드는 백라이트 (17) 의 휘도가 (APL (51) 에 관계없이) 외부 광 세기에 따라서 제어되는 동작 모드이다.

<77> 상세하게는, 데이터 "63" 는 이미지 모드 설정 신호 (52a) 가 로직 "0" 이라는 사실에 따라서 선택 회로 (67) 로부터 감산기 (69) 로 출력된다. 한편, 선택된 외부 광 휘도 데이터 (74) 가 외부 광 세기 신호 (23) 에 따라서 (즉, 외부 광의 세기에 따라서) 외부 광 휘도 데이터 "1" 내지 "m" 의 조각들로부터 선택되고, 또한, 선택된 외부 광 휘도 데이터 (74) 는 외부 광 모드 설정 신호 (52b) 가 로직 "1" 이라는 사실에 따라서 선택 회로 (68) 로부터 감산기 (69) 로 출력된다. 감산기 (69) 로부터 출력된 감산 후의 휘도 데이터 (75) 의 값은 선택된 외부 광 휘도 데이터 (74) 의 값을 데이터 "63" 에서 감산시켜 획득된 값이다. 선택 회로 (71) 는 사용자 모드 설정 신호 (52c) 가 로직 "0" 으로 설정되는 사실에 따라서 백라이트 휘도 데이터 (63) 로 감산 후의 휘도 데이터 (75) 를 선택한다. 결과적으로, 백라이트 휘도 데이터 (63) 는 선택된 외부 광 휘도 데이터 (74) 의 값을 데이터 "63" 에서 감산하여 획득된 값이다. 백라이트 (17) 는 백라이트 휘도 데이터 (63) 에 의해 지정된 휘도로 비춰진다. 본 동작들에 따라서, 백라이트 (17) 의 휘도는 외부 광의 세기에 따라서 제어된다.

<78> 도 9 는 휘도 제어 회로 (41) 가 외부 광 설정 모드로 설정될 때 외부 광 세기와 백라이트 휘도 데이터 (63) 사이의 관계를 도시하는 그래프이다. 실시형태에서, 외부 광 세기 신호 (23) 에 의해서 나타내어진 외부 광은 256 단계로 계수화된다. 외부 광의 세기가 낮을 때, 백라이트 휘도 데이터 (63) 는 백라이트 (17) 의 휘도가 낮춰지도록 감소된다. 외부 광의 세기가 낮을 때, 프레임 이미지의 이미지 품질은 백라이트 (17) 의 휘도가 낮아지더라도 낮아지지 않는다. 백라이트 (17) 의 휘도의 감소는 그것이 전력 소비를 감소시키기 때문에 오히려 바람직하다. 반대로 외부 광의 세기가 높을 때, 백라이트 (17) 의 휘도는 증가되며 프레임 이미지는 좋은 이미지 품질로 디스플레이된다. 도 9 에 도시된 그래프는 히스터리시스 필터가 필터 회로 (65) 로써 사용되었기 때문에 히스터리시스를 포함한다.

<79> (4) 이미지/외부 광 설정 모드

<80> 이미지 모드 설정 신호 (52a) 및 외부 광 설정 신호 (52b) 가 로직 "1" 로 설정되고 사용자 모드 설정 신호 (52c) 가 로직 "0" 으로 설정될 때, 휘도 제어 회로 (41) 는 이미지/외부 광 설정 모드로 설정될 수 있다. 이미지/외부 광 설정 모드는 백라이트 (17) 의 휘도가 APL (51) 및 외부 광의 세기에 따라서 제어되는 동작 모드이다.

<81> 상세하게는, 선택된 이미지 휘도 데이터 (72) 는 APL 계산 회로 (47) 에 의해서 계산된 APL (51) 에 따라서 이미지 휘도 데이터 "1" 내지 "n" 의 조각들로부터 선택되고, 선택된 외부 광 휘도 데이터 (74) 는 외부 광 세기 신호 (23) 에 따라서 (즉, 외부 광의 세기에 따라서) 외부 광 휘도 데이터 "1" 내지 "m" 의 조각들로부터 선택된다. 또한, 이미지 모드 설정 신호 (52a) 및 외부 광 모드 설정 신호 (52b) 양자 모두가 로직 "1" 이라는 사실에 응답하여, 선택된 이미지 휘도 데이터 (72) 및 선택된 외부 광 휘도 데이터 (74) 는 각각 선택 회로들 (67 및 68) 로부터 감산기 (69) 로 출력된다. 감산기 (69) 로부터 출력된 감산 후의 휘도 데이터 (75) 의 값은 선택된 이미지 휘도 데이터 (72) 의 값으로부터 선택된 외부 광 휘도 데이터 (74) 의 값을 감산하여 획득된 값이다. 또한, 사용자 모드 설정 신호 (52c) 가 로직 "0" 으로 설정되는 사실에 응답하여, 선택 회로

(71) 는 백라이트 휘도 데이터 (63) 로 감산 후의 휘도 데이터 (75) 를 선택한다. 결과적으로, 백라이트 휘도 데이터 (63) 는 선택된 이미지 휘도 데이터 (72) 의 값으로부터 선택된 외부 광 휘도 데이터 (74) 의 값을 감산시키는 것에 의해서 획득된 값이다. 백라이트 (17) 는 백라이트 휘도 데이터 (63) 에 의해서 지정된 휘도로 비춰진다. 본 동작들에 따라서, 백라이트 (17) 의 휘도는 APL (51) 및 외부 광의 세기에 따라서 제어된다.

<82> 도 10 은 휘도 제어 회로 (41) 가 이미지/외부 광 설정 모드로 설정될 때 APL (51) 과 외부 광의 세기 사이에서의 관계를 도시하는 그래프이다. 도 10 에 도시된 그래프는 히스터리시스 필터가 필터 회로 (65) 로 사용되기 때문에 히스터리시스를 포함한다. 이미지/외부 광 설정 모드에서 백라이트 휘도 데이터 (63) 의 그래프는 선택된 외부 광 휘도 데이터 (74) 에 따라서 수직 방향으로 이동된 도 8 에서 도시된 백라이트 휘도 데이터 (63) 및 APL (51) 의 그래프이다. 휘도 제어 회로 (41) 가 이러한 방식으로 이미지/외부 광 설정 모드에서 설정되기 때문에, 백라이트 휘도 데이터 (63) 의 값, 즉 백라이트 (17) 의 휘도는 APL (51) 및 외부 광 세기 양자 모두에 의존해서 제어된다.

<83> 상술한 바와 같이, 실시형태의 이동 단말기 (10) 에서, 디스플레이부 케이스에 설치된 제어기 구동기 (15) 는 백라이트 (17) 의 휘도를 제어하는 휘도 제어 신호 (21) 를 발생시키는 기능이 공급된다. 따라서, CPU (11) 및 제어기 구동기 (15) 를 연결하는, 인터페이스 신호 라인 (18) 을 따라서 구동 전류 (22) 를 공급하는 전원은 휘도 제어 신호 (21) 를 송신하는 신호 라인 어느 것도 공급될 필요가 없다. 이는 CPU (11) 로부터 제어기 구동기 (15) 로 이미지 데이터의 전송의 신뢰도를 효율적으로 개선시킨다. 제어기 구동기 (15) 는 각각의 프레임 이미지의 외부 광의 세기/이미지 데이터에 따라서 휘도 제어 신호 (21) 를 발생시키고, 백라이트 (17) 의 휘도에 대한 적절한 제어를 실현시킨다.

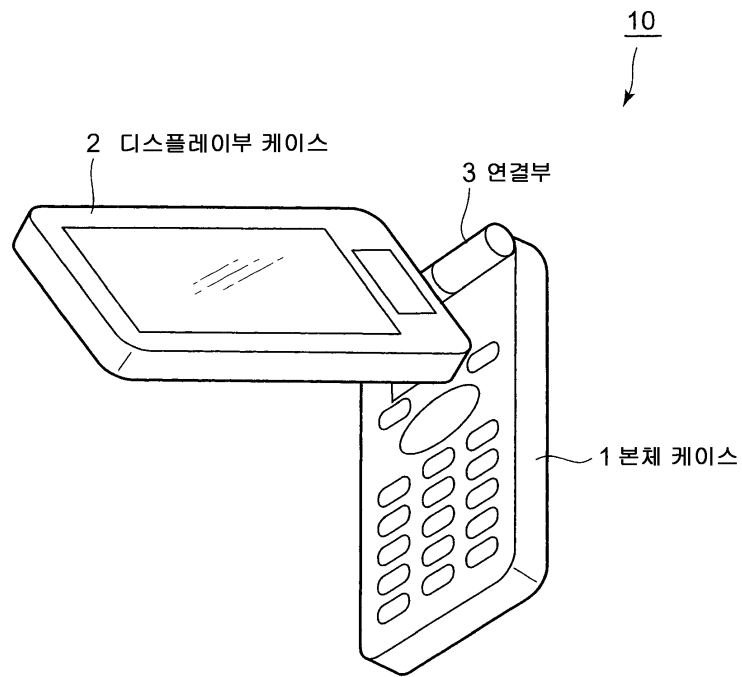
<84> 각각의 프레임 이미지의 APL (51) 에 따라서 백라이트 (17) 의 휘도를 제어하는 방법이 상술한 실시형태에서 개시되었지만, 각각의 프레임 이미지의 이미지 데이터의 프로세싱은 APL (51) 의 계산에 한정되지는 않는다. 예를 들면, 각각의 프레임 이미지의 이미지 데이터의 히스토그램은 백라이트 (17) 의 휘도가 히스토그램에 따라서 제어되도록 형성될 수도 있다.

도면의 간단한 설명

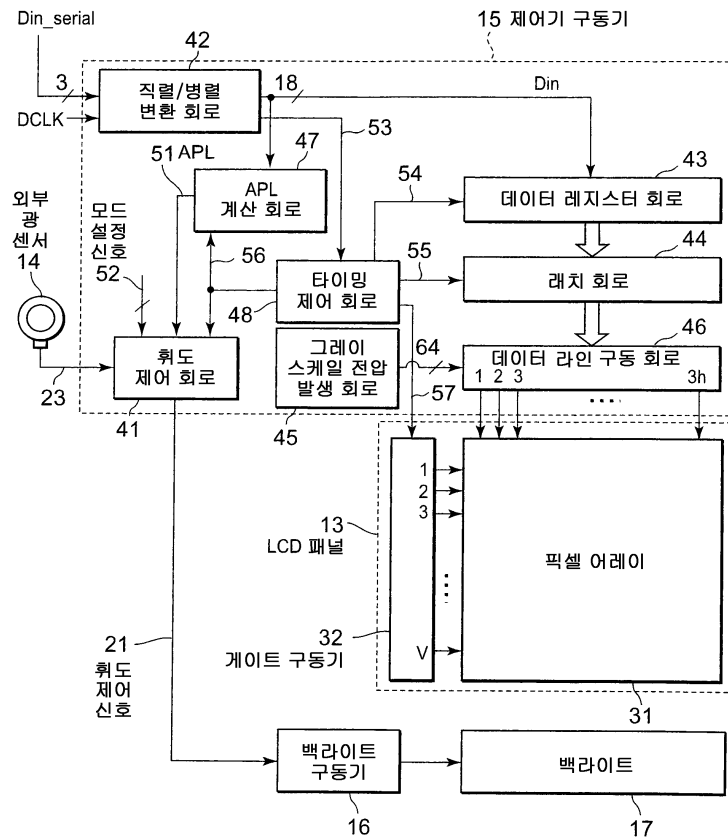
- <85> 도 1 은 본 발명의 일 실시형태에서의 이동 단말기의 구성을 도시하는 사시도;
- <86> 도 2 는 도 1 에서 도시된 이동 단말기의 구성을 도시하는 블록도;
- <87> 도 3 은 도 2 에서 도시된 이동 단말기에 설치된 제어기 구동기의 구성을 도시하는 블록도;
- <88> 도 4 는 본 발명의 전제 조건으로써 두 개의 케이스를 가진 이동 단말기의 일 실시형태를 도시하는 블록도;
- <89> 도 5 는 본 발명의 전제 조건으로써 두 개의 케이스를 가진 이동 단말기의 다른 실시형태를 도시하는 블록도;
- <90> 도 6 은 도 3 에서 도시된 제어기 구동기의 휘도 제어 회로의 구성을 도시하는 블록도;
- <91> 도 7 은 도 6 에 도시된 휘도 제어 회로의 PWM 과형 발생 회로의 동작을 도시하는 타이밍 차트;
- <92> 도 8 은 이미지 설정 모드에서 휘도 제어 회로의 동작을 도시하는 도면;
- <93> 도 9 는 외부 광 설정 모드에서 휘도 제어 회로의 동작을 도시하는 도면;
- <94> 도 10 은 이미지/외부 광 설정 모드에서 휘도 제어 회로의 동작을 도시하는 도면;
- <95> 도 11 은 본 발명의 전제 조건으로써 두 개의 케이스를 구비한 이동 단말기의 일 실시형태를 도시하는 블록도;
- <96> 도 12 는 본 발명의 전제 조건으로써 두 개의 케이스를 구비한 이동 단말기의 다른 실시형태를 도시하는 블록도;
- <97> 도 13 은 도 1 에 도시된 이동 단말기의 다른 구성을 도시하는 블록도.

도면

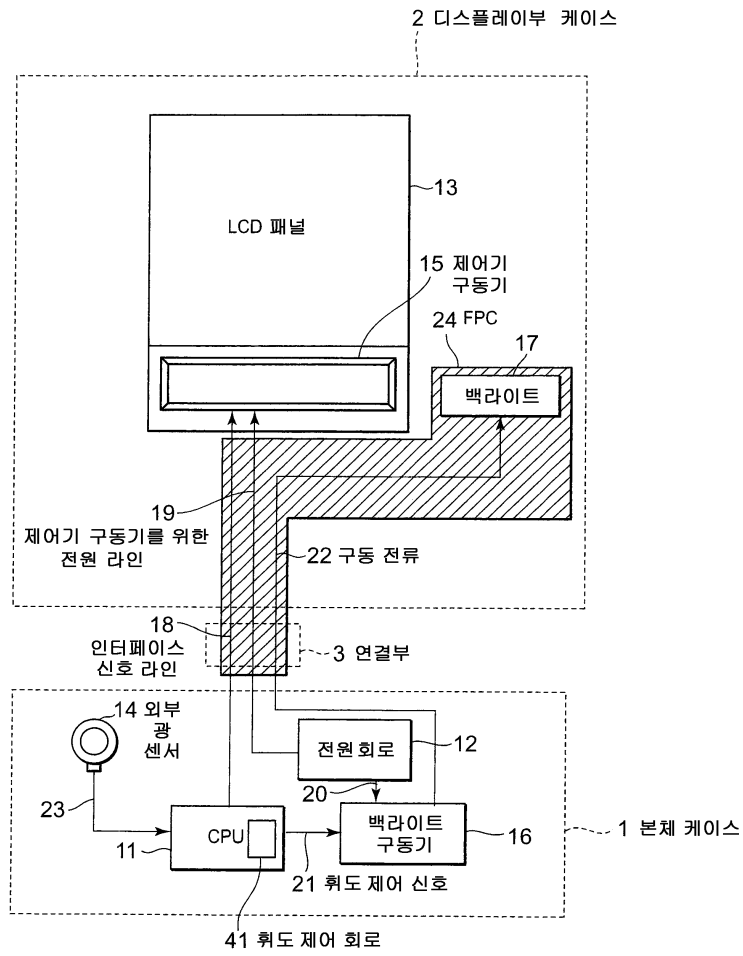
도면1



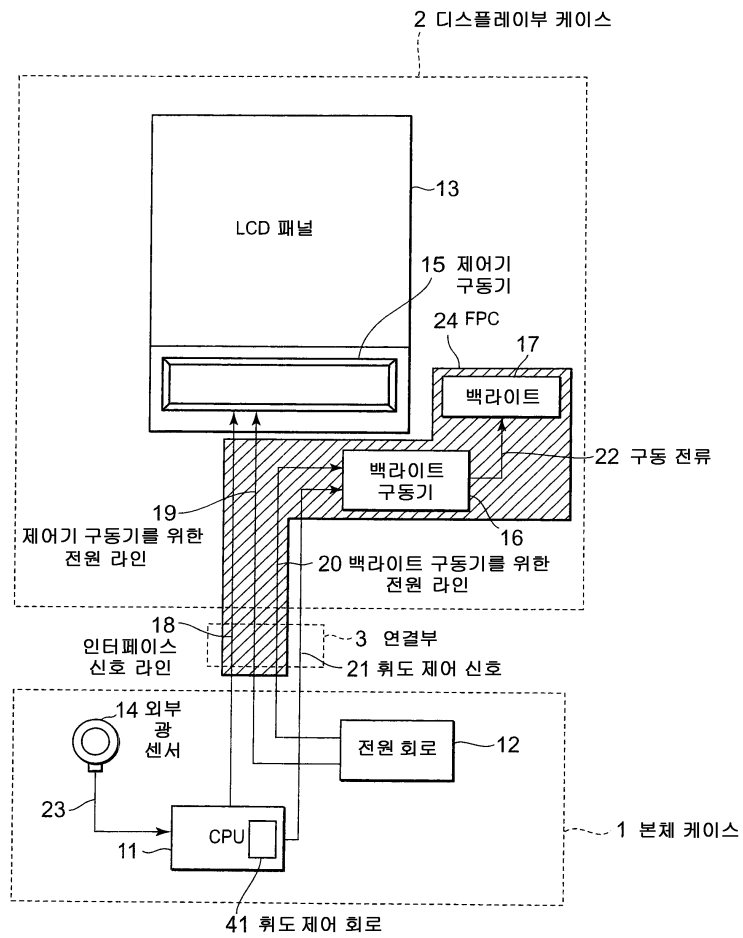
도면3



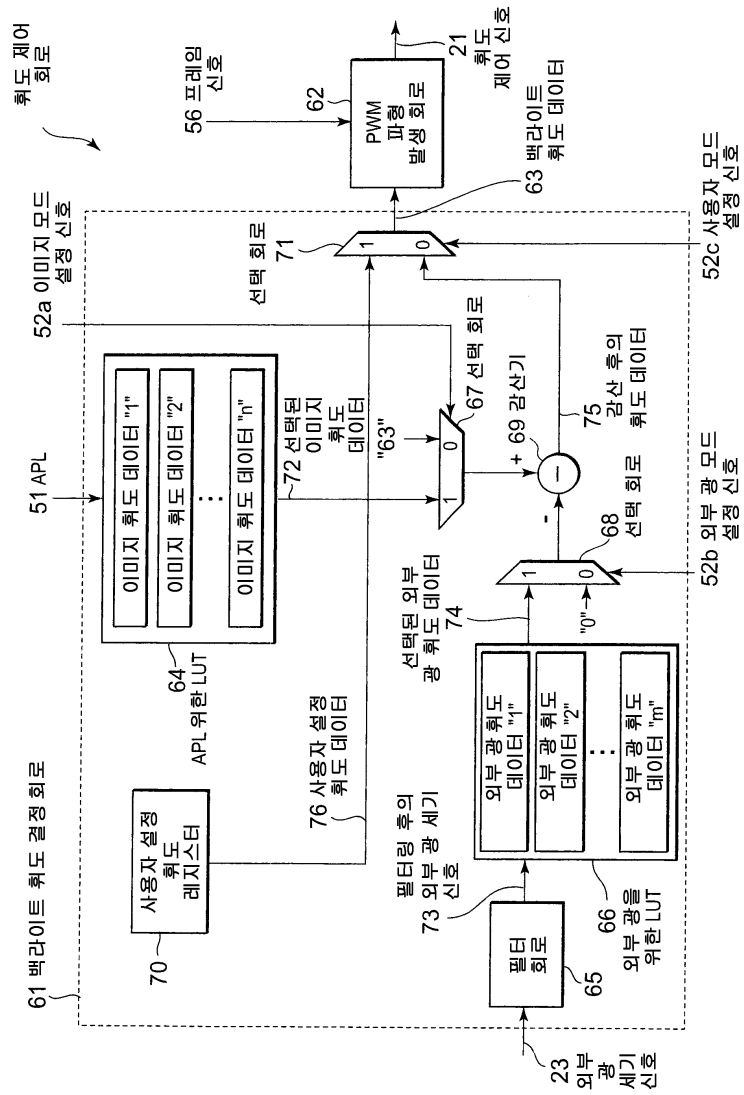
도면4



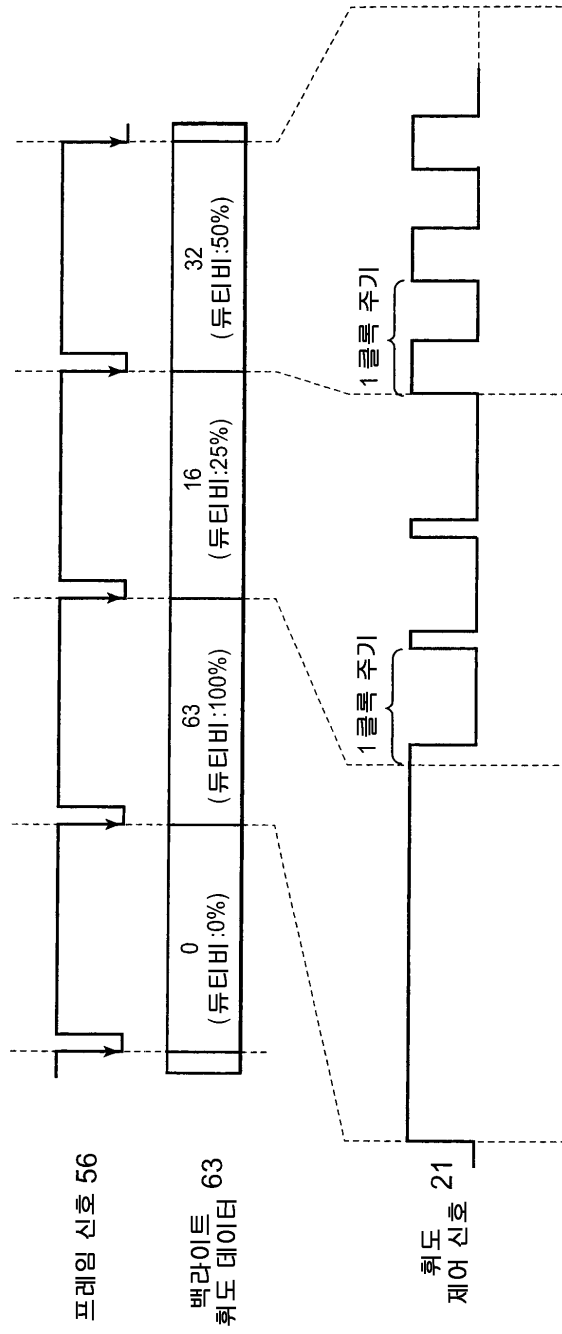
도면5



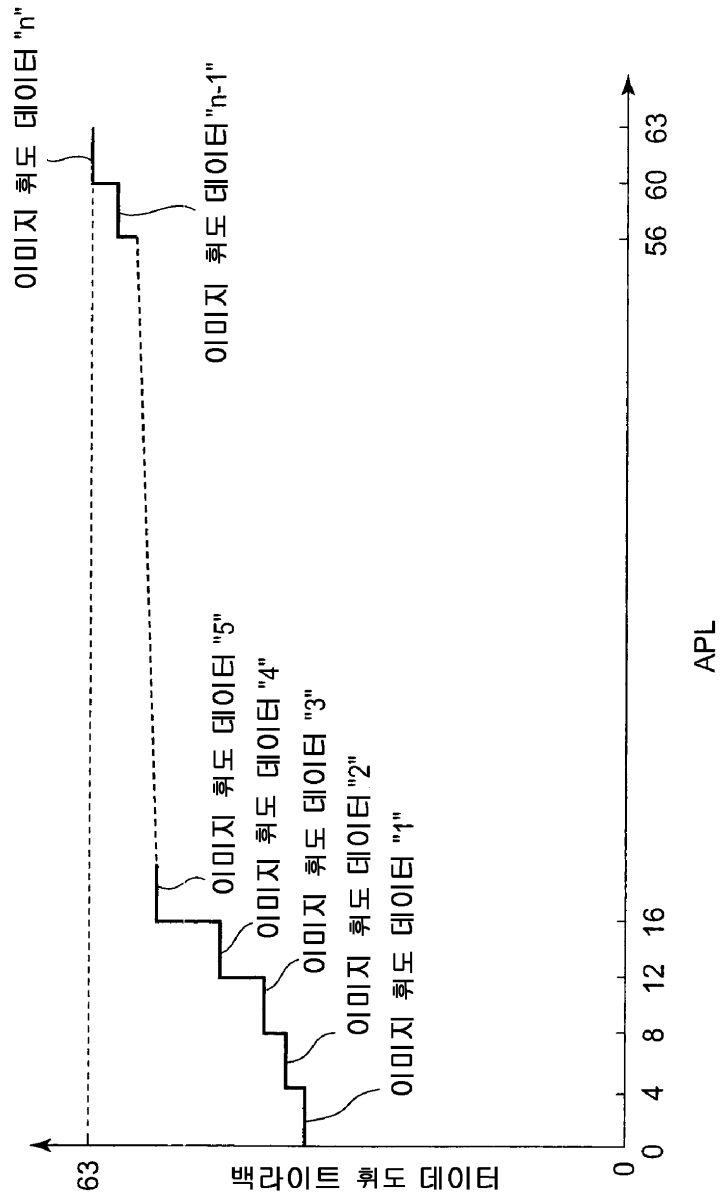
도면6



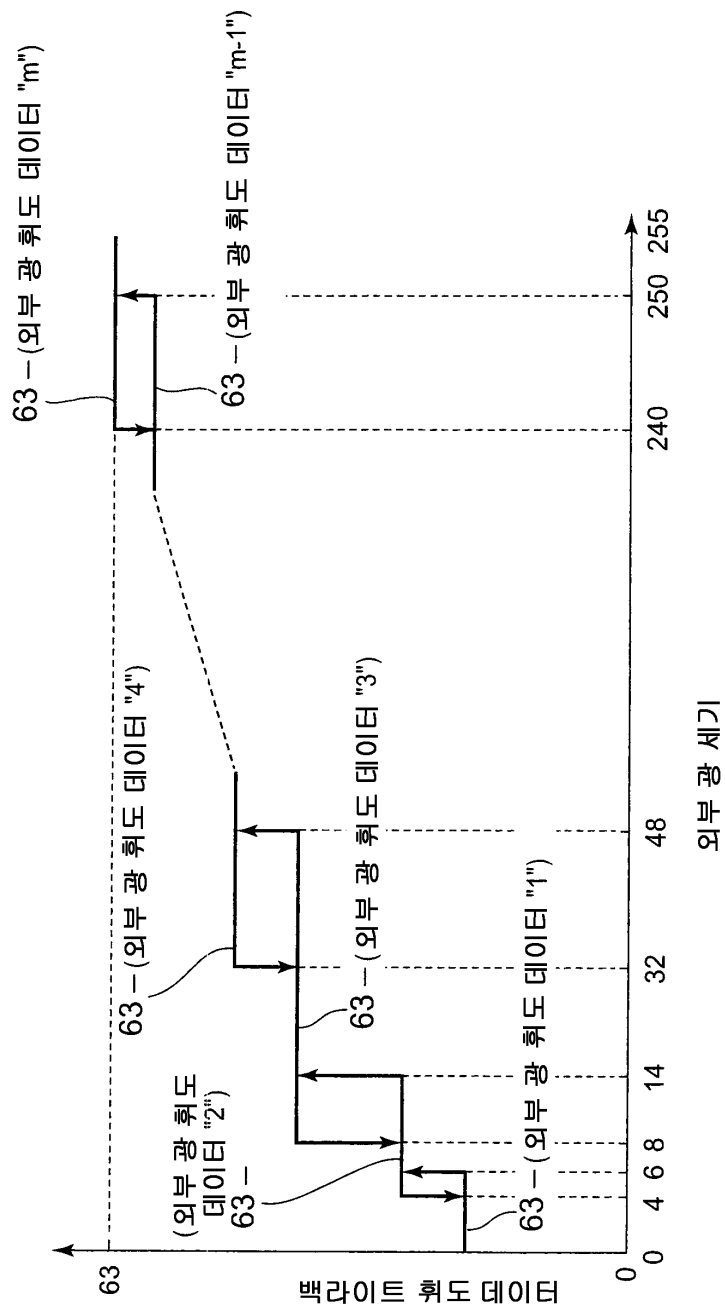
도면7



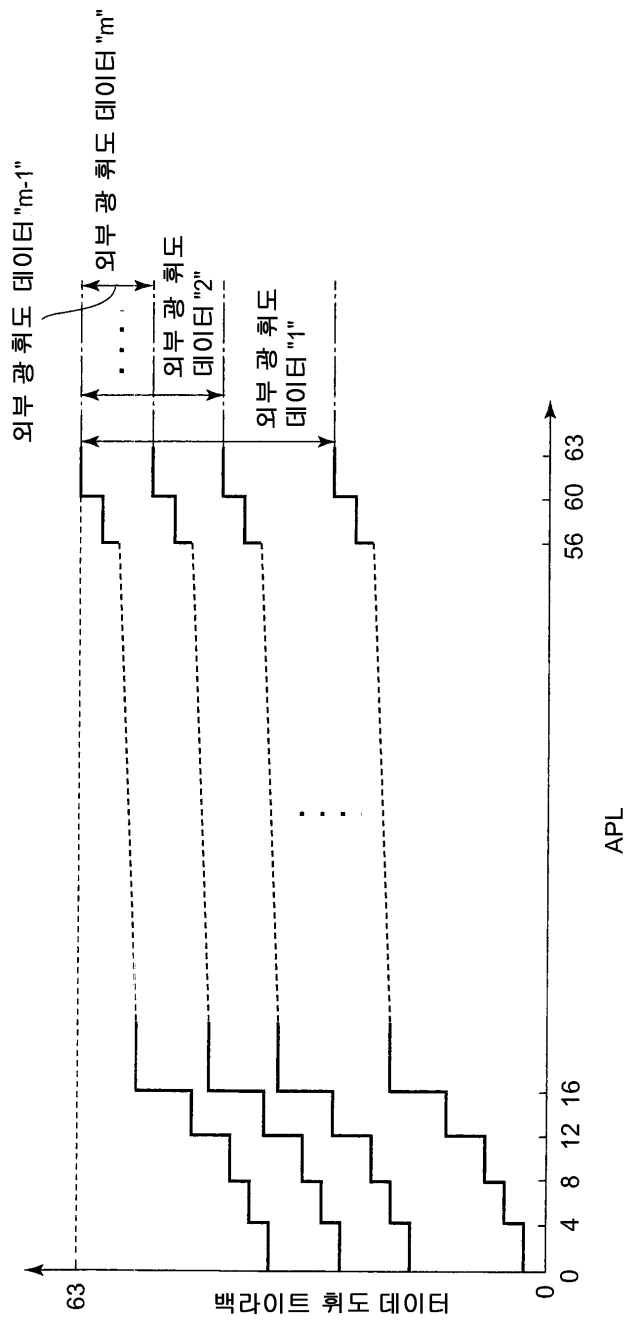
도면8



도면9

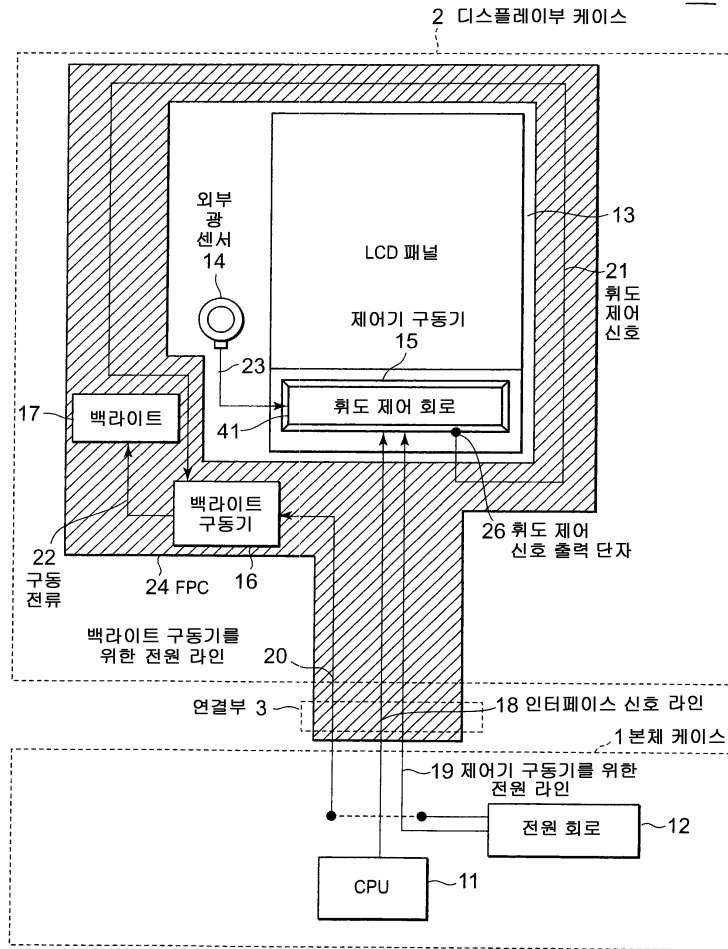


도면10



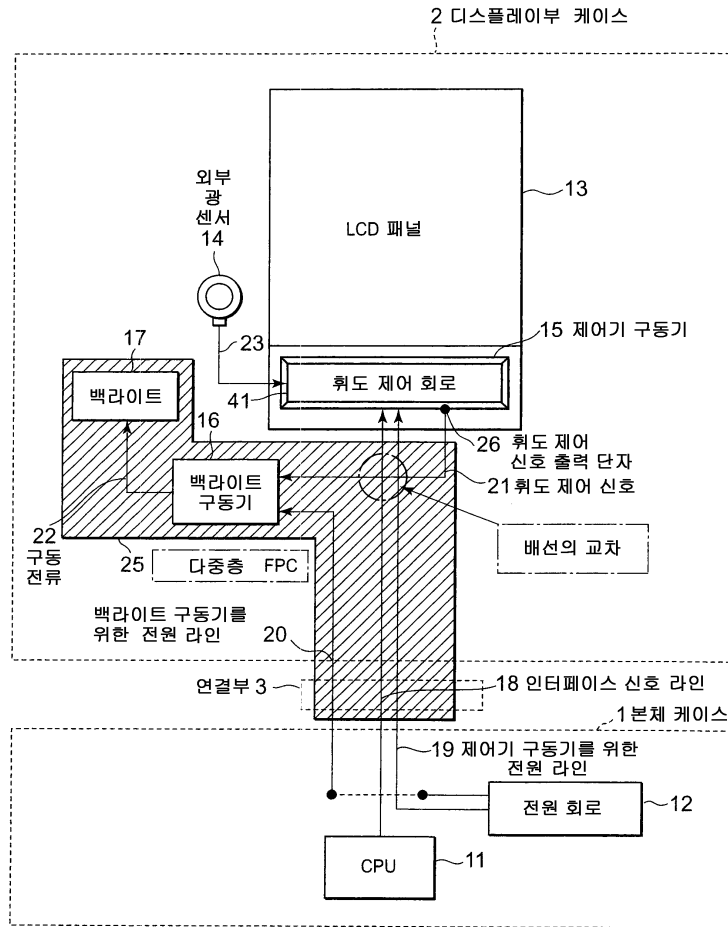
도면11

10



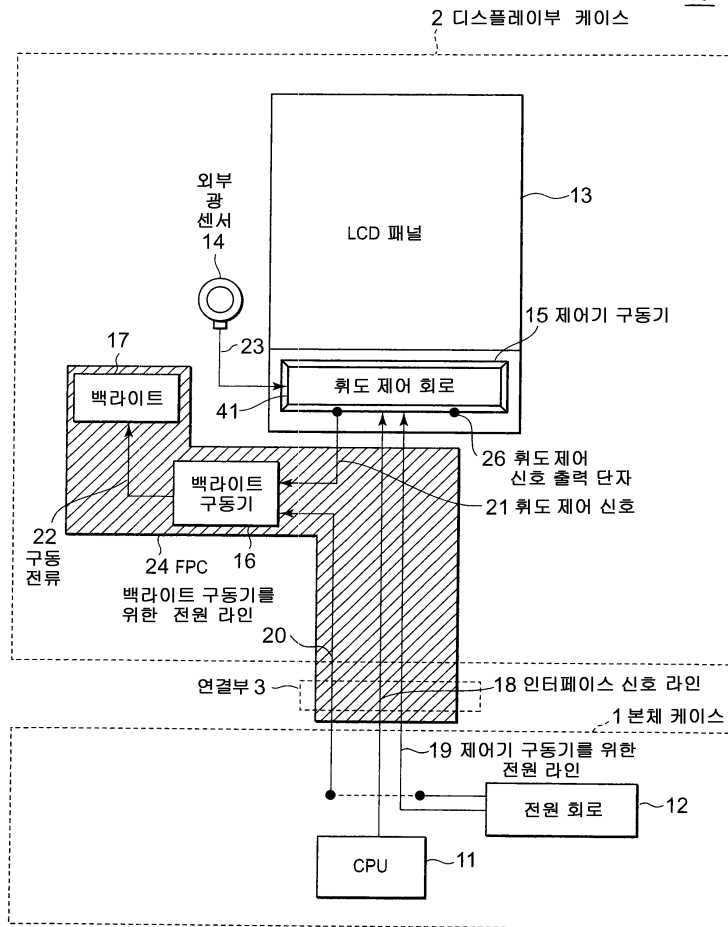
도면12

10



도면13

10



专利名称(译)	移动终端和显示面板驱动器		
公开(公告)号	KR100926914B1	公开(公告)日	2009-11-17
申请号	KR1020070087330	申请日	2007-08-29
[标]申请(专利权)人(译)	瑞萨电子株式会社		
申请(专利权)人(译)	瑞萨电子株式会社		
当前申请(专利权)人(译)	瑞萨电子株式会社		
[标]发明人	NOSE TAKASHI 노세다카시 FURIHATA HIROBUMI 후리하타히로부미 HAYASHI KENTARO 하야시겐타로		
发明人	노세다카시 후리하타히로부미 하야시겐타로		
IPC分类号	G02F1/1343 G02F1/133 G06F1/32 G09F9/00 G09G3/20 G09G3/34 G09G3/36		
CPC分类号	H05B33/0854 G09G2360/16 G09G3/3406 G09G2320/0646 G09G2360/144 Y02B20/341 H05B45/10		
代理人(译)	韩国专利公司		
优先权	2006233260 2006-08-30 JP 2007183870 2007-07-13 JP		
其他公开文献	KR1020080020549A		
外部链接	Espacenet		

摘要(译)

提供一种技术，用于保护用于在多个情况下传输图像数据的快速接口，以防止由控制背光的亮度引起的噪声。根据本发明的移动终端具有主体外壳1，显示部分外壳2，用于耦合它们的耦合机构3，CPU 11，LCD面板13，用于驱动LCD面板13的控制器驱动器15，背光图17和背光驱动器16。CPU11安装到主体壳体1，而LCD面板13，控制器驱动器15，背光17和背光驱动器16安装到显示部壳体2。控制器驱动器15响应于经由接口信号线18从CPU 11接收的图像数据来驱动LCD面板13，同时将用于控制背光17的亮度控制信号21提供给背光驱动器16。

