



(19)대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) 。 Int. Cl. G02F 1/1345 (2006.01)	(45) 공고일자 (11) 등록번호 (24) 등록일자	2006년11월24일 10-0649915 2006년11월20일
--	-------------------------------------	--

(21) 출원번호	10-2004-0037819	(65) 공개번호	10-2004-0102344
(22) 출원일자	2004년05월27일	(43) 공개일자	2004년12월04일
심사청구일자	2004년05월27일		

(30) 우선권주장 JP-P-2003-00149482 2003년05월27일 일본(JP)

(73) 특허권자 엔이씨 엘씨디 테크놀로지스, 엘티디.
일본 가나가와켄 가와사끼시 나카하라구 시모누마베 1753

(72) 발명자 요시카와다에
일본가나가와켄가와사끼시나카하라구시모누마베1753엔이씨엘씨디테크
놀로지스,엘티디.나이

(74) 대리인 특허법인코리아나

심사관 : 신영교

전체 청구항 수 : 총 7 항

(54) 작은 레벨차를 가지는 LCD 장치

(57) 요약

LCD 장치는 TFT 기관 (11) 과 대향 기관 (12) 을 포함하며 이들 사이에 LC 층을 개재하고 있다. TFT 기관 (11) 은 복수의 신호 라인 (13) 과 복수의 스캐닝 라인 (14) 에 의해 규정되는 화소 전극 (17) 의 어레이를 갖는다. 구동 회로의 단자에 접속될 스캐닝 라인 (14) 들의 각 단자 (15) 는 작은 레벨차를 가지는 TFT 기관 (11) 을 제공한다. 더 작은 레벨차에 의해 러빙 처리 동안에 생성되는 먼지가 TFT 기관 (11) 상에 부착되는 것을 방지한다.

대표도

도 1a

특허청구의 범위

청구항 1.

액티브-매트릭스 기관 (11) 과 대향 기관 (12) 을 구비하며 그들 사이에 액정 (LC) 층을 개재하는 액정 디스플레이 (LCD) 장치로서,

상기 액티브-매트릭스 기관 (11) 은,

투명 절연체 기관 (10);

상기 투명 기관 (10) 상에 서로 평행하게 연장하는 복수의 신호 라인 (13);

상기 신호 라인 (13) 에 수직하며 서로 평행하게 연장하는 복수의 스캐닝 라인 (14);

상기 신호 라인 (13) 과 상기 스캐닝 라인 (14) 사이의 교차부 부근에 배열되는 복수의 화소 전극 (17);

상기 신호 라인 (13) 과 상기 스캐닝 라인 (14) 에 접속되는 복수의 단자; 및

상기 화소 전극들을 오버레이하는 배향막 (43) 을 구비하며,

층 구조를 가지는 상기 단자들 중 하나 이상은,

상기 투명 절연체 기관상에 형성되는 제 1 금속막 패턴 (1);

제 1 절연막 (6) 의 제 1 비어홀 (4) 과 제 2 절연막 (7) 의 제 2 비어홀 (5) 을 통하여 제 1 금속막 패턴 (1) 과 전기적으로 접속되는 투명 도전막 패턴 (3); 및

상기 제 1 금속막 패턴 (1) 과 상기 투명 도전막 패턴 (3) 사이에 배치되는 제 2 금속막 패턴 (2) 을 포함하며,

상기 제 2 금속막 패턴 (2) 은 상기 제 1 비어홀 (4) 을 통하여 상기 제 1 금속막 패턴 (1) 과 접촉하며 상기 제 2 비어홀 (7) 을 통하여 상기 투명 도전막 패턴 (3) 과 접촉하며,

상기 투명 도전막 패턴 (3) 은, 상기 액티브-매트릭스 기관 (11) 에 대해 수직하게 관찰할 때, 적어도 일부가 상기 제 1 비어홀 (4) 의 내부와 상기 제 2 비어홀 (5) 의 외부에 배치되는 에지를 갖는, 액정 디스플레이 장치.

청구항 2.

삭제

청구항 3.

제 1 항에 있어서,

상기 투명 도전막 패턴 (3) 은 상기 제 1 비어홀 (4) 의 중앙과 정렬된 중앙을 갖는, 액정 디스플레이 장치.

청구항 4.

제 1 항에 있어서,

상기 투명 도전막 패턴 (3) 은 상기 제 1 비어홀 (4) 의 중앙으로부터 벗어난 중앙을 갖는, 액정 디스플레이 장치.

청구항 5.

제 4 항에 있어서,

상기 투명 도전막 패턴 (3) 은 상기 제 1 비어홀 (4) 의 주변부로부터 돌출하거나 이와 정렬되는 또 다른 부분을 갖는, 액정 디스플레이 장치.

청구항 6.

제 5 항에 있어서,

상기 단자는, 상기 배향막 (43) 의 러빙 처리시에 관찰했을 때, 상기 투명 도전막 패턴 (3) 의 후단부 부근보다 전단부 부근에서 작은 레벨차를 가지는 표면을 갖는, 액정 디스플레이 장치.

청구항 7.

제 4 항에 있어서,

상기 투명 도전막 패턴 (3) 의 상기 중앙은 상기 제 1 비어홀 (4) 의 상기 중앙으로부터 상기 배향막 (43) 의 러빙 방향으로 벗어나 있는, 액정 디스플레이 장치.

청구항 8.

제 7 항에 있어서,

상기 제 2 비어홀 (5) 은 상기 제 1 비어홀 (4) 로부터 상기 러빙 방향으로 벗어나 있는, 액정 디스플레이 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 디스플레이 (LCD) 장치에 관한 것으로, 보다 상세하게는 액티브-매트릭스 기관의 표면상에 작은 레벨차를 가지며 액티브-매트릭스 기관의 표면상에 먼지가 부착하는 것을 방지할 수 있는 LCD 장치에 관한 것이다.

LCD 장치들은 예를 들어 컴퓨터 시스템 및 텔레비전 세트의 평판 디스플레이 장치로서 점차 사용되고 있다. 다른 LCD 장치들 중에서, 액티브-매트릭스 모드 LCD (AM-LCD) 장치는 고속 응답의 이점을 가지며 고화소수화, 이미지 품질의 향상, 패널 크기의 증가, 및 컬러 품질의 향상에 적합하다.

도 3 은 통상적인 (종래의) AM-LCD 장치의 개략적인 구성을 평면도로 나타내며, 여기서 TFT 기관 (액티브-매트릭스 기관)(11) 과 대향 기관 (12) 의 사이에는 액정 (LC) 층이 개재되어 있다. TFT 기관 (11) 에는 서로 평행하게 연장하는 복수의 신호 라인 (13) 및 그 신호 라인 (13) 에 수직으로 연장하는 복수의 스캐닝 라인 (14) 을 설치한다. TFT (박막 트랜지스터) 와 각각 연관되는 복수의 화소 전극 (17) 은 매트릭스에서 신호 라인 (13) 들과 스캐닝 라인 (14) 들 사이의 교차부에 배치된다.

신호 라인 (13) 들의 단부에는, 각 신호 단자 (16) 들이 제공되는 반면에 각 스캐닝 라인 (14) 들의 단부에는 스캐닝 단자 (15) 들이 제공된다. 신호 단자 (16) 들과 스캐닝 단자 (15) 들은 플렉시블 배선 기관의 단자 및 구동 회로의 범프에 전기 접속하는데 사용되며, 제품 테스트 동안에 테스트 구동 신호들의 전달에 사용되는 프로브 카드의 신호 핀들과의 전기 접속에 사용된다. 대향 기관 (12) 에는 도면에는 명확하게 도시되어 있지 않은 공통 전극, 컬러 필터 및 배향막이 설치되어 있다. 다른 방법으로는, 공통 전극을 TFT 기관 상에 제공할 수도 있다.

도 4a 내지 도 4f 는 도 3 의 LCD 장치의 TFT 기관을 제조하는 제조 공정 단계를 연속적으로 나타내며, 여기서 스캐닝 단자, 신호 단자, 스캐닝 라인, 신호 라인 및 화소 전극의 영역을 도면에 나타낸 바와 같이 개별적으로 나타낸다. 유리 등으로 이루어진 투명 기관상에 제 1 금속막을 형성하고 패터닝하여 스캐닝 라인 (22) 및 스캐닝 단자의 제 1 금속막 패턴 (23)(도 4a) 을 형성한 후, 전체 영역에 걸쳐서 제 1 절연막 (도 4b) 을 증착한다.

그 후, 제 1 절연막 (24) 을 패터닝하여 스캐닝 단자의 제 1 금속막 패턴 (23) 을 노출하는 제 1 비어홀 (41) 을 형성한다. 그 후, 제 2 금속막을 증착하고 패터닝하여 신호 라인 (25), 신호 단자 (26), 및 스캐닝 단자의 제 2 금속막 패턴 (42)(도 4c) 을 형성한 후, 전체 영역에 걸쳐서 제 2 절연막 (27)(도 4d) 을 증착한다. 그 후, 제 2 절연막 (27) 에 제 2 비어홀 (28, 29) 을 형성하여 신호 단자 (26) 들 및 스캐닝 단자들의 제 2 금속막 패턴 (42) 들 (도 4e)을 노출시킨다.

그 후, 투명한 도전막을 전체 영역에 걸쳐서 증착한 후, 패터닝하여 스캐닝 단자의 제 2 금속막 패턴 (42) 및 신호 단자 (26) 상에 투명한 화소 전극 (30) 뿐만 아니라 투명 단자 (31, 32)(도 4f) 를 형성한다. 그 후, 디스플레이 영역에 배향막을 형성하고 러빙 처리를 수행하여 그 위에 한 방향으로 정렬된 스크래치를 형성한다. 배향막상의 스크래치들은 LC 층의 LC 분자들의 축을 특정 개시 방향으로 정렬시키는 기능을 갖는다. TFT를 형성하는 공정은 TFT들이 본 발명의 특징에 있어서 중요한 구성요소가 아니며 종래의 기술을 이용하여 형성할 수도 있음을 고려하여 여기서는 설명을 생략한다.

도 5 는 배향막의 러빙 처리를 개략적으로 나타낸다. 러빙 처리는 브러시 (또는 러빙천)(55) 가 부착된 러빙 롤러 (51) 를 기관 (52) 상에 형성된 배향막 (43) 상에 슬라이드시키도록 수행되며, 여기서 러빙 롤러 (51) 가 회전하여 배향막 (43) 의 표면에 일 방향으로 연장하는 스크래치들을 형성한다. 러빙 롤러 (51) 는 반시계 방향으로 회전하고, 기관 (52) 이 도면의 왼쪽을 향하여 이동하므로, 러빙 처리가 도면에서 화살표 RD 의 방향 즉, 기관 (52) 의 왼쪽으로부터 오른쪽으로 수행된다.

러빙 처리는 배향막 (43) 으로부터 먼지 더미 (또는 금속 부스러기) 및 러빙 천 (55) 의 털로부터 직물 먼지 (또는 털 부스러기) 를 생성한다. 단일의 연속 단계에서 복수의 기관상에 수행되는 러빙 처리에 의해 먼지 더미 및 직물 먼지를 먼지가 후속 기관들을 향하여 생성되는 기관으로부터 운반한다. 따라서, 운반되는 먼지가 기관위에, 특히 오목부 또는 비어홀의 주변에 형성되는 것과 같이, 레벨차를 가지는 기관 (52) 의 표면 영역에 부착된다.

도 6 은 기관 (52) 의 레벨차를 가지는 표면 위에 부착되는 먼지의 예를 나타낸다. 러빙 롤러 (51) 의 회전 방향 및 기관 (52) 의 이동 방향에 의해 일반적으로 러빙 처리의 방향 RD 에서 보이는 바와 같이, 도 6 에 나타낸 오목부 (53) 의 전단 "A"와 후단 "B" 와 같은 오목부 (3) 의 단(段) 위에 먼지 (54) 를 부착시킨다. 후단 "B" 위에 부착되는 먼지 (54) 는 전단 "A" 위에 부착되는 먼지 (54) 와 비교하여 러빙 천 (55) 의 털들에 의해 더 많이 제거될 것이므로, 오목부 (53) 의 후단 "B" 위에 부착되는 먼지 (54) 의량은 전단 "A" 위에 부착되는 먼지 (54) 의량보다 더 적다. 이는 레벨차에 의해 포착되는 먼지량을 효율적으로 감소시키기 위하여 후단 "B" 과 비교하여 전단 "A"에서 작은 레벨차를 더 바람직하게 형성하여 함을 의미한다.

도 7a 는 기관상에 형성되는 스캐닝 단자의 부근의 종래 구조를 평면도로 나타내며, 도 7b 는 스캐닝 단자를 도 7a 의 라인 A-A' 에 따라 절단한 단면도를 나타낸다. 스캐닝 단자 및 그 부근의 층구조는 기관 (도 4f 의 21) 상에 연속적으로 증착되는, 제 1 금속막 패턴 (1)(도 4f 의 23), 제 1 절연막 (6)(도 4f 의 24), 제 2 금속막 패턴 (2)(도 4f 의 42), 제 2 절연막 (7) (도 4f 의 27), 및 ITO 막 패턴 (3)(도 4f 의 31) 을 포함한다. 제 1 절연막 (6) 및 제 2 절연막 (7) 은, 각각 제 1 금속막 패턴 (1) 과 제 2 금속막 패턴 (2) 사이 및 제 2 금속막 패턴 (2) 과 ITO 막 패턴 (3) 사이의 전기 접속을 허용하는, 제 1 비어홀 (4) 및 제 2 비어홀 (15) 을 각각 갖는다. 도 7a 에서, 단자의 외부로부터 보여지는 배열 순서는, ITO 막패턴 (3) 의 에지, 제 1 금속막 패턴 (1) 의 에지, 제 2 금속막 패턴 (2) 의 에지, 제 1 비어홀 (4) 의 주변 (내벽) 및 제 2 비어홀 (5) 의 주변이 연속적으로 배열되도록 이루어져 있다.

도 8a 및 도 8b 는 각각 도 7a 및 도 7b 와 유사한, 또 다른 종래의 단자의 부근의 구조를 나타낸다. 단자 및 단자의 부근의 층 구조는 기관 (10) 상에 연속적으로 증착되는, 제 1 금속막 패턴 (1), 제 1 절연막 (6), 제 2 금속막 패턴 (2), 및 ITO 막 패턴 (3) 을 포함하며, 여기서 제 1 절연막 (6) 과 제 2 절연막 (7) 은 공통적인 제 1 비어홀 (4) 을 갖는다. 도 8a 에서, 단자의 외부로부터 보이는 배열 순서는, ITO 막 패턴 (3) 의 에지, 제 1 금속막 패턴 (1) 의 에지, 및 제 1 비어홀 (4) 의 주변이 연속적으로 배열되도록 이루어져 있다. 이 단자 구조는 도 7 에 나타낸 구조와 비교하여 제조 공정을 단순화시킨다.

도 7a 와 도 7 b 및 도 8a 와 도 8b 에 나타낸 스캐닝 단자들의 상기 구조들에서, 제 1 절연막 (6) 의 비어홀의 주변은 제 2 절연막 (7) 의 비어홀의 주변과 대략적으로 또는 정확하게 일치하므로, ITO 막 패턴 (3) 의 표면에 형성된 레벨차는 제 1

절연막 (6) 과 제 2 절연막 (7) 의 두께의 합과 동등하거나 비교적 크게 된다. 이는 스캐닝 단자들에 형성되는 단위에 부착되는 먼지량을 크게한다. 기관상에 부착되는 먼지는 LCD 장치의 조립 동안에 또는 그 이후에 디스플레이 영역으로 들어가 LCD 장치의 이미지 품질을 저하시킬 수도 있다.

TFT 기관의 표면위에 부착되는 먼지량을 감소시키기 위하여, 일본 특허 공보 2001-311963 호에서는, 스위칭 장치들이 각각의 화소 전극들에 접속되는 비어홀에 평탄화막을 제공하여 TFT 기관의 표면의 레벨차를 감소시키는 기술을 개시하고 있다(특허공보의 도 1 참조).

배향막의 표면위에 부착되는 먼지량을 감소시키기 위하여, 일본 특허 공보 1997-43629 호에서는, 더미 전극들을 디스플레이 영역 외부에 배치하여 러빙 처리동안에 운반되는 직물 먼지를 포착하여 그 직물 먼지가 후속의 기관들의 디스플레이 영역에 들어가는 것을 방지하는 또 다른 기술을 개시하고 있다(특허공보의 도 1 참조).

발명이 이루고자 하는 기술적 과제

일본 특허 공보 2001-311963 호에 개시된 구조는, 개시된 구조가 레벨차를 감소시키기 위하여 ITO 막 패턴과 하부 금속막 패턴 사이에 유기 절연체막을 이용하기 때문에, 최상부 ITO 막 패턴을 하부 금속막 패턴에 전기적으로 접속하는 LDC 장치의 단자에는 적용할 수 없다.

일본 특허 공보 1997-43629 호에 개시된 구조는 먼지가 LCD 장치의 디스플레이 영역위에 부착되는 것을 방지하고, 이것이 부착되는 먼지의 전체량을 감소시키더라도 단자위에 먼지가 부착되는 것을 방지할 수는 없다. 또한, 더미 전극들의 공간이 디스플레이 영역 이외에 기관의 여분 영역을 증가시킨다.

상기 종래 기술들의 문제점들을 고려하면, 본 발명의 목적은, LCD 장치의 크기 증가 및 성능 저하를 발생시키지 않고 액티브-매트릭스 기관의 레벨차가 있는 단위에 부착되는 먼지량을 감소시키기 위하여 액티브-매트릭스 기관의 표면의 레벨차이를 감소시킬 수 있는 LCD 장치를 제공하는 것이다.

발명의 구성

본 발명은 액티브-매트릭스 기관과 대향 기관을 포함하며 이들 사이에 액정 (LC) 층을 개재하고 있는 액정 디스플레이 (LCD) 장치로서, 액티브-매트릭스 기관은 투명 절연체 기관, 그 투명 기관상에 서로 평행하게 연장하는 복수의 신호 라인, 그 신호 라인에 수직하고 서로 평행하고 연장하는 복수의 스캐닝 라인, 신호 라인과 스캐닝 라인 사이의 교차부 부근에 배열되는 복수의 화소 전극, 신호 라인과 스캐닝 라인에 접속되는 복수의 단자, 및 화소 전극들을 오버레이하는 배향막을 포함하며, 층 구조를 가지는 단자들 중 하나 이상은 투명 절연체 기관상에 형성되는 제 1 금속막 패턴, 및 제 1 및 제 2 절연막의 제 1 비어홀 및 제 2 비어홀을 통하여 제 1 금속막 패턴과 전기적으로 접속되는 투명 도전막 패턴을 포함하며, 그 투명 도전막 패턴은 액티브-매트릭스 기관에 수직하게 보이는 바와 같이 적어도 일부가 제 1 비어홀의 내부와 제 2 비어홀의 외부에 배치되는 에지를 가지는 LCD 장치를 제공한다.

본 발명의 LCD 장치에 따르면, 제 2 비어홀은 제 1 비어홀보다 더 작고, 투명 도전막이 제 1 비어홀과 제 2 비어홀 사이에 에지 부분을 가지므로, 투명 도전막상에 형성되는 레벨차를 종래의 구조와 비교하여 작게하여, 배향막의 러빙 처리 동안에 단자의 레벨차에 의해 포착되는 먼지를 감소시킨다.

본 발명의 상기 및 다른 목적, 특징 및 이점은 첨부된 도면을 참조하여 이하의 설명부로부터 더 명확하게 된다.

다음으로, 본 발명을 첨부된 도면들을 참조하여 더 상세히 설명하며, 여기서 동일한 구성요소들을 도면 전반에 걸쳐서 동일한 도면부호로 나타낸다.

도 1a 및 도 1b 를 참조하여, 본 발명의 제 1 실시형태에 따른 LCD 장치의 스캐닝 단자 구조를 나타낸다. 이 도면들에 나타난 LCD 장치는 AM-LCD 장치이며, 이것의 전체 구성은 도 3 에 나타난 구성과 유사하다. 보다 상세하기로는, 도 3 에 나타난 바와 같이, 본 실시형태의 LCD 장치는 TFT 기관 (11) 과 대향 기관 (12) 을 포함하며 그 사이에 LC 층을 개재하고 있다.

TFT 기관 (11) 에는 서로 평행하게 연장하는 복수의 신호 라인 (13) 및 신호 라인 (13) 에 수직으로 연장하는 복수의 스캐닝 라인 (14) 이 설치되어 있다. TFT (18) 와 각각 연관되는 복수의 화소 전극 (17) 은 매트릭스에서 신호 라인 (13) 과 스캐닝 라인 (14) 사이의 교차부에 배치되어 있다.

신호 라인 (13) 들의 단부에는, 각각의 신호 단자 (16) 들이 제공되는 반면에 각각의 스캐닝 라인 (14) 의 단부에서는 스캐닝 단자 (15) 들이 제공된다. 신호 단자 (16) 들 및 스캐닝 단자 (15) 들은 플렉시블 배선기판의 단자들과 구동 회로의 범프들에 전기 접속 및 제품 테스트 동안에 구동 신호들의 전송에 사용되는 프로브 카드의 신호 핀들과의 전기 접촉에 사용된다. 대향 기관 (12) 에는 도면에는 상세하게 나타내지 않은 공통 전극, 컬러 필터, 및 배향막을 설치한다.

본 발명의 실시형태에 따른 LCD 장치는, 이하에 개시되는 바와 같이, 스캐닝 단자들과 같은 단자들의 구조를 특징으로 한다. 본 실시형태의 단자가 제 1 및 제 2 금속막 패턴과 투명 도전막 패턴을 포함하는 한, 본 실시형태의 단자 구조를 스캐닝 단자들 또는 신호 단자들에 적용할 수도 있다.

도 1b 에 나타낸 바와 같이, 단자 및 그 부근의 층구조는 제 1 금속막 패턴 (1), 그 금속막 패턴 (1) 의 일부를 노출하는 제 1 비어홀 (4) 을 가지는 제 1 절연막 (6), 제 1 비어홀 (4) 을 통하여 제 1 금속막 패턴 (1) 과 접촉하도록 제 1 비어홀 (4) 에 형성되는 제 2 금속막 패턴 (2), 제 2 금속막 패턴 (2) 의 일부를 노출하는 제 2 비어홀 (5) 을 가지는 제 2 절연막 (7) 및 제 2 비어홀 (5) 을 통하여 제 2 금속막 패턴 (2) 과 접촉하는 ITO 막 패턴 (3) 을 포함한다. ITO 막 패턴 (3) 은 제 2 절연막 (7) 상에 형성되는 주변 영역, 및 제 2 비어홀 (5) 을 통하여 제 2 금속막 (2) 과 접촉하는 중심 영역을 갖는다.

제 2 비어홀 (5) 은 제 1 비어홀 (4) 의 주변으로부터 크게 이격되어 있는 주변부를 가지며, 종래의 구조와 비교하여 그 영역이 더 작다. ITO 막 패턴 (3) 들은 구동 회로의 단자들의 패턴 및 피치와 일치하도록 형성된다. ITO 막 패턴 (3) 은 제 2 비어홀 (5) 의 주변으로부터 돌출하며, 제 2 비어홀 (5) 의 폭과 비교하여 더 큰 폭 "a" 을 갖는다. 그러나, ITO 막 패턴 (3) 의 폭 "a" 은 제 1 금속막 패턴 (1), 제 1 비어홀 (4) 및 제 2 금속막 패턴 (2) 의 폭보다 더 작다. ITO 막 패턴 (3) 은 제 1 금속막 패턴 (1) 의 에지와 제 2 금속막 패턴 (2) 의 에지 및 제 1 비어홀 (4) 의 주변으로부터 소정의 거리로 이격된 에지를 갖는다. 이와 관련하여 사용되는 소정의 거리들은 제 1 비어홀 (4) 에 의해 형성되는 단을 제 2 비어홀 (5) 에 의해 형성되는 단으로부터 수평 방향으로 이격시키는 거리를 의미한다. ITO 막 패턴 (3) 의 4 개의 에지들 중 하나 이상을 제 1 금속막 패턴 (1) 과 제 2 금속막 패턴 또는 제 1 비어홀 (4) 의 주변부의 대응하는 에지들로부터 이격시키면 충분하다.

다음으로, 도 1a 및 도 1b 에 나타낸 단자를 가지는 LCD 장치를 제조하는 제조 공정을 설명한다. 일반적으로, 본 실시형태의 공정 자체는 스캐닝 단자들 부근의 구조를 제외하고는 도 4a 내지 도 4f 를 참조하여 설명한 것과 유사하다. 유리 등으로 이루어진 투명 기판상에 금속막을 증착하고 패터닝하여 스캐닝 라인들 (도 3 의 14) 및 각각 스캐닝 단자의 단자 부분을 구성하는 제 1 금속막 패턴 (1) 을 형성한다. 그 후, 전체 영역에 걸쳐서 제 1 절연막 (6) 을 형성하고 에칭하여 제 1 절연막 (6) 에 제 1 비어홀 (6) 을 형성함으로써, 제 1 금속막 패턴 (1) 의 일부를 노출시킨다.

그 후, 또 다른 금속막을 제 1 절연막 (6) 상에 증착하고 패터닝하여 신호 라인 (도 3 의 13) 및 각각 스캐닝 단자의 단자 부분을 구성하는 제 2 금속막 패턴 (2) 들을 형성한다. 그 후, 전체 영역에 걸쳐서 제 2 절연막 (7) 을 형성하고 에칭하여, 제 1 비어홀 (4) 과 비교하여 작은 크기를 가지며 제 2 금속막 패턴 (2) 의 일부를 노출하는 제 2 비어홀 (5) 을 형성한다.

그 후, 전체 영역에 걸쳐서 ITO 막을 형성하고 패터닝하여 각각 스캐닝 단자의 단자 부분을 구성하는 ITO 막 패턴 (3) 및 화소 전극 (도 3 의 17) 을 형성한다. ITO 막 패턴 (3) 은 제 2 비어홀 (5) 보다 더 크지만 제 1 비어홀 (4) 보다는 작은 폭을 가진다. 그 후, 신호 단자들 및 스캐닝 단자들을 포함하는 단자들의 영역 이외의 디스플레이 영역에 배향막을 형성한다. 그 후, 배향막을 러빙 처리하여 그 위에 스크래치들을 형성하며, 스크래치는 이후에 소정의 방향으로 LC 층의 LC 분자의 축을 정렬한다.

TFT (스위칭 장치) 를 형성하는 공정은, TFT 가 본 발명의 특징에서 중요한 구성요소가 아니므로 설명을 생략한다. 도 3 에 나타낸 대향 기관 (12) 은 종래 기술과 유사하게, 투명 기판상에 공통 전극, 컬러 필터, 및 배향막을 형성하여 획득된다. TFT 기관 (11) 과 이와 같이 별도로 제조한 대향 기관 (12) 사이에 LC 층을 개재하여 LCD 패널을 완성한다. 대향 기관 대신에 TFT 기관상에 공통 전극을 배치할 수도 있다.

또한, 만일 신호 라인들을 스캐닝 라인들 대신에 유기 기관 (10) 상에 형성하면, 신호 단자들은 도 1a 및 도 1b 에 나타낸 구조를 가질 수도 있다.

상술한 바와 같이, 본 실시형태의 LCD 장치의 전기 접속용 단자들에서는, 단자부를 구성하는 ITO 막 패턴 (3) 의 레벨차가 실질적으로 제 2 절연막 (7) 의 두께에만 대응하므로, TFT 기관 (11) 상에 더 작은 레벨차를 제공하여, 배향막의 러빙 처리 동안에 단자들 위에 부착되는 먼지량을 감소시킨다.

도 2a 및 도 2b 를 참조하여, 본 발명의 제 2 실시형태에 따른 LCD 장치의 단자 부근의 구조를 나타낸다. 배향막의 러빙 방향을 화살표 RD 로 나타내며, 화살표는 도 2a 에 나타난 바와 같이, 하부 왼쪽으로부터 상부 오른쪽으로 향하고 있다. 도 2a 및 도 2b 에 나타난 단자는, 제 2 비어홀 (5) 의 중앙이 제 1 비어홀 (4) 의 중앙으로부터 러빙 처리의 방향 RD 으로 벗어나 있고, ITO 막 패턴 (3) 이 제 2 비어홀 (5) 내에 형성되고 제 2 비어홀 (5) 을 구성하는 제 2 절연막 (7) 의 4 개의 에지를 오버레이하는 4 개의 에지를 가지는 것 이외에는 도 1a 및 도 1b 에 나타난 단자와 유사하다.

ITO 막 패턴 (3) 들을 구동 회로의 단자들의 패턴 및 피치에 대응하여 배치한다. ITO 막 패턴 (3) 의 영역내에 제 2 비어홀 (5) 을 배치한다. 또한, 방향 RD 로 수행된 러빙 처리시에 보여지는 바와 같이 제 1 금속막 패턴 (1) 의 전단부, 제 1 비어홀 (4) 의 전단부, 및 제 2 금속막 패턴 (2) 의 전단부를 ITO 막 패턴 (3) 의 전단부로부터 소정의 거리로 이격하여 배치한다.

보다 상세하게는, ITO 막 패턴 (3) 이 러빙 방향으로 벗어나 있고, 여기서 ITO 막 패턴 (3) 은 단자에서 제 1 비어홀 (4) 의 전단부로부터 더 큰 거리로 이격하여 배치되는 전단부를 갖는다. 이는 도 6 을 참조하여 이전에 설명한 바와 같이, 배향막으로부터의 먼지가 러빙 처리시에 오목부의 후단에 비하여 오목부의 전단에 더 쌓이며, ITO 막 (3) 의 전단부와 제 1 비어홀 (4) 의 전단부 사이의 거리가 더 커져 전단상의 먼지의 부착을 효율적으로 방지하기 때문이다. 본 실시형태의 단자 구조를 제 1 실시형태의 단자와 유사하게 제조할 수 있다.

본 발명의 LCD 장치에 따르면, 제 1 금속막 패턴, 제 1 비어홀 및 제 2 금속막 패턴을 포함하는 단자의 영역을 제 1 실시형태의 단자보다 작게 할 수 있다. 이는 구동 회로의 단자들의 피치가 좁은 경우에 특히 적합하며, 먼지 발생 상황에 따라서 제 1 실시형태의 이점과 유사한 이점을 달성한다.

상술한 바와 같이, 본 발명의 실시형태들 중 하나 이상은,

- (1) 단자에 형성되는 단(段)위에 부착되는 먼지의 양을 감소시키며, 먼지는 배향막으로부터 생성되는 먼지 더미 및 러빙 천으로부터 생성되는 직물 먼지를 포함하고,.
- (2) ITO 막 패턴의 영역 또는 폭 "a"을 작게 하며, 이는 구동 회로의 단자들의 피치가 좁은 경우에 적합하고,
- (3) 제 1 비어홀 및 제 2 비어홀의 영역을 더 크게하여 단자의 접촉 저항을 감소시킨다는 이점을 달성한다.

상술한 실시형태들은 단지 예로서 설명하였지만, 본 발명은 상기 실시형태들로 제한되지 않으며, 본 발명의 범위를 벗어나지 않고 당업자가 용이하게 이로부터 다양하게 변경 또는 변화시킬 수 있다. 예를 들어, 본 발명은 AM-LCD 장치로 제한되지 않으며, 어떤 LCD 장치 타입에도 적용된다. 상기 실시형태들의 구조들을, 제 1 절연막 (6) 의 대응하는 에지로부터 이격되게 제 2 절연막 (7) 의 에지들 중 하나 이상을 제공함으로써, 도 8a 및 도 8b 에 나타난 구조에 적용할 수도 있다.

발명의 효과

이상 설명한 바와 같이, 본 발명에 의하면 단자에 형성되는 단(段)위에 부착되는 먼지의 양을 감소시키고, ITO 막 패턴의 영역 또는 폭 "a"을 작게 하며, 제 1 비어홀 및 제 2 비어홀의 영역을 더 크게하여 단자의 접촉 저항을 감소시킬 수 있다.

도면의 간단한 설명

도 1a 및 도 1b 는 본 발명의 제 1 실시형태에 따른 LCD 장치의 단자 부근의 평면도 및 단면도.

도 2a 및 도 2b 는 본 발명의 제 2 실시형태에 따른 LCD 장치의 단자 부근의 평면도 및 단면도.

도 3 은 통상적인 LCD 장치의 개략 평면도.

도 4a 내지 도 4f 는 LCD 장치를 제조하는 제조 공정 단계들을 연속적으로 나타내는 통상적인 LCD 장치의 단면도.

도 5 는 도 3 에 나타난 TFT 기관에서 수행되는 러빙 처리를 나타내는 개략 단면도.

도 6 은 러빙 처리 동안에 TFT 기관상에 부착되는 먼지를 나타내는 개략 단면도.

도 7a 및 도 7b 는 종래의 LCD 장치의 단자 구조를 나타내는 도면.

도 8a 및 도 8b 는 또 다른 종래의 LCD 장치의 단자 구조를 나타내는 도면.

※도면의 주요부분에 대한 부호의 설명

1 : 제 1 금속막 패턴 2 : 제 2 금속막 패턴

3 : ITO 막 패턴 4 : 제 1 비어홀

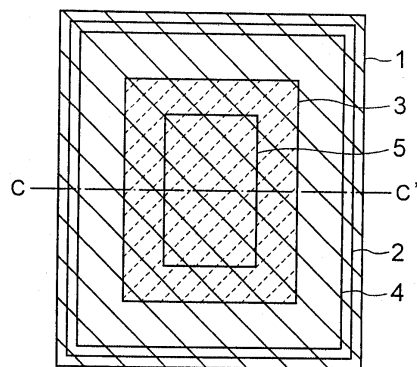
5 : 제 2 비어홀 6 : 제 1 절연막

7 : 제 2 절연막 11 : TFT 기판

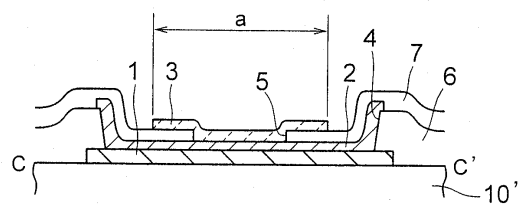
12 : 대향 기관 13 : 신호 라인

도면

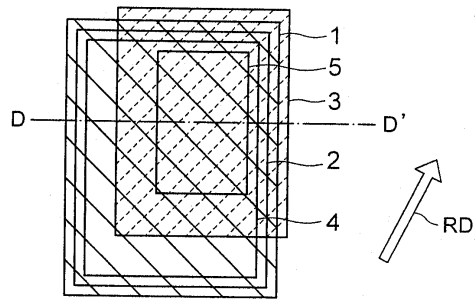
도면1a



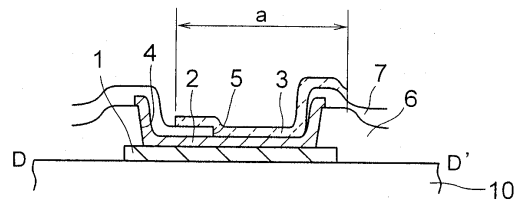
도면1b



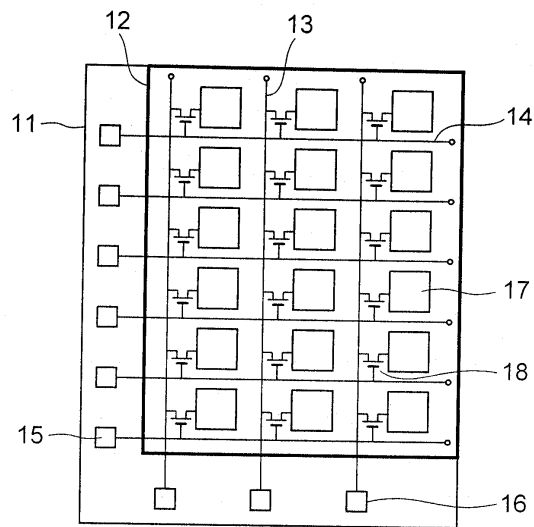
도면2a



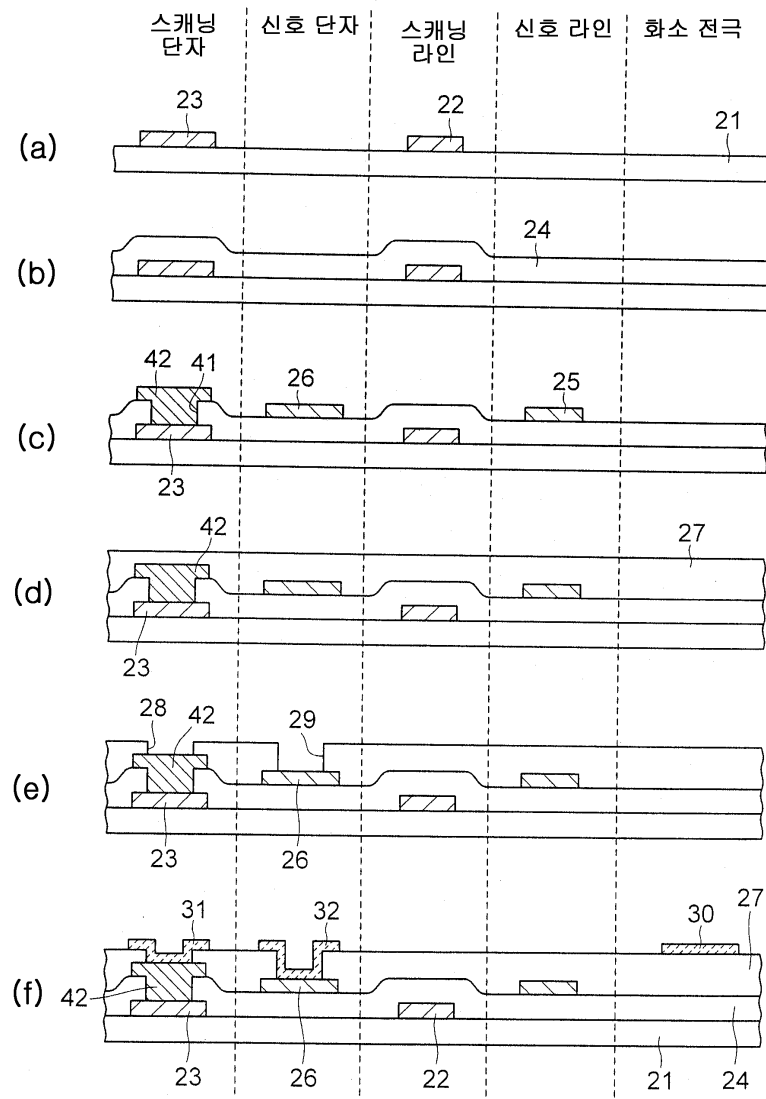
도면2b



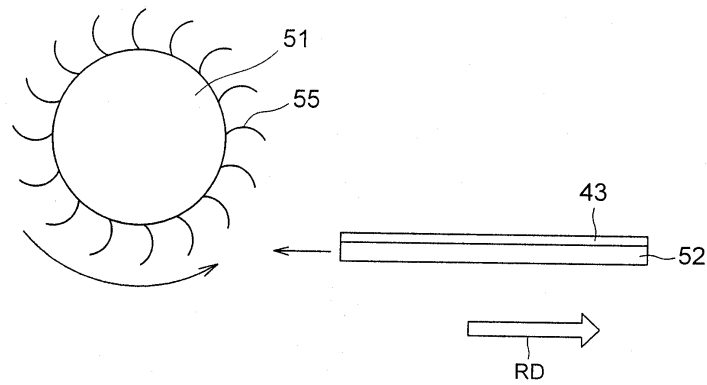
도면3



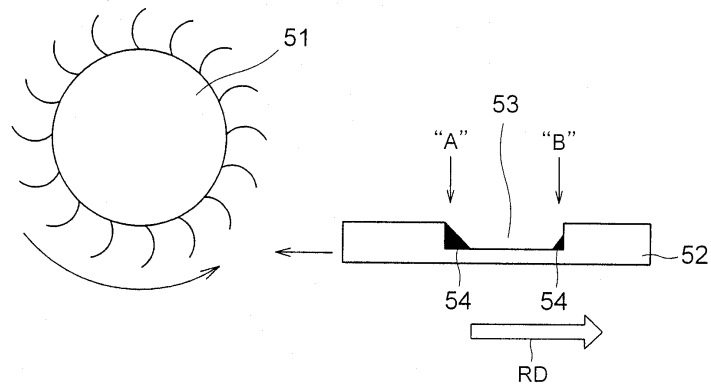
도면4



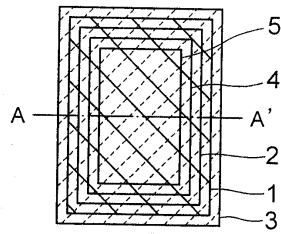
도면5



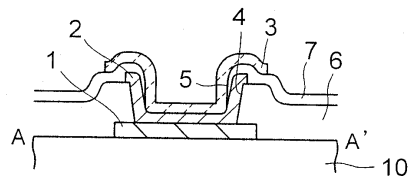
도면6



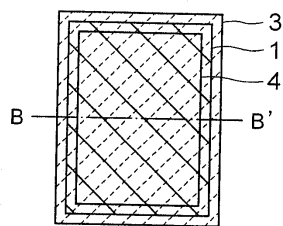
도면7a



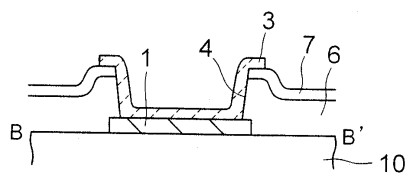
도면7b



도면8a



도면8b



专利名称(译)	带小型车的液晶显示装置		
公开(公告)号	KR100649915B1	公开(公告)日	2006-11-24
申请号	KR1020040037819	申请日	2004-05-27
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	日元号技术可否让这个夏		
当前申请(专利权)人(译)	日元号技术可否让这个夏		
[标]发明人	YOSHIKAWA TAE		
发明人	YOSHIKAWA,TAE		
IPC分类号	G02F1/1345 G02F1/1337 G02F1/1362 G02F1/1368		
CPC分类号	G02F1/133784 G02F1/1362 G02F1/13458		
代理人(译)	韩国专利公司		
优先权	2003149482 2003-05-27 JP		
其他公开文献	KR1020040102344A		
外部链接	Espacenet		

摘要(译)

用途：提供具有低水平差异的LCD（液晶显示器），以防止灰尘粘附在有源矩阵基板的表面上，而不会增加LCD装置的尺寸或降低性能。

