

(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(51) Int. Cl. <i>G02F 1/133</i> (2006.01)	(45) 공고일자 2006년03월14일 (11) 등록번호 10-0560913 (24) 등록일자 2006년03월07일
(21) 출원번호 10-2002-7013144 (22) 출원일자 2002년10월01일 번역문 제출일자 2002년10월01일 (86) 국제출원번호 PCT/JP2002/000824 국제출원일자 2002년02월01일	(65) 공개번호 10-2002-0095204 (43) 공개일자 2002년12월20일 (87) 국제공개번호 WO 2002/63384 국제공개일자 2002년08월15일
(81) 지정국 국내특허 : 캐나다, 중국, 대한민국, 미국,	
EP 유럽특허 : 오스트리아, 벨기에, 스위스, 사이프러스, 독일, 덴마크, 스페인, 핀란드, 프랑스, 영국, 그리스, 아일랜드, 이탈리아, 룩셈부르크, 모나코, 네덜란드, 포르투칼, 스웨덴, 터키,	
(30) 우선권주장 JP-P-2001-00027881 2001년02월05일 JP-P-2001-00131414 2001년04월27일	일본(JP) 일본(JP)
(73) 특허권자 마쓰시다덴기산교 가부시키가이샤 일본국 오사카후 가도마시 오아자 가도마 1006반지	
(72) 발명자 아리모토가즈유키 일본오카야마켄오카야마시츠다카다이2-2033-9 오타요시히토 일본오카야마켄오카야마시하나지리키쿄마치6-113 고바야시다카히로 일본오카야마켄오카야마시히가시카와라273-4-207 후나모토다로 일본오사카후미노시오노하라히가시5-3D-102 고바야시요시노리 일본효고켄다카라즈카시메후3-15-31-320 나카오겐지 일본오사카후오사카시아사히쿠다카도노3-27-1-505 가와구치세이지 일본오사카후히라카타시나스즈쿠리1-9-3-403	
(74) 대리인 김명신	

심사관 : 임현석

(54) 액정표시장치와 그 구동방법

요약

본 발명은 액정표시장치와 그 구동방법에 관한 것으로서, 신호변환부(401)는 액정패널(405)에 공급해야 하는 입력 화상신호의 전송 레이트를 고속화함과 동시에 액정셀에 소정 전압을 인가하기 위한 비화상신호를 이 입력화상신호의 간극에 삽입하고, 화소신호로서 소스 드라이버(403)에 공급한다. 각 화소셀에는 입력화상신호 및 비화상신호가 양 또는 음의 극성으로 차례로 기록되고, 모든 화소에 대해 입력 화상신호가 기록된 후에는 반드시 이 입력 화상신호와 같은 극성의 비화상신호가 기록되고, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 반대 극성의 입력 화상신호가 기록된다. 이에 의해 OCB모터의 액정 패널로 화상을 표시하는 경우에 역전이의 발생을 방지하여 균일한 화상 표시가 가능해지는 것을 특징으로 한다.

내용도

도 9

명세서

기술분야

본 발명은 액정표시장치에 관한 것으로서, 보다 특정적으로는 액티브매트릭스형 액정패널을 이용한 액정표시장치에 관한 것으로서, OCB(Optically self-Compensated Birefringence) 모드의 액정표시장치에 적합하게 적용할 수 있다.

배경기술

액정표시장치는 컴퓨터장치의 화면 표시 디바이스로서 많이 사용되고 있지만, 앞으로는 TV용도로의 사용 확대도 전망되고 있다. 그러나 현재 널리 사용되고 있는 TN(Twisted Nematic) 모드의 액정표시장치는 시야각이 좁고 응답속도도 불충분하다. 따라서 시차에 의한 콘트라스트의 저하·동화상의 흐려짐 등의 문제가 생겨 TV용도로의 TN모드의 표시 성능에는 큰 과제가 있다.

최근, TN모드를 대신하여 OCB모드에 관한 연구가 진행되고 있다. OCB모드는 TN모드에 비해 넓은 시야각·고속응답이라는 특성을 갖는 방식이다. 이 때문에 OCB모드는 자연 동화 표시에 의해 적합한 표시 모드이다.

아하, OCB모드를 채용한 종래의 액정표시장치와 그 구동방법에 관해 설명한다.

도 1은 종래의 액정표시장치의 구성을 나타낸다. 도 1에 있어서, 액정표시장치는 게이트선(GL1~GLn), 소스선(SL1~SLm), 스위칭소자로서의 복수의 박막 트랜지스터(이하, TFT라고 함)(103) 등을 포함하고 있다. 도 2는 그 화소부를 나타낸다. 도 2에 나타내는 바와 같이 TFT(103)의 드레인전극은 화소(104)내의 화소전극에 접속되어 있다. 화소(104)는 화소전극, 대향전극(201), 이를 양쪽의 전극에 끼워져 유지된 액정(202), 및 화소전극과 대향전극(201) 사이에 형성된 축적 용량(203)으로 구성된다. 대향전극(201)은 도 1에 나타내는 대향 구동부(105)가 공급하는 전압에 의해 구동된다.

도 1에 있어서 게이트 드라이버(101)는 각 TFT(103)를 온 또는 오프 상태로 하는 전압을 게이트선(GL1~GLn)에 인가한다. 게이트 드라이버(101)는 소스선(SL1~SLm)으로의 데이터의 공급과 동기하여 게이트선(GL1~GLn)에 대해 온 전위를 차례로 인가한다.

소스 드라이버(102)는 각 화소(104)에 공급하는 전압을 소스선(SL1~SLm)에 인가한다. 대향전극(201)에 공급되는 전압과 소스선(SL1~SLm)에 공급되어 화소(104)에 인가되는 전압의 차가 화소(104)내의 액정(202)의 양 단에 가해지는 전압이며, 이 전압이 화소(104)의 투과율을 결정한다.

상기 구동방법은 OCB 셀에 한정되지 않고 TN형 셀을 이용한 경우도 동일하다. 단 OCB 셀을 이용하는 경우에는 영상 표시를 개시하는 기동 단계에 있어서, TN형 셀을 이용하는 경우에는 없는 독특한 구동이 필요해진다.

OCB셀은 화상 표시가 가능한 상태에 해당하는 밴드 배향과, 화상표시가 가능하지 않은 상태에 해당하는 스프레이 배향을 갖는다. 스프레이 배향으로부터 밴드 배향으로의 이행(이하, 전이(轉移)라고 함)이 일어나기 위해서는 일정 시간 고전압을 인가하는 등의 독특한 구동이 필요해진다. 또 전이에 따른 구동에 관해서는 본 발명과 직접적으로 관계가 없으므로 이 이상의 설명은 하지 않기로 한다.

이 OCB셀은 상기 독특한 구동에 의해 일단 밴드 배향으로 전이해도, 소정의 페벨 이상의 전압이 일정시간 이상 인가되지 않은 상태가 계속되면, 밴드 배향을 유지할 수 없고 스프레이 배향으로 복귀해버리는 과정이 있었다. 이하에서는 이 현상을 “역전이”라고 한다.

역전이의 발생을 억압하는데는 일본 특개평11-109921호 공보나 일본 액정학회지 1999년 4월 25일호(Vol.3.No.2)P99 (17)~P106(24)에 기재되어 있는 바와 같이 OCB셀에 정기적으로 높은 전압을 인가하면 좋은 것이 알려져 있다. 이하에서는 주기적으로 고전위를 인가하여 역전이를 억압하는 구동을 “역전이방지 구동”이라고 한다.

도 3에 일반적인 OCB의 전위-투과율 곡선을 나타낸다.

곡선(301)은 역전이 방지 구동이 아닌 통상 구동시의 전위-투과율 곡선이며, 곡선(302)은 역전이 방지 구동시의 전위-투과율 곡선이다. 전위(303)는 통상 구동시에 역전이가 일어나는 임계 전위(Vth)이다. 전위(304)는 투과율이 가장 높을 때의 전위(백(白)전위)이며, 전위(305)는 투과율이 가장 낮을 때의 전위(흑(黑)전위)이다.

통상 구동시(즉 역전이 방지를 하지 않을 때)에는 전위가 Vth 이하가 되면 OCB셀이 스프레이 배향으로 복귀해버리기 때문에 적절한 투과율이 얻어지지 않는다. 따라서 항상 Vth이상의 전위로 구동하지 않으면 안되는데, 도 3에 나타내는 바와 같이 그 경우에는 충분한 휘도가 얻어지지 않는다. 따라서 OCB에 대해서는 역전이 방지 구동을 실시할 필요가 있다.

그런데 주지와 같이, OCB나 TN으로 대표되는 액정에 대해서는 이른바 교류 구동을 실시할 필요가 있다. 그러나, 전술한 일본 특개평11-109921호 공보 및 일본 액정학회지에서 OCB모드의 액정표시장치의 구체 구성에 대해서는 설명되어 있지 않다. 따라서 양 문헌으로부터는 어떤 교류 반전을 실시할 수 있는지 특정할 수 없다. 따라서 이하에서는 가상예로서 가장 일반적인 교류 구동(즉, 라인마다 반전과 프레임마다 반전의 조합)을 실시한 경우의 역전이 방지 구동의 설명을 실시한다.

도 4는 가상예로서의 액정표시장치의 구성을 나타내는 도면이다. 도 4에 있어서, 액정표시장치는 신호변환부(401)와, 구동 펄스 생성부(402), 소스 드라이버(403), 게이트 드라이버(404) 및 액정 패널(405)을 구비한다. 신호 변환부(401)는 입력 화상신호를 라인마다 배속화하여 2배속의 화상신호와 2배속의 비화상신호로 이루어진 배속신호로 변환한다. 구동 펄스 생성부(402)는 각 드라이버(403, 404)를 구동하기 위한 펄스를 생성한다. 설명을 알기 쉽게 하기 위해 편의상 액정 패널(405)의 소스선 수는 10라인(SL1~SL10), 게이트선 수는 10라인(GL1~GL10)으로 하고, 또 1프레임 기간은 10수평기간으로 이루어진 것으로 한다.

계속해서 이 액정표시장치의 역전이 방지 구동 동작을 설명한다. 입력 화상신호는 신호변환부(401)에서 라인마다 배속화된 후, 소스 드라이버(403)에 공급된다.

도 5는 신호변환부(401)의 구체 구성을 나타내고 있다. 또, 도 6은 그 변환 동작의 타이밍을 나타내고 있다. 제어신호 생성부(501)는 입력 화상신호에 동기한 동기 신호로 클럭 등의 각종 제어신호를 생성한다. 입력 화상신호는 제어신호 생성부(501)로부터의 기록 클럭에 동기하여 라인 메모리(502)에 기록된다. 라인 메모리(502)에 기록된 화상신호는 제어신호 생성부(501)로부터의 판독 클럭(기록 클럭의 2배의 주파수)에 동기하여 기록시의 절반의 기간에서 라인 메모리(502)로부터 판독된다. 출력 신호 선택부(504)는 라인 메모리(502)로부터 화상신호가 판독되어 있는 기간에 대해서는 이 화상신호를 출력으로서 선택하고, 나머지 기간에 대해서는 비화상신호 생성부(503)가 출력하는 비화상신호를 출력으로서 선택한다. 그 결과, 도 6에 나타내는 바와 같이 입력 신호의 1수평기간에 있어서, 배속화된 비화상신호 및 화상신호가 시계열로 출력된다. 비화상신호는 OCB셀에 일정한 주기로 소정의 고전위를 인가하기 위한 신호이다.

도 4에 있어서 소스 드라이버(403)는 신호변환부(401)로부터의 출력신호(배속신호)를 교류 반전시키면서 액정 패널(405)의 소스선(SL1~SL10)에 공급한다. 도 7은 전술한 바와 같이 라인마다 반전과 프레임마다 반전을 조합한 경우의 극성 제어신호 및 각 드라이버 구동 펄스의 타이밍을 나타내는 도면이다. 교류 극성을 전환하기 위한 극성 제어신호는 프레임 반전신호(A)와 라인 반전 신호(B)의 배타적 논리합을 취한 신호이며, 도 4에 나타내는 구동 펄스 생성부(402)에서 생성된다.

소스 드라이버(403)의 입출력 특성을 도 8에 나타낸다. 도 8에서는 기준전위에 대해 높은 측의 신호 출력을 양극성, 낮은 측을 음극성으로 나타내고 있다. 또, 도 7에서는 이 극성을 각 게이트의 선택 기간에 있어서 “+” 또는 “-”로 나타내고 있다. 예를 들면 게이트펄스(P1)의 선택 기간(T0_1)의 위치에는 “+”로 나타내고 있지만, 이는 이 기간(T0_1)에 있어서 소스 드라이버(403)에 의해 공급되는 전압이 양극성인 것을 나타내고 있다. 도 8에 나타내는 바와 같이 극성 제어신호가 HI일 때에는 양극성 전압이, LOW일 때는 음극성 전압이, 각각 소스 드라이버(403)에 의해 공급된다.

도 7에 있어서, 게이트펄스(P1~P10)는 그것들의 HI기간에 있어서 액정 패널(405)상의 10개의 게이트선(GL1~GL10)을 각각 선택하는 펄스이다. 게이트펄스(P1~P10)는 소스 드라이버(403)에 입력되는 배속신호의 타이밍에 맞춰 이하와 같이 구동된다.

도 7에 나타내는 기간(T0_1)에서는 게이트펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 화상신호(S1)가 양극성으로 기록된다. 이에 계속되는 기간(T0_2)에서는 게이트펄스(P7)가 HI가 되고, 게이트선(GL7)상의 화소에 비화상신호가 음극성으로 기록된다. 기간(T0_3)에서는 게이트펄스(P2)가 HI가 되고, 게이트선(GL2)상의 화소에 화상신호(S2)가 음극성으로 기록된다. 이에 계속되는 기간(T0_4)에서는 게이트펄스(P8)가 HI가 되고, 게이트선(GL8)상의 화소에 비화상신호가 양극성으로 기록된다. 이하, 극성 제어신호의 극성에 합해 신호가 차례로 기록된다.

이와 같이 액정패널(405)상의 각 게이트선(GL1~GL10)이 1프레임 기간에 각각 2회씩 선택되고, 각 게이트선상의 화소에는 화상신호와 비화상신호가 1회씩 기록된다.

다음 2프레임째의 기간(T1_1)에서는 게이트펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 화상신호(S'1)가 1프레임째와는 역의 음극성으로 기록된다. 이에 계속되는 기간(T1_2)에서는 게이트펄스(P7)가 HI가 되고, 게이트선(GL7)에 비화상신호가 1프레임째와는 역의 양극성으로 기록된다. 이하 마찬가지로 1프레임째와는 반대 극성의 신호가 차례로 기록된다.

이와 같이 화상신호의 극성을 전의 프레임과 역으로 하는 것은 같은 극성의 신호를 장시간 계속 유지한 경우에 생기는 액정패널의 인화 현상을 해소하기 위해서이다.

상기의 동작에 의해 화상신호를 기록하는 한편 주기적으로 비화상신호를 기록할 수 있고, 비화상신호의 전압을 적절히 부여하는 것에 의해 역전이를 방지할 수 있다.

그러나, 도 7에 있어서 각 라인에 기록되는 신호(화상신호 및 비화상신호)의 극성의 변화에 주목하면 1라인~5라인에 관해서는 화상신호가 기록된 후에는 반드시 이 화상신호와 반대 극성의 비화상신호(B)가 기록되고, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 같은 극성의 화상신호가 기록된다. 한편, 6라인~10라인에 관해서는 화상신호가 기록된 후에는 반드시 이 화상신호와 같은 극성의 비화상신호가 기록되고, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 반대 극성의 화상신호가 기록된다. 즉, 1라인~5라인과, 6라인~10라인에서 위상 관계가 봉괴되어 있다.

이와 같이 극성 반전의 관계가 있는 라인을 경계로 봉괴하는 것은 액정으로의 충전에 영향을 주고, 그 결과 화질의 균일성을 손상시키는 원인이 된다. 특히 최근에는 액정패널이 대형화·고정세화되어 있고, 그에 따라서 유리기판내의 배선 저항이 증가하고, 또 화소의 충전시간이 짧아지는 경향에 있다. 이 때문에 화소 트랜지스터의 성능 향상 기술 등에도 관계되지 않고, 위상 관계의 봉괴가 화소의 충전에 부여하는 영향은 무시할 수 없다. 따라서 상기의 가상예에서는 5라인째와 6라인째를 경계로 하여 화면상에 휙도차가 인식되어 버린다.

또, 비화상신호를 삽입하지 않은 통상의 구동에 비해 상기 가상예에서는 구동 주파수가 2배로 되어 있다. 따라서 각 화소에 대한 화상신호의 기록 시간이 통상의 구동에 비해 1/2로 짧아진다. 그 결과, 화소로의 데이터의 기록을 충분히 할 수 없는 경우가 생길 수 있다.

그 때문에 본 발명의 목적은 OCB셀을 이용할 때 상기 문제를 생기게 하지 않고 역전이의 발생을 억압하고, 그 결과 양호한 영상을 표시하는 것이 가능한 액정표시장치 및 그 구동방법을 제공하는 것이다.

발명의 상세한 설명

본 발명은 상기와 같은 목적을 달성하기 위해 이하에 설명하는 특징을 갖고 있다.

본 발명의 제 1 국면은 화소신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 이들 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정 패널을 입력 화상신호에 따라서 구동하여 화상을 표시하는 액정표시장치에 있어서, 소스선에 화소신호를 공급하는 소스 드라이버와, 게이트선에 주사신호를 공급하는 게이트 드라이버와, 각 화소셀에 인가되는 전압의 극성을 제어하기 위한 극성 제어신호를 생성하고, 이 극성 제어신호에 의해 소스 드라이버를 제어하는 드라이버 제어 수단과, 입력 화상신호의 전송 레이트를 고속화함과 동시에 액정셀에 소정 전압을 인가하기 위한 비화상신호를 이 입력 화상신호의 간극에 삽입하고, 화소신호로서 소스 드라이버에 공급하는 신호 변환부를 구비하며, 각 화소셀에는 입력 화상신호 및 비화상신호가 양 또는 음의 극성으로 차례로 기록되며, 모든 화소에 대해 입력 화상신호가 기록된 후에는 반드시 이 입력 화상신호와 같은 극성의 비화상신호가 기록되고, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 반대 극성의 입력 화상신호가 기록되는 것을 특징으로 한다.

본 발명의 제 2 국면은 화소신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 상기 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정패널을 입력 화상신호에 따라서 구동하여 화상을 표시하는 액정표시장치에 있어서, 소스선에 화소신호를 공급하는 소스 드라이버와, 게이트선에 주사신호를 공급하는 게이트 드라이버와, 각 화소셀에 인가되는 전압의 극성을 제어하기 위한 극성 제어신호를 생성하고, 이 극성 제어신호에 의해 소스 드라이버를 제어하는 드라이버 제어 수단과, 입력 화상신호의 전송 레이트를 고속화함과 동시에 액정셀에 소정 전압을 인가하기 위한 비화상신호를 이 입력 화상신호의 간극에 삽입하고, 화소신호로서 소스 드라이버에 공급하는 신호변환부를 구비하며, 각 화소셀에는 입력 화상신호 및 비화상신호가 양 또는 음의 극성으로 차례로 기록되며, 모든 화소셀에 대해 입력 화상신호가 기록된 후에는 반드시 이 입력 화상신호와 반대 극성의 비화상신호가 기록되며, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 같은 극성의 입력 화상신호가 기록되는 것을 특징으로 한다.

상기 제 1 및 제 2 국면에 의하면 입력 화상신호와 비화상신호를 화소셀에 차례로 기록하는 것에 의해 동화상의 화질을 개선할 수 있다. 또, 극성 반전의 벨런스가 취해지기 때문에 균일한 화상 표시가 가능해진다.

본 발명의 제 3 국면은 제 1 또는 제 2 국면에 있어서, 화소셀이 OCB셀이고, 액정에 인가되는 소정 전압이 OCB셀의 역전이 현상을 방지할 수 있는 전압인 것을 특징으로 한다.

상기 제 3 국면에 의하면 OCB에 있어서의 역전이를 방지하면서 충분한 휘도로 화상을 표시할 수 있다.

본 발명의 제 4 국면은 제 1 또는 제 2 국면에 있어서 화소셀에는 입력 화상신호의 기록에 앞서 이 입력 화상신호와 같은 극성의 비화상신호가 예비적으로 더 기록되는 것을 특징으로 한다.

상기 제 4 국면에 의하면 입력 화상신호의 기록이 용이해진다.

본 발명의 제 5 국면은 제 1 또는 제 2 국면에 있어서, 화소셀에는 비화상신호의 기록 후에 이 비화상신호와 같은 극성의 비화상신호가 보조적으로 더 기록되는 것을 특징으로 한다.

본 발명의 제 6 국면은 제 1 또는 제 2 국면에 있어서, 화소셀에는 비화상신호의 기록에 앞서 이 비화상신호와 같은 극성의 입력 화상신호가 예비적으로 더 기록되는 것을 특징으로 한다.

상기 제 5 및 제 6 국면에 의하면 비화상신호의 기록이 용이해진다.

본 발명의 제 7 국면은 화소신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 상기 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정패널을 입력 화상신호에 따라서 구동하여 화상을 표시하는 액정표시장치에 있어서, 소스선에 화소신호를 공급하는 소스 드라이버와, 게이트선에 주사신호를 공급하는 게이트 드라이버와, 입력화상신호의 전송 레이트를 고속화함과 동시에 액정셀에 소정 전압을 인가하기 위한 비화상신호를 이 입력 화상신호의 간극에 삽입하여 화소신호로서 소스 드라이버에 공급하는 신호변환부를 구비하며, 2이상의 게이트선에 대응하는 2이상의 주사선에 대해 비화상신호가 동시에 기록되는 것을 특징으로 한다.

상기 제 7 국면에 의하면 입력 화상신호와 비화상신호를 화소셀에 차례로 기록하는 것에 의해 동화상의 화질을 개선할 수 있다. 또 신호의 전송 레이트를 2배까지 변환할 필요가 없기 때문에 화소셀로의 신호의 기록이 용이해진다.

본 발명의 제 8 국면은 제 7 국면에 있어서, 화소셀이 OCB셀이고, 액정에 인가되는 소정 전압이 OCB셀의 역전이 현상을 방지할 수 있는 전압인 것을 특징으로 한다.

본 발명의 제 9 국면은 제 7 국면에 있어서, 비화상신호가 한번에 기록되는 2이상의 주사선의 수를 N으로 했을 때, 1프레임 기간에 주사되는 주사선의 수가 $N \times (2M + 1)$ 이 되도록 입력 화상신호를 조정하는 조정수단을 더 구비한다.

상기 제 9 국면에 의하면 입력 화상신호의 주사선 수가 소정 조건을 만족하지 않는 경우라도, 그 주사선 수를 조정할 수 있기 때문에 입력 화상신호의 주사선 수에 의하지 않고 더 균일한 화상 표시가 가능해진다.

본 발명의 제 10 국면은 제 7 국면에 있어서, 화소셀마다의 비화상신호의 유지시간이 상위한 것에 기인하는 휘도의 편차를 없애도록 미리 정해진 정도로 입력 화상신호의 휘도를 보정하는 휘도 보정수단을 더 구비한다.

상기 제 10 국면에 의하면 휘도를 보정하는 것에 의해 휘도 불균형을 방지할 수 있다.

본 발명의 제 11 국면은 제 7 국면에 있어서, 각 화소셀의 비화상신호의 유지시간이 적어도 2프레임 기간에 있어서 같아지도록 입력 화상신호의 전송 순서를 프레임마다 재배치 접속(rearrange)하는 재배치 접속 수단을 더 구비하며, 게이트 드라이버는 이 재배치 접속수단에 의한 재배치 접속 결과 대응한 주사신호를 게이트선에 공급하는 것을 특징으로 한다.

상기 제 11 국면에 의하면 각 주사선의 비화상신호의 평균 삽입시간이 균일화되기 때문에 휘도 불균형이 지각되는 것을 방지할 수 있다.

본 발명의 제 12 국면은 제 7 국면에 있어서, 인접하는 화소셀사이에서 비화상신호의 유지시간의 차가 작아지도록 입력 화상신호의 전송 순서를 재배치 접속하는 재배치 접속 수단을 더 구비하고, 게이트 드라이버는 이 재배치 접속수단에 의한 재배치 접속 결과에 대응한 주사신호를 상기 게이트선에 공급하는 것을 특징으로 한다.

상기 제 12 국면에 의하면 주사선간의 비화상신호의 유지기간의 불연속성이 해소되므로 휘도 불균형이 지각되는 것을 방지할 수 있다.

본 발명의 제 13 국면은 제 7 국면에 있어서, 1프레임 기간의 비화상신호의 유지 기간을 사용자가 임의로 조정 가능한 것을 특징으로 한다.

상기 제 13 국면에 의하면 비화상신호의 유지 시간을 사용자가 임의로 조정할 수 있으므로 사용자의 기호에 따른 화상 표시가 가능해진다.

본 발명의 제 14 국면은 화소신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 상기 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정 패널을 입력 화상신호에 따라서 구동하여 화상을 표시하는 액정표시장치에 있어서, 각 화소셀은 소스선 및 게이트선에 접속되는 트랜지스터와, 트랜지스터에 각각 접속되는 액정 및 축적용량과, 액정에 전위를 인가하기 위한 대향전극과, 축적용량에 대해 트랜지스터에 접속되어 있는 측과는 반대측에서 전위를 인가하기 위한 타단전극을 포함하며, 타단 전극에는 액정에 소정 전압을 인가하는 전위가 1프레임내의 소정 기간만큼 부여되는 것을 특징으로 한다.

상기 제 14 국면에 의하면 입력 화상신호의 기록에 영향을 주지 않고 액정에 소정 전압을 인가할 수 있다. 따라서, 화상신호의 충전 부족에 의한 화상 열화의 문제나 구동 주파수의 고속화에 의한 회로 부담 증가의 문제가 생기지 않고 동화상의 화질을 개선할 수 있다.

본 발명의 제 15 국면은 제 14 국면에 있어서 화소셀이 OCB셀이고, 액정에 인가된 소정 전압이 OCB셀의 역전이 현상을 방지할 수 있는 전압인 것을 특징으로 한다.

본 발명의 제 16 국면은 제 14 국면에 있어서, 타단 전극에 부여하는 전위를 제어하기 위한 드라이버를 더 구비한다.

상기 제 16 국면에 의하면 타단전극에 원하는 전위를 자유롭게 부여할 수 있다.

본 발명의 제 17 국면은 제 14 국면에 있어서, 타단 전극이 이 타단 전극을 포함한 화소셀에 인접한 다른 화소셀의 게이트 선에 접속되고, 이 타단 전극에는 이 게이트선을 통해 전위가 부여되는 것을 특징으로 한다.

상기 제 17 국면에 의하면 다른 게이트선에 부여하는 전위를 조작하는 것에 의해 액정 패널에 새로운 배선을 설치하지 않고 타단 전극에 부여되는 전위를 조작할 수 있기 때문에 개구율의 저하를 방지할 수 있다.

본 발명의 제 18 국면은 제 14 국면에 있어서, 화소셀에 대해 소스선으로부터 부여되는 전위의 변화폭이 이 화소셀의 투과율을 최대로 변화시키기 위해 필요해지는 변화폭의 1배 이상 또 2배 미만이며, 타단 전극에는 화소셀에 인가되는 전압의 극성을 변화시키기 위한 전위가 더 부여되는 것을 특징으로 한다.

상기 제 18 국면에 의하면 소스선을 구동하기 위한 회로 또는 드라이버 IC의 비용을 저감할 수 있다.

본 발명의 제 19 국면은 화소신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 상기 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정 패널을 입력 화상신호에 따라서 구동하여 화상을 표시하는 액정표시장치의 구동방법에 있어서, 각 화소셀에 인가되는 전압의 극성을 제어하기 위한 극성 제어신호를 생성하고, 이 극성 제어신호에 의해 소스 드라이버를 제어하는 드라이버 제어 단계와, 입력 화상신호의 전송 레이트를 고속화하는 단계와, 액정셀에 소정 전압을 인가하기 위한 비화상신호를 전송레이트가 고속화된 입력 화상신호의 간극에 삽입하는 단계와, 전송레이트가 고속화되어, 비화상신호가 삽입된 입력 화상신호를 화소신호로서 소스선에 공급하는 단계 및 게이트선에 주사신호를 공급하는 단계를 구비하며, 각 화소셀에는 입력 화상신호 및 비화상신호가 양 또는 음의 극성으로 차례로 기록되고, 모든 화소에 대해 입력 화상신호가 기록된 후에는 반드시 이 입력 화상신호와 같은 극성의 비화상신호가 기록되고, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 반대 극성의 입력 화상신호가 기록되는 것을 특징으로 한다.

본 발명의 제 20 국면은 화소신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 상기 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정패널을 입력 화상신호에 따라서 구동하여 화상을 표시하는 액정표시장치의 구동방법에 있어서, 각 화소셀에 인가되는 전압의 극성을 억제하기 위한 극성 제어신호를 생성하고, 이 극성 제어신호에 의해 소스 드라이버를 제어하는 드라이버 제어 단계와, 입력 화상신호의 전송 레이트를 고속화하는 단계와, 액정셀에 소정 전압을 인가하기 위한 비화상신호를 전송레이트가 고속화된 입력 화상신호의 간극에 삽입하는 단계와, 전송레이트가 고속화되어 비화상신호가 삽입된 입력 화상신호를 화소신호로서 소스선에 공급하는 단계 및 게이트선에 주사신호를 공급하는 단계를 구비하며, 각 화소셀에는 입력 화상신호 및 비화상신호가 양 또는 음의 극성으로 차례로 기록되고, 모든 화소셀에 대해 입력 화상신호가 기록된 후에는 반드시 이 입력 화상신호와 반대 극성의 비화상신호가 기록되고, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 같은 극성의 입력 화상신호가 기록되는 것을 특징으로 한다.

상기 제 19 및 제 20 국면에 의하면 입력 화상신호와 비화상신호를 화소셀에 차례로 기록하는 것에 의해 동화상의 화질을 개선할 수 있다. 또 극성 반전의 밸런스가 취해지기 때문에 균일한 화상 표시가 가능해진다.

본 발명의 제 21 국면은 화소신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 상기 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정 패널을 입력 화상신호에 따라서 구동하여 화상을 표시하는 액정표시장치의 구동방법에 있어서, 소스선에 화소신호를 공급하는 소스 드라이버와, 게이트선에 주사신호를 공급하는 게이트 드라이버와, 입력 화상신호의 전송 레이트를 고속화하는 단계와, 액정셀에 소정 전압을 인가하기 위한 비화상신호를 이 입력 화상신호의 간극에 삽입하는 단계와, 전송레이트가 고속화되어 비화상신호가 삽입된 입력 화상신호를 화소신호로서 소스선에 공급하는 단계 및 게이트선에 주사신호를 공급하는 단계를 구비하며, 2이상의 게이트선에 대응하는 2이상의 주사선에 대해 비화상신호가 동시에 기록되는 것을 특징으로 한다.

상기 제 21 국면에 의하면 입력 화상신호와 비화상신호를 화소셀에 차례로 기록하는 것에 의해 동화상의 화질을 개선할 수 있다. 또 신호의 전송레이트를 2배까지 변환할 필요가 없기 때문에 화소셀로의 신호의 기록이 용이해진다.

본 발명의 제 22 국면은 화소신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 상기 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정 패널을 입력 화상신호에 따라서 구동하여 화상을 표시하는 액정표시장치의 구동방법에 있어서, 각 화소셀에는 소스선 및 게이트선에 접속되는 트랜지스터와, 트랜지스터에 각각 접속되는 액정 및 축적 용량과, 액정에 전위를 인가하기 위한 대향전극과, 축적용량에 대해 트랜지스터에 접속되어 있는 축과는 반대측에서 전위를 인가하기 위한 타단 전극을 포함하며, 타단 전극에 액정에 소정 전압을 인가하는 전위를 1프레임내의 소정 기간만큼 부여하는 단계를 구비한다.

상기 제 22 국면에 의하면 입력 화상신호의 기록에 영향을 주지 않고, 액정에 소정 전압을 인가할 수 있다. 따라서 화상신호의 충전 부족에 의한 화질 열화의 문제나 구동 주파수의 고속화에 따른 회로 부담 증가의 문제가 생기지 않고 동화상의 화질을 개선할 수 있다.

도면의 간단한 설명

도 1은 종래의 액정표시장치의 구성을 나타내는 도면,

도 2는 종래의 액정표시장치의 화소부를 나타내는 도면,

도 3은 일반적인 OCB의 전위-투과율 곡선을 나타내는 도면,

도 4는 가상예로서의 액정표시장치의 구성을 나타내는 도면,

도 5는 신호변환부(401)의 구체 구성을 나타내는 도면,

도 6은 신호변환부(401)의 변환 동작의 타이밍을 나타내는 도면,

도 7은 라인마다 반전과 프레임마다 반전을 조합한 경우의 화상신호 및 각 드라이버 구동 펄스의 타이밍을 나타내는 도면,

도 8은 소스 드라이버(403)의 입출력 특성을 나타내는 도면,

도 9는 본 발명의 제 1 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 10은 입력 화상신호, 배속신호 및 극성 제어신호의 타이밍을 나타내는 도면,

도 11은 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면,

도 12는 본 발명의 제 2 실시형태에 따른 액정표시장치의 구성을 나타내는 블럭도,

도 13은 입력 화상신호, 배속신호 및 극성 제어신호의 타이밍을 나타내는 도면,

도 14는 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면,

도 15는 본 발명의 제 3 실시형태에 따른 액정표시장치의 구성을 나타내는 블럭도,

도 16은 입력 화상신호, 배속 신호 및 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면,

도 17은 입력 화상신호, 배속신호 및 게이트 드라이버 구동 펄스의 타이밍을 나타내는 다른 도면,

도 18은 본 발명의 제 4 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 19는 입력 화상신호, 배속신호 및 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면,

도 20은 입력 화상신호, 배속신호 및 게이트 드라이버 구동 펄스의 타이밍을 나타내는 다른 도면,

도 21은 본 발명의 제 5 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 22는 신호변환부(2101)의 구체 구성을 나타내는 도면,

도 23은 신호변환부(2101)의 변환 동작의 타이밍을 나타내는 도면,

도 24는 입력 화상신호, 신호변환부(2101)로부터의 출력신호, 극성제어신호 및 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면,

도 25는 본 발명의 제 6 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 26은 입력 화상신호, 신호 변환부(2101)로부터의 출력신호, 극성제어신호 및 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면,

도 27은 1프레임 기간의 라인의 총수가 소정 조건을 만족하지 않은 경우의 구동 타이밍의 일례를 나타내는 도면,

도 28은 본 발명의 제 7 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 29는 라인마다 비화상신호의 유지시간의 길이가 달라져 있는 것을 나타내는 도면,

도 30은 휘도 불균형의 상태를 나타내는 도면,

도 31은 본 발명의 제 8 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 32는 본 발명의 제 9 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 33A, 도 33B는 각각 제 1 프레임 및 제 2 프레임의 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면,

도 34는 타단 전극(3401)에 대해 설명하기 위한 도면,

도 35는 타단 드라이버(3501)에 대해 설명하기 위한 도면,

도 36은 본 발명의 제 10 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 37은 화소에 공급되는 전위와 액정(202)에 인가되는 전압의 관계를 나타내는 도면,

도 38은 본 발명의 제 11 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 39는 화소에 공급되는 전위와 액정(202)에 인가되는 전압의 관계를 나타내는 도면,

도 40은 본 발명의 제 12 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도,

도 41은 액정 패널(4005)의 상세한 구성을 나타내는 도면 및

도 42는 화소에 공급되는 전위와 액정(202)에 인가되는 전압의 관계를 나타내는 도면이다.

실시예

이하, 본 발명의 여러가지 실시형태에 대해 도면을 참조하여 설명한다.

(제 1 실시형태)

도 9는 본 발명의 제 1 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 9에 있어서 액정표시장치는 신호 변환부(401)와 구동펄스 생성부(902), 소스 드라이버(403), 게이트 드라이버(404) 및 액정패널(405)을 구비한다. 또, 제 1 실시형태가 도 4에 나타내는 가상예와 다른 점은 구동 펄스 생성부뿐이다. 도 9에 있어서 도 4에 나타내는 구성과 동등한 구성에 대해서는 동일한 참조부호를 붙이고, 그 설명을 생략한다. 구동 펄스 생성부(902)는 각 드라이버(403, 404)를 구동하기 위한 펄스를 생성한다. 설명을 알기 쉽게 하기 위해 편의상 액정 패널(405)의 소스선 수는 10라인(SL1~SL10), 게이트선 수는 10라인(GL1~GL10)으로 하고, 또 1프레임 기간은 10수평기간으로 이루어진 것으로 한다.

계속해서 제 1 실시형태에 따른 액정표시장치의 역전이 방지 구동 동작을 설명한다. 입력 화상신호는 신호 변환부(401)에 있어서 라인마다 배속화된 후 소스 드라이버(403)에 공급된다.

신호 변환부(401)의 구체 구성 및 그 변환 동작의 타이밍에 대해서는 가상예의 설명에서 도 5 및 도 6을 참조하여 이미 설명했으므로 여기서는 설명을 생략한다. 신호변환부(401)로부터는 입력 신호의 1수평기간에 있어서 배속화된 비화상신호 및 화상신호가 시계열로 출력된다.

소스 드라이버(403)는 신호변환부(401)로부터의 출력 신호(배속신호)를 교류 반전시키면서 액정패널(405)의 소스선(SL1~SL10)에 공급한다.

도 10 및 도 11은 교류 반전의 1예로서, 라인마다 반전과 프레임마다 반전을 조합한 경우의 극성 제어신호 및 각 드라이버 구동 펄스의 타이밍을 각각 나타내는 도면이다. 교류 극성을 전환하기 위한 극성 제어신호는 구동 펄스 생성부(902)에서 이하의 방법으로 생성된다.

도 10에 나타내는 바와 같이, 극성 제어신호는 화상신호 기간(T0_1, T0_3, T0_5, …, T1_1, T1_3, …)에 있어서 HI를 나타내는 화상 기간 신호(A)와, 화상신호의 기록에 동기한 프레임 반전 신호(B)와, 비화상신호의 기록에 동기한 프레임 반전신호(C) 및 라인마다 반전신호(D)에 기초하여 생성된다. 우선 신호(D) 및 신호(B)의 배타적 논리합 신호(E)와, 신호(D) 및 신호(C)의 배타적 논리 합 신호(F)가 생성되고, 또 신호(A)가 HI일 때 신호(E)가 되고, 신호(A)가 LOW일 때 신호(F)가 되는 신호(G)가 생성된다. 이 신호(G)가 소스신호의 극성 제어신호이다.

또, 본 실시형태에서는 프레임 반전 신호(B)와 프레임 반전신호(C)의 관계는 도 10에 나타내는 바와 같이 신호(C)가 신호(B)보다 먼저 하강하는 위상 관계가 된다.

이와 같이 생성된 극성 제어신호(G)에 기초하여 이 극성 제어신호(G)가 HI일 때는 양극성의 전압이, LOW일 때에는 음극성의 전압이 소스 드라이버(403)에 의해 공급된다. 소스 드라이버(403)의 입출력 특성은 도 8을 참조하여 전술한 바와 같다. 도 11에서는 소스 드라이버(403)에 의해 공급되는 전압의 극성을 각 게이트의 선택 기간에 있어서, “+” 또는 “-”로 나타내고 있다.

도 11에 있어서, 게이트 펄스(P1~P10)는 상기 HI기간에 있어서 액정 패널(405)상의 10개의 게이트선(GL1~GL10)을 각각 선택하는 펄스이다. 게이트 펄스(P1~P10)는 소스 드라이버(403)에 입력되는 배속신호의 타이밍에 맞춰 이하와 같이 구동된다.

도 11에 나타내는 기간(T0_1)에서는 게이트 펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 화상신호(S1)가 음극성으로 기록된다. 이에 계속되는 기간(T0_2)에서는 게이트펄스(P7)가 HI가 되고, 게이트선(GL7)상의 화소에 비화상신호가 양극성으로 기록된다. 기간(T0_3)에서는 게이트 펄스(P2)가 HI가 되고, 게이트선(GL2)상의 화소에 화상신호(S2)가 양극성으로 기록된다. 그에 계속되는 기간(T0_4)에서는 게이트 펄스(P8)가 HI가 되고, 게이트선(GL8)상의 화소에 비화상신호가 음극성으로 기록된다. 이하, 극성 제어신호(G)의 극성에 합해 신호가 차례로 기록된다. 또, 기간(T0_10)에서는 게이트 펄스(P1)가 다시한번 HI가 되고, 게이트선(GL1)상의 화소에 비화상신호가 음극성으로 기록된다.

이와 같이, 액정 패널(405)상의 각 게이트선(GL1~GL10)이 1프레임 기간에 각각 2회씩 선택되고, 각 게이트선상의 화소에는 화상신호와 비화상신호가 1회씩 기록된다.

다음 2프레임째의 기간(T1_1)에서는 게이트 펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 영상신호(S'1)가 1프레임째와는 역의 양극성으로 기록된다. 이에 계속되는 기간(T1_2)에서는 게이트 펄스(P7)가 HI가 되고, 게이트선(GL7)에 비화상신호가 1프레임째와는 역의 음극성으로 기록된다. 이하 마찬가지로 1프레임째와는 반대 극성의 신호가 차례로 기록된다.

상기 동작에 의해 화상신호를 기록하는 한편 주기적으로 비화상신호를 기록할 수 있고, 비화상신호의 전압을 적당히 부여하는 것에 의해 역전이를 방지할 수 있다.

또, 모든 화소에 대해 화상신호가 기록된 후에는 반드시 이 화상신호와 같은 극성의 비화상신호(B)가 기록되고, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 반대 극성의 화상신호가 기록된다. 따라서 각 화소로의 화상신호의 기록의 정도가 균일화되어, 더 균일한 화상 표시가 가능해진다.

또, 본 실시형태에서는 기본적인 구동 방식을 라인마다 신호의 극성을 반전하는, 이른바 라인 반전 구동으로 했지만 본 발명은 이에 한정되지 않는다. 예를 들면 각 라인상의 인접하는 화소에 기록되는 신호의 극성이 서로 반전하는, 이른바 컬럼 반전 구동이라도 동일한 효과를 얻을 수 있다.

(제 2 실시형태)

도 12는 본 발명의 제 2 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 12에 있어서 액정표시장치는 신호변환부(401)와, 구동 펄스 생성부(1202), 소스 드라이버(403), 게이트 드라이버(404) 및 액정패널(405)을 구비한다. 또, 제 2 실시형태가 도 9에 나타내는 제 1 실시형태와 다른 점은 구동 펄스 생성부뿐이다. 도 12에 있어서 도 9에 나타내는 구성과 동등한 구성에 대해서는 동일한 참조부호를 붙이고, 그 설명을 생략한다. 구동 펄스 생성부(1202)는 각 드라이버(403, 404)를 구동하기 위한 펄스를 생성한다. 설명을 알기 쉽게 하기 위해 편의상, 액정 패널(405)의 소스선 수는 10라인(SL1~SL10), 게이트선 수는 10라인(GL1~GL10)으로 하고, 또 1 프레임기간은 10수평주사기간으로 이루어지는 것으로 한다.

계속해서 제 2 실시형태에 따른 액정표시장치의 역전이 방지 구동 동작을 설명한다. 입력 화상신호는 신호변환부(401)에 있어서 라인마다 배속화된 후, 소스 드라이버(403)에 공급된다.

신호변환부(401)의 구체 구성 및 그 변환 동작의 타이밍에 대해서는 가상예의 설명에 있어서 도 5 및 도 6을 참조하여 이미 설명했으므로 여기서는 설명을 생략한다. 신호 변환부(401)로부터는 입력 신호의 1수평기간에 있어서 배속화된 비화상신호 및 화상신호가 시계열로 출력된다.

소스 드라이버(403)는 신호변환부(401)로부터의 출력 신호(배속신호)를 교류 반전시키면서 액정 패널(405)의 소스선(SL1~SL10)에 공급한다.

도 13 및 도 14는 교류 반전을 실시하는 1예로서, 라인마다 반전과 프레임마다 반전을 조합한 경우의 극성제어신호 및 각 드라이버 구동 펄스의 타이밍을 각각 나타내는 도면이다. 교류 극성을 전환하기 위한 극성 제어신호는 구동 펄스 생성부(1202)에 있어서 이하의 방법으로 생성된다.

도 13에 나타내는 바와 같이, 극성 제어신호는 화상신호기간(T0_1, T0_3, T0_5, …, T1_1, T0_3, …)에 있어서 HI를 나타내는 화상 신호(A)와, 화상신호의 기록에 동기한 프레임 반전 신호(B), 비화상신호의 기록에 동기한 프레임 반전신호(C) 및 라인마다 반전신호(D)에 기초하여 생성된다. 우선 신호(D) 및 신호(B)의 배타적 논리합 신호(E)와, 신호(D) 및 신호(C)의 배타적 논리합 신호(F)가 생성되고, 또 신호(A)가 HI일 때 신호(E)가 되고, 신호(A)가 LOW일 때 신호(F)가 되는 신호(G)가 생성된다. 이 신호(G)가 소스신호의 극성 제어신호가 된다.

또, 본 실시형태에서는 프레임 반전 신호(B)와 프레임 반전신호(C)의 관계는 도 13에 나타내는 바와 같이 신호(B)가 신호(C)보다 먼저 하강하는 위상 관계가 된다.

이와 같이 생성된 극성 제어신호(G)에 기초하여 이 극성 제어신호(G)가 HI일 때는 양극성의 전압이, LOW일 때에는 음극성의 전압이 소스 드라이버(403)에 의해 공급된다. 소스 드라이버(403)의 입출력 특성은 도 8을 참조하여 전술한 바와 같다. 도 14에서는 소스 드라이버(403)에 의해 공급되는 전압의 극성을 각 게이트의 선택 기간에 있어서, “+” 또는 “-”로 나타내고 있다.

도 14에 있어서, 게이트 펄스(P1~P10)는 상기 HI기간에 있어서 액정 패널(405)상의 10개의 게이트선(GL1~GL10)을 각각 선택하는 펄스이다. 게이트 펄스(P1~P10)는 소스 드라이버(403)에 입력되는 배속신호의 타이밍에 맞춰 이하와 같이 구동된다.

도 14에 나타내는 기간(T0_1)에서는 게이트 펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 화상신호(S1)가 음극성으로 기록된다. 이에 계속되는 기간(T0_2)에서는 게이트펄스(P7)가 HI가 되고, 게이트선(GL7)상의 화소에 비화상신호가 음극성으로 기록된다. 기간(T0_3)에서는 게이트 펄스(P2)가 HI가 되고, 게이트선(GL2)상의 화소에 화상신호(S2)가 양극성으로 기록된다. 이에 계속되는 기간(T0_4)에서는 게이트 펄스(P8)가 HI가 되고, 게이트선(GL8)상의 화소에 비화상신호가 양극성으로 기록된다. 이하, 극성 제어신호(G)의 극성에 합해 신호가 차례로 기록된다. 또, 기간(T0_10)에서는 게이트 펄스(P1)가 다시한번 HI가 되고, 게이트선(GL1)상의 화소에 비화상신호가 양극성으로 기록된다.

이와 같이, 액정 패널(405)상의 각 게이트선(GL1~GL10)이 1프레임 기간에 각각 2회씩 선택되고, 각 게이트선상의 화소에는 화상신호와 비화상신호가 1회씩 기록된다.

다음 2프레임째의 기간(T1_1)에서는 게이트 펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 화상신호(S'1)가 1프레임째와는 역의 양극성으로 기록된다. 이에 계속되는 기간(T1_2)에서는 게이트 펄스(P7)가 HI가 되고, 게이트선(GL7)에 비화상신호가 1프레임째와는 역의 양극성으로 기록된다. 이하 마찬가지로 1프레임째와는 반대 극성의 신호가 차례로 기록된다.

상기 동작에 의해 화상신호를 기록하는 한편 주기적으로 비화상신호를 기록할 수 있고, 비화상신호의 전압을 적당히 부여하는 것에 의해 역전이를 방지할 수 있다.

또, 모든 화소에 대해 화상신호가 기록된 후에는 반드시 이 화상신호와 반대 극성의 비화상신호(B)가 기록되고, 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와 같은 극성의 화상신호가 기록된다. 따라서 각 화소로의 화상신호의 기록의 정도가 균일화되어, 보다 균일한 화상 표시가 가능해진다.

또, 화상신호의 기록에 앞서 반드시 이 화상신호와 같은 극성의 신호(비화상신호)가 기록되므로 화상신호의 기록이 용이해진다.

또, 본 실시형태에서는 기본적인 구동 방식을 라인마다 신호의 극성을 반전하는, 이른바 라인 반전 구동으로 했지만 본 발명은 이에 한정되지 않는다. 예를 들면 각 라인상의 인접하는 화소에 기록되는 신호의 극성이 서로 반전하는, 이른바 컬럼 반전 구동이라도 동일한 효과를 얻을 수 있다.

(제 3 실시형태)

전술한 제 1 실시형태에서는 통상의 구동에 대해 구동 주파수가 2배이고, 이 결과 각 화소에 대한 화소신호의 기록 시간이 1/2로 짧아진다. 따라서 액정패널의 대형화·고정세화에 따라서 화소로의 화소신호의 기록을 충분히 할 수 없는 경우가 생길 수 있다.

본 발명의 제 3 실시형태는 전술한 문제를 해결하기 위해 각 화소에 대해 본래의 화상신호를 기록하기 직전에 같은 극성의 비화소신호를 기록하는, 이른바 프리차지 구동을 제 1 실시형태의 구동 방식에 대해 도입한 것이다.

도 15는 본 발명의 제 3 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 15에 있어서, 액정표시장치는 신호변환부(401)와, 구동펄스생성부(1502), 소스 드라이버(403), 게이트 드라이버(404) 및 액정 패널(405)을 구비한다. 또, 제 3 실시형태가 도 9에 나타내는 제 1 실시형태와 다른 점은 구동 펄스 생성부뿐이다. 도 15에 있어서 도 9에 나타내는 구성과 동등한 구성에 대해서는 동일한 참조부호를 붙이고, 그 설명을 생략한다. 구동펄스생성부(1502)는 각 드라이버(403, 404)를 구동하기 위한 펄스를 생성한다. 설명을 알기 쉽게 하기 위해 편의상, 액정 패널(405)의 소스선 수는 10라인(SL1~SL10), 게이트선 수는 11라인(GL1~GL11)으로 하고, 또 1프레임 기간은 11수평기간으로 이루어진 것으로 한다.

계속해서 제 3 실시형태에 따른 액정표시장치의 역전이 방지 구동 동작을 설명한다. 입력 화상신호는 신호변환부(401)에서 라인마다 배속화된 후 소스 드라이버(403)에 공급된다.

신호변환부(401)의 구체구성 및 그 변환 동작의 타이밍에 대해서는 가상예의 설명예에 있어서 도 5 및 도 6을 참조하여 이미 설명했기 때문에, 여기서는 설명을 생략한다. 신호변환부(401)로부터는 입력 신호의 1수평기간에 있어서 배속화된 비화상신호 및 화상신호가 시계열로 출력된다.

소스 드라이버(403)는 신호변환부(401)로부터의 출력신호(배속신호)를 교류 반전시키면서 액정패널(405)의 소스선(SL1~SL10)에 공급한다.

도 16은 교류 반전을 실시하는 1예로서, 라인마다 반전과 프레임마다 반전을 조합하는 경우의 각 드라이버 구동 펄스의 타이밍을 나타내는 도면이다. 교류 극성을 전환하기 위한 극성 제어신호는 제 1 실시형태와 동등한 방법으로 구동 펄스 생성부(1502)에서 생성된다.

극성 제어신호에 기초하여 극성 제어신호가 HI일 때는 양극성의 전압이, LOW일 때는 음극성의 전압이 소스 드라이버(403)에 의해 공급된다. 소스 드라이버(403)의 출력력 특성은 도 8을 참조하여 전술한 바와 같다. 도 16에서는 소스 드라이버(403)에 의해 공급되는 전압의 극성을 각 게이트의 선택 기간에 있어서, “+” 또는 “-”로 나타내고 있다.

도 16에 있어서, 게이트펄스(P1~P11)는 상기 HI기간에 있어서 액정패널(405)상의 11개의 게이트선(GL1~GL11)을 각각 선택하는 펄스이다. 게이트펄스(P1~P11)는 소스 드라이버(403)에 입력되는 배속신호의 타이밍에 맞춰 이하와 같이 구동된다.

도 16에 나타내는 기간(T0_1)에서는 게이트 펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 화상신호(S1)가 양극성으로 기록된다. 이에 계속되는 기간(T0_2)에서는 게이트펄스(P2, P5)가 HI가 되고, 게이트선(GL2, GL5)상의 화소에 비화상신호가 음극성으로 기록된다. 기간(T0_3)에서는 게이트 펄스(P2)가 HI가 되고, 게이트선(GL2)상의 화소에 화상신호(S2)가 음극성으로 기록된다. 이에 계속되는 기간(T0_4)에서는 게이트 펄스(P3, P6)가 HI가 되고, 게이트선(GL3, GL6)상의 화소에 비화상신호가 각각 양극성으로 기록된다. 이하, 도 16에 나타내는 바와 같이 신호가 차례로 기록된다.

이와 같이, 액정 패널(405)상의 각 게이트선(GL1~GL11)이 1프레임 기간에 각각 3회씩 선택되고, 각 게이트선상의 화소에는 화상신호가 1회씩, 비화상신호가 2회씩 기록된다.

다음 2프레임째의 기간(T1_1)에서는 게이트 펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 영상신호(S'1)가 1프레임째와는 역의 음극성으로 기록된다. 이에 계속되는 기간(T1_2)에서는 게이트 펄스(P2, P5)가 HI가 되고, 게이트선(GL2, GL5)상의 화소에 비화상신호가 각각 1프레임째와는 역의 음극성으로 기록된다. 이하 마찬가지로 1프레임째와는 반대 극성의 신호가 차례로 기록된다.

이상과 같이, 제 3 실시형태에 의하면 화상신호의 기록 전에 이 화상신호와 같은 극성의 비화상신호를 예비적으로 기록하는 것에 의해 화소로의 충전을 충분히 실시할 수 있다. 따라서 기록 시간이 짧은 것에 기인하는 충전 부족의 문제가 개선되어 더 바람직한 표시 화질을 얻을 수 있다.

또, 본 실시형태에서는 도 16에 나타내는 바와 같이 화상신호를 기록하고 나서 7.5 수평기간후에 비화상신호를 기록하는 구성이기 때문에 화상신호의 기록에 앞서 프리차지를 위해 기록되는 비화상신호(이하, 프리차지 신호라고 함)는 이 화상신호의 0.5수평기간 전에 기록된다. 그러나, 도 17에 도시한 바와 같이 화상신호를 기록하고 나서 6.5 수평기간 후에 비화상신호를 기록하는 구성이면 프리차지 신호가 화상신호의 1.5 수평기간전에 기록되도록 하면 좋다. 이와 같이 화상신호와 비화상신호의 위상관계에 기초하여 프리차지 신호의 위상은 결정된다.

또, 도 16에 나타내는 바와 같이 프리차지 신호의 선택 기간과 화상신호의 선택 기간이 인접해 있는 경우는 이를 선택 기간 동안에 비선택 기간을 삽입하지 않아도 되기 때문에 게이트 펄스의 전달 둔화의 영향을 배제할 수 있어 보다 바람직하다.

또, 본 실시형태에서는 도 16에 나타내는 바와 같이 1프레임 기간이 1수평기간의 홀수배인 쪽이 바람직하다. 따라서 메모리 등을 이용한 레이트 변환부를 설치하여 항상 1프레임 기간이 1수평기간의 홀수배가 되도록 적절히 신호레이트 변환을 실시하는 구성으로 하는 것이 더 바람직하다.

또, 본 실시형태에서는 기본적인 구동방식을, 라인마다 신호의 극성을 반전하는, 이른바 라인 반전 구동으로 했지만 본 발명은 이에 한정되지 않는다. 예를 들면 각 라인상의 인접하는 화소에 기록되는 신호의 극성이 서로 반전되는, 이른바 컬럼 반전 구동이라도 동일한 효과를 얻을 수 있다.

(제 4 실시형태)

전술한 제 2 실시형태에서는 통상의 구동에 대해 구동 주파수가 2배이고, 그 결과 각 화소에 대한 비화소신호의 기록 시간이 1/2로 짧아진다. 따라서 액정패널의 대형화·고정세화에 따라서 화소로의 비화상신호의 기록을 충분히 할수 없는 경우가 생길 수 있다.

본 발명의 제 4 실시형태는 전술한 문제를 해결하기 위해 각 화소에 대해 비화소신호를 기록한 직후에 같은 극성의 비화소신호를 기록하는, 이른바 듀얼차지 구동을 제 2 실시형태의 구동 방식에 대해 도입한 것이다.

도 18은 본 발명의 제 4 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 18에 있어서, 액정표시장치는 신호변환부(401)와, 구동펄스생성부(1802), 소스 드라이버(403), 게이트 드라이버(404), 및 액정 패널(405)을 구비한다. 또, 제 4 실시형태가 도 12에 나타내는 제 2 실시형태와 다른 점은 구동 펄스 생성부뿐이다. 도 18에 있어서 도 12에 나타내는 구성과 동등한 구성에 대해서는 동일한 참조부호를 붙이고, 그 설명을 생략한다. 구동펄스생성부(1802)는 각 드라이버(403, 404)를 구동하기 위한 펄스를 생성한다. 설명을 알기 쉽게 하기 위해 편의상, 액정 패널(405)의 소스선 수는 10라인(SL1~SL10), 게이트선 수는 11라인(GL1~GL11)으로 하고, 또 1프레임 기간은 11수평기간으로 이루어진 것으로 한다.

계속해서 제 4 실시형태에 따른 액정표시장치의 역전이 방지 구동 동작을 설명한다. 입력 화상신호는 신호변환부(401)에서 라인마다 배속화된 후 소스 드라이버(403)에 공급된다.

신호변환부(401)의 구체구성 및 그 변환 동작의 타이밍에 대해서는 가상예의 설명예에 있어서 도 5 및 도 6을 참조하여 이미 설명했으므로 여기서는 설명을 생략한다. 신호변환부(401)로부터는 입력 신호의 1수평기간에 있어서 배속화된 비화상신호 및 화상신호가 시계열로 출력된다.

소스 드라이버(403)는 신호변환부(401)로부터의 출력신호(배속신호)를 교류 반전시키면서 액정패널(405)의 소스선(SL1~SL10)에 공급한다.

도 19는 교류 반전을 실시하는 1예로서, 라인마다 반전과 프레임마다 반전을 조합한 경우의 각 드라이버 구동 펄스의 타이밍을 나타내는 도면이다. 교류 극성을 전환하기 위한 극성 제어신호는 제 2 실시형태와 동등한 방법으로 구동 펄스 생성부(1802)에서 생성된다.

극성 제어신호에 기초하여 극성 제어신호가 HI일 때는 양극성의 전압이, LOW일 때는 음극성의 전압이 소스 드라이버(403)에 의해 공급된다. 소스 드라이버(403)의 입출력 특성은 도 8을 참조하여 전술한 바와 같다. 도 19에서는 소스 드라이버(403)에 의해 공급되는 전압의 극성을 각 게이트의 선택 기간에 있어서, “+” 또는 “-”로 나타내고 있다.

도 19에 있어서, 게이트펄스(P1~P11)는 상기 HI기간에 있어서 액정패널(405)상의 11개의 게이트선(GL1~GL11)을 각각 선택하는 펄스이다. 게이트펄스(P1~P11)는 소스 드라이버(403)에 입력되는 배속신호의 타이밍에 맞춰 이하와 같이 구동된다.

도 19에 나타내는 기간(T0_1)에서는 게이트 펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 화상신호(S1)가 양극성으로 기록된다. 이에 계속되는 기간(T0_2)에서는 게이트펄스(P5, P7)가 HI가 되고, 게이트선(GL2, GL5)상의 화소에 비화상신호가 각각 양극성으로 기록된다. 기간(T0_3)에서는 게이트 펄스(P2)가 HI가 되고, 게이트선(GL2)상의 화소에 화상신호(S2)가 음극성으로 기록된다. 이에 계속되는 기간(T0_4)에서는 게이트 펄스(P6, P8)가 HI가 되고, 게이트선(GL6, GL8)상의 화소에 비화상신호가 각각 음극성으로 기록된다. 이하, 도 19에 나타내는 바와 같이 신호가 차례로 기록된다.

이와 같이, 액정 패널(405)상의 각 게이트선(GL1~GL11)이 1프레임 기간에 각각 3회씩 선택되고, 각 게이트선상의 화소에는 화상신호가 1회씩, 비화상신호가 2회씩 기록된다.

다음 2프레임째의 기간(T1_1)에서는 게이트 펄스(P1)가 HI가 되고, 게이트선(GL1)상의 화소에 화상신호(S'1)가 1프레임째와는 역의 음극성으로 기록된다. 이에 계속되는 기간(T1_2)에서는 게이트 펄스(P5, P7)가 HI가 되고, 게이트선(GL5, GL7)상의 화소에 비화상신호가 각각 1프레임째와는 역의 음극성으로 기록된다. 이하 마찬가지로 1프레임째와는 반대 극성의 신호가 차례로 기록된다.

이상과 같이, 제 4 실시형태에 의하면 비화상신호의 기록 후에 이 비화상신호와 같은 극성의 비화상신호를 예후적으로 기록하는 것에 의해 화소로의 충전을 더 충분히 실시할 수 있다. 따라서 기록 시간이 짧은 것에 기인하는 충전 부족의 문제가 개선되어 더 바람직한 표시 화질을 얻을 수 있다.

또, 본 실시형태에서는 도 19에 나타내는 바와 같이 비화상신호의 기록 후에 같은 극성의 비화상신호를 예후적으로 기록하는 경우를 예로 들어 설명했다. 그러나, 도 20에 나타내는 바와 같이 비화상신호의 기록 직전에 이 비화상신호와 같은 극성의 화상신호를 끄리차지하도록 해도 상관없다.

또, 본 실시형태에서는 도 19에 나타내는 바와 같이 1프레임 기간이 1수평기간의 홀수배인 쪽이 바람직하다. 따라서, 메모리 등을 이용한 레이트변환부를 설치하여 항상 1프레임 기간이 1수평기간의 홀수배가 되도록 적절히 신호 레이트 변환을 실시하는 구성으로 하는 것이 더 바람직하다.

또, 본 실시형태에서는 기본적인 구동방식을, 라인마다 신호의 극성을 반전하는, 이른바 라인 반전 구동으로 했지만 본 발명은 이에 한정되지 않는다. 예를 들면 각 라인상의 인접하는 화소에 기록되는 신호의 극성이 서로 반전되는, 이른바 커럼 반전 구동이라도 동일한 효과를 얻을 수 있다.

(제 5 실시형태)

도 21은 본 발명의 제 5 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 21에 있어서 액정표시장치는 신호변환부(2101)와 구동 펄스 생성부(2102), 소스 드라이버(403), 게이트 드라이버(404) 및 액정패널(405)을 구비한다. 또, 제 5 실시형태가 도 9에 나타내는 제 1 실시형태와 다른 점은 구동 펄스 생성부 및 신호변환부뿐이다. 도 21에 있어서도 9에 나타내는 구성과 동등한 구성에 대해서는 동일한 참조부호를 붙이고, 그 설명을 생략한다. 신호변환부(2101)는 입력화상신호를 후술하는 바와 같이 변환한다. 구동 펄스 생성부(2102)는 각 드라이버(403, 404)를 구동하기 위한 펄스를 생성한다. 설명을 알기 쉽게 하기 위해 편의상, 액정 패널(405)의 소스선 수는 10라인(SL1~SL10), 게이트선 수는 12라인(GL1~GL12)으로 하고, 또 1 프레임기간은 12수평주사기간으로 이루어지는 것으로 한다.

계속해서 제 5 실시형태에 따른 액정표시장치의 구동 동작을 설명한다. 본 실시형태에서는 액정패널(405)상의 각 화소에 대해 화상신호와, 이 화상신호와는 관계가 없고 OCB액정의 역전이 현상을 억압하기 위한 비화상신호가 1프레임 기간에 1 도씩 기록된다. 신호변환부(2101)는 구동 주파수의 변환을 실시한다. 본 실시형태에서는 주파수 변환의 일례로서, 입력 화상신호의 4수평기간에 있어서 소스 드라이버(403)에 대해 5라인(비화상신호를 1라인 포함)의 전송을 실시하는, 1.25배의 주파수 변환의 예를 나타내고 있다. 이하, 이 1.25배의 주파수 변환에 대해 설명한다.

도 22는 신호변환부(2101)의 구체 구성을 나타내고 있다. 또, 도 23은 그 변환동작의 타이밍을 나타내고 있다. 제어신호 생성부(2201)는 입력 화상신호에 동기한 동기신호로 클럭등의 각종 제어신호를 생성한다. 입력화상신호는 제어신호생성부(2201)로부터의 기록 클럭에 동기하여 라인 메모리(502)에 기록된다. 라인 메모리(502)에 기록된 화상신호는 제어신호생성부(2201)로부터의 판독 클럭(기록 클럭의 1.25배의 주파수)에 동기하여 기록시의 4/5의 기간에서 라인메모리(502)로부터 판독된다. 출력신호선택부(504)는 라인메모리(502)로부터 화상신호가 판독되는 기간에 대해서는 이 화상신호를 출력으로서 선택하고, 나머지 기간에 대해서는 비화상신호 생성부(503)가 출력하는 비화상신호를 출력으로서 선택한다. 그 결과, 신호변환부(2101)로부터는 도 23에 도시한 바와 같이 1.25배속화된 비화상신호 및 화상신호가 1대4의 비율로 시계열로 출력된다.

소스 드라이버(403)의 입출력 특성은 도 8을 참조하여 전술한 바와 같다. 소스 드라이버(403)는 신호변환부(2101)로부터의 출력 신호를 수 라인 단위로 그 극성을 반전시키면서 출력한다.

도 24는 입력 화상신호, 신호변환부(2101)의 출력신호, 극성제어신호 및 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면이다. 도 24에서는 소스 드라이버(403)에 의해 공급되는 전압의 극성을 각 게이트의 선택 기간에서 “+” 또는 “-”로 나타내고 있다. 이 극성의 전환은 구동펄스생성부(2102)에서 생성되는 극성제어신호에 기초하여 실시된다.

도 24에 있어서, 게이트펄스(P1~P12)는 상기 HI기간에 있어서 액정패널(405)상의 12개의 게이트선(GL1~GL12)을 각각 선택하는 펄스이다. 게이트펄스(P1~P12)는 소스 드라이버(403)에 입력되는 신호변환부(2101)의 출력신호의 타이밍에 맞춰 이하와 같이 구동된다.

도 24에 나타내는 기간(T0_0)에서는 게이트 펄스(P5~P8)가 동시에 HI가 되고, 게이트선(GL5~GL8)상의 화소에 비화상신호가 양극성으로 기록된다. 이에 계속되는 기간(T0_1~T0_4)에서는 게이트펄스(P1~P4)가 차례로 HI가 되고, 게이트선(GL1~GL4)에 화상신호(S1~S4)가 양극성으로 차례로 기록된다. 기간(T0_5)에서는 게이트 펄스(P9~P12)가 동시에 HI가 되고, 게이트선(GL9~GL12)에 비화상신호가 음극성으로 기록된다. 이에 계속되는 기간(T0_6~T0_9)에서는 게이트 펄스(P5~P8)가 차례로 HI가 되고, 게이트선(GL5~GL8)에 화상신호(S5~S8)가 음극성으로 차례로 기록된다. 여기서, 게이트선(GL5~GL8)상의 각 화소는 각각 기간(T0_0~T0_5), 기간(T0_0~T0_6), 기간(T0_0~T0_7), 기간(T0_0~T0_8)사이 비화상신호를 유지하게 된다.

이와 같이 액정패널(405)상의 각 게이트선(GL1~GL12)이 1프레임 기간에 각각 2회씩 선택되고, 각 게이트선상의 화소에는 화상신호와 비화상신호가 1회씩 기록된다.

다음 2프레임째의 기간(T1_0)에서는 게이트 펄스(P5~P8)가 동시에 HI가 되고, 게이트선(GL5~GL8)에 비화상신호가 1프레임째와는 역의 음극성으로 기록된다. 마찬가지로 이에 계속되는 기간(T1_1~T1_4)에서는 게이트펄스(P1~P4)가 차례로 HI가 되고, 게이트선(GL1~GL4)에 화상신호(S'1~S'4)가 1프레임째와는 역의 음극성으로 차례로 기록된다.

상기 동작에 의해 화상신호를 기록하는 한편 주기적으로 비화상신호를 기록할 수 있고, 비화상신호의 전압을 적당히 부여하는 것에 의해 역전이를 방지할 수 있다.

또, 모든 화소에 대해 화상신호가 기록된 후에는 반드시 이 화상신호의 같은 극성의 비화상신호가 기록되고(즉 비화상신호의 기록이 용이해짐), 또 비화상신호가 기록된 후에는 반드시 이 비화상신호와는 반대 극성의 화상신호가 기록된다(즉 화상신호의 기록이 불리해짐). 따라서 각 화소로의 화상신호의 기록의 정도가 균일화되어, 보다 균일한 화상표시가 가능해진다.

또, 비화상신호가 복수의 게이트선에 동시에 기록되기 때문에 도 23에 나타내는 바와 같이 화소의 충전 기간이 전술한 가상이나 제 1~제 4 실시형태 보다도 길어진다. 그 결과, 비화상신호의 기록에 기인하는 충전 부족의 문제가 개선되어 화상 열화가 억제된다. 또, 소스 드라이버(403)로의 전송 레이트의 고속화도 방해되므로 회로의 부담이 더 작아진다. 또, 이들 충전부족 및 회로부담의 문제의 해결에만 한정되면 극성 변화의 벨런스에 대한 배려는 필수가 아니다.

또, 본 실시형태에서는 기본적인 구동방식을, 수 라인 단위로 신호의 극성을 반전하는, 이를바 라인 반전 구동으로 했지만 본 발명은 이에 한정되지 않는다. 예를 들면 각 라인상의 인접하는 화소에 기록되는 신호의 극성이 서로 반전되는, 이를바 컬럼 반전 구동이라도 동일한 효과를 얻을 수 있다.

또, 본 실시형태에서는 구동주파수를 1.25배로 변환했지만, 이에 한정되지 않는다. 예를 들면 비화상신호를 동시에 기록하는 게이트선 수가 n개($n=2, 3, 4, \dots$)이고, $(n+1)/(n)$ 배속변환을 실시하는 경우에는 본 실시형태와 동일한 효과를 얻을 수 있다.

또, 본 실시예에서는 각 게이트선상의 각 화소에 비화상신호를 기록하고 나서 다음에 화상신호를 기록하기까지의 시간의 길이를 각각 도 24에 나타내는 길이로 하고 있지만(예를 들면, 게이트선(GL1)에 대해서는 기간(T0_11~T1_1)의 길이), 본 발명은 이에 한정되지 않는다. 비화상신호의 삽입기간은 액정재료를 바꾼 경우 등, 시스템의 변경에 따라서 적의 최적인 기간으로 변경되어야 한다. 또, 비화상신호의 삽입기간이 밝기에 영향을 주는 것이 명확하므로 이 삽입기간을 사용자가 임의로 변경할 수 있는 구성으로 해도 좋다.

(제 6 실시형태)

전술한 제 5 실시형태에서는 통상의 구동에 대해 구동 주파수가 1.25배이고, 이 결과 각 화소에 대한 비화소신호의 기록 시간이 1/1.25로 짧아진다. 따라서 액정패널의 대형화·고정세화에 따라서 화소로의 화소신호의 기록을 충분히 할 수 없는 경우가 생길 수 있다.

본 발명의 제 6 실시형태는 전술한 문제를 해결하기 위해 각 화소에 대해 비화상신호를 기록하기 직전에 같은 극성의 화소 신호를 기록하는, 이를바 프리차지 구동을 제 5 실시형태의 구동 방식에 대해 도입한 것이다.

도 25는 본 발명의 제 6 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 25에 있어서, 액정표시장치는 신호변환부(2101)와, 구동펄스생성부(2502), 소스 드라이버(403), 게이트 드라이버(404) 및 액정 패널(405)을 구비한다. 또, 제 6 실시형태가 도 21에 나타내는 제 5 실시형태와 다른 점은 구동 펄스 생성부뿐이다. 도 25에 있어서도 도 21에 나타내는 구성과 동등한 구성에 대해서는 동일한 참조부호를 붙이고, 그 설명을 생략한다. 구동펄스생성부(2502)는 각 드라이버(403, 404)를 구동하기 위한 펄스를 생성한다.

본 실시형태에서는 제 5 실시형태와 마찬가지로 신호변환부(2101)는 입력 화상신호의 구동 주파수를 1.25배로 변환한다. 즉, 입력 화상신호의 4수평기간에 있어서 소스 드라이버(403)에 대해 5라인(비화상신호를 1라인 포함)의 전송을 실시한다.

소스 드라이버(403)는 신호변환부(2101)로부터의 출력 신호를, 수 라인 단위로 그 극성을 반전시키면서 출력한다.

도 26은 입력화상신호, 신호변환부(2101)의 출력신호, 극성제어신호 및 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면이다.

도 26에 나타내는 기간(T0_0)에서는 게이트 펄스(P1, P5~P8)가 동시에 HI가 되고, 게이트선(GL1, GL5~GL8)상의 화소에 비화상신호가 양극성으로 기록된다. 이에 계속되는 기간(T0_1)에서는 게이트펄스(P1)가 계속해서 HI가 됨과 동시에 또 게이트펄스(P2)가 HI가 되고, 게이트선(GL1, GL2)상의 각 화소에 화상신호(S1)가 양극성으로 기록된다. 이 때, 게이트선(GL1)상의 각 화소에는 직전에 양극성의 비화상신호가 기록되어 있기 때문에 양극성의 화상신호(S1)의 기록이 용이해진다. 다음 기간(T0_2)에서는 게이트 펄스(P2, P3)가 동시에 HI가 되고, 이미 양극성의 화상신호(S1)의 기록이 실시되어 있는 게이트선(GL2)상의 각 화소에 대해, 마찬가지로 양극성의 화상신호(S2)가 기록된다. 따라서, 게이트선(GL2)상의 각 화소에 대한 화상신호(S2)의 기록이 용이해진다. 마찬가지로 기간(T0_3)에서는 게이트 펄스(P3, P4)가 동시에 HI가 되고, 이미 양극성의 화상신호(S2)의 기록이 실시되어 있는 게이트선(GL3)상의 각 화소에 대해, 마찬가지로 양극성의 화상신호(S3)가 기록된다. 따라서, 게이트선(GL3)상의 각 화소에 대한 화상신호(S3)의 기록이 용이해진다. 또, 계속되는 기간(T0_4)에서는 게이트 펄스(P4)만이 HI가 되고, 이미 양극성의 화상신호(S3)의 기록이 실시되어 있는 게이트선(GL4)상의 각 화소에 대해, 마찬가지로 양극성의 화상신호(S4)가 기록된다. 따라서, 게이트선(GL4)상의 각 화소에 대한 화상신호(S4)의 기록이 용이해진다.

다음 기간(T0_5)에서는 게이트 펄스(P5, P9~P12)가 동시에 HI가 되고, 게이트선(GL5, GL9~GL12)상의 화소에 비화상신호가 음극성으로 기록된다. 이에 계속되는 기간(T0_6)에서는 게이트펄스(P5)가 계속해서 HI가 됨과 동시에 또 게이트펄스(P6)가 HI가 되고, 게이트선(GL5, GL6)상의 각 화소에 화상신호(S5)가 음극성으로 기록된다. 이 때, 게이트선(GL5)상의 각 화소에 대해서는 이미 음극성의 비화상신호가 기록되어 있기 때문에 마찬가지로 음극성의 화상신호(S5)의 기록이 용이해진다. 게이트선(GL5)상의 각 화소는 기간(T0_0~T0_5)동안 비화상신호를 유지하게 되고, 1프레임째의 나머지 기간은 화상신호를 유지하게 된다.

계속되는 기간(T0_7~T0_9)에서는 화상신호(S6~S8)가 차례로 기록된다. 그리고 극성이 반전되어, 기간(T0_10)에서는 게이트펄스(P1~P4, P9)가 동시에 HI가 되어 게이트선(GL1~GL4, GL9)상의 화소에 비화상신호가 양극성으로 기록된다. 이 때, 게이트선(GL1~GL4)상의 각 화소에는 기간(T0_0~T0_4)에 있어서 각각 화상신호(S1~S4)가 양극성으로 기록되어 있기 때문에 이들 화소로의 비화상신호의 기록이 용이해진다.

또, 2프레임째에 대해 설명한다. 2프레임째의 최초 기간(T1_0)에서는 게이트펄스(P1, P5~P8)가 동시에 HI가 되고, 게이트선(GL1, GL5~GL8)상의 화소에 비화상신호가 1프레임째와는 역의 음극성으로 기록된다. 이에 계속되는 기간(T1_1)에서는 게이트펄스(P1)가 계속해서 HI가 됨과 동시에 또 게이트펄스(P2)가 HI가 되고, 게이트선(GL1, GL2)상의 각 화소에 화상신호(S'1)가 1프레임째와는 역의 음극성으로 기록된다. 게이트선(GL1)상의 각 화소에 화상신호(S'1)가 기록될 때, 이들 화소에는 직전에 음극성의 비화상신호가 기록되어 있으므로 화상신호(S'1)의 기록이 용이해진다. 다음 기간(T1_2)에서는 게이트펄스(P2, P3)가 동시에 HI가 되고, 이미 음극성의 화상신호(S'1)의 기록이 실시되어 있는 게이트선(GL2)상의 각 화소에 대해 마찬가지로 음극성의 화상신호(S'2)가 기록된다. 따라서 게이트선(GL2)상의 각 화소에 대한 화상신호(S'2)의 기록이 용이해진다.

이상과 같이, 제 6 실시형태에서는 각 화소에 대해 1프레임 기간에 2도의 화소신호의 기록을 실시하는 구동방식에 있어서, 제 5 실시형태로 나타낸 화상신호와 비화상신호의 극성 제어를 유지하면서, 이뿐만 아니라 각 화소로의 프리차지를 실시한다. 이에 의해 화상신호의 기록 부족의 문제를 개선할 수 있다.

또, 본 실시형태에서는 기본적인 구동방식을, 수 라인 단위로 신호의 극성을 반전하는, 이른바 라인 반전 구동으로 했지만 본 발명은 이에 한정되지 않는다. 예를 들면 각 라인상의 인접하는 화소에 기록되는 신호의 극성이 서로 반전하는, 이른바 컬럼 반전 구동이라도 동일한 효과를 얻을 수 있다.

또, 본 실시형태에서는 구동 주파수를 1.25배로 변환했지만 이에 한정되지 않는다. 예를 들면 비화상신호를 동시에 기록하는 게이트선 수가 n개($n=2, 3, 4, \dots$)이고, $(n+1)/(n)$ 배속변환을 실시하는 경우에는 본 실시형태와 동일한 효과를 얻을 수 있다.

또, 본 실시형태에서는 $(n+1)/(n)$ 배속변환을 실시하는 구동방식에 대해 프리차지 구동을 적용했지만, $(n+1)/(n)$ 배속변환을 실시하는 구동방식에 대해 제 4 실시형태에서 나타낸 듀얼차지 구동을 적용하는 것도 가능하다. 특히 복수의 게이트선

에 동시에 기록되는 비화상신호의 극성이 그 전에 기록된 화상신호의 극성과 반대 극성인 경우, 비화상신호의 기록이 불리해진다. 그러나, 비화상신호가 기록된 후에 이 비화상신호와 같은 극성(즉, 이 비화상신호 전에 기록된 화상신호와는 반대 극성)의 비화상신호를 다시한번 보조적으로 기록하는(듀얼 차지) 것에 의해 비화상신호를 확실히 기록할 수 있다. 이제까지의 설명으로 명확하지만 비화상신호가 기록되고 나서 다음에 같은 극성의 비화상신호가 다시한번 기록되는 타이밍은 예를 들면 1.25배속 변환을 실시하는 구동방식의 경우에는 10주사기간 후(기간(T0_0)에 대해 기간(T0_10)과 같은 상대 위치 관계)이면 좋다.

(제 7 실시형태)

전술한 제 5나 제 6 실시형태에서 나타낸 구동방식에서는 화질을 손상시키지 않도록 하는데는 1프레임 기간의 라인 수에 제약이 생긴다. 구체적으로 설명하면 제 5 실시형태에서 나타낸 구동방식에서는 비화상신호가 동시에 기록되는 게이트선 수를 N라인으로 했을 때, 1프레임 기간의 라인의 총수(Y)는 $N \times (2M + 1)$ 라인(M은 1이상의 정수)일 필요가 있다. 제 5 실시형태 및 제 6 실시형태는 N=4, Y=12인 예를 나타내고 있다.

도 27은 1프레임 기간의 라인의 총수(Y)가 상기 조건을 만족하고 있지 않은 경우의 일례로서, 제 6 실시형태에서 나타낸 구동방식에 있어서 N=4, Y=13인 경우의 구동 타이밍을 나타내는 도면이다.

도 27에 나타내는 바와 같이 게이트선(GL1~GL4)상의 각 화소가 화상신호를 유지하는 기간은 각각 기간(T0_1~T0_9), 기간(T0_2~T0_9), 기간(T0_3~T0_9), 기간(T0_4~T0_9)가 된다. 한편, 게이트선(GL5)상의 각 화소가 화상신호를 유지하는 기간은 기간(T0_6~T0_14)이 된다. 즉, 게이트선(GL5)상의 각 화소가 화상신호를 유지하는 기간은 게이트선(GL1)상의 각 화소가 화상신호를 유지하는 기간과 길이가 같아진다. 마찬가지로 게이트선(GL6~GL8)상의 각 화소가 화상신호를 유지하는 기간은 게이트선(GL2~G4)상의 각 화소가 화상신호를 유지하는 기간과 각각 길이가 같아진다.

이에 대해, 게이트선(GL9~GL12)상의 각 화소가 화상신호를 유지하는 기간은 각각 기간(T0_11~T1_4), 기간(T0_12~T1_4), 기간(T0_13~T1_4), 기간(T0_14~T1_4)가 되고, 기간(T0_16)을 포함하기 때문에 다른 게이트선상의 각 화소가 화상신호를 유지하는 기간과 길이가 다르다. 그 결과, 게이트선(GL1~GL8)에 대응하는 표시 부분과, 게이트선(GL9~GL12)에 대응하는 표시부분에서 밝기의 차가 생긴다.

따라서, 본 발명의 제 7 실시형태에서는 1프레임 기간에 주사하는 게이트선 수를 조정하는 수단을 새롭게 구비하며, 이에 의해 입력 화상신호의 1프레임 기간의 주사선 총수(Y)가 $N \times (2M + 1)$ 라인이 아닌 경우, 이 Y를 $N \times (2M + 1)$ 라인으로 조정한다.

도 28은 본 발명의 제 7 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 28에 있어서, 액정표시장치는 신호변환부(2101)와, 구동펄스생성부(2802), 소스 드라이버(403), 게이트 드라이버(404), 액정패널(405), 라인 수 조정부(2806) 및 프레임메모리(2807)를 구비한다. 또, 제 7 실시형태가 도 25에 나타내는 제 6 실시형태와 다른 점은 새롭게 라인 수 조정부(2806)와 프레임메모리(2807)를 구비하는 점뿐이다. 도 28에 있어서도 25에 나타내는 구성과 동등한 구성에 대해서는 동일한 참조부호를 붙이고, 그 설명을 생략한다.

이하, 제 7 실시형태에 따른 액정표시장치의 구동방식을 설명한다. 소정 화상신호의 기준 타이밍에 동기하여 프레임메모리(2807)로의 화상신호의 기록과 판독이 실시된다. 이 때, 프레임메모리(2807)로부터의 화상신호의 판독에 사용되는 클럭의 주파수를 프레임메모리(2807)로의 화상신호의 기록에 사용되는 클럭의 주파수보다도 낮아진다. 여기서, 1수평기간의 화상신호수를 유지하는 것에 의해 수평기간이 길어지고, 또 1프레임기간을 유지하는 것에 의해 1 프레임기간의 라인 수를 저감할 수 있다. 이에 의해 입력 화상신호의 1프레임 기간의 라인 수(Y)가 $N \times (2M + 1)$ 라인이 아닌 경우, 이를 $N \times (2M + 1)$ 라인으로 조정할 수 있다. 그 결과, 각 화소의 화상신호의 유지기간의 편차가 억압되어 고화질인 표시가 가능해진다.

또, 본 실시형태에서는 라인수 변환부(2806)는 라인수를 Y에서 $Y' (\leq Y)$ 로 저감하는 변환을 실시한다. 이는 일반적으로 화상신호는 표시화상에 관계가 없는 블랭킹 기간을 포함하고 있으며, 1 프레임 기간의 라인의 총수를 저감했다고 해도 표시 영상의 일부가 결락하는 일이 없기 때문이다. 또 라인수를 줄이는 경우쪽이 라인 수를 늘리는 경우에 비해 동작주파수가 저감하기 때문에 유리하기 때문이다. 그러나, 라인의 총수(Y)가 표시해야 하는 화상신호의 라인 수 이하인 경우에는 $Y' > Y$ 가 되는 조정을 실시해도 좋다. 이와 같은 조정은 프레임메모리(2807)로부터의 화상신호의 판독에 사용되는 클럭의 주파수를 프레임메모리(2807)로의 화상신호의 기록에 사용되는 클럭의 주파수보다도 높게 하는 것에 의해 가능해진다.

또, 본 실시형태에서는 프리차지를 실시하는 구동을 예로 들어 설명했지만, 반드시 프리차지 구동을 함께 실시할 필요는 없다.

(제 8 실시형태)

전술한 제 5 실시형태에서는 도 24에 나타낸 바와 같이 1프레임 기간에 있어서 비화상신호가 유지되는 기간의 길이가 각 라인에 따라서 다르다. 도 29에 나타내는 바와 같이 비화상신호가 동시에 기록되는 라인 수가 커질수록 그 차는 커진다. 그 결과, 표시화면에 있어서 휘도 불균형이 지각되어 버린다. 도 29의 예에서는 도 30에 나타내는 6라인 단위의 휘도 불균형이 지각되어 버린다. 제 8 실시형태에서는 입력 화상신호의 휘도를 보정하는 것에 의해 이 휘도 불균형을 해소한다.

도 31은 제 8 실시형태에 따른 액정표시장치의 구성을 나타내는 블럭도이다. 도 31에 있어서, 액정표시장치는 휘도 보정부(3108)와, 신호변환부(3101), 구동펄스생성부(3102), 소스 드라이버(403), 게이트 드라이버(404), 및 액정패널(405)을 구비한다. 신호변환부(3101)는 라인 메모리(502)를 포함한다. 도 31에 있어서 도 21 또는 도 22에 나타내는 구성과 동등한 구성에는 동일한 참조부호를 붙이고 그 설명을 생략한다.

신호변환부(3101) 및 구동펄스생성부(3102)는 도 29에 나타내는 구동방식을 실현하도록 각각 소정의 신호처리를 실행한다. 이 신호 처리에 대해서는 이상의 실시형태의 설명으로 명확하므로 설명을 생략한다. 휘도 보정부(3108)는 도 30에 나타낸 휘도 불균형이 해소되도록 미리 실험 등에 의해 구한 소정의 정도로 입력 화상신호의 휘도를 보정한다. 보정 방법에 대해서는 테이블을 이용하는 방법이나 승산기를 이용하는 방법 등, 공지된 여러가지 방법을 이용할 수 있다.

이와 같이 입력 화상신호의 휘도를 라인마다 보정하는 것에 의해 라인간의 비화상신호의 삽입 기간의 편차에 기인하는 휘도 불균형의 발생을 방지할 수 있다.

(제 9 실시형태)

도 32는 본 발명의 제 9 실시형태에 따른 액정표시장치의 구성을 나타내는 블럭도이다. 도 32에 있어서 액정표시장치는 신호변환부(3201)와, 구동펄스생성부(3202), 소스 드라이버(403), 게이트 드라이버(404) 및 액정패널(405)을 구비한다. 신호변환부(3201)는 메모리(3209)를 포함한다. 도 32에 있어서, 도 21에 나타내는 구성과 동등한 구성에 대해서는 동일한 참조부호를 붙이고 그 설명을 생략한다.

신호변환부(3201)는 구동주파수 7/6배가 되도록 입력 화상신호를 변환함과 동시에 라인 단위로 기록 순서의 재배치 접속을 실시한다. 이 변환 처리 및 재배치 접속처리에는 메모리(3209)가 사용된다.

전술한 제 8 실시형태에서는 화상신호를 보정하는 것에 의해 휘도 불균형을 해소했다. 한편, 본 실시형태는 프레임마다 주사순서를 바꾸는 것에 의해 휘도 불균형을 해소하는 것이다. 이하, 도 33A, 도 33B를 참조하여 그 구동을 설명한다.

도 33A는 제 1 프레임의 각 게이트 드라이버 구동 펄스의 타이밍을 나타내는 도면이다. 한편, 도 33B는 제 2 프레임의 각 게이트 드라이버 구동펄스의 타이밍을 나타내는 도면이다. 제 1 프레임에서는 도 33A에 나타내는 바와 같이 게이트선(GL6)에서 게이트선(GL1)의 방향으로 주사가 실시된 후, 게이트선(GL7)으로부터 게이트선(GL12)의 방향으로 주사가 실시된다. 계속되는 제 2 프레임에서는 도 33B에 나타내는 바와 같이 게이트선(GL1)에서 게이트선(GL6)의 방향으로 주사가 실시된 후, 게이트선(GL12)에서 게이트선(GL7)방향으로 주사가 실시된다. 이하, 도 33A에 나타내는 주사 및 도 33B에 나타내는 주사가 1프레임마다 교대로 실시된다.

이와 같은 구동 결과, 2프레임마다의 비화상신호의 평균 삽입 시간은 모든 라인에 대해 같은 길이가 된다. 또, 도 29에 나타내는 예와 같이 게이트선(GL6, GL7)사이의 비화상신호의 유지기간의 불연속성도 해소된다. 따라서, 휘도 불균형이 지각되는 것은 없다.

또, 이와 같은 주사를 실시하기 위해 신호변환부(3201)는 화상신호의 재배치 접속 및 구동 주파수의 변환을 실시한다. 이와 같은 신호 처리를 실시하기 위한 구성에 대해서는 공지되어 있기 때문에 그 상세한 설명을 생략한다.

이상과 같이, 제 9 실시형태에 의하면 프레임마다 주사 방향을 변경하는 것에 의해 각 게이트의 비화상신호의 평균 삽입 시간이 균일화되므로 휘도 불균형이 지각되는 것을 방지할 수 있다.

(제 10 실시형태)

전술한 제 1~제 9 실시형태에서는 역전이를 방지하기 위한 소정 전압을 비화상신호로서 소스선을 통해 액정에 인가하고 있다. 한편, 이하의 실시형태에서는 도 34에 나타내는 화소부의 전극(3401)의 전위를 제어하는 것에 의해 소정 전압을 액정에 인가한다. 도 34에 나타내는 바와 같이 일반적으로 액정패널의 화소부는 화소전극 및 대향전극(201)의 양 전극에 끼워져 유지되는 액정(202)과 화소전극 및 전극(3401)의 양 전극 사이에 형성되는 축적 용량(203)을 갖는다. 또, 도 34에 있어서, 도 2와 동등한 구성에는 동일한 참조부호를 붙이고, 그 설명을 생략한다. 일반적으로 전극(3401)은 도 2에 나타내는 바와 같이 대향전극(201)에 접속되어 있지만, 이하의 실시형태에서는 전극(3401)은 대향전극(201)과는 독립된 전극이다. 이하의 설명에서는 편의상, 전극(3401)을 “타단전극”이라고 한다. 즉, 축적용량(203)의 양 단의 전극 중, 드레인선에 접속되어 있지 않은 측의 전극을 “타단전극”이라고 한다.

이하, 본 발명의 제 10 실시형태에 따른 액정표시장치에 대해 설명한다. 제 10 실시형태에서는 상술한 타단전극(3401)의 전위를 조작하기 위해 도 35에 나타내는 타단 드라이버(3501)를 구비한다. 도 36은 제 10 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 36에 있어서, 액정표시장치는 신호처리부(3601)와, 구동펄스 생성부(3602), 게이트 드라이버(101), 소스 드라이버(102), 액정패널(3605) 및 타단 드라이버(3501)를 구비한다. 또, 도 35, 도 36에 있어서, 도 1 또는 도 2와 동등한 구성에는 동일한 참조부호를 붙이고 그 설명을 생략한다.

신호처리부(3601)는 화상 처리에 따른 통상의 신호처리를 실시하는 것이며, 종래의 그것과 바뀌지 않는다. 구동펄스 생성부(3602)는 각 드라이버에 공급하는 제어신호를 생성하는 것이며, 타단 드라이버에 대한 제어신호를 생성하는 점을 제외하면 종래의 것과 다르지 않다. 즉 게이트 드라이버(101) 및 소스 드라이버(102)에 관한 처리는 종래와 동일하다. 제 10 실시형태가 종래의 액정표시장치와 다른 점은 역전이를 방지하기 위한 전위가 타단 드라이버(3501)를 통해 액정 패널(3605)에 부여되는 점이다. 이하, 도 37을 참조하여 본 실시형태의 동작을 설명한다.

각 게이트선(GL1, GL2, ...)의 전위(Vg)는 소스선(SL1, SL2, ...)에 공급되는 데이터 전위(Vs)에 동기하여 1프레임마다 차례로 온 전위가 된다. 소스선에 공급되는 전압의 극성은 도 37에 나타내는 예에서는 소스선마다 및 프레임마다 바뀐다. 도 2에 나타낸 통상의 액정 패널에서는 이와 같이 하여 소스선을 통해 화소전극에 부여되는 전이와 대향전극(201)의 전위와의 차가 화소(104)내의 액정(202)에 인가되는 전압이 된다. 액정(202)에 인가된 전압은 이 화소(104)의 투과율을 결정한다.

한편, 본 실시형태에서는 타단전극(3401)의 전위가 축적용량(203)을 통해 액정(202)에 인가되는 전압에 영향을 준다. 따라서, 예를 들면 도 37에 도시한 바와 같이 타단전극(3401)의 전위(Ve)를 변화시키는 것에 의해 액정(202)의 양단의 전위차를 조작할 수 있다.

타단전극(3401)의 전위가 부여되었을 때의 액정(202)에 인가되는 전압의 변화량(적층 전위)(Vp)은 각각 축적용량을 “Cst”, 액정용량을 “Clc”, 도시하지 않은 게이트드레인간의 관통 용량을 “Cgd”, “Ve”의 변화 전압분을 “Ve+” 또는 “Ve-”로 하면 하기 수학식 1로 나타내어진다.

수학식 1

$$Vp = Cst / (Clc + Cst + Cgd) \times (Ve+ \text{ 또는 } Ve-)$$

상기 수학식 1이 나타내는 바와 같이, Ve+ 및 Ve-를 적절히 조작하는 것에 의해 역전이 방지에 필요한 전압을 액정(202)에 적절히 인가할 수 있다. 즉, 소스선을 통해 액정에 부여되는 전위에 의하지 않고, 실효전압을 임의로(상기의 Vp분) 적층 할 수 있다. 따라서 화상신호의 기록 시간을 단축하지 않고 역전이 방지를 위한 소정 전압을 정기적으로(예를 들면 프레임마다 1프레임 기간의 20%의 시간) 액정(202)에 인가할 수 있다.

이상과 같이, 제 10 실시형태에 의하면 화상신호의 기록에 영향을 주지 않고, 액정(202)에 소정 전압을 인가할 수 있다. 따라서 화상신호의 충전 부족에 의한 화질 열화의 문제나 구동 주파수의 고속화에 의한 회로 부담 증가의 문제는 생기지 않는다.

(제 11 실시형태)

전술한 제 10 실시형태에서는 액정(202)에 인가하는 전압의 교류 반전을 소스선 전위의 극성을 반전시키는 것에 의해 실현하고 있다. 그러나 이와 같은 구동을 실시하기 위해서는 소스선에는 도 3에 도시한, 투과율이 가장 낮을 때의 전위(흑 전위)(305)의 적어도 2배 폭의 전위를 공급할 필요가 있다. 한편, 본 실시형태는 소스선에 도 3에 나타내는 전위(305)의 1배 폭의 전위(이하, 1배 전위라고 함)를 공급하면서 교류 반전 구동과 역전이 방지 구동을 동시에 실현한다.

도 38은 본 발명의 제 11 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 38에 있어서, 액정표시장치는 신호처리부(3801)와, 구동펄스생성부(3802), 게이트 드라이버(101), 소스 드라이버(102), 타단 드라이버(3501) 및 액정 패널(3605)을 구비한다. 또, 도 38에 있어서 도 36과 동등한 구성에 대해서는 동일한 참조부호를 붙이고 그 설명을 생략한다.

우선, 소스선에 1배 전위를 공급하면서 교류 반전 구동을 실현하기 위한 구조에 대해 설명한다.

도 39에 나타내는 바와 같이 게이트가 온일 동안 타단전극(3401)의 전위(V_e)를 일시적으로 높거나(V_{ge+}) 또는 낮게(V_{ge-}) 하고, 게이트의 오프후에 원래의 전위로 복귀하여 축적용량을 통해 액정에 인가되는 전압을 조작할 수 있다. 액정에 인가되는 전압의 변화량(V_{cc})은 V_e 의 변화전압분을 V_{ge+} 또는 V_{ge-} 로 하면 하기 수학식 2로 나타내어진다.

수학식 2

$$V_{cc} = Cst / (Clc + Cst + Cgd) \times (V_{ge+} \text{ 또는 } V_{ge-})$$

또, 소스선으로부터 공급되는 화상신호 중, 최종적으로 음극성으로서 기록되는 부분에 대해서는 음극성으로 기록되었을 때의 휘도가 본래의 휘도와 일치하도록 예를 들면 신호처리부(3801)에서 비트 반전 등의 처리를 실시해둘 필요가 있다.

이상과 같은 구동에 의해 소스선에 1배 전위를 공급하면서 교류 반전 구동을 실시하는 것이 가능해진다.

한편, 도 39에 나타내는 바와 같이, 액정(202)에 소스선 전위를 기록한 후, 예를 들면 1프레임의 80%의 기간이 경과된 후에 더 타단전극(3401)의 전위를 변화(V_{e+} 또는 V_{e-})시켜 그 상태를 유지하면 축적용량(203)을 통해 역전이 방지에 필요한 전압을 액정(202)에 인가할 수 있다.

이 때의 액정에 인가되는 전위의 변화량(V_p)은 V_e 의 변화량을 V_{e+} 또는 V_{e-} 로 하면 상기 수학식 1과 같이 나타내어진다.

이상과 같이 제 11 실시형태에 의하면 제 10 실시형태의 효과뿐만 아니라 소스선을 1배전위로 구동하면서 교류 반전 구동을 실시할 수 있기 때문에 소스선을 구동하기 위한 회로 또는 드라이버IC의 비용을 저감할 수 있다.

(제 12 실시형태)

전술한 제 10, 제 11 실시형태에서는 타단전극(3401)을 타단 드라이버(3401)에 의해 구동했다. 그러나, 이와 같은 구동은 새로운 드라이버가 필요해지거나 액정 패널(3605)에 새로운 배선이 설치되는 것에 의해 개구율이 저하하는 불리한 점도 있다. 본 실시형태는 타단전극(3401)을 인접화소의 게이트선(이하, 전단 게이트라고 함)에 접속하여 그 전단 게이트로부터 타단전극(3401)으로 역전이 방지를 위한 전위를 공급하는 것에 의해 상기 불리한 점을 없애는 것이다.

도 40은 본 발명의 제 12 실시형태에 따른 액정표시장치의 구성을 나타내는 블록도이다. 도 40에 있어서, 액정표시장치는 신호처리부(3601)와, 구동펄스 생성부(4002), 게이트 드라이버(101), 소스 드라이버(102), 게이트 드라이버(101), 소스 드라이버(102) 및 액정 패널(4005)을 구비한다. 또, 도 40에 있어서, 도 36과 동등한 구성에는 동일한 참조부호를 붙이고 그 설명을 생략한다.

도 41에 액정패널(4005)의 상세한 구성을 나타낸다. 도 41에 있어서, 타단전극(3401)은 인접한 게이트선인 전단 게이트(4102)에 접속되어 있다.

본 실시형태에서는 도 42에 나타내는 바와 같이 액정(202)에 소스선 전위를 기록한 후, 예를 들면 1프레임의 80%의 기간이 경과된 후에 전단 게이트의 전위($V_g(n-1)$)를 변화(V_{e+} 또는 V_{e-})시켜 그 상태를 유지하면 축적용량(203)을 통해 역전이 방지에 필요한 전압을 액정(202)에 인가할 수 있다.

이상과 같이, 제 12 실시형태에 의하면 타단전극(3401)을 전단 게이트에 접속하고, 그 전단 게이트에 부여되는 전위를 조작하는 것에 의해 역전이 현상을 방지할 수 있다. 또, 액정패널(3605)에 새로운 배선을 설치할 필요도 없기 때문에 개구율 저하의 문제도 생기지 않는다. 또 새로운 드라이버도 불필요하다.

이상, 본 발명의 여러가지 실시형태에 대해 설명했다. 또, 이들 실시형태의 구동방식과 같이 액정에 높은 전압(혹 레벨의 전압)을 주기적으로 인가하는 것이 동화상의 표시 품질의 향상에 효과가 있는 것이 일반적으로 알려져 있다. 따라서 액정셀이 OCB셀이 아닌 경우라도 동화상에 적합한 구동방식으로서 본 발명의 구동방식을 적용하는 것이 유효하다.

산업상 이용 가능성

이상과 같이, 본 발명에 따른 액정표시장치는 화상신호 뿐만 아니라 비화상신호를 주기적으로 기록할 때의 화상 표시의 균일화 또는 충전 부족의 개선을 달성하여 보다 고화질인 화상표시를 가능하게 하는 것이다.

(57) 청구의 범위

청구항 1.

삭제

청구항 2.

삭제

청구항 3.

삭제

청구항 4.

삭제

청구항 5.

삭제

청구항 6.

삭제

청구항 7.

삭제

청구항 8.

삭제

청구항 9.

삭제

청구항 10.

삭제

청구항 11.

삭제

청구항 12.

삭제

청구항 13.

삭제

청구항 14.

삭제

청구항 15.

삭제

청구항 16.

삭제

청구항 17.

삭제

청구항 18.

삭제

청구항 19.

삭제

청구항 20.

삭제

청구항 21.

삭제

청구항 22.

화상신호와 비화상신호가 공급되는 복수의 소스선과, 주사신호가 공급되는 복수의 게이트선과, 상기 소스선 및 게이트선의 교점에 매트릭스상으로 배치되는 복수의 화소셀을 갖는 액정 패널 상에 입력 화상신호에 따라서 화상을 표시하는 액정 표시장치에 있어서,

상기 소스선에 상기 화소신호를 공급하는 소스 드라이버;

상기 게이트선에 상기 주사신호를 공급하는 게이트 드라이버;

상기 소스 드라이버의 극성을 제어하는 구동 제어부;

상기 입력 화상 신호의 전송 레이트를 고속화하고, 상기 화소셀에 소정 전압을 인가하기 위한 비화상신호를 상기 입력 화상 신호의 간극에 삽입하는 신호 변환부를 구비하며,

상기 화상신호와 상기 비화상신호의 극성이 1 프레임 주기 동안에 바뀌고,

상기 구동 제어부에 의해 상기 소스 드라이버에 공급되는 전압의 극성을 변경하는 것에 의해 상기 소스선에 비화상신호 다음에 순차적으로 기록되는 상기 화상신호는 1 프레임 동안에 상기 비화상신호와 동일한 극성과 상기 비화상신호와 반대의 극성을 모두 갖는 것을 특징으로 하는 것을 특징으로 하는 액정표시장치.

청구항 23.

제 22 항에 있어서,

1 프레임 동안에 상기 화소셀의 각각에 화상신호 다음에 순차적으로 기록되는 상기 비화상신호의 극성은 상기 화상신호의 극성과 반대인 것을 특징으로 하는 액정표시장치.

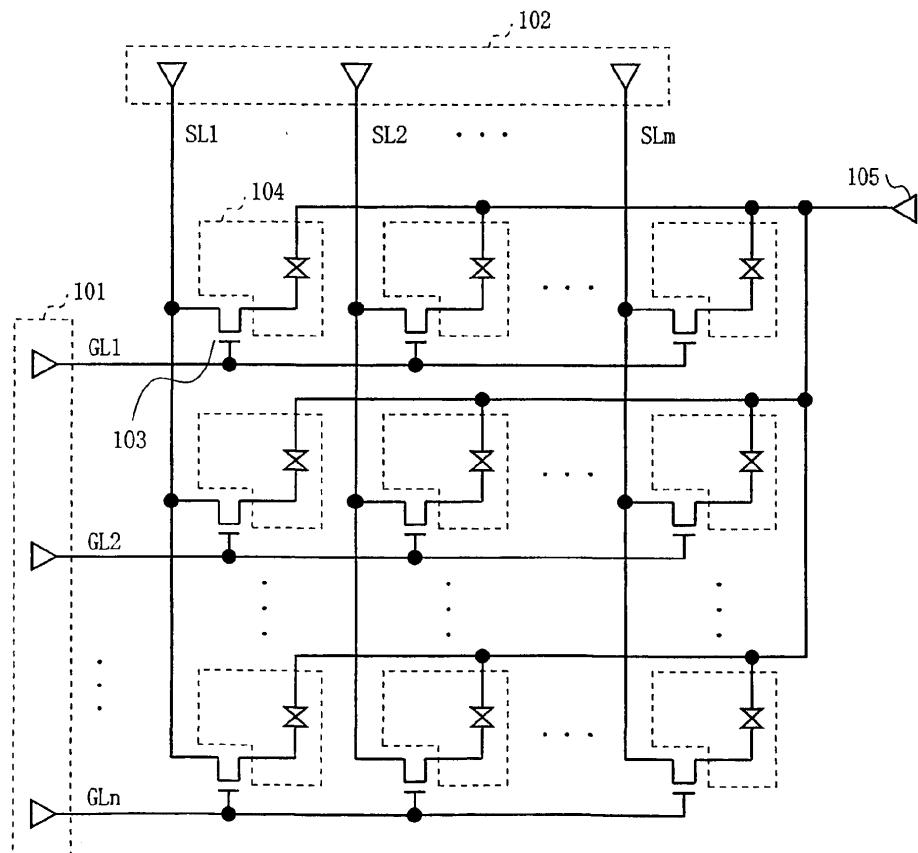
청구항 24.

제 22 항에 있어서,

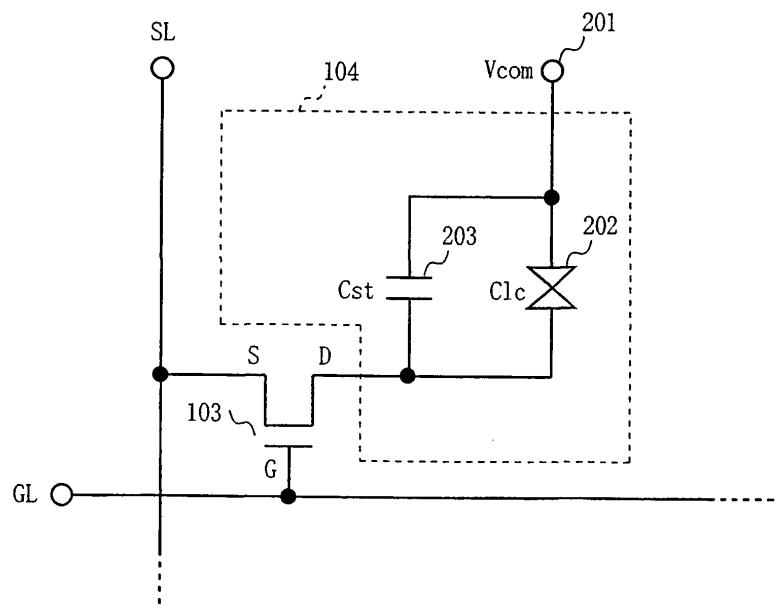
1 프레임 동안에 상기 화소셀의 각각에 화상신호 다음에 순차적으로 기록되는 상기 비화상신호의 극성은 상기 화상신호의 극성과 동일한 것을 특징으로 하는 액정표시장치.

도면

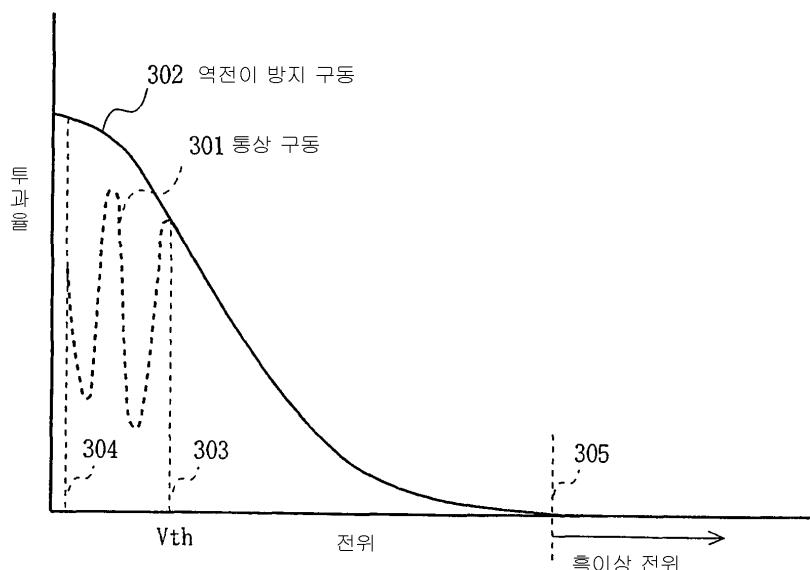
도면1



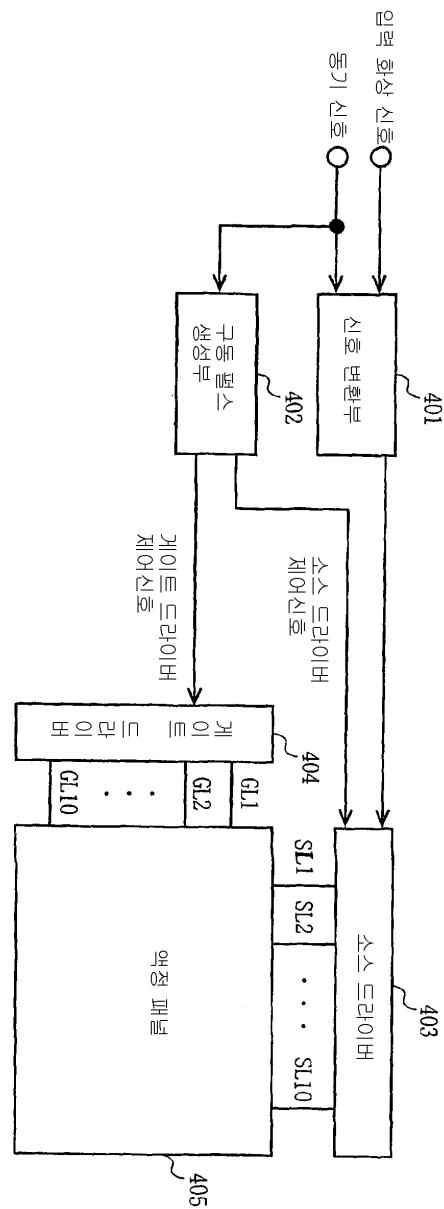
도면2



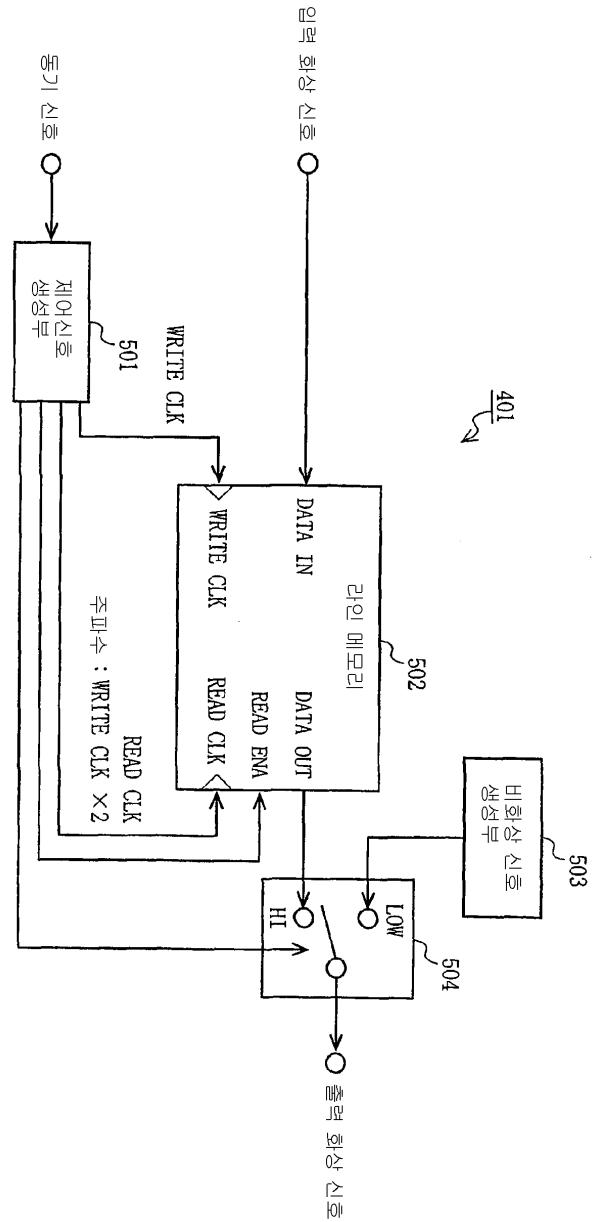
도면3



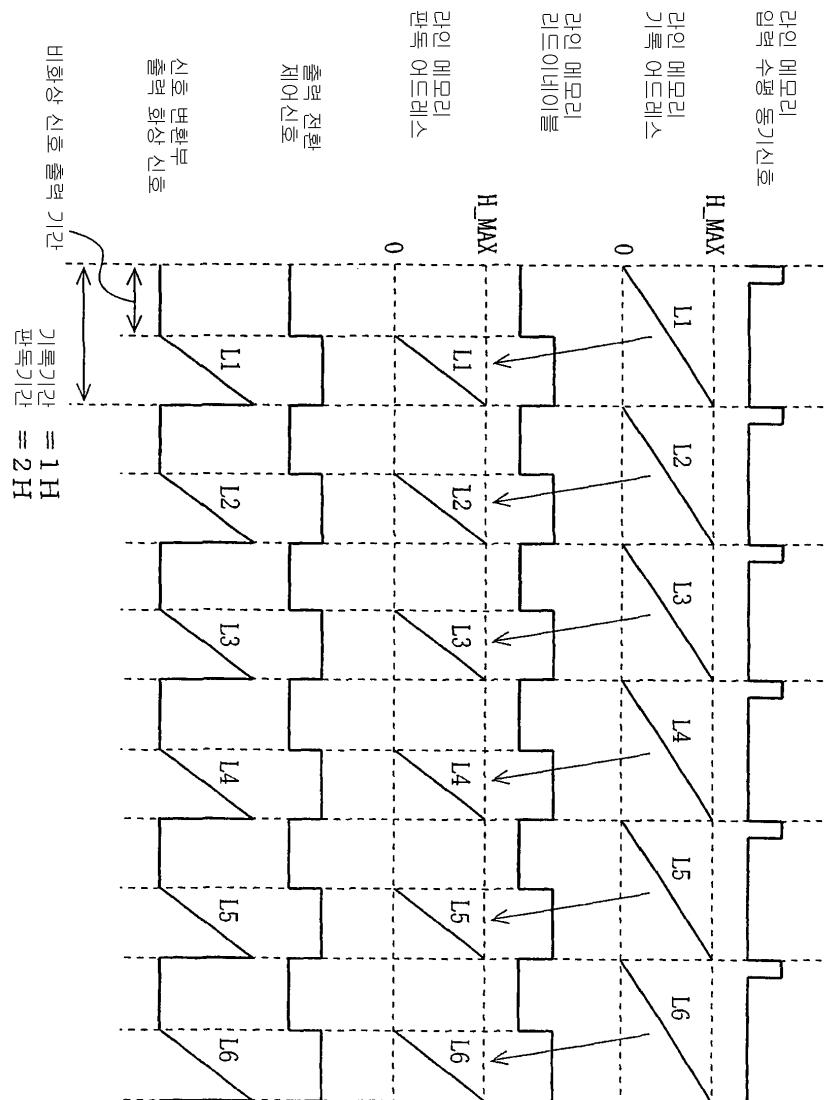
도면4



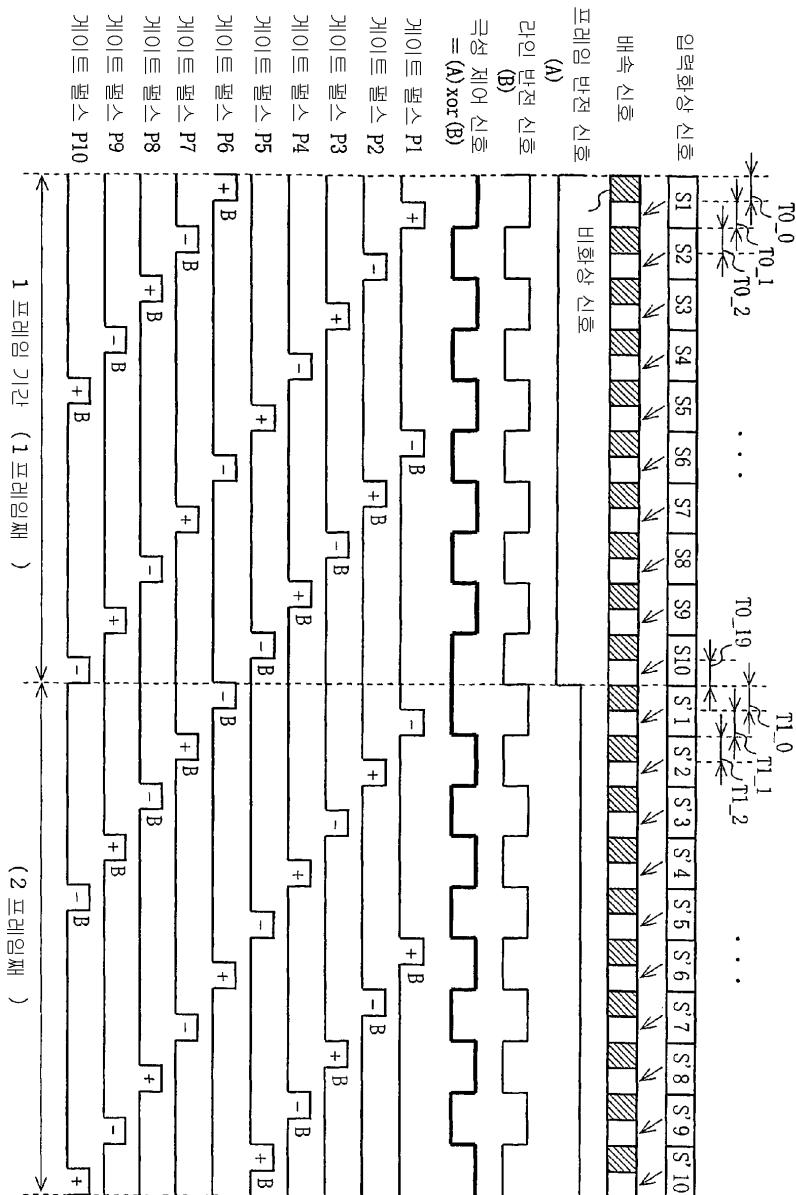
도면5



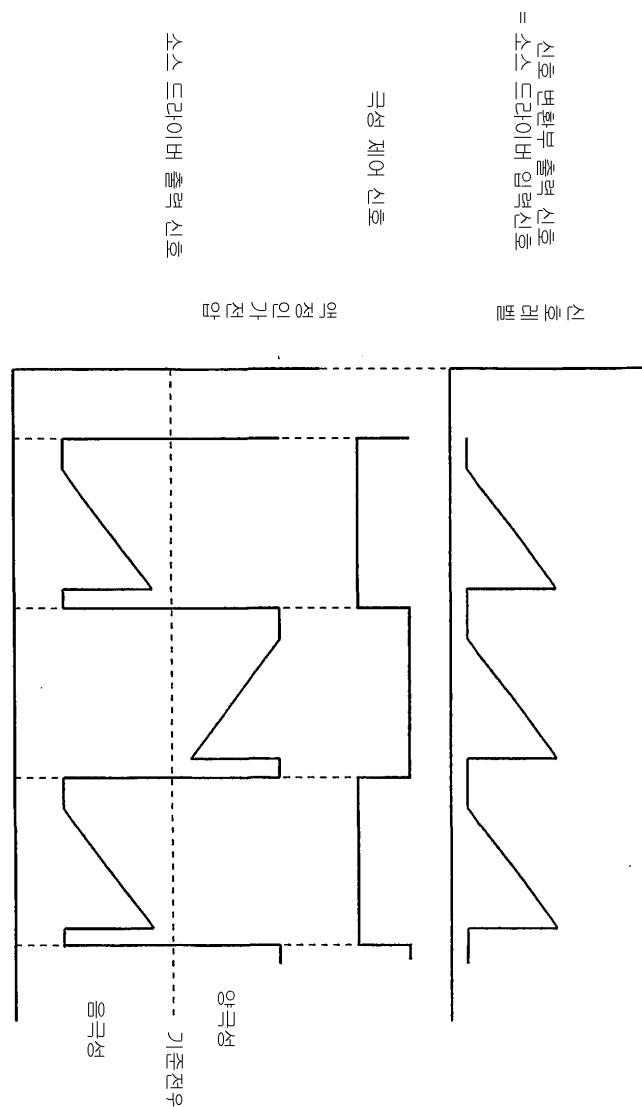
도면6



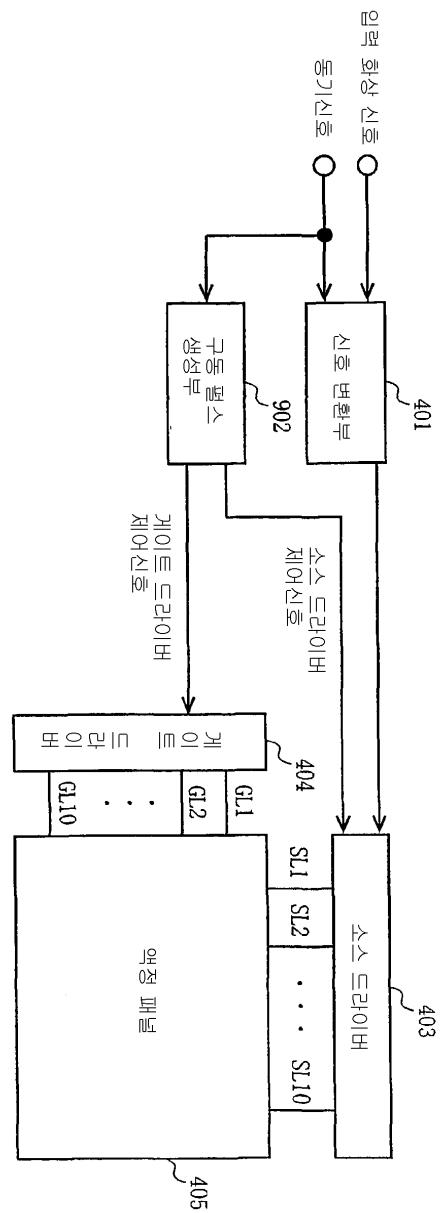
도면7



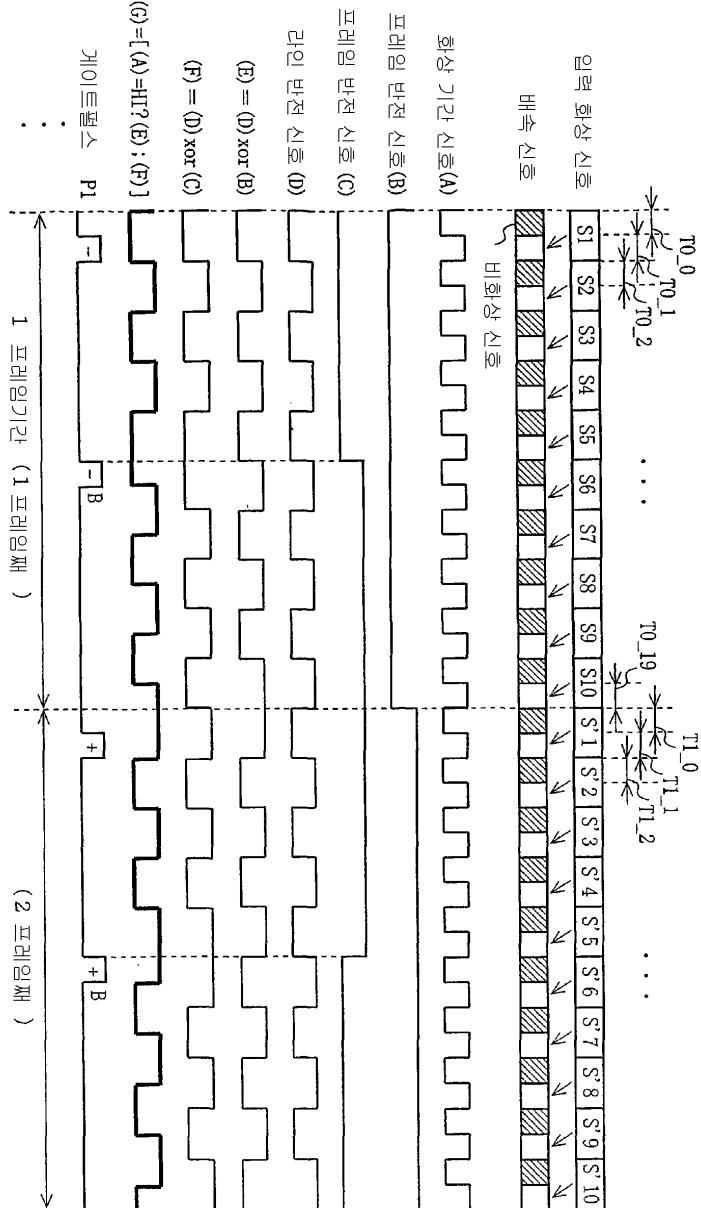
도면8



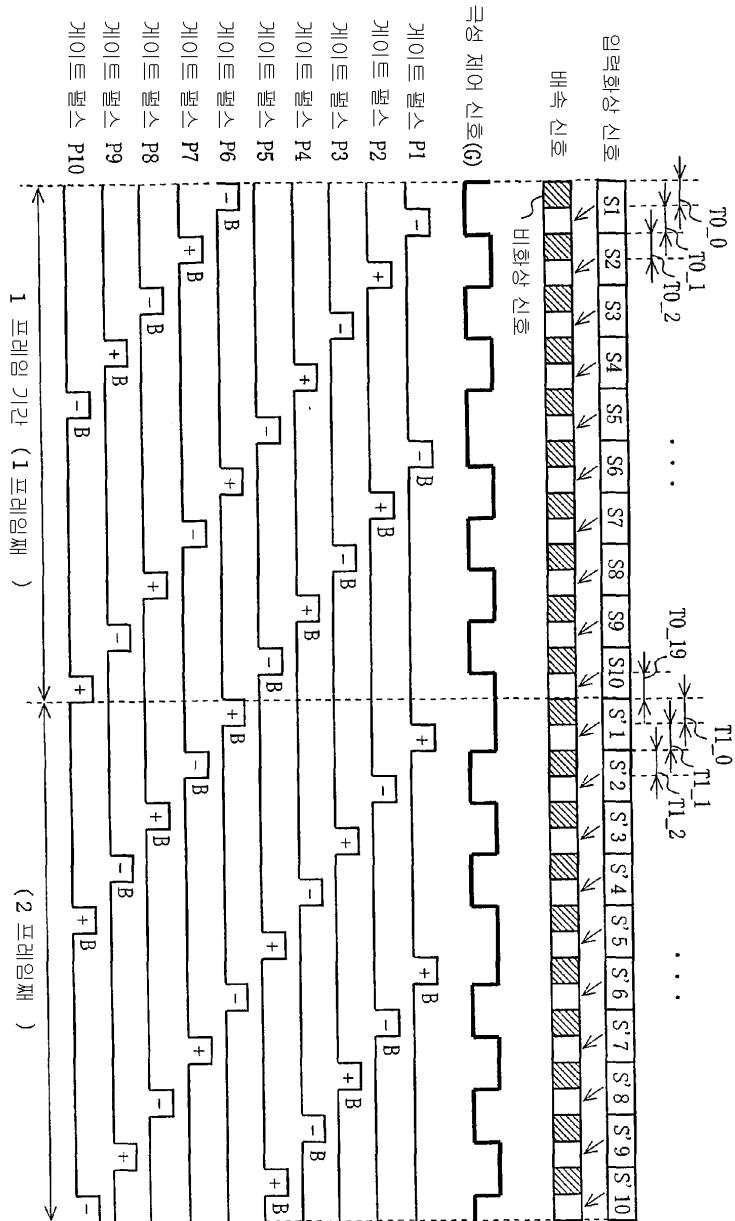
도면9



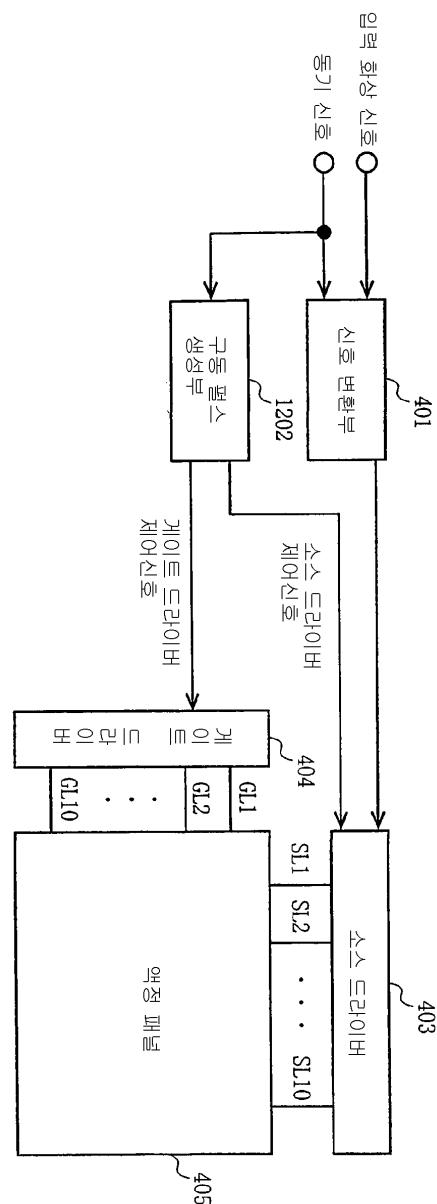
도면10



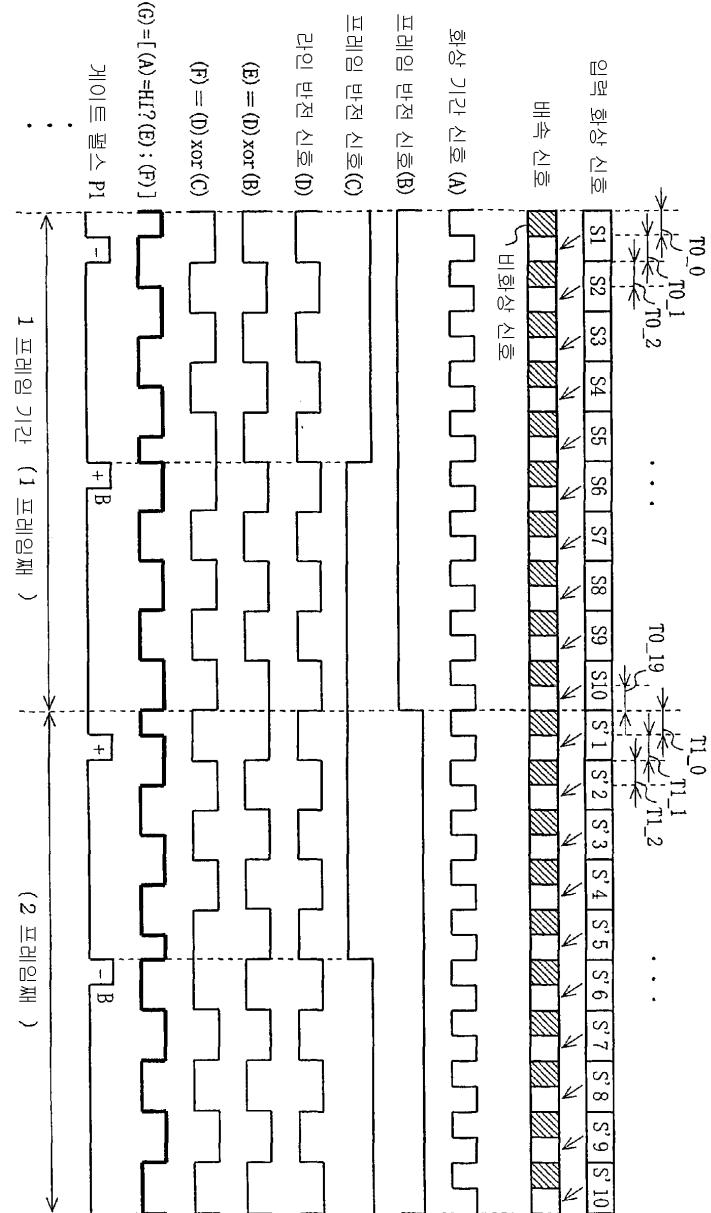
도면11



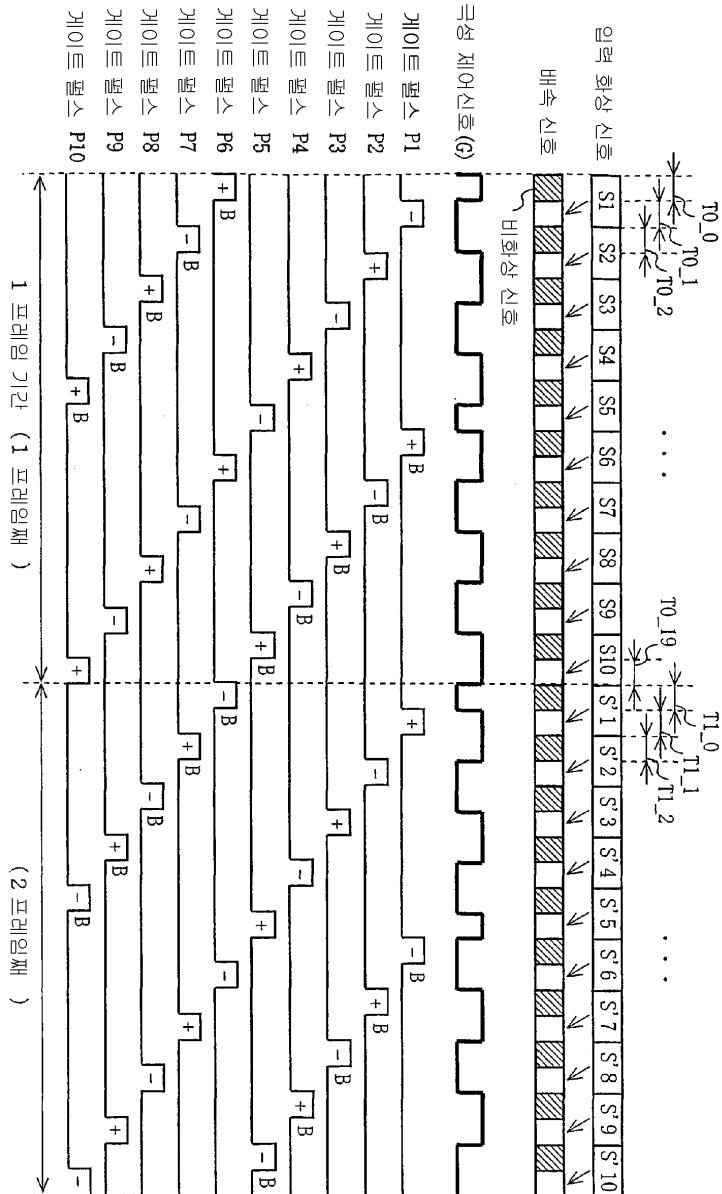
도면12



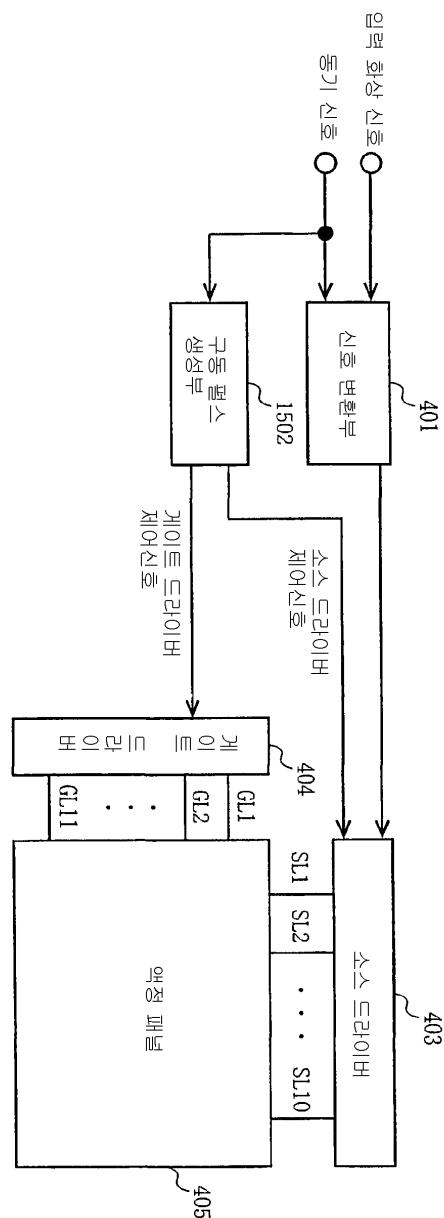
도면13



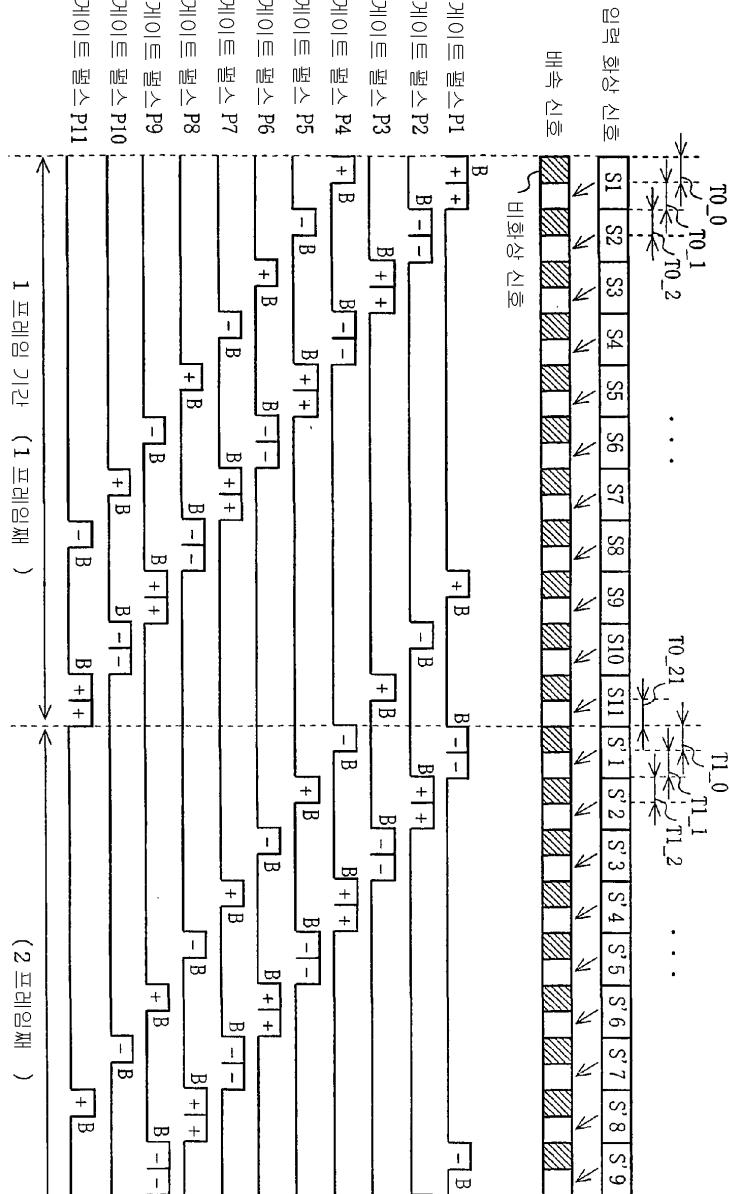
도면 14



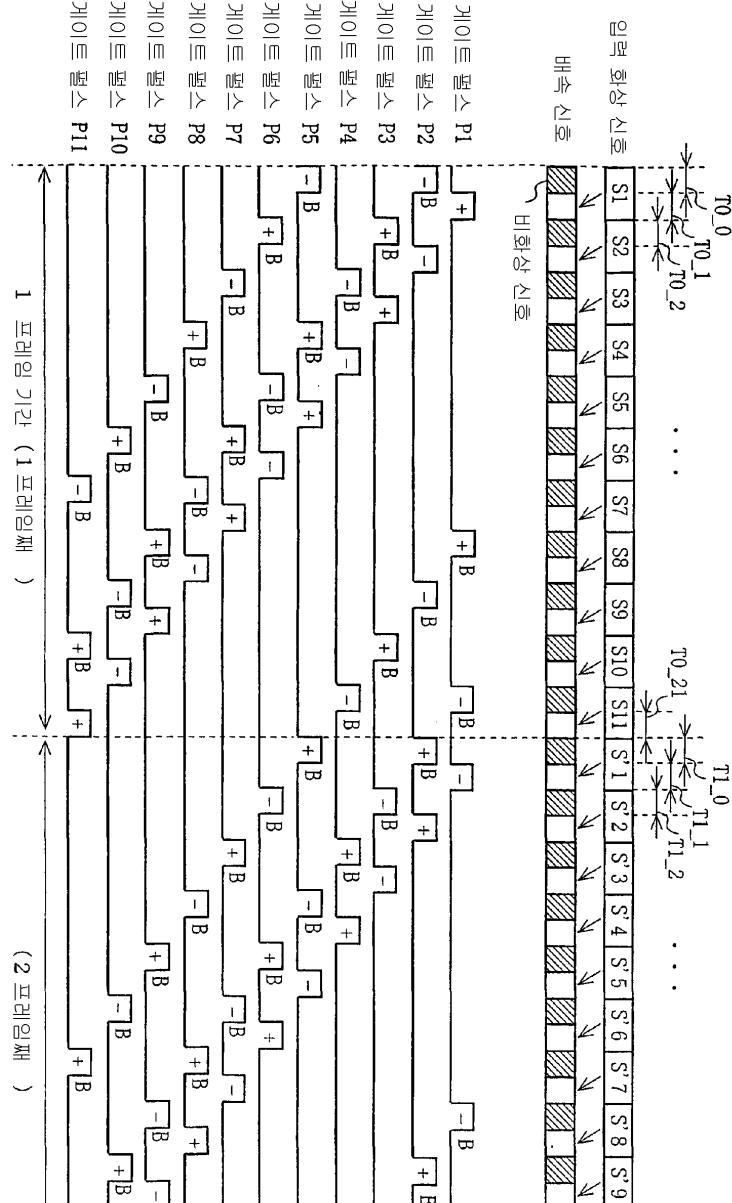
도면15



도면16



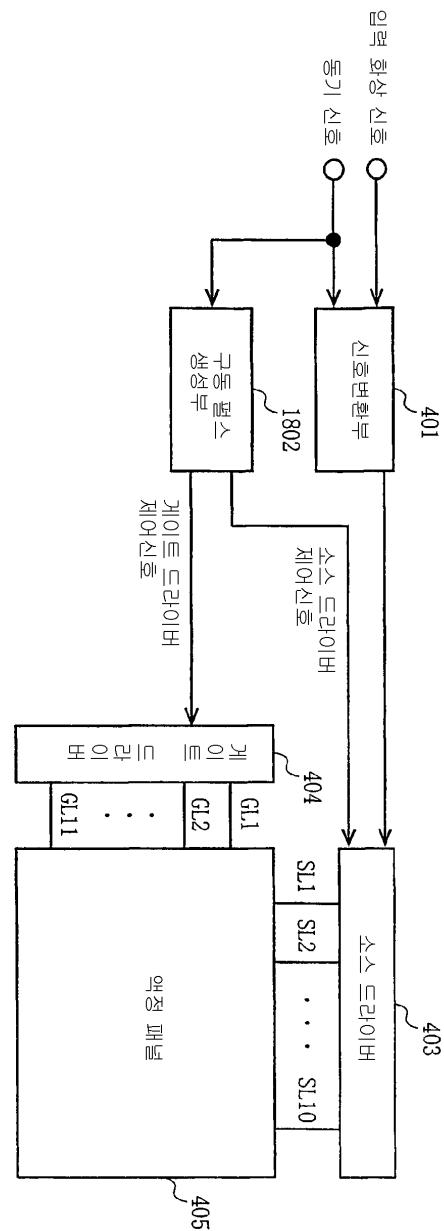
도면 17



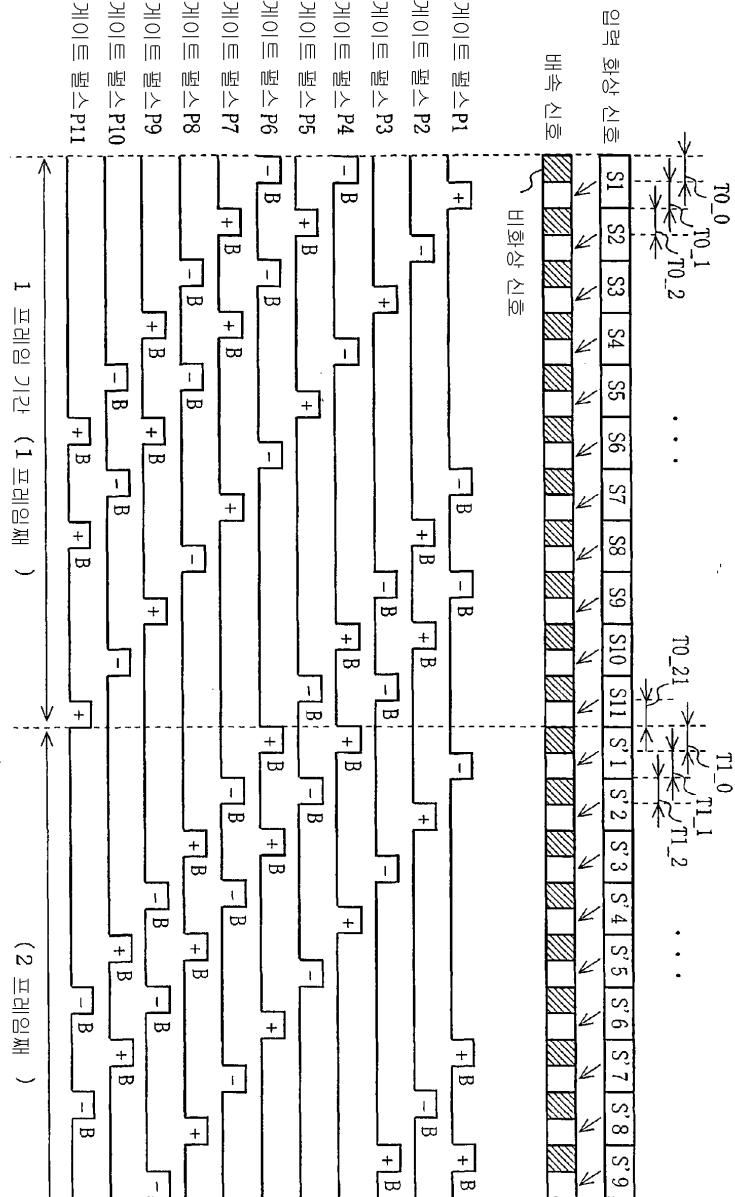
1 프레임 기간 (1프레임제)

(2프레임제)

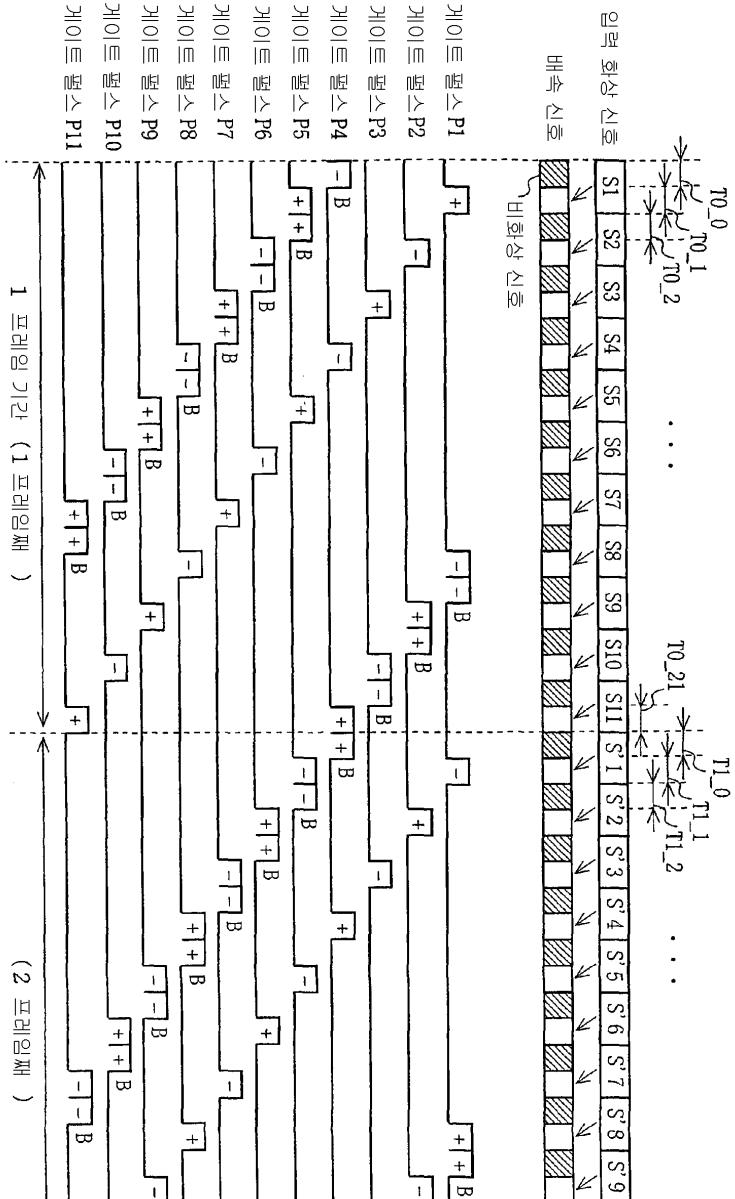
도면18



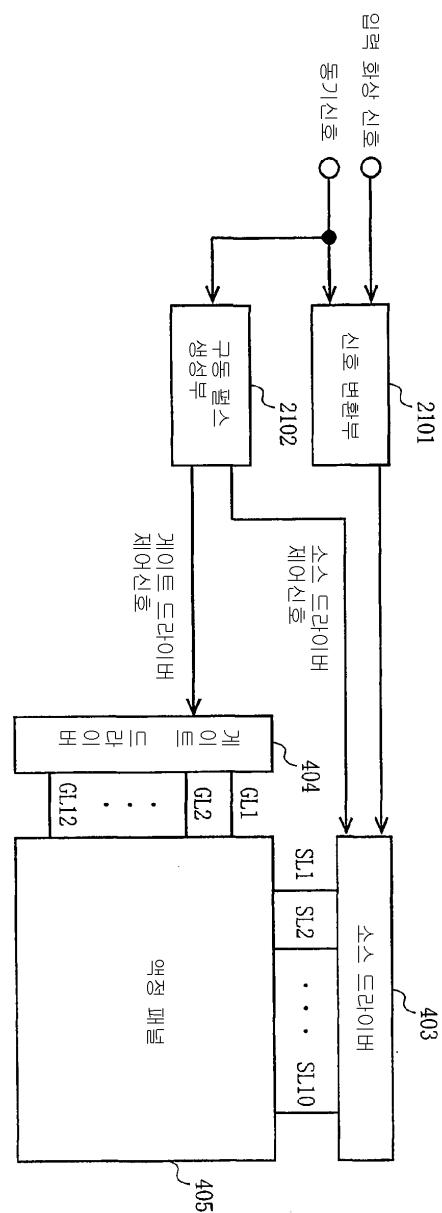
도면 19



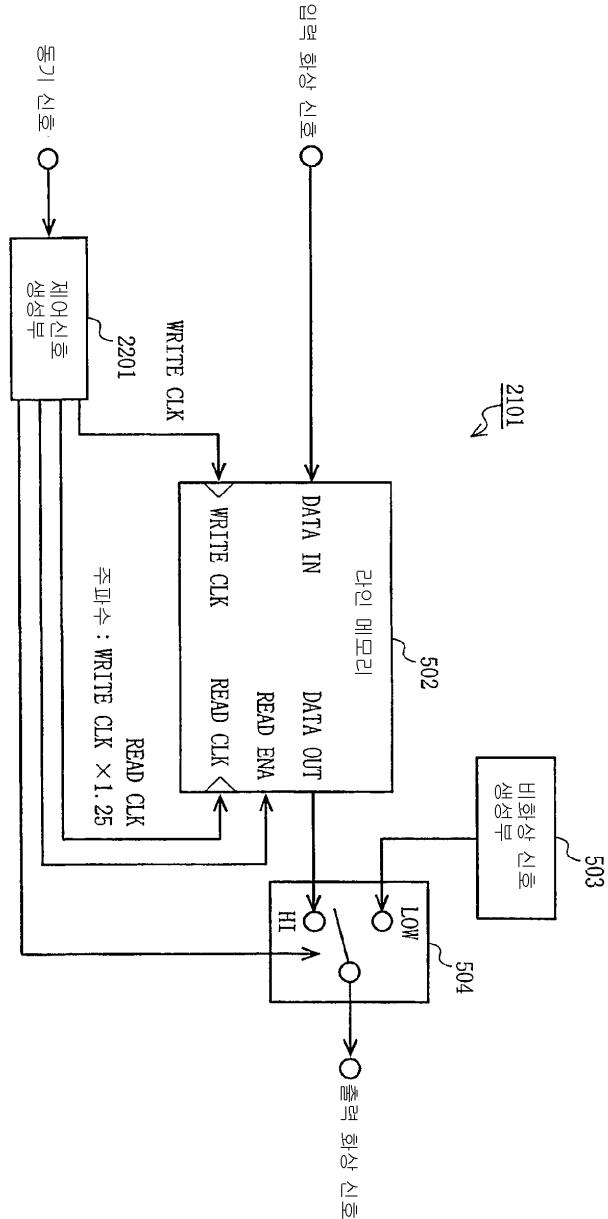
도면20



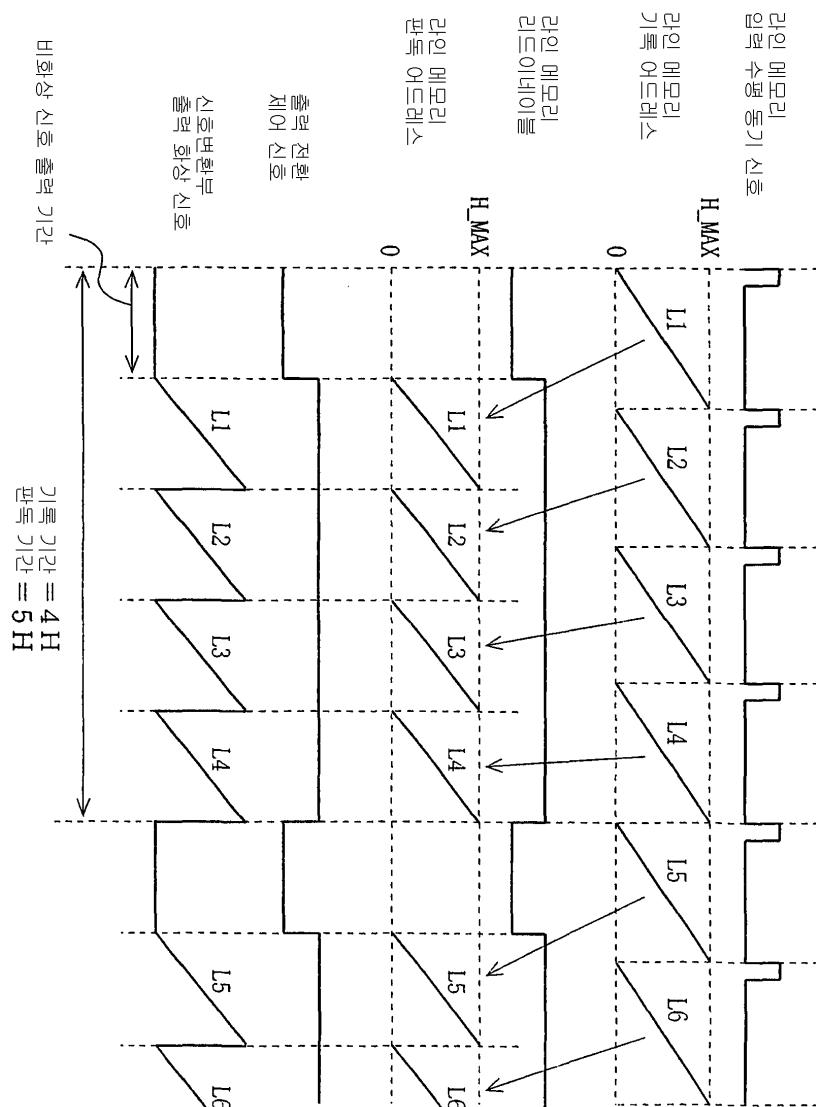
도면21



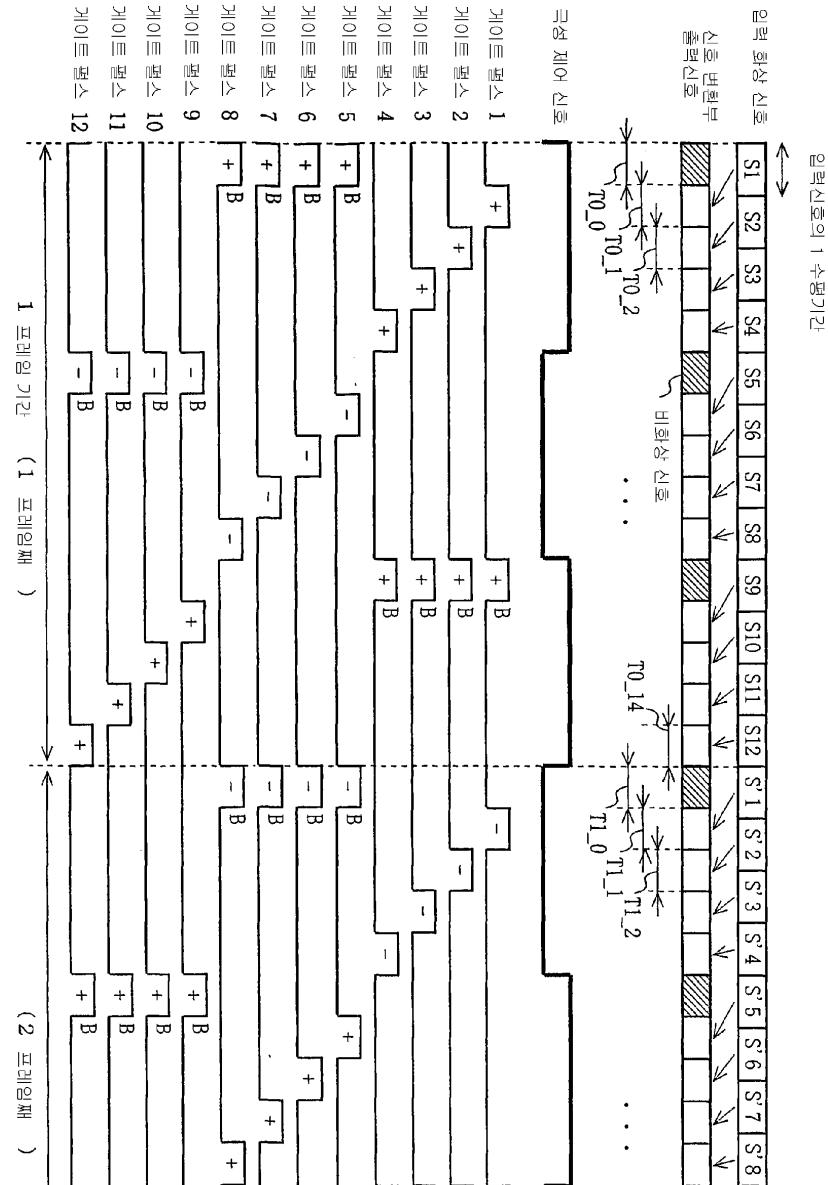
도면22



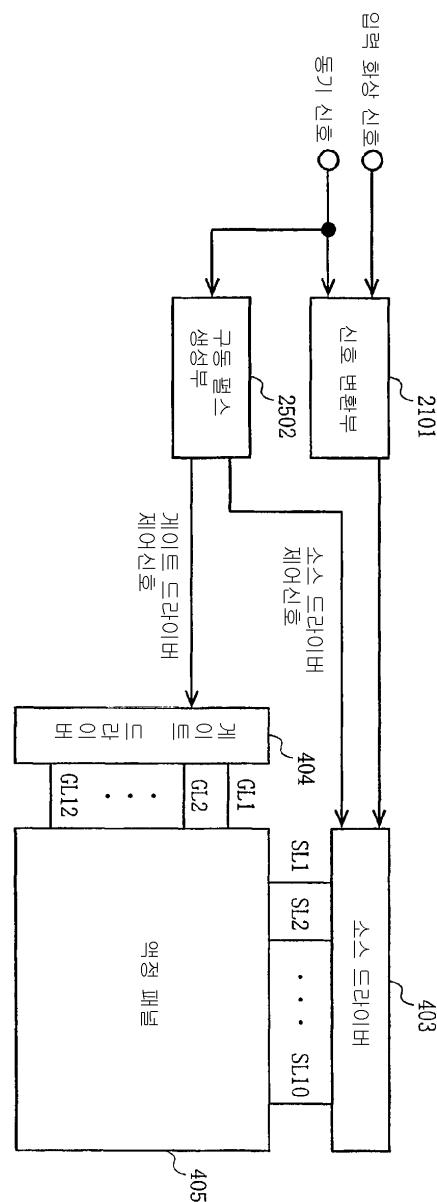
도면23



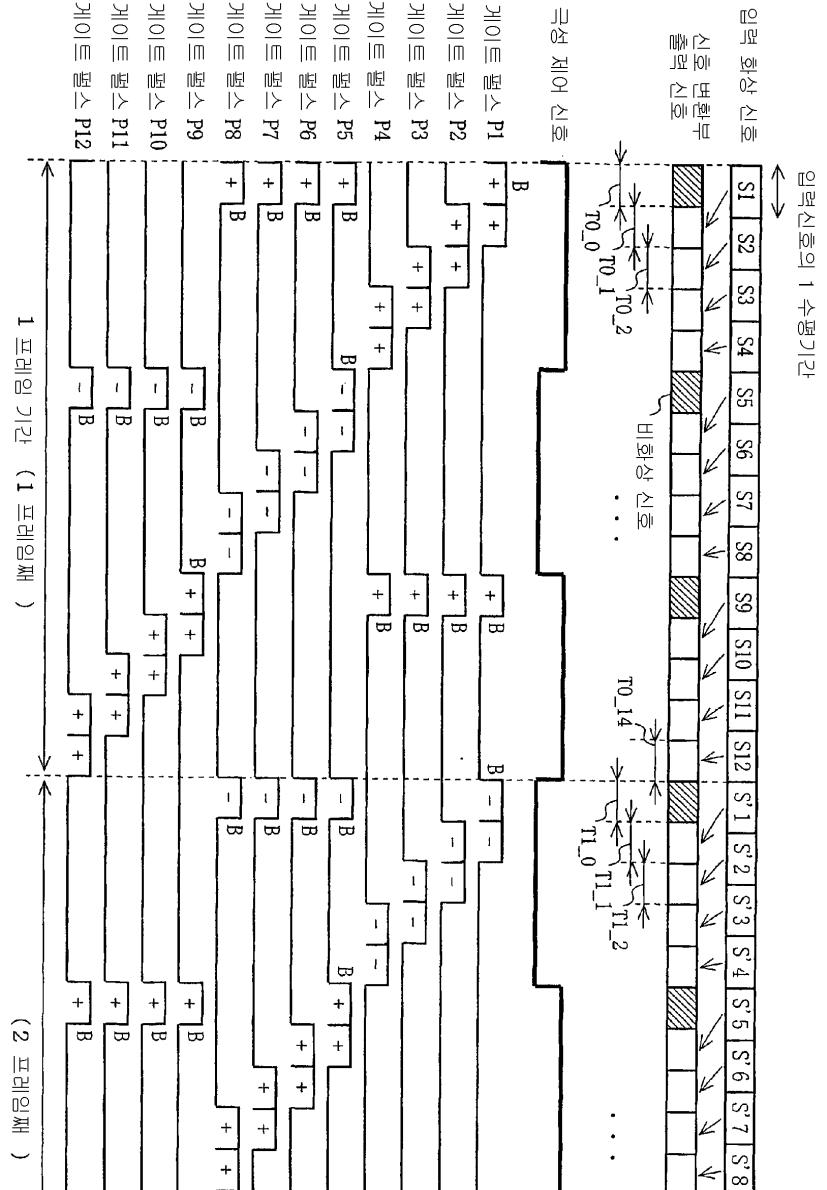
도면24



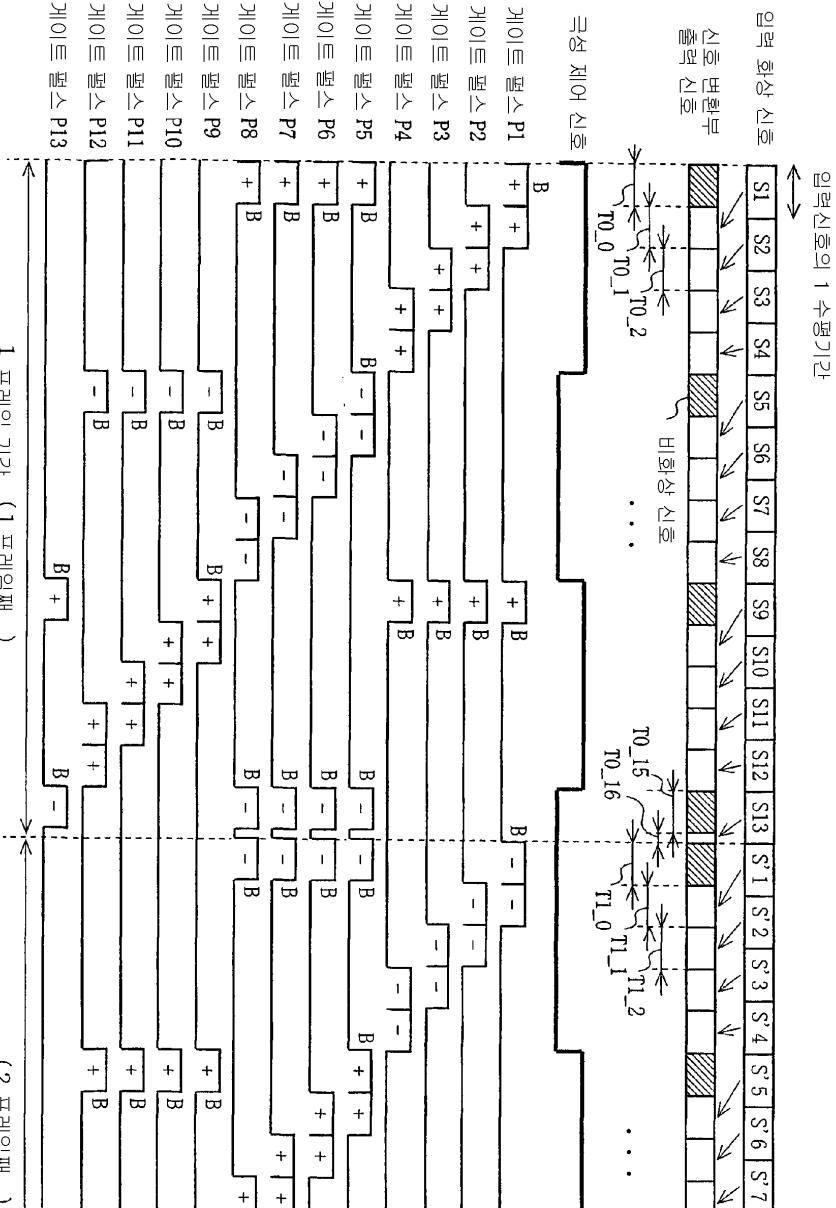
도면25



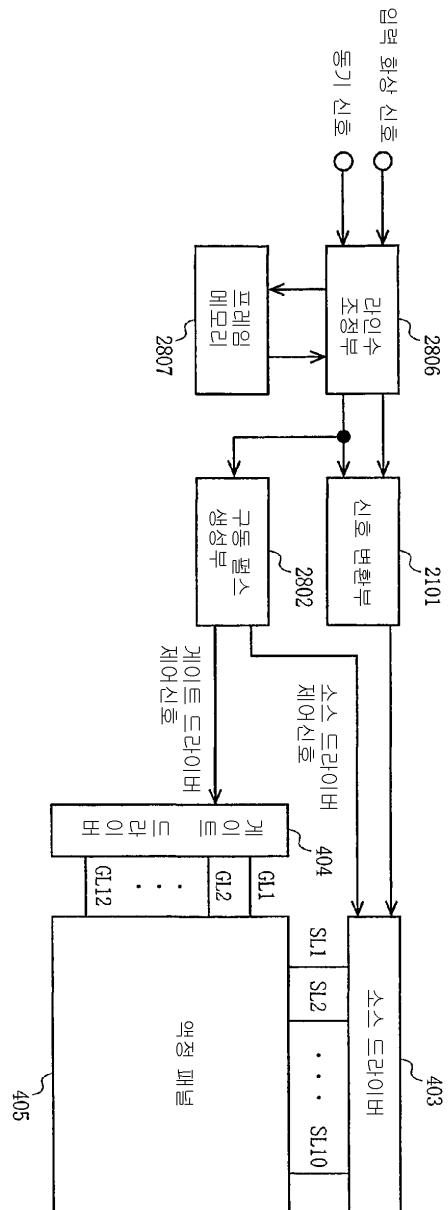
도면26



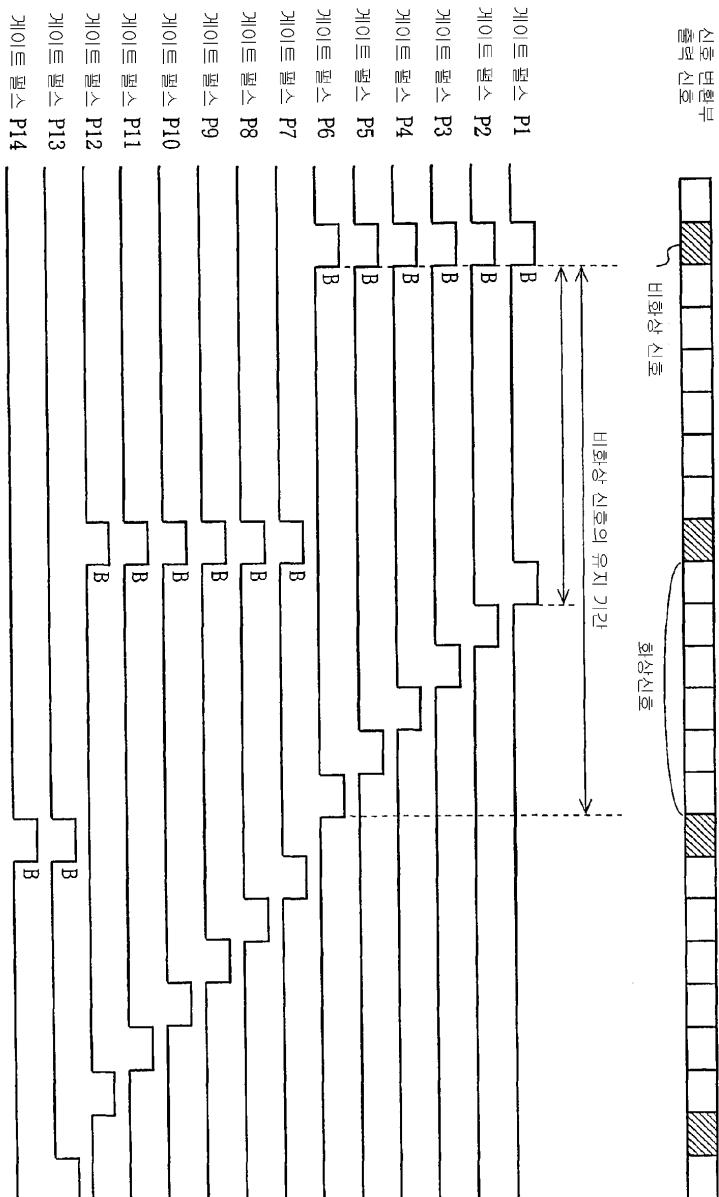
도면27



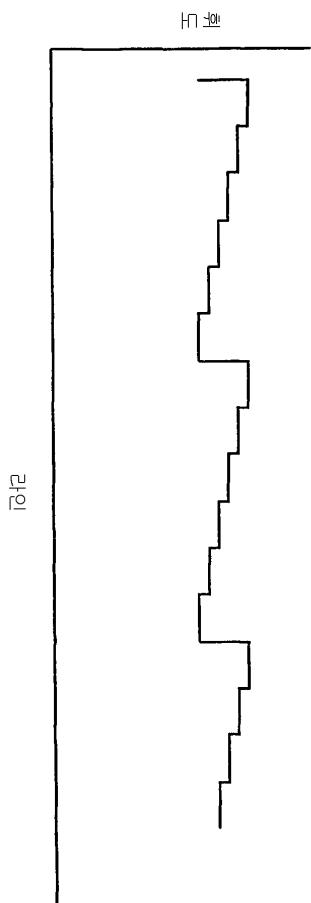
도면28



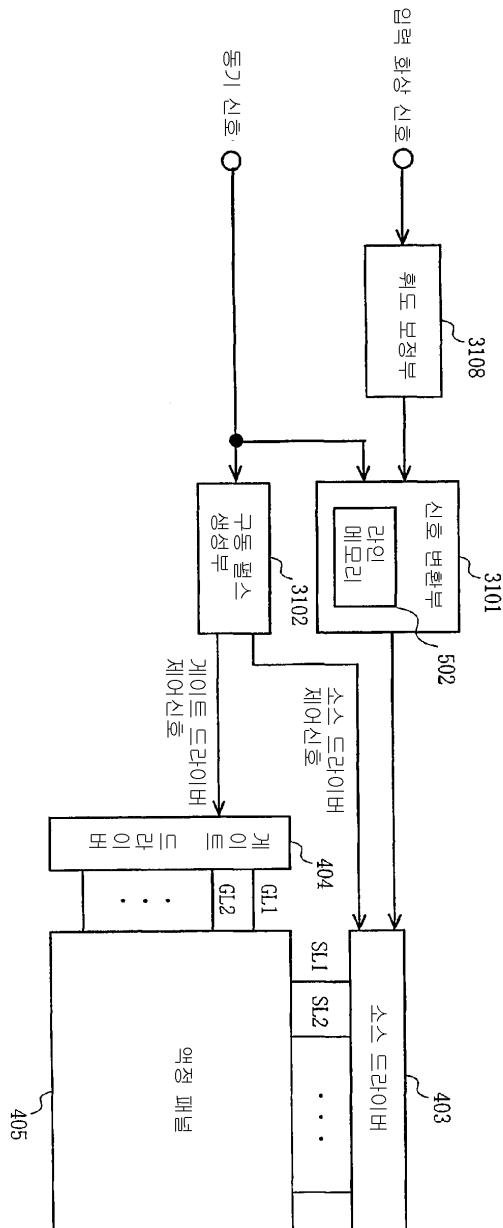
도면29



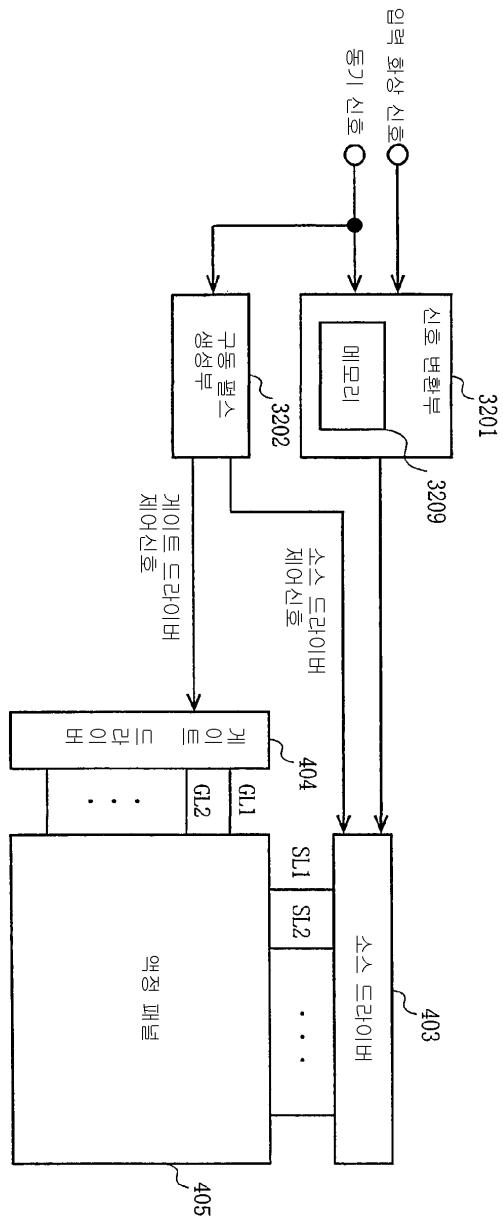
도면30



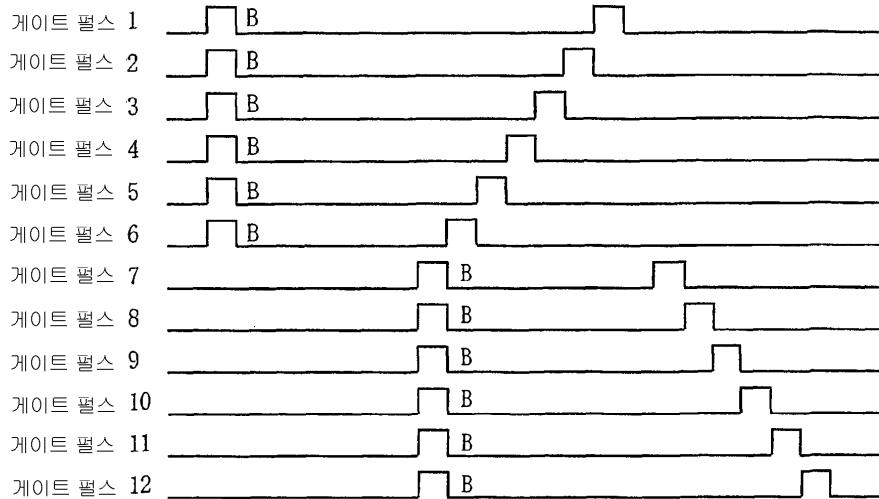
도면31



도면32

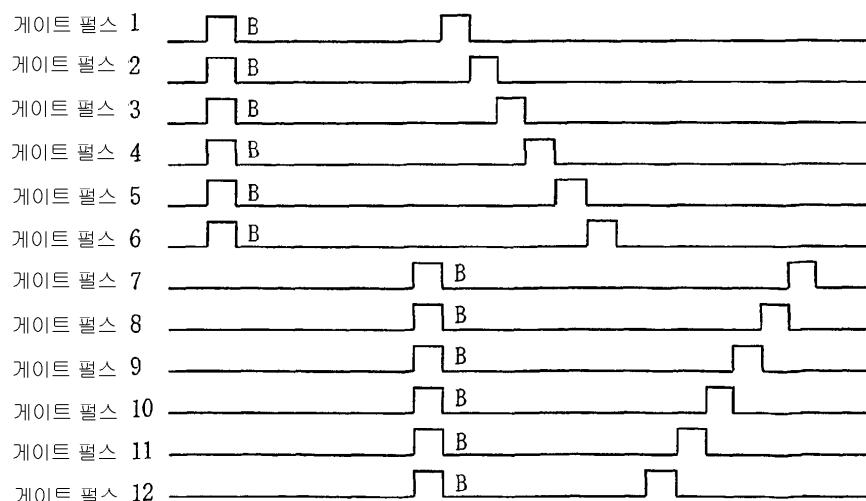


도면33A



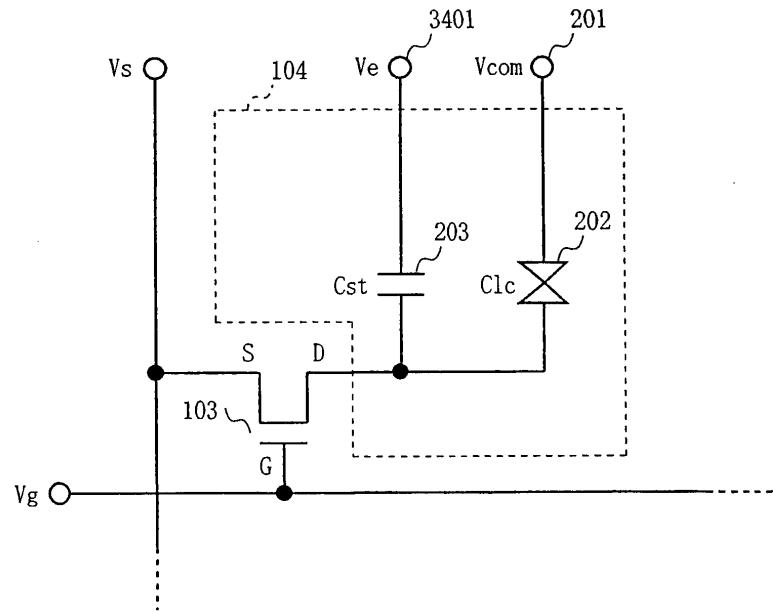
(a) 제1 프레임

도면33B

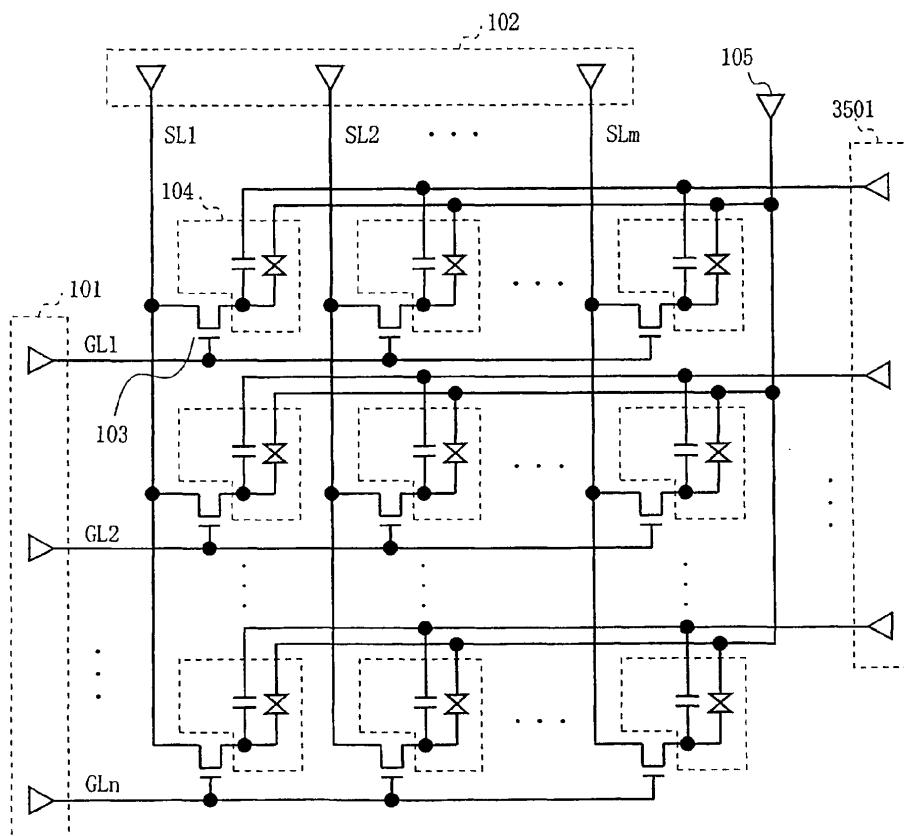


(b) 제 2 프레임

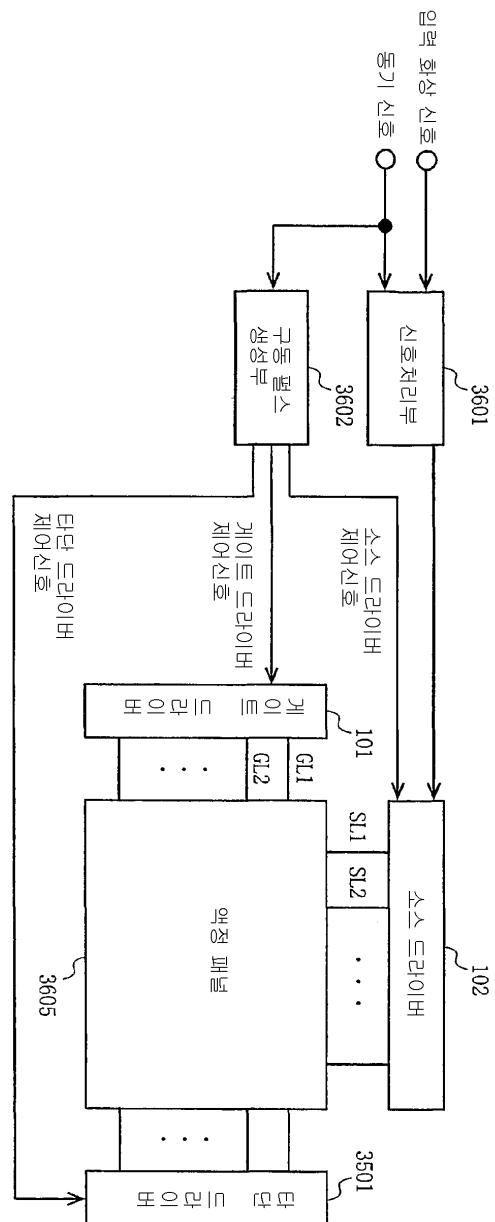
도면34



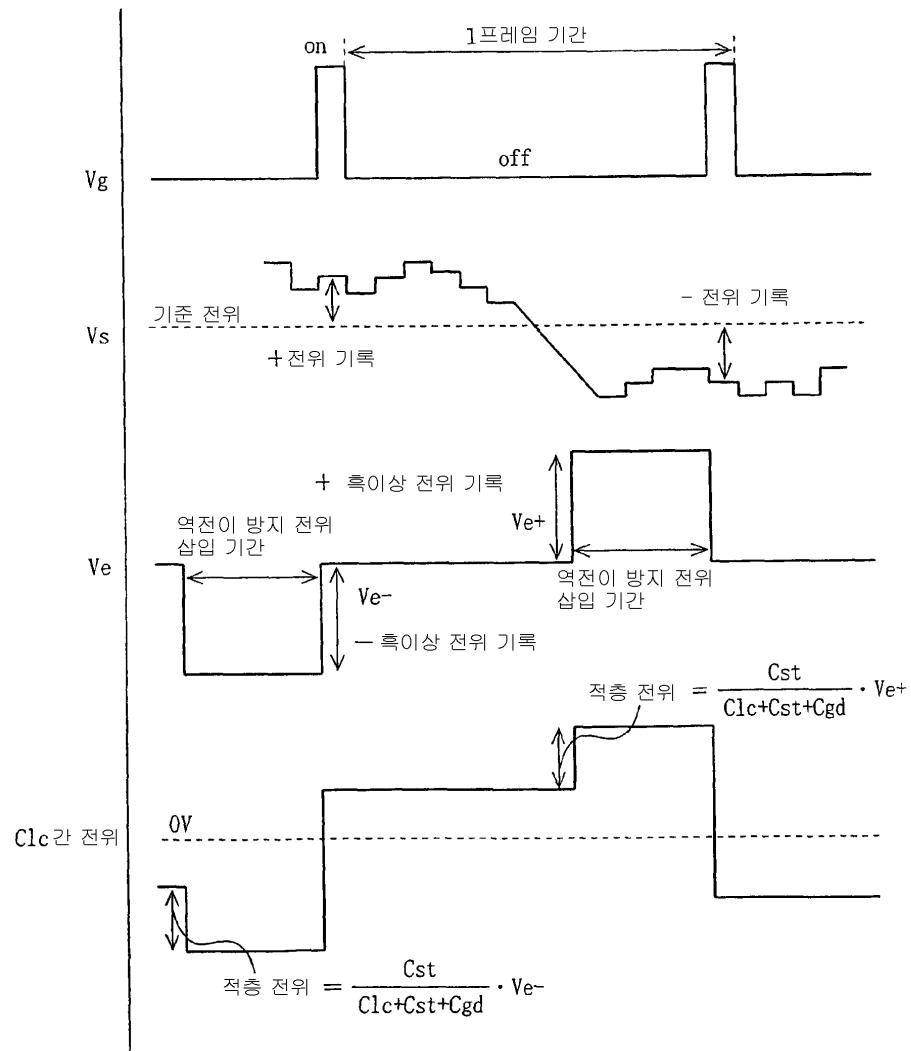
도면35



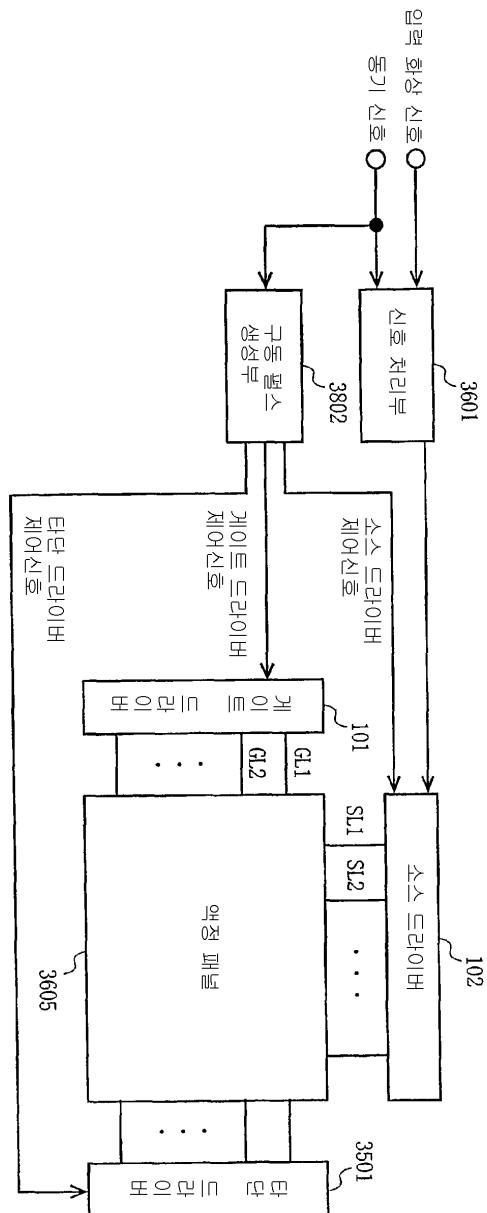
도면36



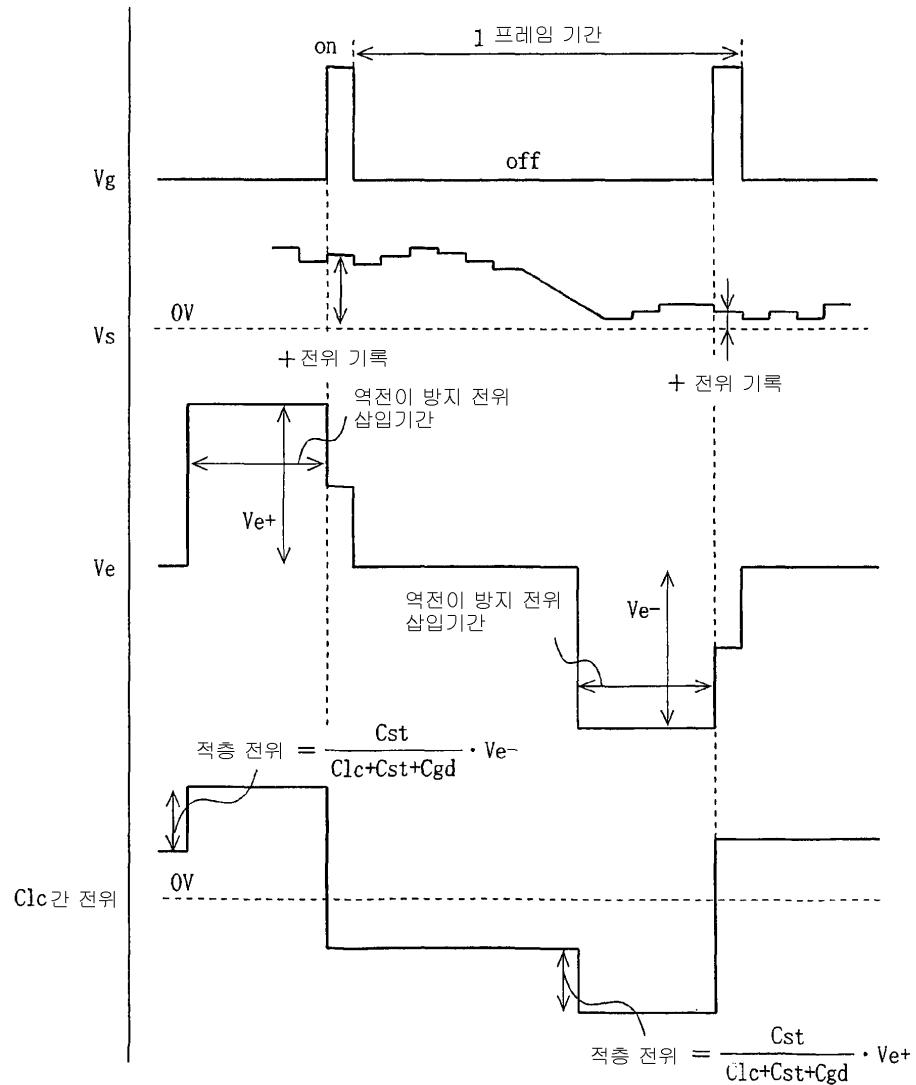
도면37



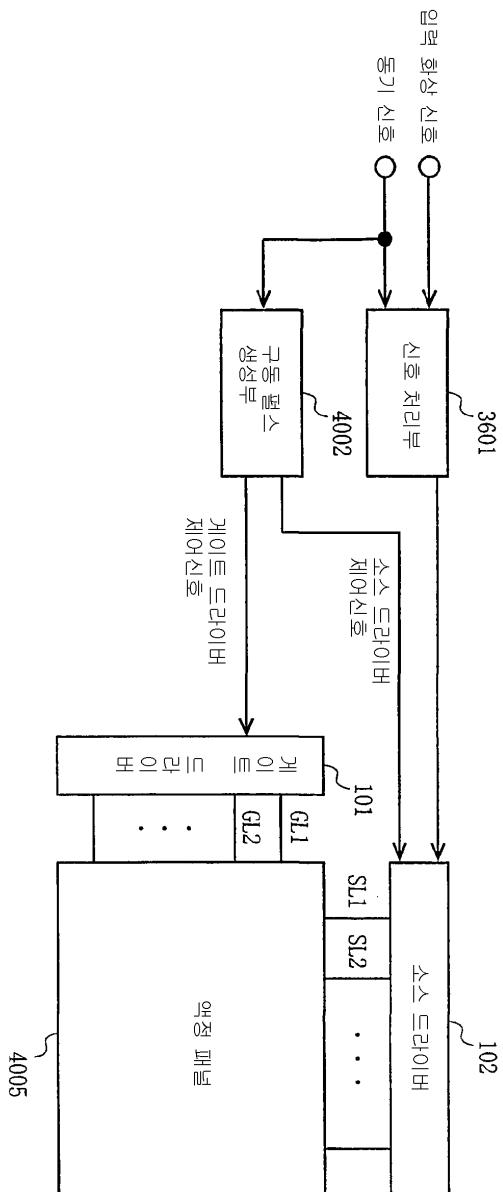
도면38



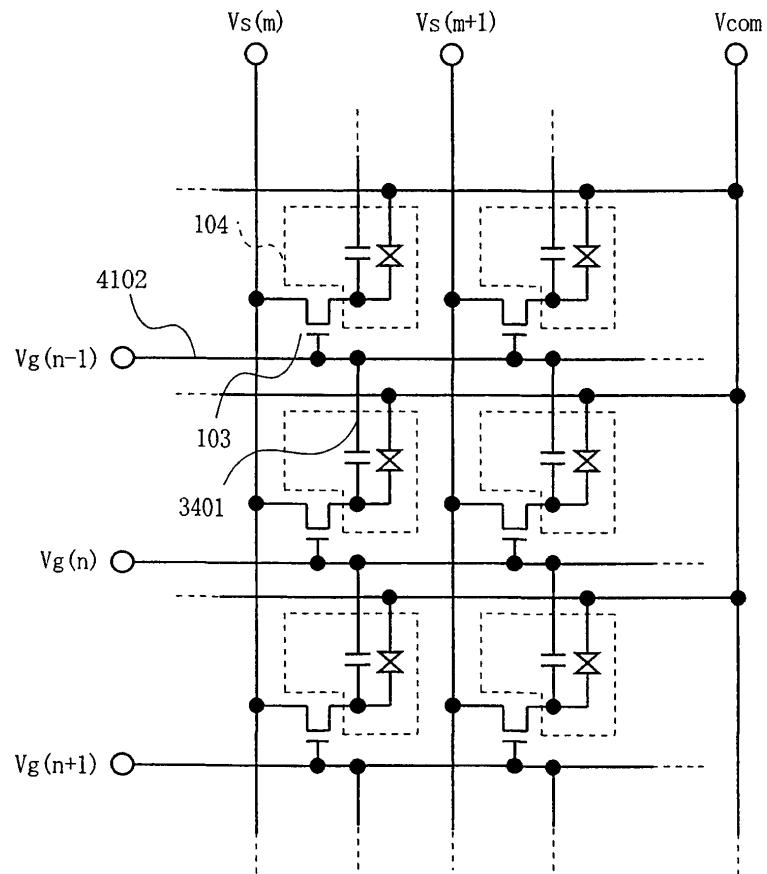
도면39



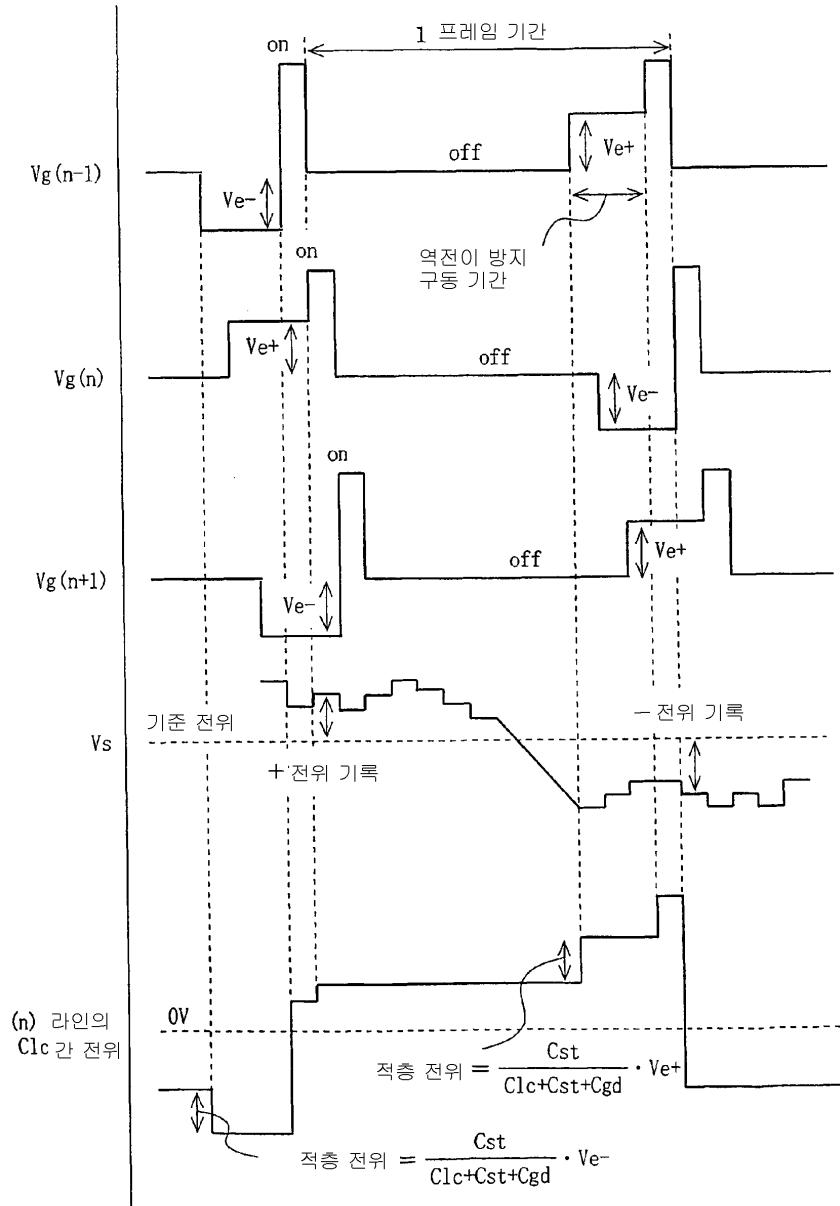
도면40



도면41



도면42



专利名称(译)	液晶显示装置及其驱动方法		
公开(公告)号	KR100560913B1	公开(公告)日	2006-03-14
申请号	KR1020027013144	申请日	2002-02-01
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	松下电器产业株式会社		
[标]发明人	ARIMOTO KATSUYUKI 아리모토 가쓰유키 OHTA YOSHIHITO 오타요시히토 KOBAYASHI TAKAHIRO 고바야시다카히로 FUNAMOTO TARO 후나모토다로 KOBAYASHI YOSHINORI 고바야시요시노리 NAKAO KENJI 나카오겐지 KAWAGUCHI SEIJI 가와구치세이지		
发明人	아리모토 가쓰유키 오타요시히토 고바야시다카히로 후나모토다로 고바야시요시노리 나카오겐지 가와구치세이지		
IPC分类号	G02F1/133 G02F1/139 G02F1/1368 G09G3/20 G09G3/36		
CPC分类号	G09G3/3614 G09G3/3648 G09G3/3655 G09G2300/0491 G09G2310/0251 G09G2310/06 G09G2320/0209		
代理人(译)	KIM MYUNG SHIN		
优先权	2001027881 2001-02-05 JP 2001131414 2001-04-27 JP		
其他公开文献	KR1020020095204A		
外部链接	Espacenet		

摘要(译)

信号转换部分401增加要提供给液晶面板405的输入图像信号的传输速率，并且同时，还向液晶盒405的空间中插入用于向液晶单元施加预定电压的非图像信号。输入图像信号，并将其作为图像信号提供给源极驱动器403。向每个图像单元，以正极性或负极性顺序写入输入图像信号和非图像信号。对于所有像素，在写入输入图像信号之后，总是写入极性与输入图像信号相等的非图像信号。此外，在写入非图像信号之后，总是写入极性与非图像信号相反的图像信号。因此，当在OCB模式下在液晶面板上显示图像时，可以防止向后过渡的发生并均匀地进行图像显示。

