

(19)
(12)(KR)
(B1)(51) 。 Int. Cl.⁷
G09G 3/36(45)
(11)
(24)2004 01 24
10-0415620
2004 01 06(21) 10-2001-0085228
(22) 2001 12 26(65) 10-2003-0054815
(43) 2003 07 02(73) .
20

(72) 104 508

(74)

:

(54)

가

가

2

2

;

n

;

1

,

1

2

1

2

2

2

.

5

1

2 1 6

3 4

4

5 4

6

7 6

< >
 10,20 : 12,22 :
 14,24 : 16,26 :
 18 : 28 :
 30 : 32 :
 34 : LVDS/TMDS 36 :

가 , 가
 가 , 가
 가 , 가
 5MHz , XGA (DLCK) (Refresh Rate) 60Hz 6
 65MHz , SXGA 108MHz , UXGA (DLCK) XGA
 45MHz 60MHz ,
 1 , XGA
 2 (DLCK)
 65MHz 32.5MHz (10)
 1 (Odd Data, Even Data) (Odd Data, Even Data) n (D1 D
 n) (12) (14) (16) m
 (G1 Gm) (10)
 (D1 Dn) (DLCK)
 2 1 (b) (DLCK1 : a)
 2 (b) (Odd Data : d) (Even Data : e) 2 (DL
 CK2 : c) port) " "6 " 2 (d,e)가 "2 (

가 8
 , 2 (10) 48 (48bit line=2port×3(R,G,B)×8bit)
 가 가 (HIGH → LOW) (10)
 가 UXGA 16
 0MHz "2 " 1
 80MHz
 (18) 1 4
 4
 3 4
 3 1 (16) n 2
 3 b,c 1 (Data1 Data1024)
 3 e,f,g,h 4
 (DLCK : a) 2 (SSC : d) 가 1/2 , UXGA

[illegible]

(30) (20) 2 (22)가
(D1 D5) (30)
2 (D6 D10) , 1
(32) (34) 가 (20)가
LVDS/TMDS (20) (Mixing) (20) (Odd Data, Even Data)
1 2 (22)
(D1 D5,D6 D10) (22) (24) 1 2 (26)
m (G1 Gm) (20) 가 (D1 D5,D6 D10)
1 2 (22) 2 가
2 1 2 (D1 D5,D6 D10) (D1 D10)
(20) (36)
(36) (28) (D1 D10) , 2 가
2 가 10 2 (20) (Gsp)
(24) () , (24)
(DL) 가 (Clc) (R), (G) (B)
(Dclk) (22) (20) (22) (Dclk) (V Y) (R), (G) (B)
(22) (V Y) , 1 ()
DL) 5 4 , (20) (28) b (SSC1)
5 5 , 2 (SSP1) 1 (SSC2)
2 2 1 2 (D1 D5) (SSP2) 2
2 2 (D6 D10) 1 2 (DLCK) 1/2
가 (28) (D1 D5) 2 (D6 D10)
) 2 (Double Edge) 2
가 (0,1) (28) 1 (SSP1) 1
(SSC1) 1 (D1 D5) (SSP2)
(28) 2 (800,801)가 2 (D6 D10)
2 (SSC2) (2,3) 1 2 (SSC1) (802,803) 2 (SSC2)
(D1 D5) 2 (D6 D10)
(D1 D5,D6 D10) , 4
6 , 7 6 4
6 7 , (40) (D1,D3,...)
(D2,D4,...)

1 (20) (SSP1) 1 (28) (SSC1) 2 (SSP2) 2
(D1,D3,...) (D2,D4,...) (SSC1,SSC2)
(SSC2) 1 2
1/2 (0,1)가 (28) 1 (SSP1) 1
2 (SSC1) (28) 2 (D1,D3,...) (D2,D4,...)
(SSP2) 2 (SSC2) (160,161)가 2 (D2,D4,...)
4,...) 2 (2,3)가 1 (SSC1) (162,163)가 2 (SSC2)
(D1,D3,...) (D2,D4,...) (40)
, , 가 가
가

(57)

1 2

1

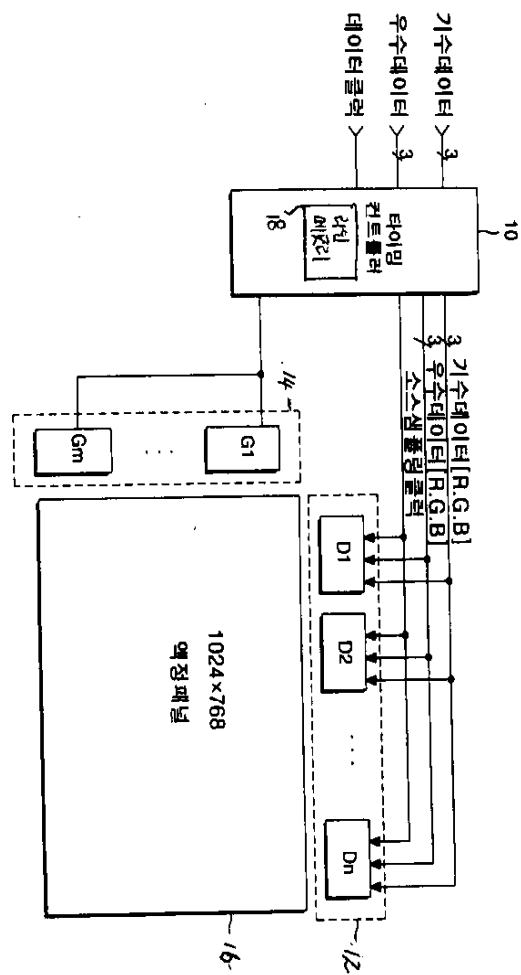
6.

5

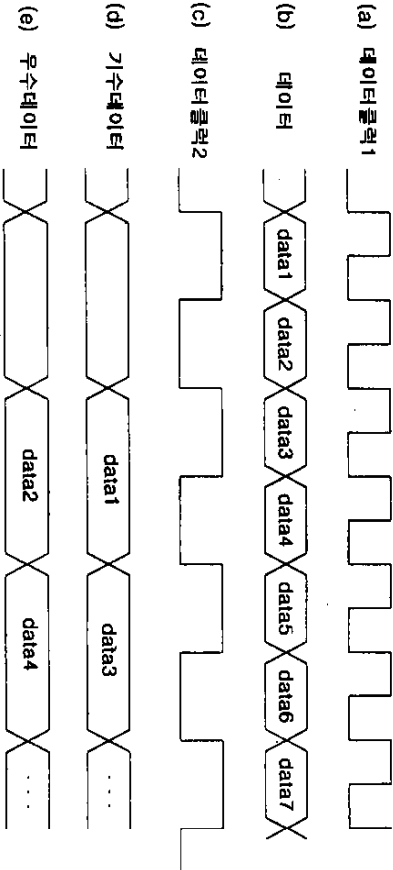
7.

5

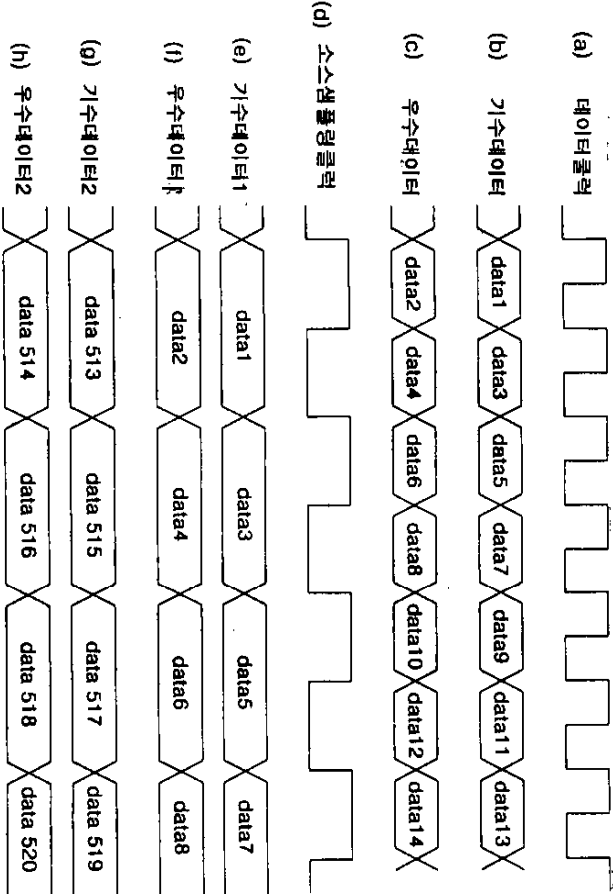
1



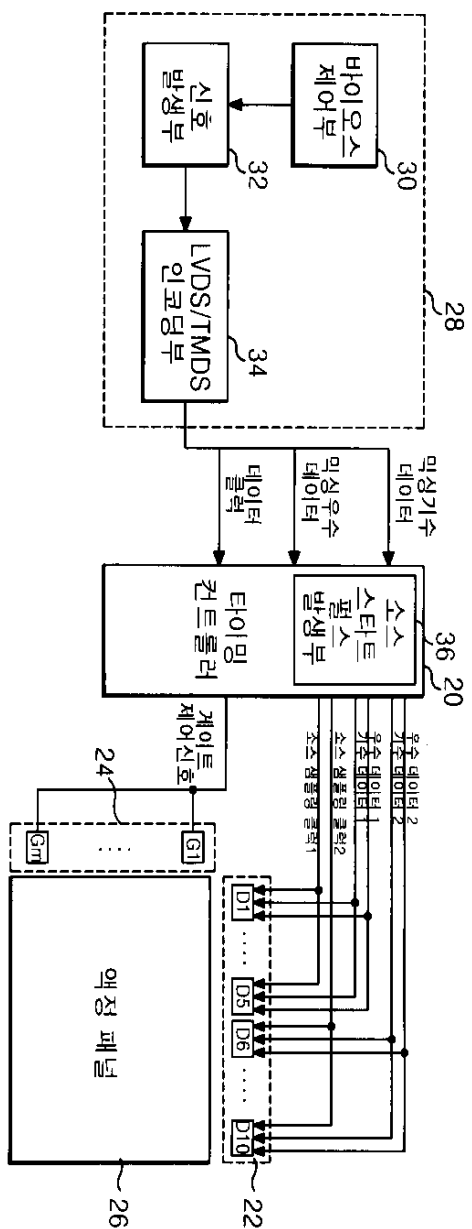
2



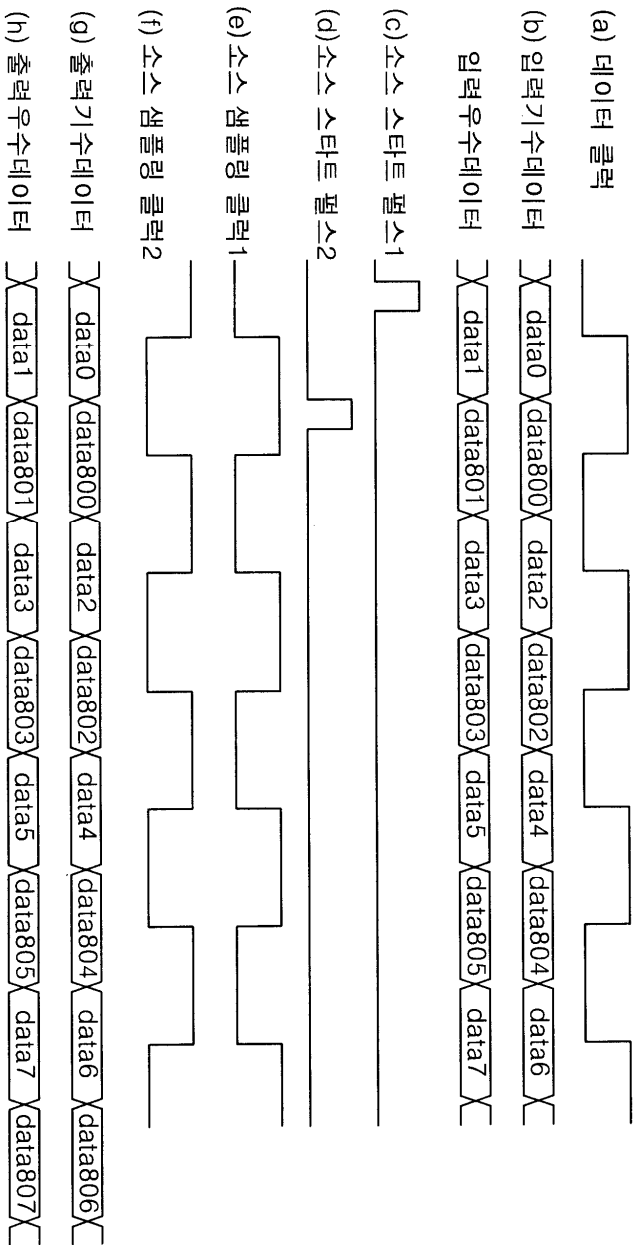
3

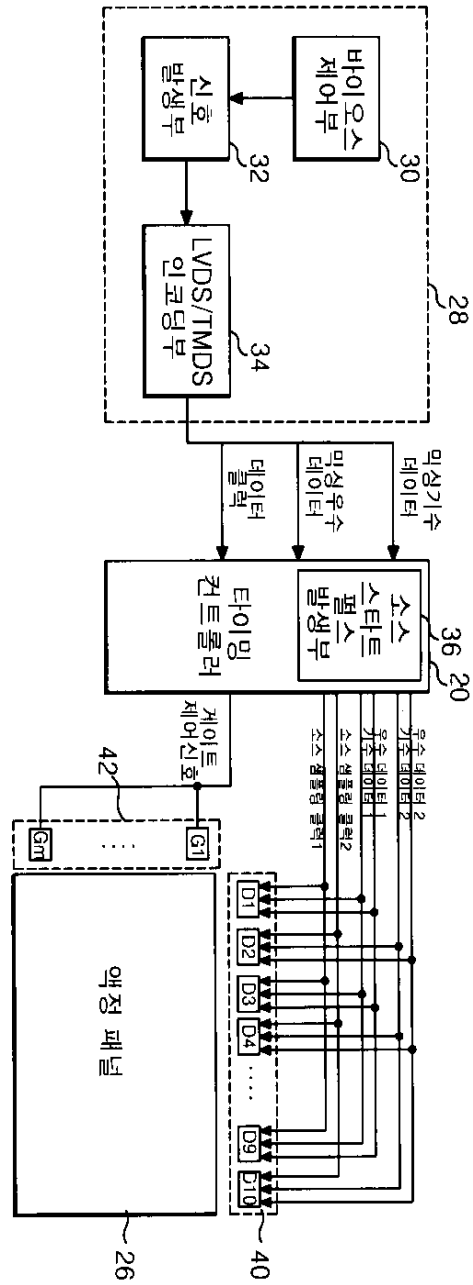


4

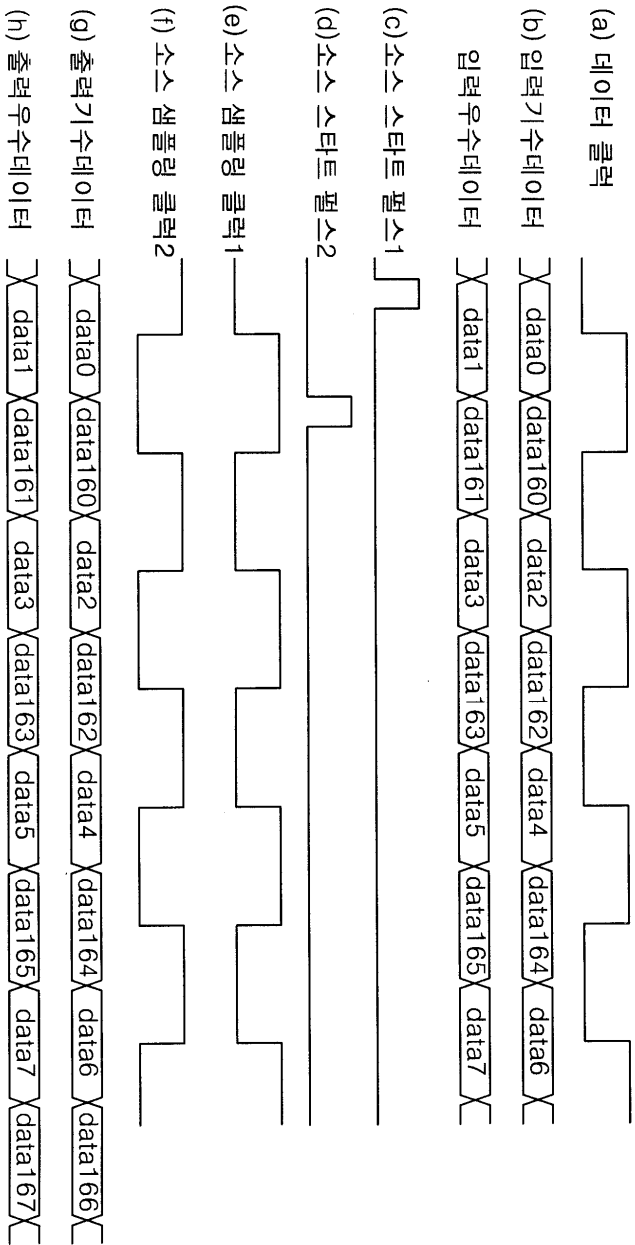


5





7



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR100415620B1	公开(公告)日	2004-01-24
申请号	KR1020010085228	申请日	2001-12-26
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG HONGSUNG		
发明人	SONG,HONGSUNG		
IPC分类号	G09G3/36		
代理人(译)	KIM , YOUNG HO		
其他公开文献	KR1020030054815A		
外部链接	Espacenet		

摘要(译)

目的：提供一种LCD及其驱动方法，通过接收来自数字视频卡的混合数据，处理4端口数据并降低功耗，而无需在定时控制器内使用行存储器。组成：LCD包括源起始脉冲发生部分（36），数据驱动器（22）和时序控制器（20）。源起始脉冲发生部分从外部视频驱动部分接收两个像素数据，将两个像素数据分成多个组，并且将多个组交替输出到不同时间点。数据驱动器连接到源起始脉冲发生部分和LCD面板，并包括n个数字IC以驱动LCD面板。时序控制器连接到源起始脉冲发生部分和数据驱动器，以便从外部接收数据时钟，产生第一数据时钟，在每个周期的上升沿输出两个像素数据到数据驱动器。第一数据时钟产生第二数据时钟，在第二数据时钟的每个周期的上升沿将两像素数据输出到数据驱动器。

