



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.
G02F 1/1339 (2006.01)

(11) 공개번호 10-2007-0070516
(43) 공개일자 2007년07월04일

(21) 출원번호 10-2005-0133140
(22) 출원일자 2005년12월29일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 박소연
경기 수원시 영통구 망포동 355-12번지 301호
성병훈
서울특별시 강서구 염창동 삼성하나로아파트 101동 201호
서봉성
경기 용인시 구성읍 보정리 삼성명가타운아파트 104동 301호

(74) 대리인 박영우

전체 청구항 수 : 총 24 항

(54) 표시패널 및 이의 제조방법

(57) 요약

액정불량을 방지하기 위한 표시패널 및 이의 제조방법이 개시된다. 표시패널은 제1 기판, 제2 기판, 액정층, 실라인 및 외부 스페이서를 포함한다. 제1 기판은 복수의 박막 트랜지스터들이 형성된 표시영역 및 표시영역의 외곽을 감싸는 주변영역으로 이루어진다. 제2 기판은 제1 기판과 대향한다. 액정층은 제1 및 제2 기판 사이에 개재된 액정들로 이루어진다. 실라인은 주변영역에 대응되도록 제1 및 제2 기판 사이에 형성되어, 액정들을 밀봉한다. 외부 스페이서들은 실라인으로부터 중심방향으로 소정거리 이격된 주변영역에 형성되어, 액정들의 이동을 억제한다. 이와 같이, 주변영역에 외부 스페이서들을 배치시킴으로써, 액정이 외곽으로 이동하는 것을 억제할 수 있고, 그 결과 액정이 실라인에 의해 오염되는 것을 방지할 수 있다.

대표도

도 2

특허청구의 범위

청구항 1.

복수의 박막 트랜지스터들이 형성된 표시영역 및 상기 표시영역의 외곽을 감싸는 주변영역으로 이루어진 제1 기판;

상기 제1 기판과 대향하는 제2 기판;

상기 제1 및 제2 기관 사이에 개재된 액정들로 이루어진 액정층; 및

상기 주변영역에 대응되도록 상기 제1 및 제2 기관 사이에 형성되어, 상기 액정들을 밀봉하는 실라인; 및

상기 실라인으로부터 내측방향으로 소정거리 이격된 주변영역에 형성되어, 상기 액정들의 이동을 억제하는 복수의 외부 스페이서들을 포함하는 것을 특징으로 하는 표시패널.

청구항 2.

제1항에 있어서, 상기 외부 스페이서들은 상기 주변영역을 따라 페루프를 형성하는 것을 특징으로 하는 표시패널.

청구항 3.

제2항에 있어서, 상기 외부 스페이서들은 소정의 개수로 그룹화되어 복수의 단위블럭들을 형성하고, 상기 단위블럭들이 상기 주변영역을 따라 상기 페루프를 형성하는 것을 특징으로 하는 표시패널.

청구항 4.

제3항에 있어서, 상기 단위블럭은 4개의 외부 스페이서들로 이루어진 것을 특징으로 하는 표시패널.

청구항 5.

제3항에 있어서, 상기 단위블럭들은 상기 주변영역을 따라 복수의 페루프들을 형성하는 것을 특징으로 하는 표시패널.

청구항 6.

제5항에 있어서, 상기 페루프들 중 어느 하나의 페루프에 배치된 단위블럭들은 상기 어느 하나의 페루프와 인접하는 다른 페루프에 배치된 단위블럭들의 사이에 형성된 것을 특징으로 하는 표시패널.

청구항 7.

제1항에 있어서, 상기 외부 스페이서는 구 형상을 갖는 것을 특징으로 하는 표시패널.

청구항 8.

제7항에 있어서, 상기 외부 스페이서의 지름은 3um ~ 5um 의 범위를 갖는 것을 특징으로 하는 표시패널.

청구항 9.

제1항에 있어서, 상기 외부 스페이서는 고분자 유기물질들을 포함하는 것을 특징으로 하는 표시패널.

청구항 10.

제1항에 있어서, 상기 외부 스페이서는 다이비닐 벤젠(Divinyl Benzene)을 포함하는 것을 특징으로 하는 표시패널.

청구항 11.

제1항에 있어서, 상기 외부 스페이서들은 상기 실라인으로부터 8um ~ 10um의 범위로 이격된 것을 특징으로 하는 표시패널.

청구항 12.

제1항에 있어서, 상기 표시영역과 대응되는 위치에 형성되어, 상기 제1 및 제2 기관의 사이를 소정의 셀갭으로 유지시키는 복수의 내부 스페이서들을 더 포함하는 것을 특징으로 하는 표시패널.

청구항 13.

제12항에 있어서, 상기 내부 스페이서들은 상기 박막 트랜지스터들과 대응되는 위치에 형성된 것을 특징으로 하는 표시패널.

청구항 14.

제12항에 있어서, 상기 내부 스페이서들은 소정의 개수로 그룹화되어 복수의 단위블럭들을 형성하고, 상기 단위블럭들은 상기 표시영역에 매트릭스 형태로 배치된 것을 특징으로 하는 표시패널.

청구항 15.

표시영역 및 상기 표시영역의 외곽을 감싸는 주변영역으로 이루어진 제1 기관 중 상기 표시영역에 내부 스페이서들을 배치시키고, 상기 주변영역에 외부 스페이서들을 배치시키는 단계;

상기 제1 기관의 주변영역에 상기 외부 스페이서들로부터 외곽으로 소정거리 이격되어 실라인을 형성하는 단계;

상기 제1 기관과 다른 제2 기관 상에 액정을 적하하는 단계; 및

상기 제1 및 제2 기관을 서로 결합하는 단계를 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 16.

제15항에 있어서, 상기 내부 스페이서들 및 상기 외부 스페이서들을 배치시키는 단계는

상기 표시영역과 대응되는 위치에 형성된 내부 수납홈들 및 상기 주변영역과 대응되는 위치에 형성된 외부 수납홈들을 구비하는 인쇄판을 준비하는 단계;

상기 내부 수납홈들에 상기 내부 스페이서들을 채우고, 상기 외부 수납홈들에 상기 외부 스페이서들을 채우는 단계;

인쇄롤러를 상기 인쇄판 상에서 회전시켜 상기 인쇄롤러의 표면에 상기 내부 스페이서들 및 상기 외부 스페이서들을 부착시키는 단계; 및

상기 인쇄롤러를 회전시켜 상기 내부 스페이서들 및 상기 외부 스페이서들을 상기 제1 기판 상에 배치시키는 단계를 포함하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 17.

제16항에 있어서, 상기 각 외부 수납홈에는 4개의 외부 스페이서들이 채워지는 것을 특징으로 하는 표시패널의 제조방법.

청구항 18.

제16항에 있어서, 상기 각 내부 수납홈에는 7개 내지 8개의 내부 스페이서들이 채워지는 것을 특징으로 하는 표시패널의 제조방법.

청구항 19.

제16항에 있어서, 상기 외부 수납홈들은 상기 주변영역을 따라 페루프를 형성하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 20.

제16항에 있어서, 상기 외부 수납홈들은 상기 주변영역을 따라 복수의 페루프들을 형성하는 것을 특징으로 하는 표시패널의 제조방법.

청구항 21.

제20항에 있어서, 상기 페루프들 중 어느 하나의 페루프에 배치된 외부 수납홈들은 상기 어느 하나의 페루프와 인접하는 다른 페루프에 배치된 외부 수납홈들의 사이에 형성된 것을 특징으로 하는 표시패널의 제조방법.

청구항 22.

제16항에 있어서, 상기 외부 수납홈의 지름은 16um ~ 19um의 범위를 갖는 것을 특징으로 하는 표시패널의 제조방법.

청구항 23.

제16항에 있어서, 상기 내부 수납홈의 지름은 21um ~ 25um의 범위를 갖는 것을 특징으로 하는 표시패널의 제조방법.

청구항 24.

제15항에 있어서, 상기 외부 스페이서 및 상기 내부 스페이서의 표면에는 열 경화성 잉크가 도포된 것을 특징으로 하는 표시패널의 제조방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 표시패널 및 이의 제조방법에 관한 것으로, 보다 상세하게는 액정불량을 방지하기 위한 표시패널 및 이의 제조방법에 관한 것이다.

대표적인 평판 표시장치인 액정 표시장치(liquid crystal display)는 액정(liquid crystal)을 이용하여 영상을 표시한다. 상기 액정 표시장치는 다른 표시장치에 비해 두께가 얇고 무게가 가벼우며, 소비전력이 적고, 낮은 구동전압을 갖는 장점을 갖는다.

상기 액정 표시장치(liquid crystal display)는 액정의 광투과율을 이용하여 영상을 표시하는 액정 표시패널(liquid crystal display panel) 및 상기 액정 표시패널의 하부에 배치되어 상기 액정 표시패널로 광을 제공하는 백라이트 어셈블리(back-light assembly)를 포함한다.

상기 액정 표시패널은 스위칭(switching) 소자인 박막 트랜지스터(thin film transistor)가 형성된 어레이 기판과, 상기 어레이 기판과 마주보며 배치되며 컬러필터가 형성된 컬러필터 기판과, 상기 어레이 기판 및 상기 컬러필터 기판 사이에 개재된 액정층을 구비한다. 이때, 상기 액정 표시패널은 영상이 표시되는 표시영역 및 상기 표시영역의 주변에 형성되어 영상이 표시되지 않는 주변영역으로 구분된다.

상기 액정 표시패널은 상기 어레이 기판 및 상기 컬러필터 기판을 결합시키며, 상기 액정층에 형성된 액정을 밀봉하는 실라인을 더 포함한다. 상기 실라인은 상기 어레이 기판 및 상기 컬러필터 기판 사이에 개재되며, 상기 주변영역 상에 형성된다.

일반적으로, 상기 액정층을 형성하는 방법에는 액정 주입방식 및 액정 적하방식이 있다. 상기 액정 주입방식은 진공상태에서 모세관 현상에 의해 상기 두 기판 사이로 상기 액정을 주입하는 방식을 의미한다.

반면, 상기 액정 적하방식은 상압에서 상기 두 기판 중 어느 한 기판에 상기 실라인을 도포하고, 다른 한 기판에 상기 액정을 적하(dropping)한 후, 진공상태에서 상기 두 기판을 결합(assembling)하는 방식을 의미한다. 이러한 액정 적하방식은 상기 액정 주입방식에 비해 매우 짧은 공정시간 내에 이루어지는 장점을 가지므로, 상기 액정층을 형성하는 방법으로 최근에 주로 사용된다.

상기 액정이 상기 두 기판 중 어느 한 기판으로 적하될 때, 일반적으로 고밀도의 액정이 묻쳐있는 액정묻치를 여러 곳에 적하한다. 상기 액정묻치는 상기 두 기판이 결합된 후, 사방으로 퍼짐에 따라 상기 액정층을 형성한다. 이때, 외곽부위에 적하된 액정묻치의 액정은 결국 상기 실라인까지 퍼지게 되어 맞게 된다.

그러나, 상기 실라인이 완전히 경화(curing)되기 전에, 상기 액정묻치의 액정이 상기 실라인과 맞닿을 경우, 상기 실라인에 의해 상기 액정이 오염된다. 이러한 액정의 오염은 테두리 얼룩 및 이물질 생성 등의 문제점을 유발하여, 영상의 표시품질을 저하시킨다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 기술적 과제는 이러한 종래의 문제점을 해결하기 안출된 것으로, 본 발명의 목적은 액정이 외곽으로 이동하는 것을 억제하여 액정불량을 방지하는 표시패널을 제공하는 것이다.

본 발명의 다른 목적은 상기 표시기판을 제조하기 위한 방법을 제공하는 것이다.

발명의 구성

상기한 본 발명의 목적을 달성하기 위한 일 실시예에 따른 표시패널은 제1 기판, 제2 기판, 액정층, 실라인 및 외부 스페이서를 포함한다.

상기 제1 기판은 복수의 박막 트랜지스터들이 형성된 표시영역 및 상기 표시영역의 외곽을 감싸는 주변영역으로 이루어진다. 상기 제2 기판은 상기 제1 기판과 대향한다. 상기 액정층은 상기 제1 및 제2 기판 사이에 개재된 액정들로 이루어진다. 상기 실라인은 상기 주변영역에 대응되도록 상기 제1 및 제2 기판 사이에 형성되어, 상기 액정들을 밀봉한다. 상기 외부 스페이서들은 상기 실라인으로부터 중심방향으로 소정거리 이격된 주변영역에 형성되어, 상기 액정들의 이동을 억제한다.

상기한 본 발명의 다른 목적을 달성하기 위한 일 실시예에 따른 표시패널의 제조방법은 표시영역 및 상기 표시영역의 외곽을 감싸는 주변영역으로 이루어진 제1 기판 중 상기 표시영역으로 내부 스페이서들을 배치시키고, 상기 주변영역으로 외부 스페이서들을 배치시키는 단계와, 상기 제1 기판의 주변영역에 상기 내부 스페이서들로부터 외곽으로 소정거리 이격되어 실라인을 형성하는 단계와, 상기 제1 기판과 다른 제2 기판 상에 액정을 적하하는 단계와, 상기 제1 및 제2 기판을 서로 결합하는 단계를 포함한다.

이때, 상기 내부 스페이서들 및 상기 외부 스페이서들을 배치시키는 단계는 상기 표시영역과 대응되는 위치에 형성된 내부 수납홈들 및 상기 주변영역과 대응되는 위치에 형성된 외부 수납홈들을 구비하는 인쇄판을 준비하는 단계와, 상기 내부 수납홈들에 상기 내부 스페이서들을 채우고, 상기 외부 수납홈들에 상기 외부 스페이서들을 채우는 단계와, 인쇄롤러를 상기 인쇄판 상에서 회전시켜 상기 인쇄롤러의 표면에 상기 내부 스페이서들 및 상기 외부 스페이서들을 부착시키는 단계와, 상기 인쇄롤러를 회전시켜 상기 내부 스페이서들 및 상기 외부 스페이서들을 상기 제1 기판 상에 배치시키는 단계를 포함한다.

이러한 본 발명에 따르면, 주변영역에 외부 스페이서들을 배치시킴으로써, 액정이 외곽으로 이동하는 것을 억제할 수 있고, 그 결과 액정이 실라인에 의해 오염되는 것을 방지할 수 있다.

이하, 첨부한 도면들을 참조하여, 본 발명의 바람직한 실시예들을 보다 상세하게 설명하기로 한다.

<표시패널의 제1 실시예>

도 1은 본 발명의 제1 실시예에 따른 표시패널을 도시한 사시도이다.

도 1을 참조하면, 본 실시예에 의한 표시패널(400)은 제1 기판(100), 제2 기판(200) 및 액정층(300)을 포함하고, 광을 이용하여 영상을 외부로 표시한다.

제1 기판(100)은 매트릭스(matrix) 형태로 배치된 복수의 화소전극(pixel electrode)들, 상기 각 화소전극에 구동전압을 인가하는 박막 트랜지스터(Thin Film Transistor)들, 상기 박막 트랜지스터들을 각각 작동시키기 위한 신호선(signal line)들을 포함한다.

제2 기판(200)은 제1 기판(100)과 마주보도록 배치된다. 제2 기판(200)은 제1 기판(200)의 전면에 배치되며 투명하면서 도전성인 공통전극(common electrode) 및 상기 화소전극들과 마주보는 곳에 배치된 컬러필터(color filter)들을 포함한다.

상기 컬러필터들은 백색광 중 적색광을 선택적으로 통과시키는 적색 컬러필터, 백색광 중 녹색광을 선택적으로 통과시키는 녹색 컬러필터 및 백색광 중 청색광을 선택적으로 통과시키는 청색 컬러필터들을 포함한다.

액정층(300)은 제1 기판(100) 및 제2 기판(200)의 사이에 개재되며, 상기 화소전극 및 상기 공통전극의 사이에 형성된 전기장에 의하여 재배열된다. 재배열된 액정층(300)은 외부에서 인가된 광의 광투과율을 조절하고, 광투과율이 조절된 광은 상기 컬러필터들을 통과함으로써 영상이 표시된다.

도 2는 도 1의 I-I'라인을 따라서 절단한 단면도이고, 도 3은 도 1의 표시패널 중 제2 기판을 도시한 평면도이고, 도 4는 도 3의 'A'부분을 확대해서 도시한 평면도이다.

도 2 및 도 3을 참조하면, 본 실시예에 의한 표시패널(400)은 제1 기판(100), 제2 기판(200), 액정층(300) 및 실라인(350)을 포함한다.

우선, 제1 기판(100)에 대하여 설명하면, 제1 기판(100)은 제1 투명기판(110), 게이트 배선(미도시), 데이터 배선(미도시), 스토리지 배선(미도시), 게이트 절연막(120), 박막 트랜지스터(TFT), 보호막(130) 및 화소전극(140)을 포함한다. 이때, 제1 기판(100)은 영상이 표시되는 표시영역(AR1) 및 표시영역(AR1)의 외곽에 형성된 주변영역(AR2)으로 구분될 수 있다.

제1 투명기판(110)은 플레이트 형상을 갖고, 투명한 물질로 이루어진다. 제1 투명기판(110)은 예를 들면, 유리(Glass), 석영(Quartz), 사파이어(Sapphire) 또는 폴리에스테르(Polyester), 폴리아크릴레이트(Poly acrylate), 폴리카보네이트(Poly carbonate), 폴리에테르케톤(Poly ether ketone) 등의 투명한 합성수지로 이루어진다.

제1 투명기판(110) 상에는 제1 방향으로 복수의 게이트 배선(미도시)들이 형성되고, 상기 제1 방향과 교차되는 제2 방향으로 복수의 데이터 배선(미도시)들이 형성된다. 이때, 상기 제1 방향은 상기 제2 방향과 수직한 방향인 것이 바람직하다. 복수의 스토리지 배선(미도시)들은 상기 게이트 배선들과 평행하게 형성된다.

게이트 절연막(120)은 상기 게이트 배선 및 상기 스토리지 배선을 덮도록 상기 제1 투명기판(110) 상에 형성된다. 게이트 절연막(120)은 일례로, 산화 실리콘 또는 질화 실리콘 등의 투명한 절연성 물질로 이루어진다. 이때, 상기 게이트 배선은 게이트 절연막(120)의 하부에 형성되는 반면, 상기 데이터 배선은 게이트 절연막(120)의 상부에 형성된다. 그로 인해, 상기 게이트 배선 및 데이터 배선은 서로 전기적으로 절연된다.

상기 게이트 배선들 및 상기 데이터 배선들이 서로 수직하게 교차됨에 따라, 제1 기판(100)의 표시영역(AR1) 상에는 복수의 단위화소(pixel)들이 정의된다. 상기 각 단위화소 내에는 박막 트랜지스터(TFT) 및 화소전극(140)이 형성된다.

박막 트랜지스터(TFT)는 상기 각 단위화소 내에 형성되며, 게이트 전극(G), 소스 전극(S), 드레인 전극(D), 액티브층(A) 및 오믹콘택층(O)을 포함한다.

구체적으로 예를 들면, 게이트 전극(G)은 상기 게이트 배선으로부터 상기 제2 방향으로 연장되어 제1 투명기판 상에 형성된다. 소스 전극(S)은 상기 데이터 배선으로부터 상기 제1 방향으로 연장되어, 게이트 전극(G)의 일부와 겹치도록 형성된다. 드레인 전극(D)은 소스 전극(S)과 마주보도록 소스 전극(S)으로부터 소정거리 이격되어 형성되고, 게이트 전극(G)의 일부와 겹치도록 형성된다. 드레인 전극(D)은 콘택홀(132)을 통해 화소전극(140)과 전기적으로 연결된다. 액티브층(A)은 게이트 전극(G)과, 소스 전극(S) 및 드레인 전극(D) 사이에 형성되며, 게이트 전극(G)을 커버하도록 형성된다. 오믹콘택층(O)은 액티브층(A)과 소스 전극(S)의 사이 및 액티브층(A)과 드레인 전극(D)의 사이에 형성된다.

보호막(130)은 박막 트랜지스터(TFT)를 덮도록 기판 전면에 형성되어, 박막 트랜지스터(TFT)를 외부의 열이나 습기로부터 보호한다. 이때, 상기 각 단위화소 내로 길게 연장된 드레인 전극(D)의 상부에는 보호막(130)의 일부가 개구되어 콘택홀(132)이 형성된다.

화소전극(140)은 상기 각 단위화소 내에 형성되며, 투명하면서 도전성 물질로 이루어진다. 화소전극(140)은 박막 트랜지스터(TFT)의 드레인 전극(D)과 콘택홀(132)에 의해 전기적으로 연결되고, 박막 트랜지스터(TFT)로부터 구동전압을 인가받아 충전된다. 이렇게 충전된 화소전극(140)은 상기 스토리지 배선에 의해 상기 구동전압이 소정 시간동안 유지된다.

화소전극(140)은 일례로, 산화주석인듐 박막(Indium Tin Oxide film, ITO), 산화아연인듐 박막(Indium Zinc Oxide film, IZO), 아몰퍼스 산화주석인듐 박막(amorphous Indium Tin Oxide film, a-ITO) 등을 노광 및 식각 공정에 의하여 패터닝(patterning)되어 형성된다.

이어서, 제2 기판(200)에 대하여 설명하면, 제2 기판(200)은 제1 기판(100)과 대향하도록 배치된다. 제2 기판(200)은 제1 기판(100)과 마찬가지로, 표시영역(AR1) 및 주변영역(AR2)으로 구분된다.

제2 기판(200)은 제2 투명기판(210), 차광막(black matrix), 컬러필터(240), 평탄화막(250), 공통전극(260) 및 복수의 스페이서(270)들을 포함한다. 여기서, 상기 차광막은 내부 차광막(220) 및 외부 차광막(230)을 포함한다.

제2 투명기판(210)은 플레이트 형상을 갖고, 투명한 물질로 이루어진다. 제2 투명기판(210)은 제1 투명기판(110)과 동일한 재질로 이루어지는 것이 바람직하다.

내부 차광막(220)은 제2 투명기관(210)의 표시영역(AR1)의 일부에 형성되어 광의 이동을 차단한다. 내부 차광막(220)은 제1 기관(100)의 게이트 배선, 데이터 배선, 스토리지 배선 및 박막 트랜지스터(TFT) 등과 대응되도록 제2 투명기관(210) 상에 형성되어, 상기한 구성요소들이 외부에서 식별되지 않도록 광의 이동을 차단한다. 내부 차광막(220)은 일례로, 불투명한 무기물질로 이루어지며, 바람직하게 크롬(Cr)으로 이루어진다.

외부 차광막(230)은 제2 투명기관(210)의 주변영역(AR2)에 형성되어 광의 이동을 차단한다. 외부 차광막(230)은 내부 차광막(220)과 동일한 물질로 이루어지는 것이 바람직하다. 외부 차광막(230)은 주변영역(AR2)을 따라 형성되어 페루프(close loop)를 이루고, 외부 차광막(230)의 폭은 2mm ~ 3mm의 범위를 갖는 것이 바람직하다.

컬러필터(240)는 내부 차광막(220)을 덮도록 제2 투명기관(210)의 표시영역(AR1)에 형성된다. 컬러필터(240)에는 일례로, 적색 컬러필터, 녹색 컬러필터 및 청색 컬러필터 등이 있다.

평탄화막(250)은 컬러필터(240) 및 외부 차광막(230)을 덮도록 제2 투명기관(210)의 전 영역에 형성된다. 평탄화막(250)은 컬러필터(240) 및 외부 차광막(230) 등에 의해 울퉁불퉁한 표면을 평탄화시킨다. 평탄화막(250)은 일례로, 투명한 유기물질로 이루어진다.

공통전극(260)은 평탄화막(250) 상에 형성된다. 공통전극(260)은 투명한 도전성 물질로 이루어지며, 일례로, 산화주석인듐 박막(Indium Tin Oxide film, ITO), 산화아연인듐 박막(Indium Zinc Oxide film, IZO), 아몰퍼스 산화주석인듐 박막(amorphous Indium Tin Oxide film, a-ITO)으로 이루어진다. 공통전극(260)은 외부로부터 공통전압이 인가되어 화소전극(140)과의 사이에서 전기장을 형성시킨다.

스페이서(spacer, 270)들은 제1 및 제2 기관(100, 200)의 사이에 배치되어 제1 및 제2 기관(100, 200) 사이의 셀갭(cell gap)을 유지시킨다. 스페이서(270)들은 내부 차광막(220)과 대응되는 위치에 형성된 내부 스페이서(272)들 및 외부 차광막(230)과 대응되는 위치에 형성된 외부 스페이서(274)들을 포함한다. 스페이서(270)들에 대한 보다 자세한 내용은 후술하기로 한다.

액정층(300)은 제1 및 제2 기관(100, 200)의 사이에 개재되며, 인가된 전기장에 의해 재배열되는 액정으로 이루어진다. 구체적으로, 액정층(300)은 제1 기관(100)의 화소전극(140) 및 제2 기관(200)의 공통전극(260)의 사이에 형성된 전기장에 의하여 재배열된다.

실라인(350)은 제1 및 제2 기관(100, 200)의 사이에 개재되며, 제2 투명기관(210)의 주변영역(AR2)과 대응되는 위치에 형성되어 페루프를 이룬다. 실라인(350)은 외부 스페이서(274)들로부터 외곽방향으로 소정거리(I), 예를 들어 8um ~ 10um의 범위로 이격되어 형성된다. 실라인(350)의 폭은 1mm ~ 1.6mm의 범위를 갖는 것이 바람직하다.

실라인(350)은 일례로, 실런트(sealant)로 이루어지며, 제1 및 제2 기관(100, 200)의 사이를 서로 결합시킨다. 실라인(350)은 주변영역(AR2)의 최외곽에 형성되어, 제1 및 제2 기관(100, 200)의 사이에 개재된 액정이 외부로 유출되지 않도록 상기 액정을 밀봉한다.

도 2, 도 3 및 도 4를 참조하면, 본 실시예에 의한 스페이서(270)들은 내부 스페이서(272)들 및 외부 스페이서(274)들을 포함한다. 스페이서(270)들 각각은 구 형상을 갖는 것이 바람직하다. 즉, 각 내부 스페이서(272) 및 각 외부 스페이서(274)는 서로 동일한 구 형상을 갖는다. 각 스페이서(270)의 지름은 3um ~ 5um의 범위를 갖고, 약 4um인 것이 바람직하다. 스페이서(270)들 각각은 소정의 탄성력을 갖는 고분자 유기물질로 이루어지며, 일례로 다이비닐 벤젠(Divinyl Benzene)으로 이루어진다.

내부 스페이서(272)들은 내부 차광막(220)과 대응되도록 제1 및 제2 기관(100, 200) 사이에 배치된다. 내부 스페이서(272)들은 소정의 개수로 그룹화되어 복수의 단위블럭들을 형성하는 것이 바람직하고, 내부 스페이서(272)에 의한 단위블럭들은 표시영역(AR1)에 매트릭스 형태로 배치된다. 이때, 내부 스페이서(272)들은 7개 내지 8개로 그룹화되는 것이 바람직하다.

내부 스페이서(272)들은 제1 및 제2 기관(100, 200)의 사이에 배치됨에 따라, 제1 및 제2 기관(100, 200)은 어느 정도의 탄성을 갖으며 소정의 셀갭을 유지된다.

외부 스페이서(274)들은 외부 차광막(230)과 대응되도록 제1 및 제2 기판(100, 200) 사이에 배치된다. 외부 스페이서(274)들은 주변영역(AR2)을 따라 페루프를 형성한다. 이와 같이, 외부 스페이서(274)들이 페루프를 형성함에 따라, 제1 및 제2 기판(100, 200)의 사이에 개재된 액정이 외곽으로 이동하는 것을 억제할 수 있다.

여기서, 외부 스페이서(274)들은 서로 접촉함으로써 상기 페루프를 형성할 수도 있고, 소정간격 이격됨으로써 상기 페루프를 형성할 수도 있다. 외부 스페이서(274)들이 서로 접촉하여 상기 페루프를 형성할 경우는 외부 스페이서(274)들이 소정간격 이격되어 상기 페루프를 형성하는 경우보다 액정이 외곽으로 이동하는 것을 더욱 억제할 수 있다.

외부 스페이서(274)들은 소정의 개수로 그룹화되어 복수의 단위블럭들을 형성하는 것이 바람직하고, 외부 스페이서(274)에 의한 단위블럭들은 주변영역(AR2)에 페루프를 이루도록 배치된다. 이때, 상기 각 단위블럭은 4개의 외부 스페이서(274)들로 구성되는 것이 바람직하다.

여기서, 상기 단위블럭들은 서로 접촉함으로써 상기 페루프를 형성할 수도 있고, 소정간격 이격됨으로써 상기 페루프를 형성할 수도 있다. 상기 단위블럭들이 서로 접촉하여 상기 페루프를 형성할 경우는 상기 단위블럭들이 소정간격 이격되어 상기 페루프를 형성하는 경우보다 액정이 외곽으로 이동하는 것을 더욱 억제할 수 있다. 도면에서는 일례로, 소정간격으로 이격된 상기 단위블럭들을 도시하였다.

본 실시예에 따르면, 외부 스페이서(274)들이 주변영역(AR2)을 따라 페루프를 이루며 배치됨에 따라, 제1 및 제2 기판(100, 200) 사이에 개재된 액정이 외곽으로 이동하는 것을 억제하여, 덜 경화된 실라인(350)과 만나는 것을 방지할 수 있다. 그로 인해, 상기 액정이 덜 경화된 실라인(350)에 의해 오염되는 것을 방지할 수 있다.

본 실시예에 의한 표시패널(400)은 제2 기판(200)이 차광막 및 컬러필터를 포함하는 일반적인 구조를 갖는 것으로 도시되었으나, 이와 다르게 표시패널(400)은 제1 기판(100)이 차광막 및 컬러필터를 포함하는 COA(color filter on array)구조 및 그 외 다른 구조를 가질 수도 있다. 즉, COA(color filter on array)구조 및 그 외 다른 구조를 갖는 표시패널에 있어서도, 본 발명의 내용이 적용될 수 있다.

<표시패널의 제2 실시예>

도 5는 본 발명의 제2 실시예에 따른 표시패널 중 제2 기판의 일부를 발췌해서 도시한 평면도이다. 본 발명의 제2 실시예에 의한 표시패널은 스페이서들을 제외하면, 앞서 설명한 제1 실시예의 표시패널과 동일한 구성을 가짐으로 그 중복된 설명은 생략하기로 하며, 동일한 구성 요소에 대해서는 동일한 참조부호 및 명칭을 사용하기로 한다.

도 5를 참조하면, 본 실시예에 의한 스페이서(280)들은 내부 스페이서(282)들 및 외부 스페이서(284)들을 포함한다. 스페이서(280)들 각각은 구 형상을 갖는 것이 바람직하다. 각 스페이서(280)의 지름은 3 μ m ~ 5 μ m의 범위를 갖고, 약 4 μ m인 것이 바람직하다. 스페이서(280)들 각각은 소정의 탄성력을 갖는 고분자 유기물질로 이루어지며, 일례로 다이비닐 벤젠(Divinyl Benzene)으로 이루어진다.

내부 스페이서(282)들은 내부 차광막(220)과 대응되도록 제1 및 제2 기판(100, 200) 사이에 배치된다. 내부 스페이서(282)들은 소정의 개수로 그룹화되어 복수의 단위블럭들을 형성하는 것이 바람직하고, 내부 스페이서(282)에 의한 단위블럭들은 표시영역(AR1)에 매트릭스 형태로 배치된다. 이때, 내부 스페이서(272)들은 7개 내지 8개로 그룹화되는 것이 바람직하다.

내부 스페이서(282)들은 표시영역(AR1)에 대응되도록 제1 및 제2 기판(100, 200)의 사이에 배치됨에 따라, 제1 및 제2 기판(100, 200)은 어느 정도의 탄성을 갖으며 소정의 셀갯을 유지된다.

외부 스페이서(284)들은 외부 차광막(230)과 대응되도록 제1 및 제2 기판(100, 200) 사이에 배치된다. 외부 스페이서(284)들은 주변영역(AR2)을 따라 복수의 페루프들을 형성한다.

최외곽의 페루프에 배치된 스페이서(280)들은 실라인(350)으로부터 8 μ m ~ 10 μ m의 범위로 이격된 것이 바람직하다. 또한, 외부 스페이서(284)들이 형성하는 페루프의 개수는 액정흐름의 정도에 따라 변경될 수 있다. 즉, 상기 액정이 외곽으로 이동하는 것을 더욱 방지시키기 위해서는 상기 페루프의 개수를 증가시키고, 반면 상기 액정이 외곽으로 어느정도 이동시키기 위해서는 상기 페루프의 개수를 감소시킨다.

외부 스페이서(284)들은 소정의 개수로 그룹화되어 복수의 단위블럭들을 형성하는 것이 바람직하고, 외부 스페이서(284)에 의한 단위블럭들은 주변영역(AR2)에 복수의 페루프들을 이루도록 배치된다. 이때, 상기 페루프들 중 어느 하나의 페루프에 배치된 단위블럭들은 상기 페루프와 인접하는 다른 페루프에 배치된 단위블럭들의 사이, 즉 중간위치에 형성되는 것이 바람직하다.

예를 들어, 외부 스페이서(284)에 의한 단위블럭들은 내부 페루프 및 외부 페루프를 이루도록 배치된다. 이때, 외부 스페이서(284)들은 4개로 그룹화되는 것이 바람직하다. 또한, 상기 내부 페루프를 따라 배치된 단위블럭들은 상기 외부 페루프를 따라 배치된 단위블럭들의 사이에 배치되는 것이 바람직하다.

본 실시예에 따르면, 외부 스페이서(284)들이 주변영역(AR2)을 따라 복수의 페루프들을 이루며 배치됨에 따라, 제1 및 제2 기관(100, 200) 사이에 개재된 액정이 외곽으로 이동하는 것을 더욱 억제할 수 있다.

<표시패널의 제조방법의 실시예>

도 6 내지 도 13은 본 발명의 일 실시예에 따른 표시패널의 제조방법을 설명하기 위한 도면들이다. 이하, 상기 도면들을 이용하여 표시패널의 제조방법을 설명하기로 한다.

우선, 도 6은 본 실시예에 의한 표시패널을 제조할 때 사용되는 인쇄판을 도시한 평면도이고, 도 7은 도 6의 II-II' 선을 따라 절단한 단면도이다.

도 6 및 도 7을 참조하면, 수납홈(510)들을 구비하는 인쇄판(500)을 스테이지(10) 상에 배치시킨다. 구체적으로, 수납홈(510)들은 내부 수납홈(512)들 및 외부 수납홈(514)들을 포함한다. 이때, 인쇄판(500)은 표시영역(AR1) 및 표시영역(AR1)의 외곽을 감싸는 주변영역(AR2)으로 구분된다.

내부 수납홈(512)들은 인쇄판(500)의 표시영역(AR1)에 매트릭스 형태로 형성된다. 외부 수납홈(514)들은 인쇄판(500)의 주변영역(AR2)에 적어도 하나의 페루프를 이루며 형성된다.

도 8은 도 6의 인쇄판에 스페이서가 배치된 상태를 나타낸 단면도이고, 도 9는 도 8의 'B'부분을 확대해서 도시한 단면도이다.

도 8 및 도 9를 참조하면, 내부 수납홈(512)들 및 외부 수납홈(514)들에 복수의 스페이서(270)들을 채운다. 예를 들면, 각 내부 수납홈(512)에는 7개 내지 8개의 스페이서(270)들이 수납되고, 각 외부 수납홈(514)에는 4개의 스페이서(270)들이 수납된다. 이때, 내부 수납홈(512)에 수납된 스페이서(270)들을 내부 스페이서(272)들로 정의하고, 외부 수납홈(514)에 수납된 스페이서(270)들을 외부 스페이서(274)들로 정의한다.

내부 수납홈(512)의 깊이는 스페이서(270) 하나를 수납할 수 있는 정도의 깊이인 것이 바람직하고, 내부 수납홈(512)의 폭(L1)은 7개 내지 8개의 스페이서들이 수납되도록 21um ~ 25um의 범위를 갖는 것이 바람직하다. 외부 수납홈(514)의 깊이는 스페이서(270) 하나를 수납할 수 있는 정도의 깊이인 것이 바람직하고, 외부 수납홈(514)의 지름(L2)은 4개의 스페이서들이 수납되도록 16um ~ 19um의 범위를 갖는 것이 바람직하다.

한편, 내부 수납홈(512)들 및 외부 수납홈(514)들에 복수의 스페이서(270)들을 채울 때, 소정의 잉크(20)도 함께 채우는 것이 바람직하다. 즉, 내부 수납홈(512)들 및 외부 수납홈(514)들에 수납된 스페이서(270)들의 외표면에는 잉크(20)가 덮여진다. 이때, 잉크(20)는 소정의 점성을 갖고, 열에 의해 경화되는 성질을 갖는 것이 바람직하다. 예를 들어, 잉크(20)는 백색 잉크인 것이 바람직하고, 멜라민(welamine) 수지 또는 폴리에스테르(polyester) 수지로 이루어질 수 있다.

도 10은 인쇄판에 배치된 스페이서를 인쇄롤러의 표면에 부착시키는 단계를 설명하기 위한 단면도이다.

도 10을 참조하면, 인쇄롤러(30)를 회전시켜 인쇄롤러(30)의 표면에 스페이서(270)들을 부착시킨다. 즉, 인쇄롤러(30)를 인쇄판(500)의 표면과 맞닿도록 회전시켜, 수납홈(510)들로부터 인쇄롤러(30)의 표면에 스페이서(270)들을 부착시킨다. 이때, 스페이서(270)들의 표면에 형성된 잉크가 점성을 가짐에 따라, 스페이서(270)들은 인쇄롤러(30)의 표면에 쉽게 부착될 수 있다.

도 11은 인쇄롤러에 부착된 스페이서를 제2 기관 상에 배치시키는 단계를 설명하기 위한 단면도이다.

도 11을 참조하면, 인쇄롤러(30)를 회전시켜, 인쇄롤러(30)의 표면에 부착된 스페이서(270)들을 제2 기관(200) 상에 배치시킨다. 즉, 인쇄롤러(30)를 제2 기관(200)과 맞닿도록 회전시켜 인쇄롤러(30)의 표면에 부착된 스페이서(270)들을 제2 기관(200) 상에 부착시킨다. 이때, 스페이서(270)들의 표면에 형성된 잉크가 점성을 가짐에 따라, 스페이서(270)들은 제2 기관(200)의 표면에 쉽게 부착될 수 있다.

본 실시예에서는 스페이서(270)들이 인쇄롤러(30)에 의해 컬러필터가 형성된 제2 기관(200) 상에 배치되는 것을 일례로 설명하였으나, 이와 다르게 스페이서(270)들이 인쇄롤러에 의해 박막 트랜지스터가 형성된 제1 기관(100) 상에 배치될 수도 있다.

한편, 스페이서(270)들이 제2 기관(200) 상에 배치될 때, 내부 수납홈(512)에 수납된 내부 스페이서(272)들은 내부 차광막(220)의 상부에 배치되고, 외부 수납홈(514)에 수납된 외부 스페이서(274)들은 외부 차광막(230)의 상부에 배치된다.

도 12는 제2 기관 상에 실라인을 형성하는 단계를 설명하기 위한 단면도이다.

도 12를 참조하면, 제2 기관(200) 상에 실라인(350)을 형성한다. 실라인(350)은 주변영역(AR2)과 대응되는 위치에 형성되어 페루프를 이룬다. 실라인(350)은 외부 스페이서(274)들로부터 외곽방향으로 소정거리, 예를 들어 8um ~ 10um로 이격되어 형성된다. 실라인(350)은 실런트(sealant)로 이루어지며, 상기 실런트는 열에 의해 경화되는 물질이다.

한편, 도면으로 도시하지 않았지만, 제1 투명기관(110), 게이트 절연막(120), 박막 트랜지스터(TFT), 보호막(130) 및 화소전극(140)을 포함하는 제1 기관(100) 상으로는 복수의 액정몽치들을 적하한다. 이때, 상기 액정몽치는 다량의 액정이 묻쳐있는 상태를 의미한다. 여기서, 제1 기관(100) 상으로 실라인(350)을 형성하고, 제2 기관(200) 상으로 상기 액정몽치들을 적하할 수도 있다.

도 13은 제1 및 제2 기관을 결합하여 표시패널을 제조하는 단계를 설명하기 위한 단면도이다.

도 13을 참조하면, 제1 및 제2 기관(100, 200)을 서로 결합한다. 이때, 제2 기관(200) 상으로 적하된 액정몽치들은 제1 및 제2 기관(100, 200) 사이를 이동하여 액정층(300)을 형성한다. 실라인(350)은 제1 및 제2 기관(100, 200)을 서로 결합시키고, 액정층(300) 내의 액정이 외부로 유출되지 않도록 제1 및 제2 기관(100, 200)의 사이를 밀봉한다.

이어서, 결합된 제1 및 제2 기관(100, 200)으로 소정의 열을 인가하여 실런트(350)를 경화시킨다. 이때, 실런트(350)가 열경화될 때, 스페이서(270)들의 표면에 형성된 잉크(20)도 함께 경화될 수 있다. 그로 인해, 스페이서(270)들이 부착된 위치에 고정된다.

이상에서와 같이, 스페이서(270)들은 잉크(20)에 의해 인쇄판(500), 인쇄롤러(300), 제2 기관(200) 순으로 전사된다. 여기서, 잉크(20)는 인쇄판(500)보다 인쇄롤러(300)에 더 잘 접촉되고, 인쇄롤러(300)보다 제2 기관(200)에 더욱 더 잘 접촉되는 것이 바람직하다.

일반적으로, 실런트(350)가 경화되지 전에 액정과 맞닿을 경우, 액정이 오염되어 액정 불량 발생될 수 있다. 따라서, 본 실시예에 의하면, 외부 스페이서(274)들을 주변영역(AR2)과 대응되는 위치에 배치시킴에 따라, 적하된 액정이 외곽으로 이동하는 것을 억제할 수 있고, 그 결과 액정이 경화되지 않은 실런트(350)와 만나서 액정 오염이 발생하는 것을 방지할 수 있다.

발명의 효과

이와 같은 본 발명에 의하면, 외부 스페이서들이 주변영역을 따라 페루프를 이루며 배치됨에 따라, 제1 및 제2 기관 사이에 개재된 액정이 외곽으로 이동하는 것을 억제하여, 경화되지 않은 실라인과 만나는 것을 방지할 수 있다. 그로 인해, 액정이 실라인에 의해 오염되는 것을 방지함으로써, 표시패널의 표시품질을 보다 향상시킬 수 있다.

앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면의 간단한 설명

도 1은 본 발명의 제1 실시예에 따른 표시패널을 도시한 사시도이다.

도 2는 도 1의 I-I'라인을 따라서 절단한 단면도이다.

도 3은 도 1의 표시패널 중 제2 기관을 도시한 평면도이다.

도 4는 도 3의 'A'부분을 확대해서 도시한 평면도이다.

도 5는 본 발명의 제2 실시예에 따른 표시패널 중 제2 기관의 일부를 발췌해서 도시한 평면도이다.

도 6 내지 도 13은 본 발명의 일 실시예에 따른 표시패널의 제조방법을 설명하기 위한 도면들이다.

<도면의 주요 부분에 대한 부호의 설명>

100 : 제1 기관 200 : 제2 기관

220 : 내부 차광막 230 : 외부 차광막

240 : 컬러필터 250 : 평탄화막

260 : 공통전극 270 : 스페이서

272 : 내부 스페이서 274 : 외부 스페이서

284 : 액정퍼짐 방지부 300 : 액정층

350 : 실라인 400 : 표시패널

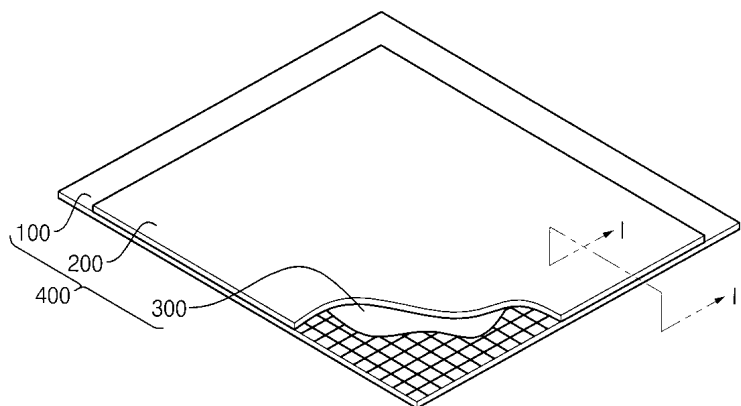
500 : 인쇄판 510 : 스페이서 수납홀

10 : 스테이지 20 : 스페이서 고정물질

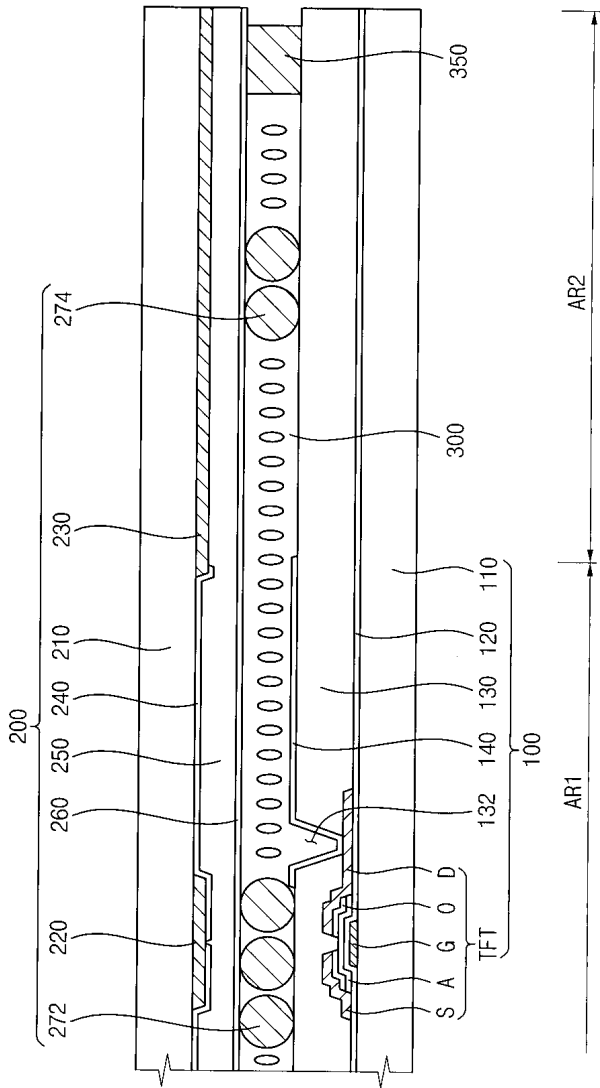
30 : 인쇄롤러

도면

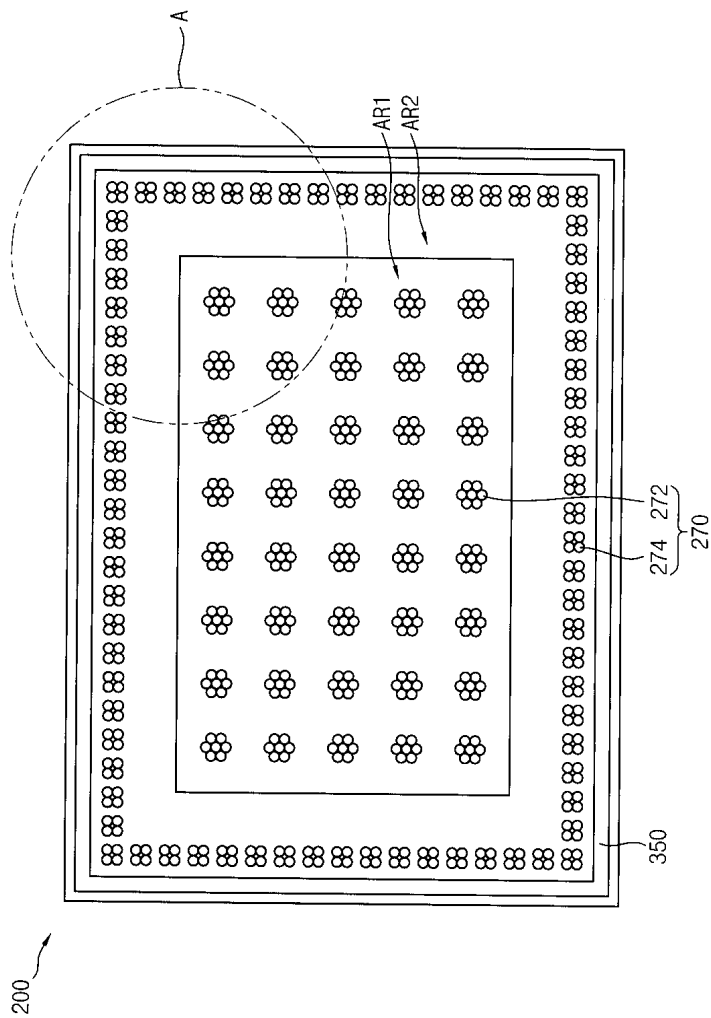
도면1



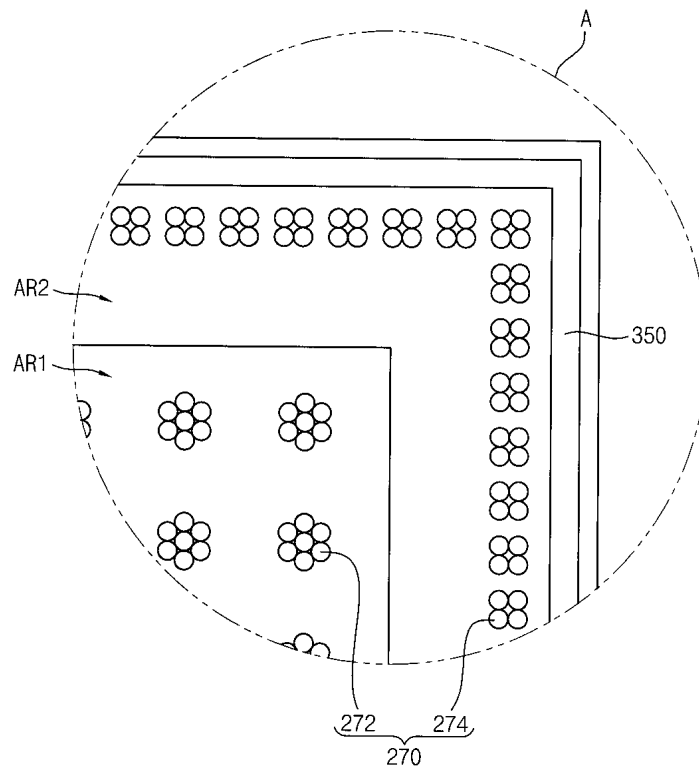
도면2



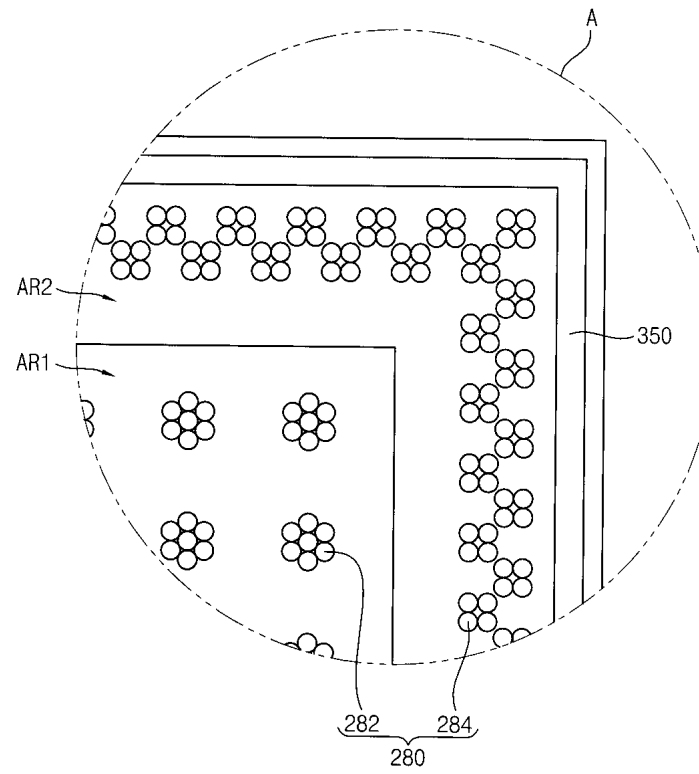
도면3



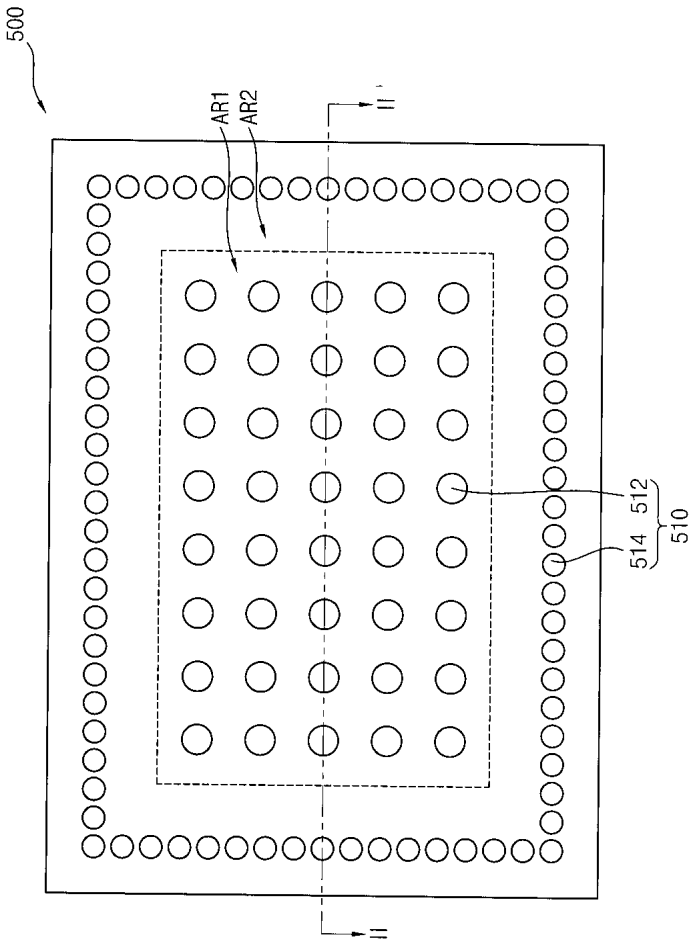
도면4



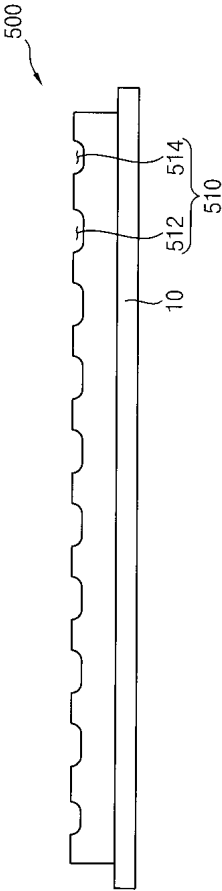
도면5



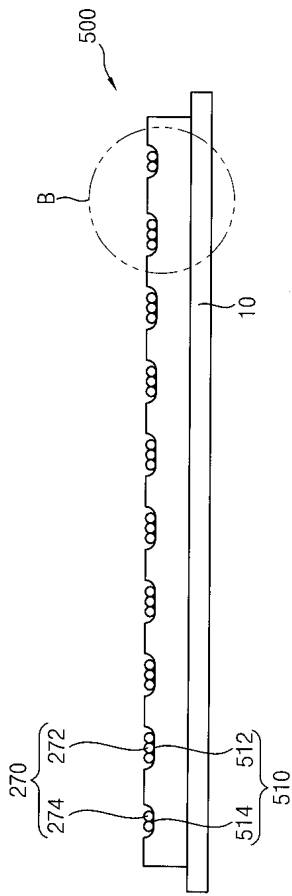
도면6



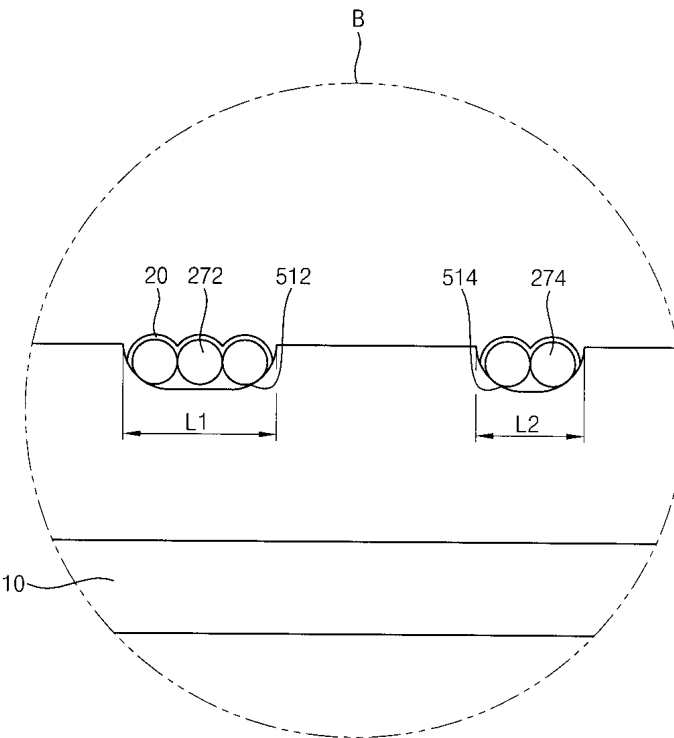
도면7



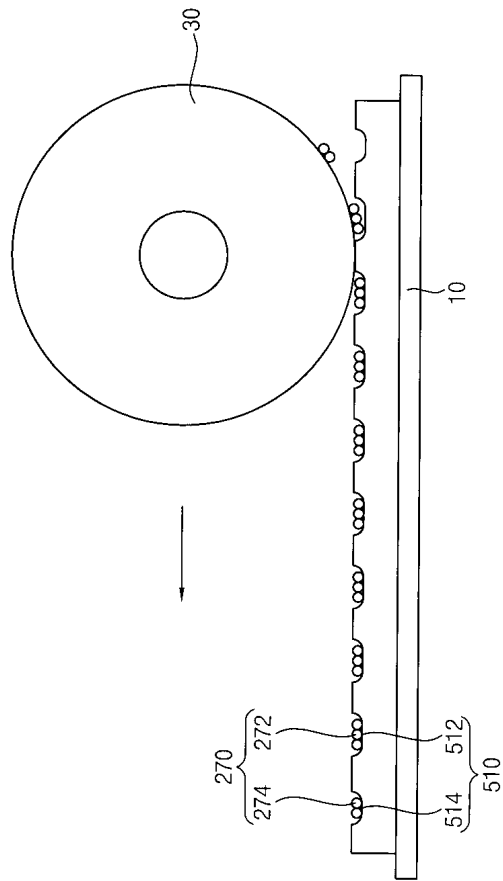
도면8



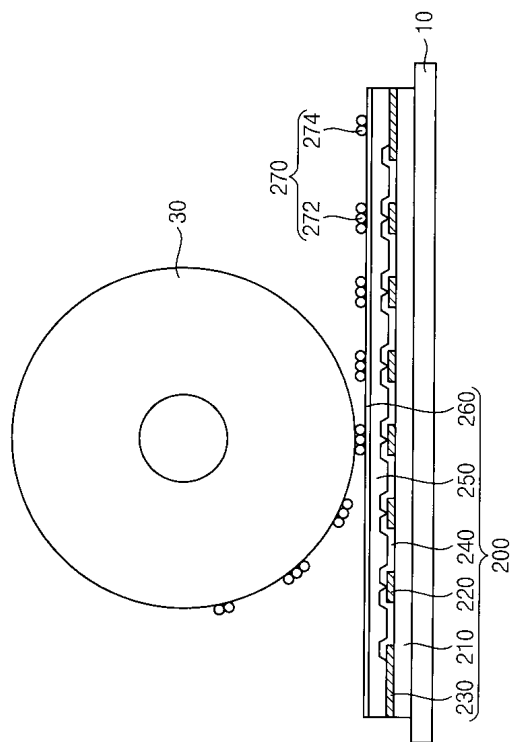
도면9



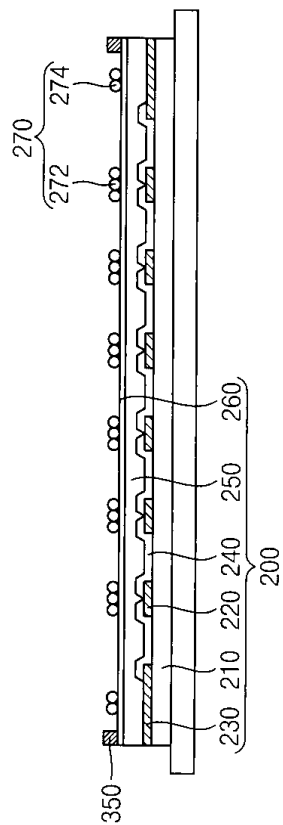
도면10



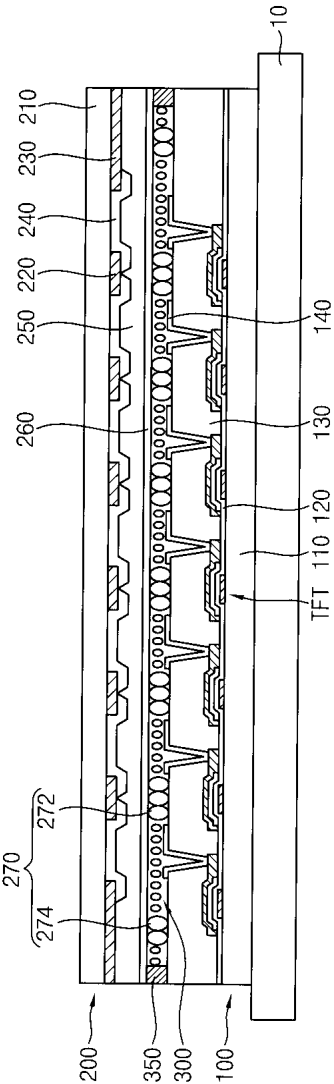
도면11



도면12



도면13



专利名称(译)	显示面板及其制造方法		
公开(公告)号	KR1020070070516A	公开(公告)日	2007-07-04
申请号	KR1020050133140	申请日	2005-12-29
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	PARK SO YOUN 박소연 SUNG BYOUNG HUN 성병훈 SEO BONG SUNG 서봉성		
发明人	박소연 성병훈 서봉성		
IPC分类号	G02F1/1339		
CPC分类号	G02F1/13394 G02F2001/133388		
代理人(译)	PARK , YOUNG WOO		
外部链接	Espacenet		

摘要(译)

公开了一种显示面板及其制造方法，用于防止液晶故障。显示面板包括第一基板，第二基板，液晶层和密封线，以及外隔离物。第一基板包括其中形成多个薄膜晶体管的显示区域，以及覆盖显示区域外部的外围区域。第二基板面对第一基板。它包括液晶，其中液晶层允许在第一和第二基板之间。密封线形成在第一和第二基板之间，以对应于周边区域。液晶密封。它形成在周边区域中，其中规定距离的外隔离物位于距密封线的中间方向上。控制液晶的移动。以这种方式，外部隔离物设置在外围区域中。以这种方式，它可以控制液晶移动到外面。因此可以防止液晶被密封线污染。垫片，内垫片，外垫片，印刷版，印刷辊。

