(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
G09G 3/36 (2006.01)
G09G 3/20 (2006.01)
G02F 1/133 (2006.01)

(11) 공개번호 10-2007-0023099
(43) 공개일자 2007년02월28일

(21) 출원번호 10-2005-0077302
(22) 출원일자 2005년08월23일
심사청구일자 없음

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 박만규
서울 광진구 자양1동 229-12
하성철
경북 칠곡군 석적면 중리 224-1번지 204동 518호

(74) 대리인 김영호

전체 청구항 수 : 총 8 항

(54) 액정표시장치 및 그 구동방법

(57) 요약

본 발명은 액정표시장치에 관한 것으로 특히, 차지쉐어링의 효과를 극대화하여 소비전류를 감소시킴과 아울러 데이터 집적회로의 발열을 감소시킬 수 있는 액정표시장치와 그 구동방법에 관한 것이다.

이 액정표시장치는 다수의 게이트라인들과 다수의 데이터라인들이 교차하고 액정셀들이 다수 배치되는 액정셀 어레이와, 상기 액정셀 어레이의 일측 바깥쪽에 배치되어 상기 데이터라인들에 데이터전압이 충전되기 전에 상기 데이터라인들을 프리차징하기 위한 제1 차지쉐어회로와, 상기 액정셀 어레이의 타측 바깥쪽에 배치되어 상기 데이터라인들에 데이터전압이 충전되기 전에 상기 데이터라인들을 프리차징하기 위한 제2 차지쉐어회로를 구비한다.

이 액정표시장치의 구동방법은 다수의 게이트라인들과 다수의 데이터라인들이 교차하고 액정셀들이 다수 배치되는 액정셀 어레이를 구비하는 액정표시장치에 있어서, 상기 액정셀 어레이의 일측 및 타측 바깥쪽에서 상기 데이터라인들을 프리차징 시킨다.

대표도

도 8

특허청구의 범위

청구항 1.

다수의 게이트라인들과 다수의 데이터라인들이 교차하고 액정셀들이 다수 배치되는 액정셀 어레이와;

상기 액정셀 어레이의 일측 바깥쪽에 배치되어 상기 데이터라인들에 데이터전압이 충전되기 전에 상기 데이터라인들을 프리차징하기 위한 제1 차지쉐어회로와;

상기 액정셀 어레이의 타측 바깥쪽에 배치되어 상기 데이터라인들에 데이터전압이 충전되기 전에 상기 데이터라인들을 프리차징하기 위한 제2 차지쉐어회로를 구비하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제 1 항에 있어서,

상기 제1 및 제2 차지쉐어회로는 소스출력신호에 응답하여 동시에 동작되는 것을 특징으로 하는 액정표시장치.

청구항 3.

제 2 항에 있어서,

상기 액정셀 어레이가 형성된 액정패널과;

상기 데이터라인들에 데이터전압 공급하기 위한 데이터 구동회로와;

상기 게이트라인들에 스캔펄스를 공급하기 위한 게이트 구동회로와;

상기 데이터 구동회로, 상기 게이트 구동회로 및 상기 차지쉐어회로들을 제어하기 위한 타이밍 콘트롤러를 더 구비하는 것을 특징으로 하는 액정표시장치.

청구항 4.

제 3 항에 있어서,

상기 제1 및 제2 차지쉐어회로는 상기 액정패널에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 5.

제 3 항에 있어서,

상기 제1 차지쉐어회로는 상기 액정패널에 형성되고

상기 제2 차지쉐어회로는 상기 데이터 구동회로 내부에 형성되는 것을 특징으로 하는 액정표시장치.

청구항 6.

제 5 항에 있어서,

상기 제1 차지쉐어회로는 상기 데이터 구동회로의 출력버퍼 출력단에 위치하는 것을 특징으로 하는 액정표시장치.

청구항 7.

다수의 게이트라인들과 다수의 데이터라인들이 교차하고 액정셀들이 다수 배치되는 액정셀 어레이를 구비하는 액정표시장치에 있어서,

상기 액정셀 어레이의 일측 및 타측 바깥쪽에서 상기 데이터라인들을 프리차징 시키는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 8.

제 7 항에 있어서,

소스출력신호를 이용하여 상기 프리차징을 시키는 것을 특징으로 하는 액정표시장치의 구동방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로 특히, 소비전류를 감소시킴과 아울러 데이터 집적회로의 발열을 감소시킬 수 있는 액정표시장치와 그 구동방법에 관한 것이다.

일반적으로, 액정표시장치는 경량, 박형, 저소비 전력구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다. 이러한 추세에 따라, 액정표시장치는 사무자동화기기, 오디오/비디오 기기 등에 이용되고 있다. 이러한 액정표시장치는 매트릭스 형태로 배열되어진 다수의 제어용 스위칭소자들에 인가되는 신호에 따라 광빔의 투과량이 조절되어 화면에 원하는 화상을 표시하게 된다. 스위칭소자로는 주로 박막트랜지스터(Thin Film Transistor; 이하 "TFT"라 함)가 이용되고 있다.

도 1은 종래의 액정표시장치를 개략적으로 나타낸 것이다.

도 1을 참조하면, 종래의 액정표시장치는 데이터라인(D1 내지 Dm)과 게이트라인(G1 내지 Gn)이 교차되며 그 교차부에 액정셀(Clc)을 구동하기 위한 TFT가 형성된 액정패널(14)과, 액정패널(14)의 데이터라인(D1 내지 Dm)에 비디오신호를 공급하기 위한 데이터 구동회로(12)와, 액정패널(14)의 게이트라인(G1 내지 Gn)에 스캔펄스를 공급하기 위한 게이트 구동회로(13)와, 데이터 구동회로(12) 및 게이트 구동회로(13)를 제어하기 위한 타이밍 콘트롤러(11)를 구비한다.

액정패널(14)은 두 장의 유리기판 사이에 액정이 주입되며, 그 하부 유리기판 상에 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)이 상호 직교되도록 형성된다. 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)의 교차부에 형성된 TFT는 게이트라인(G1 내지 Gn)으로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm) 상의 비디오신호를 액정셀(Clc)에 공급하게 된다. 이를 위하여, TFT의 게이트전극은 게이트라인(G1 내지 Gn)에 접속되며, 소스전극은 데이터라인(D1 내지 Dm)에 접속된다. TFT의 드레인전극은 액정셀(Clc)의 화소전극에 접속된다. 화소전극과 대향하는 공통전극에는 공통전압(Vcom)이 공급된다. 그리고 액정패널(14)의 각 액정셀(Clc)에는 액정셀(Clc)에 충전된 전압을 일정하게 유지시키기 위한 스토리지 캐패시터(Cst)가 형성된다. 이 스토리지 캐패시터(Cst)는 n 번째 게이트라인에 접속된 액정셀(Clc)과 n-1 번째의 전단 게이트라인 사이에 형성될 수도 있으며, n 번째 게이트라인에 접속된 액정셀(Clc)과 별도의 공통 스토리지라인 사이에 형성될 수도 있다.

데이터 구동회로(12)는 소정의 채널수를 가지는 다수의 데이터 집적회로를 포함한다. 여기서, 데이터 집적회로는 클럭을 샘플링하기 위한 쉬프트레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여

데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털-아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터(비디오신호)가 공급되는 데이터라인(D1 내지 Dm)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이와 같은 데이터 집적회로는 타이밍 콘트롤러(11)의 제어 하에 데이터라인들(D1 내지 Dm)로 비디오신호를 공급한다.

게이트 구동회로(13)는 스캔펄스를 순차적으로 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(Clc)의 구동에 적합한 레벨로 쉬프트시키기 위한 레벨 쉬프터 등으로 구성된다. 이 게이트 구동회로(13)는 타이밍 콘트롤러(11)의 제어 하에 게이트라인들(G1 내지 Gn)에 순차적으로 비디오신호에 동기되는 스캔펄스를 공급한다.

타이밍 콘트롤러(11)는 수직/수평 동기신호(V,H)와 클럭(CLK)을 이용하여 게이트 구동회로(13)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동회로(12)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse : SSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력신호(Source Output Enable : SOE), 극성신호(Polarity : POL) 등을 포함한다. 게이트 제어신호(GDC)는 게이트 쉬프트 클럭(Gate Shift Clock : GSC), 게이트 출력신호(Gate Output Enable : GOE), 게이트스타트 펄스(Gate Start Pulse : GSP) 등을 포함한다.

이와 같은 액정표시장치에서는 액정패널(14)의 액정셀(Clc)들을 구동하기 위하여 프레임 인버젼 방식(Frame Inversion Method), 라인 인버젼 방식(Line Inversion Method), 컬럼 인버젼 방식(Column Inversion Method) 및 도트 인버젼 방식(Dot Inversion Method)과 같은 인버젼 구동방법이 사용된다.

도 2는 프레임 인버젼 방식, 도 3은 라인 인버젼 방식, 도 4는 컬럼 인버젼 방식, 도 5는 1 도트 인버젼 방식, 도 6은 2 도트 인버젼 방식을 나타낸다. 도 2 내지 도 6에서 (a)와 (b)는 프레임마다 액정셀에 공급되는 비디오신호의 극성의 반전을 나타내며, "+ "는 액정셀에 공급되는 정극성의 비디오신호를, "-"는 액정셀에 공급되는 부극성의 비디오신호를 나타낸다.

그런데, 이와 같은 인버젼 구동방식은 비디오신호 극성이 반전되므로 소비전류가 증가하고, 또한 데이터 집적회로의 발열이 증가하는 문제점이 있다. 특히, 1수평기간 또는 2수평기간마다 비디오신호의 극성이 반전되는 1 도트 및 2 도트 인버젼 구동방식에서는 이러한 문제가 더 심화된다. 이와 같은 문제점을 해결하기 위하여, 차지쉐어링(Charge Sharing)를 이용하여 데이터라인(D1 내지 Dm)을 프리차징(Pre-Chargeing)시켜 전압 스윙폭을 줄이는 방안이 제시되었다.

그러나, 기존의 차지쉐어링에서는 차지쉐어회로와 인접한 부분의 데이터라인들에서는 도 7a에서 보는 바와 같이 차지쉐어링(Charge Sharing)의 효과가 있으나, 차지쉐어회로와 멀어질수록 RC 지연에 의해 도 7b에서 보는 바와 같이 차지쉐어링의 효과가 감소되는 단점이 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명의 목적은 소비전류를 감소시킴과 아울러 데이터 집적회로의 발열을 감소시킬 수 있는 액정표시장치와 그 구동방법을 제공하는데 있다.

발명의 구성

상기 목적을 달성하기 위하여, 본 발명의 실시예에 따른 액정표시장치는 다수의 게이트라인들과 다수의 데이터라인들이 교차하고 액정셀들이 다수 배치되는 액정셀 어레이와; 상기 액정셀 어레이의 일측 바깥쪽에 배치되어 상기 데이터라인들에 데이터전압이 충전되기 전에 상기 데이터라인들을 프리차징하기 위한 제1 차지쉐어회로와; 상기 액정셀 어레이의 타측 바깥쪽에 배치되어 상기 데이터라인들에 데이터전압이 충전되기 전에 상기 데이터라인들을 프리차징하기 위한 제2 차지쉐어회로를 구비한다.

본 발명의 실시예에 따른 액정표시장치의 구동방법은 다수의 게이트라인들과 다수의 데이터라인들이 교차하고 액정셀들이 다수 배치되는 액정셀 어레이를 구비하는 액정표시장치에 있어서, 상기 액정셀 어레이의 일측 및 타측 바깥쪽에서 상기 데이터라인들을 프리차징시킨다.

이하 도 8 내지 도 10을 참조하여 본 발명의 바람직한 실시예에 대하여 설명하기로 한다.

도 8을 참조하면, 본 발명의 제1 실시예에 따른 액정표시장치는 게이트라인들(G1 내지 Gn)과 데이터라인들(D1 내지 Dm)이 교차하고 그 교차부에 액정셀(Clc)들이 다수 배치되는 액정셀 어레이가 형성된 액정패널(104)과, 게이트라인들에 스캔펄스를 공급하기 위한 게이트 구동회로(103)와, 데이터라인들에 데이터전압 공급하기 위한 데이터 구동회로(102)와, 데이터라인들(D1 내지 Dm)을 프리차징시키기 위한 제1 및 제2 차지쉐어회로(105, 106)와, 데이터 구동회로(102), 게이트 구동회로(103), 제1 및 제2 차지쉐어회로(105, 106)를 제어하기 위한 타이밍 콘트롤러(101)를 구비한다.

액정패널(104)은 두 장의 유리기판 사이에 액정이 주입되며, 그 하부 유리기판 상에 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)이 상호 직교되도록 형성된다. 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)의 교차부에 형성된 TFT는 게이트라인(G1 내지 Gn)으로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm) 상의 데이터전압을 액정셀(Clc)에 공급하게 된다. 이를 위하여, TFT의 게이트전극은 게이트라인(G1 내지 Gn)에 접속되며, 소스전극은 데이터라인(D1 내지 Dm)에 접속된다. TFT의 드레인전극은 액정셀(Clc)의 화소전극에 접속된다. 화소전극과 대향하는 공통전극에는 공통전압(Vcom)이 공급된다. 그리고 액정패널(104)의 각 액정셀(Clc)에는 액정셀(Clc)에 충전된 전압을 일정하게 유지시키기 위한 스토리지 캐패시터(Cst)가 형성된다. 액정패널(104)의 하단부 액정셀 어레이 바깥측에는 제1 차지쉐어회로(106)가 형성된다. 이 제1 차지쉐어회로(106)는 다수의 스위치소자(SW1)들을 포함한다. 스위치소자들(SW1)은 각각의 데이터라인들(D1 내지 Dm) 사이에 접속되어 타이밍 콘트롤러(101)로부터의 소스출력신호(SOE)에 응답하여 데이터라인들(D1 내지 Dm)을 동시에 단락시킨다.

데이터 구동회로(12)는 소정의 채널수를 가지는 다수의 데이터 집적회로를 포함한다. 여기서, 데이터 집적회로는 클럭을 샘플링하기 위한 쉬프트레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털-아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터(비디오신호)가 공급되는 데이터라인(D1 내지 Dm)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼(102a), 출력버퍼(102a)의 출력단에 형성된 제2 차지쉐어회로(105) 등으로 구성된다. 이 제2 차지쉐어회로(105)는 다수의 스위치소자(SW2)들을 포함한다. 스위치소자들(SW2)은 각각의 데이터라인들(D1 내지 Dm) 사이에 접속되어 타이밍 콘트롤러(101)로부터의 소스출력신호(SOE)에 응답하여 데이터라인들(D1 내지 Dm)을 동시에 단락시킨다. 이와 같은 데이터 집적회로는 타이밍 콘트롤러(101)의 제어 하에 데이터라인들(D1 내지 Dm)로 데이터전압 즉, 비디오신호를 공급한다.

게이트 구동회로(103)는 스캔펄스를 순차적으로 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(Clc)의 구동에 적합한 레벨로 쉬프트시키기 위한 레벨 쉬프터 등으로 구성된다. 이 게이트 구동회로(103)는 타이밍 콘트롤러(101)의 제어 하에 게이트라인들(G1 내지 Gn)에 순차적으로 비디오신호에 동기되는 스캔펄스를 공급한다.

타이밍 콘트롤러(101)는 수직/수평 동기신호(V,H)와 클럭(CLK)을 이용하여 게이트 구동회로(103)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동회로(102)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse : SSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력신호(Source Output Enable : SOE), 극성신호(Polarity : POL) 등을 포함한다. 게이트 제어신호(GDC)는 게이트 쉬프트 클럭(Gate Shift Clock : GSC), 게이트 출력신호(Gate Output Enable : GOE), 게이트스타트 펄스(Gate Start Pulse : GSP) 등을 포함한다.

도 9는 데이터라인(D1 내지 Dm)을 통해 각 액정셀에 공급되는 신호를 나타내며, "SOE"는 소스출력신호, "POL"은 극성신호, "D"는 비디오신호를 나타낸다. 비디오신호(D)는 극성신호(POL)에 의해 그 극성이 제어되며, 소스출력신호(SOE)의 로우구간에 데이터라인들(D1 내지 Dm)에 공급된다.

이하 도 9를 참조하여 제1 및 제2 차지쉐어회로(105, 106)에 의한 차지쉐어링 과정에 대하여 설명하기로 한다.

먼저, 소스 출력신호(SOE)의 로우구간에 출력버퍼(102a)로부터 정극성 또는 부극성의 비디오신호가 데이터라인들(D1 내지 Dm)로 공급되어 액정패널(104)에 비디오신호에 대응되는 소정의 화상이 표시된다.

그리고, 소스 출력신호(SOE)의 하이구간에 제1 및 제2 차지쉐어회로(105, 106)의 제1 및 제2 스위칭소자(SW1, SW2)들이 턴-온된다. 제1 및 제2 스위칭소자(SW1, SW2)들이 턴-온되면 모든 데이터라인들(D1 내지 Dm)이 전기적으로 접속된다. 이 때, 데이터라인들(D1 내지 Dm)에는 이전 소스출력신호(SOE)의 로우구간에 공급된 비디오신호에 의해 각 액정셀에 충전된 비디오신호의 평균전압이 나타난다.

이 후, 소스 출력신호(SOE)가 로우로 반전되면 부극성 또는 정극성의 비디오신호가 데이터라인들(D1 내지 Dm)로 공급되어 액정패널(104)에서 소정의 화상이 표시된다.

이와 같이, 데이터라인들(D1 내지 Dm)을 프리차징(Pre-Chargeing)시킴으로써 전압변동레벨을 최소화함으로써 소비전력의 저감 및 데이터 집적회로의 발열이 감소하는 효과가 있다. 특히, 액정셀 어레이의 양 끝단에서의 차지세어링에 의한 데이터전압 파형을 각각 나타내는 도 10a 및 도 10b를 참조하면, 제1 및 제2 차지쉐어회로(105, 106)가 액정셀 어레이의 일측 및 타측에서 동시에 차지쉐어링을 수행하는 본 발명에 의해 기존의 차지쉐어회로와 멀어질수록 차지쉐어링의 효과가 감소하였던 문제점을 극복하여 상기 효과를 향상 시킬 수 있다.

도 11은 본 발명의 제2 실시예에 따른 액정표시장치를 나타낸다.

도 8을 참조하면, 본 발명의 제1 실시예에 따른 액정표시장치는 게이트라인들(G1 내지 Gn)과 데이터라인들(D1 내지 Dm)이 교차하고 그 교차부에 액정셀(Clc)들이 다수 배치되는 액정셀 어레이가 형성된 액정패널(204)과, 게이트라인들에 스캔펄스를 공급하기 위한 게이트 구동회로(203)와, 데이터라인들에 데이터전압 공급하기 위한 데이터 구동회로(202)와, 데이터라인들(D1 내지 Dm)을 프리차징시키기 위한 제1 및 제2 차지쉐어회로(205, 106)와, 데이터 구동회로(202), 게이트 구동회로(203), 제1 및 제2 차지쉐어회로(205, 106)를 제어하기 위한 타이밍 콘트롤러(201)를 구비한다.

액정패널(204)은 두 장의 유리기판 사이에 액정이 주입되며, 그 하부 유리기판 상에 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)이 상호 직교되도록 형성된다. 데이터라인들(D1 내지 Dm)과 게이트라인들(G1 내지 Gn)의 교차부에 형성된 TFT는 게이트라인(G1 내지 Gn)으로부터의 스캔펄스에 응답하여 데이터라인들(D1 내지 Dm) 상의 데이터전압을 액정셀(Clc)에 공급하게 된다. 이를 위하여, TFT의 게이트전극은 게이트라인(G1 내지 Gn)에 접속되며, 소스전극은 데이터라인(D1 내지 Dm)에 접속된다. TFT의 드레인전극은 액정셀(Clc)의 화소전극에 접속된다. 화소전극과 대향하는 공통전극에는 공통전압(Vcom)이 공급된다. 그리고 액정패널(204)의 각 액정셀(Clc)에는 액정셀(Clc)에 충전된 전압을 일정하게 유지시키기 위한 스토리지 캐패시터(Cst)가 형성된다. 액정패널(204)의 액정셀 어레이의 일측 및 타측 바깥쪽에는 제1 및 제2 차지쉐어회로(205, 206)가 형성된다. 이 제1 및 제2 차지쉐어회로(205, 206)는 각각 다수의 스위치소자(SW1, SW2)들을 포함한다. 스위치소자(SW1, SW2)들은 각각의 데이터라인들(D1 내지 Dm) 사이에 접속되어 타이밍 콘트롤러(201)로부터의 소스출력신호(SOE)에 응답하여 데이터라인들(D1 내지 Dm)을 동시에 단락시킨다.

데이터 구동회로(12)는 소정의 채널수를 가지는 다수의 데이터 집적회로를 포함한다. 여기서, 데이터 집적회로는 클럭을 샘플링하기 위한 쉬프트레지스터, 데이터를 일시저장하기 위한 레지스터, 쉬프트레지스터로부터의 클럭신호에 응답하여 데이터를 1 라인분씩 저장하고 저장된 1 라인분의 데이터를 동시에 출력하기 위한 래치, 래치로부터의 디지털 데이터값에 대응하여 정극성/부극성의 감마전압을 선택하기 위한 디지털-아날로그 변환기, 정극성/부극성 감마전압에 의해 변환된 아날로그 데이터(비디오신호)가 공급되는 데이터라인(D1 내지 Dm)을 선택하기 위한 멀티플렉서 및 멀티플렉서와 데이터라인 사이에 접속된 출력버퍼 등으로 구성된다. 이와 같은 데이터 집적회로는 타이밍 콘트롤러(201)의 제어 하에 데이터라인들(D1 내지 Dm)로 데이터전압 즉, 비디오신호를 공급한다.

게이트 구동회로(203)는 스캔펄스를 순차적으로 순차적으로 발생하는 쉬프트 레지스터와, 스캔펄스의 전압을 액정셀(Clc)의 구동에 적합한 레벨로 쉬프트시키기 위한 레벨 쉬프터 등으로 구성된다. 이 게이트 구동회로(203)는 타이밍 콘트롤러(201)의 제어 하에 게이트라인들(G1 내지 Gn)에 순차적으로 비디오신호에 동기되는 스캔펄스를 공급한다.

타이밍 콘트롤러(201)는 수직/수평 동기신호(V,H)와 클럭(CLK)을 이용하여 게이트 구동회로(203)를 제어하기 위한 게이트 제어신호(GDC)와 데이터 구동회로(202)를 제어하기 위한 데이터 제어신호(DDC)를 발생한다. 데이터 제어신호(DDC)는 소스 스타트 펄스(Source Start Pulse : SSP), 소스 쉬프트 클럭(Source Shift Clock : SSC), 소스 출력신호(Source Output Enable : SOE), 극성신호(Polarity : POL) 등을 포함한다. 게이트 제어신호(GDC)는 게이트 쉬프트 클럭(Gate Shift Clock : GSC), 게이트 출력신호(Gate Output Enable : GOE), 게이트스타트 펄스(Gate Start Pulse : GSP) 등을 포함한다.

제1 및 제2 차지쉐어회로(205, 206)에 의한 차지쉐어링 과정에 대한 설명은 제1 실시예에서와 동일하므로 생략하기로 한다.

발명의 효과

상술한 바와 같이 본 발명에 따른 액정표시장치는 액정셀 어레이 바깥쪽의 일측 및 타측에 설치된 차지쉐어회로를 구비함으로써 데이터라인들에 대한 차지쉐어링의 효과를 극대화하여 소비전류를 감소시킴과 아울러 데이터 집적회로의 발열을 감소시킬 수 있는 장점이 있다.

이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구의 범위에 의해 정하여져야만 할 것이다.

도면의 간단한 설명

도 1은 종래의 액정표시장치를 나타내는 도면.

도 2는 프레임 인버전 방식을 나타내는 도면.

도 3은 라인 인버전 방식을 나타내는 도면.

도 4는 컬럼 인버전 방식을 나타내는 도면.

도 5는 1도트 인버전 방식을 나타내는 도면.

도 6은 2도트 인버전 방식을 나타내는 도면.

도 7a 및 7b는 종래의 차지쉐어링에 의한 데이터전압을 나타내는 도면.

도 8은 본 발명의 제1 실시예에 따른 액정표시장치를 나타내는 도면.

도 9는 차지세어링에 의한 데이터전압을 나타내는 도면.

도 10a 및 도 10b는 액정셀 어레이의 양 끝단의 차지쉐어링에 의한 데이터전압을 나타내는 도면.

도 11은 본 발명의 제2 실시예에 따른 액정표시장치를 나타내는 도면.

<도면의 주요 부호에 대한 설명>

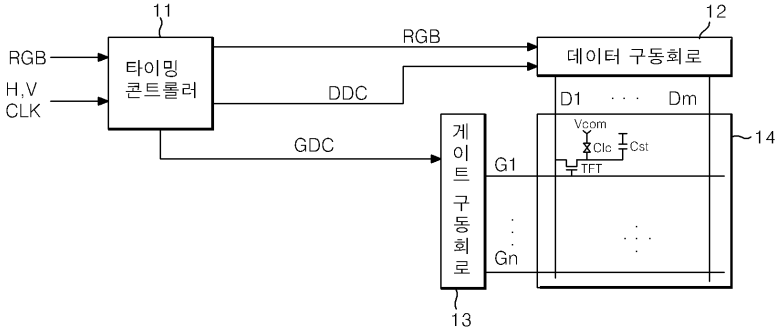
11, 101 : 타이밍 컨트롤러 12, 102, 202 : 데이터 구동회로

13, 103, 203 : 게이트 구동회로 14, 104, 204 : 액정패널

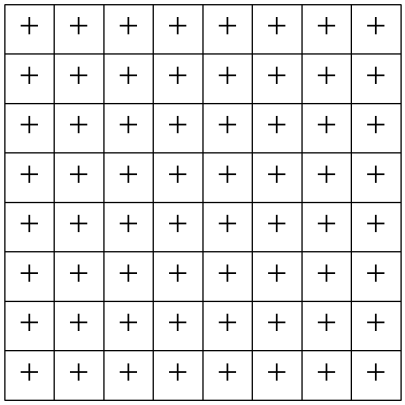
105, 205 : 제1 차지쉐어회로 106, 206 : 제2 차지쉐어회로

도면

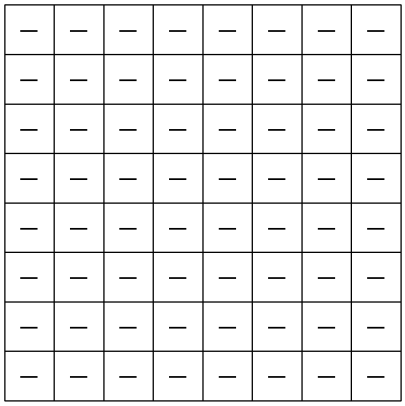
도면1


11
RGB
H,V
CLK
타이밍
콘트롤러
RGB
DDC
GDC
12
데이터 구동회로
D1
Dm
Vcom
Clc
Cst
TFT
14
게이트 구동회로
G1
Gn
13

도면2



(a)



(b)

도면3

+	+	+	+	+	+	+	+
−	−	−	−	−	−	−	−
+	+	+	+	+	+	+	+
−	−	−	−	−	−	−	−
+	+	+	+	+	+	+	+
−	−	−	−	−	−	−	−
+	+	+	+	+	+	+	+
−	−	−	−	−	−	−	−

(a)

−	−	−	−	−	−	−	−
+	+	+	+	+	+	+	+
−	−	−	−	−	−	−	−
+	+	+	+	+	+	+	+
−	−	−	−	−	−	−	−
+	+	+	+	+	+	+	+
−	−	−	−	−	−	−	−
+	+	+	+	+	+	+	+

(b)

도면4

+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–

(a)

–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+

(b)

도면5

+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+

(a)

–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–

(b)

도면6

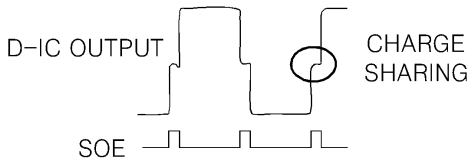
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+

(a)

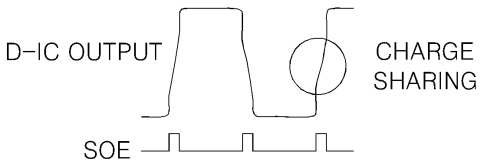
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–
–	+	–	+	–	+	–	+
–	+	–	+	–	+	–	+
+	–	+	–	+	–	+	–
+	–	+	–	+	–	+	–

(b)

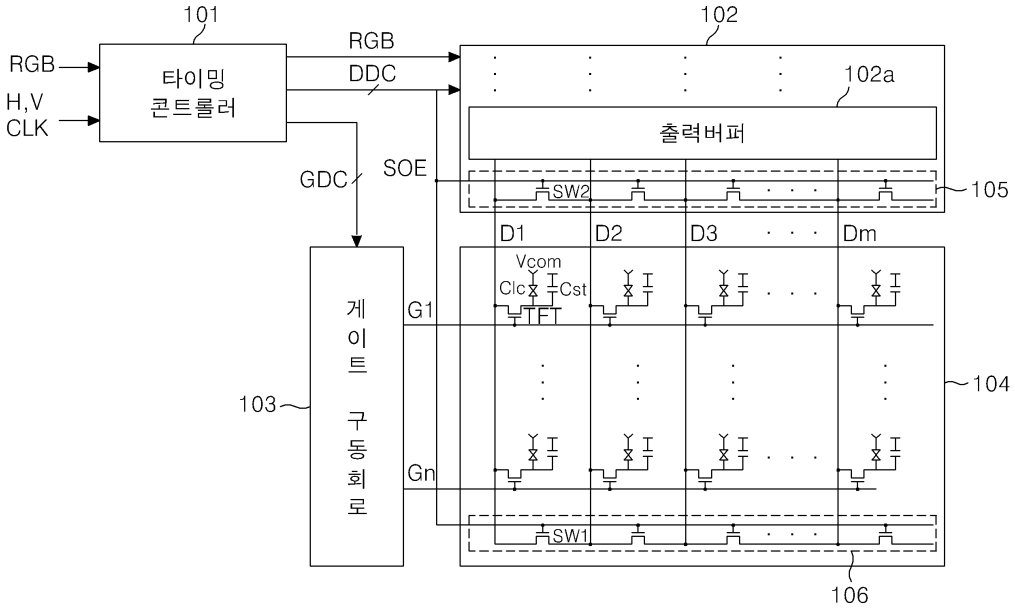
도면7a



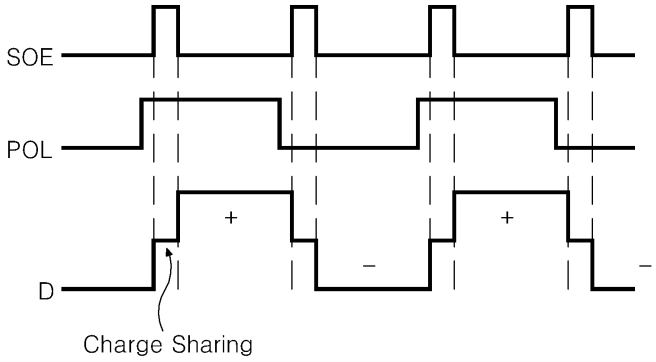
도면7b



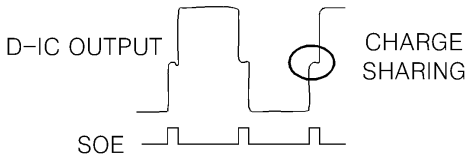
도면8



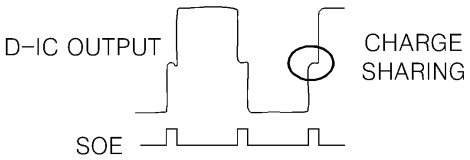
도면9



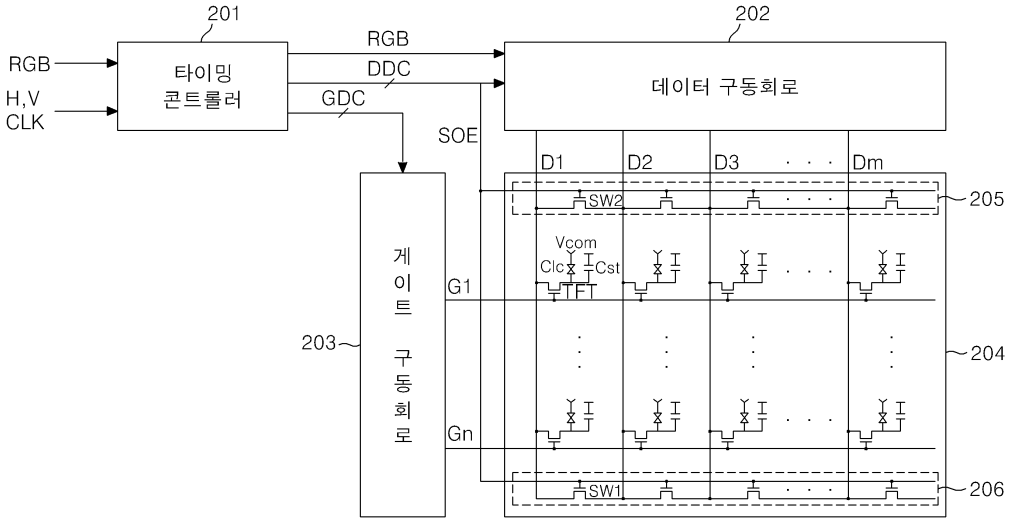
도면10a



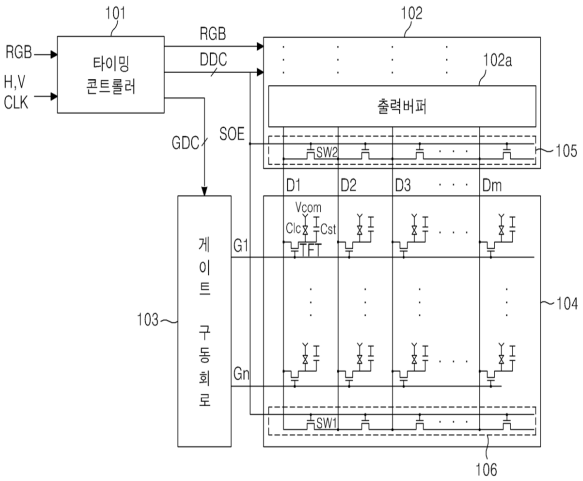
도면10b



도면11


201
RGB
H,V
CLK
타이밍
콘트롤러
RGB
DDC
GDC
202
데이터 구동회로
SOE
D1
D2
D3
Dm
SW2
205
Vcom
Clc
Cst
TFT
게이트 구동회로
203
G1
Gn
204
SW1
206

专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020070023099A	公开(公告)日	2007-02-28
申请号	KR1020050077302	申请日	2005-08-23
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK MAN GYU 박만규 HA SUNG CHUL 하성철		
发明人	박만규 하성철		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3614 G09G2330/023 G09G2320/0223 G09G3/3688 G09G2310/0248		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示器及其驱动方法，尤其可以最大限度地减少数据集成电路的发热，作为液晶显示器的电荷共享效果，降低功耗。该液晶显示器包括多条栅极线和多条数据线，它们是第一电荷共享电路，用于预充电数据线，数据线用数据电压充电，在一侧外侧，第二电荷共享电路用于预充电数据线在将其布置在液晶单元阵列外部的另一侧之前，其数据线充有液晶单元阵列的数据电压，该数据电压与液晶单元阵列的多个液晶单元阵列交叉并且液晶单元排列在其中。对于液晶显示器，数据线是预充电的，其中该液晶显示器驱动方法包括液晶单元阵列，其中多条数据线与多条栅极线交叉，液晶单元在一侧和另一侧布置有多个在液晶单元阵列之外。