

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.
G09G 3/36 (2006.01)
G02F 1/13 (2006.01)

(11) 공개번호 10-2006-0094775
(43) 공개일자 2006년08월30일

(21) 출원번호 10-2005-0016220
(22) 출원일자 2005년02월26일

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 신경주
경기 용인시 기흥읍 보라리 289-12 삼성선비마을 102-504
채종철
서울 마포구 염리동 LG자이아파트 106-1902
박철우
경기 수원시 영통구 매탄2동 한국1차아파트 102동 601호
양영철
경기 성남시 분당구 정자동 한솔마을주공6단지아파트 610동 1104호

(74) 대리인 허성원
윤창일

심사청구 : 없음

(54) 액정표시장치와 그 구동방법

요약

본발명은 액정표시장치와 그 구동방법에 관한 것이다. 본발명에 따른 액정표시장치는 게이트선과 데이터선의 교차로 정의되는 화소가 마련되어 있는 액정표시패널과, 계조전압을 생성하는 계조 전압 생성부와, 게이트 오프 전압, 정극성 게이트 온전압, 상기 정극성 게이트 온전압보다 낮은 부극성 게이트 온전압을 생성하는 구동 전압 생성부와, 상기 게이트선에 게이트 온전압을 인가하는 게이트 구동부와, 상기 계조전압 생성부로부터 상기 계조전압을 인가받아 상기 화소에 데이터 전압을 인가하는 데이터 구동부와, 상기 데이터 구동부가 상기 화소에 정극성 데이터 전압과 부극성 데이터 전압을 교대로 인가하도록 하며, 상기 게이트 구동부가 상기 정극성 데이터 전압이 인가되는 화소에는 상기 정극성 게이트 온전압을 인가하고 상기 부극성 데이터 전압이 인가되는 화소에는 상기 부극성 게이트 온전압을 인가하도록 제어하는 신호제어부를 포함한다. 이에 의하여 액정표시장치의 플리커와 잔상 발생을 감소시킬 수 있다.

대표도

도 4

명세서

도면의 간단한 설명

- 도 1은 본발명의 제1실시예에 따른 액정표시장치의 블록도이고,
- 도 2는 본발명의 제1실시예에 따른 액정표시패널의 배치도이고,
- 도 3는 도 2의 III-III을 따른 단면도이고,
- 도 4는 화소의 등가회로도이고,
- 도 5는 단일 게이트 온전압 인가시의 시뮬레이션 결과를 나타낸 그림이고,
- 도 6은 박막트랜지스터의 등가회로도이고,
- 도 7은 바이어스 전압(Vgs)에 따른 기생용량(Cgs)의 변화를 나타낸 그래프이고,
- 도 8은 본발명의 제1실시예에 따른 게이트 온전압 인가를 설명하기 위한 그림이고,
- 도 9는 본발명의 제1실시예에 따른 박막트랜지스터 기관의 배치도이고,
- 도 10은 본발명의 제2실시예에 따른 게이트 온전압 인가를 설명하기 위한 그림이고,
- 도 11은 본발명의 제2실시예에 따른 게이트 온전압 인가시의 시뮬레이션 결과를 나타낸 그림이고,
- 도 12는 본발명의 제3실시예에 따른 게이트 온전압 인가를 설명하기 위한 그림이고,
- 도 13은 본발명의 제4실시예에 따른 게이트 온전압 인가를 설명하기 위한 그림이다.

* 도면의 주요부분의 부호에 대한 설명 *

- 100 : 박막트랜지스터 기관 170 : 화소
- 200 : 컬러필터 기관 300 : 액정표시패널
- 400 : 게이트 구동부 500 : 데이터 구동부
- 600 : 신호 제어부 700 : 구동전압 생성부
- 800 : 계조전압 생성부

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은, 액정표시장치와 그 구동방법에 관한 것으로서, 보다 상세하게는, 데이터 전압의 극성별로 서로 다른 게이트 온전압을 인가하여 플리커와 잔상을 감소시킨 액정표시장치와 그 구동방법에 관한 것이다.

액정표시장치는 박막트랜지스터가 형성되어 있는 박막트랜지스터 기관과 컬러필터층이 형성되어 있는 컬러필터 기관, 그리고 이들 사이에 액정층이 위치하고 있는 액정표시패널을 포함한다. 액정표시패널은 비발광소자이기 때문에 박막트랜지스터 기관의 후면에는 빛을 공급하기 위한 백라이트 유닛이 위치할 수 있다. 백라이트 유닛에서 공급된 빛은 액정층의 배열상태에 따라 투과량이 조절된다.

박막트랜지스터 기판에 마련된 게이트선과 데이터선은 서로 교차하면서 화소를 형성하며 각 화소는 박막트랜지스터에 연결되어 있다. 게이트선에 게이트 온전압(V_{on})이 인가되어 박막트랜지스터가 턴온되면 데이터선을 통해 인가된 데이터 전압(V_d)이 화소에 충전된다. 화소에 충전된 화소 전압(V_p)과 컬러필터 기판의 공통전극에 형성된 공통전압(V_{com}) 사이에 형성된 전계에 따라 액정층의 배열상태가 결정된다. 데이터 전압(V_d)은 프레임 별로 극성을 달리하여 인가된다.

화소에 인가된 데이터 전압(V_d)은 게이트 전극과 소스 전극 간의 기생 용량 (C_{gs})에 의해 강하되어 화소 전압(V_p)을 형성한다. 데이터 전압(V_d)과 화소 전압(V_p) 간의 전압 차이를 킥백 전압(V_{kb})이라 한다.

킥백 전압(V_{bk})은 제조와 극성에 따라 그 값이 변화하여 프레임마다 화소 전압(V_p)을 상이하게 한다. 이에 의해 휘도차에 의한 플리커(flicker) 불량이 감지되며 액정층이 잔류 직류전압(residual DC voltage)의 영향을 받아 잔상이 발생하는 문제가 생긴다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명의 목적은 플리커와 잔상이 감소한 액정표시장치를 제공하는 것이다.

본 발명의 또 다른 목적은 플리커와 잔상이 감소하는 액정표시장치의 구동방법을 제공하는 것이다.

발명의 구성 및 작용

상기의 목적은 게이트선과 데이터선의 교차로 정의되는 화소가 마련되어 있는 액정표시패널과, 계조전압을 생성하는 계조 전압 생성부와, 게이트 오프 전압, 정극성 게이트 온전압, 상기 정극성 게이트 온전압보다 낮은 부극성 게이트 온전압을 생성하는 구동 전압 생성부와, 상기 게이트선에 게이트 온전압을 인가하는 게이트 구동부와, 상기 계조전압 생성부로부터 상기 계조전압을 인가받아 상기 화소에 데이터 전압을 인가하는 데이터 구동부와, 상기 데이터 구동부가 상기 화소에 정극성 데이터 전압과 부극성 데이터 전압을 교대로 인가하도록 하며, 상기 게이트 구동부가 상기 정극성 데이터 전압이 인가되는 화소에는 상기 정극성 게이트 온전압을 인가하고 상기 부극성 데이터 전압이 인가되는 화소에는 상기 부극성 게이트 온전압을 인가하도록 제어하는 신호제어부를 포함하는 액정표시장치에 의하여 달성될 수 있다.

상기 부극성 게이트 온전압과 상기 게이트 오프 전압의 전압차이는 상기 정극성 게이트 온전압과 상기 게이트 오프 전압의 전압차이의 50 내지 80% 사이인 것이 바람직하다.

상기 게이트선의 연장방향으로 서로 인접한 상기 화소는 서로 다른 상기 게이트선에 연결되어 있는 것이 바람직하다.

상기 신호제어부는 서로 인접한 상기 게이트선에 서로 다른 게이트 온전압이 인가되도록 상기 게이트 구동부를 제어하는 것이 바람직하다.

상기 신호제어부는 동일한 상기 게이트선에 연결된 상기 화소에 동일한 극성의 데이터 전압이 인가되도록 상기 데이터 구동부를 제어하는 것이 바람직하다.

초당 프레임수가 120이상인 것이 바람직하다.

상기 제2 게이트 온전압은 시간에 따라 전압이 감소하는 계단식 전압분포를 가지는 것이 바람직하다.

상기 제1 게이트 온전압은 시간에 따라 전압이 감소하는 계단식 전압분포를 가지는 것이 바람직하다.

상기 액정표시패널은 액정층을 더 포함하며, 상기 액정층은 유전율이방성이 음이며 초기 배열이 수직방향인 것이 바람직하다.

상기 액정표시패널의 배면에 위치하고 있으며 삼색광을 프레임 단위로 상기 액정표시패널에 순차 반복적으로 공급하는 광원부를 더 포함하는 것이 바람직하며 이 경우 초당 프레임 수가 180회 이상인 것이 바람직하다.

상기 본발명의 다른 목적은 게이트선과 데이터선의 교차로 정의되는 화소가 마련되어 있는 액정표시패널을 포함하는 액정 표시장치의 제어방법에 있어서, 정극성 데이터 전압이 인가되는 상기 화소에는 정극성 게이트 온전압을 인가하고, 부극성 데이터 전압이 인가되는 상기 화소에는 상기 정극성 게이트 온전압보다 낮은 부극성 게이트 온전압을 인가하는 액정표시 장치의 구동방법에 의하여 달성될 수 있다.

상기 부극성 게이트 온전압과 게이트 오프 전압의 전압차이는 상기 정극성 게이트 온전압과 상기 게이트 오프 전압의 전압 차이의 50 내지 80% 사이인 것이 바람직하다.

서로 인접한 상기 게이트선에 서로 다른 게이트 온전압을 인가하고, 서로 인접한 상기 데이터선에 서로 다른 극성의 데이터 전압을 인가하는 것이 바람직하다.

이하 첨부된 도면을 참조로 하여 본발명을 더욱 상세히 설명하겠다.

상세한 설명에 앞서, 여러 실시예에 있어 동일한 구성요소에는 동일한 참조번호를 부여하였다. 동일한 구성요소에 대하여는 제1실시예에서 대표적으로 설명하며 다른 실시예에서는 설명하지 않을 수 있다.

도 1은 본발명의 제1실시예에 따른 액정표시장치의 블록도이다.

본발명의 액정표시장치(1)는 액정표시패널(300) 및 이에 연결된 게이트 구동부(400)와 데이터 구동부(500), 게이트 구동부(400)에 연결된 구동 전압 생성부(700)와 데이터 구동부(500)에 연결된 계조전압 생성부(800) 그리고 이들을 제어하는 신호 제어부(600)를 포함한다.

이 중 액정표시패널(300)을 도 2와 도 3을 참조하여 설명하면 다음과 같다.

액정표시패널(300)은 서로 대향하는 박막트랜지스터 기관(100)과 컬러 필터 기관(200), 그리고 양 기관(100, 200) 사이에 위치하는 액정층(260)을 포함한다.

우선 박막트랜지스터 기관(100)을 보면 제1절연기관(111)위에 게이트 배선(121, 122, 123)이 형성되어 있다. 게이트 배선(121, 122, 123)은 금속 단일층 또는 다중층일 수 있다. 게이트 배선(121, 122, 123)은 가로 방향으로 뻗어 있는 게이트선(121) 및 게이트선(121)에 연결되어 있는 박막 트랜지스터(T)의 게이트 전극(122), 화소전극층(151)과 중첩되어 저장 용량을 형성하는 공통전극선(123)을 포함한다.

제1절연기관(111)위에는 질화규소(SiNx) 등으로 이루어진 게이트 절연막(131)이 게이트 배선(121, 122, 123)을 덮고 있다.

게이트 전극(122)의 게이트 절연막(131) 상부에는 비정질 규소 등의 반도체로 이루어진 반도체층(132)이 형성되어 있으며, 반도체층(132)의 상부에는 실리사이드 또는 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 등의 물질로 만들어진 저항 접촉층(133)이 형성되어 있다. 저항 접촉층(133)은 게이트 전극(122)을 중심으로 2부분으로 나누어져 있다.

저항 접촉층(133) 및 게이트 절연막(131) 위에는 데이터 배선(141, 142, 143)이 형성되어 있다. 데이터 배선(141, 142, 143) 역시 금속층으로 이루어진 단일층 또는 다중층일 수 있다. 데이터 배선(141, 142, 143)은 세로방향으로 형성되어 게이트선(121)과 교차하여 화소를 형성하는 데이터선(141), 데이터선(141)의 분지이며 저항 접촉층(133)의 상부까지 연장되어 있는 드레인 전극(142), 드레인 전극(142)과 분리되어 있으며 게이트 전극(122)을 중심으로 드레인 전극(142)의 반대쪽 저항 접촉층(133) 상부에 형성되어 있는 소스 전극(143)을 포함한다.

데이터 배선(141, 142, 143) 및 이들이 가리지 않는 반도체층(132)의 상부에는 질화규소, PECVD 방법에 의하여 증착된 a-Si:C:O 막 또는 a-Si:O:F막 및 아크릴계 유기절연막 등으로 이루어진 보호막(134)이 형성되어 있다. 보호막(134)에는 소스 전극(143)을 드러내는 접촉구(161)가 형성되어 있다.

보호막(134)의 상부에는 화소전극층(151)이 형성되어 있다. 화소전극층(151)은 통상 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)등의 투명한 도전물질로 이루어진다.

화소전극층(151)에는 화소전극 절개패턴(152)이 형성되어 있다. 화소전극 절개패턴(152)은 후술한 공통전극 절개패턴(252)과 함께 액정층(260)을 다수의 도메인으로 분할하기 위해 형성되어 있는 것이다.

컬러필터 기관(200)을 보면 제2절연기관(211) 위에 블랙매트릭스(221)가 형성되어 있다. 블랙매트릭스(221)는 일반적으로 적색, 녹색 및 청색 필터 사이를 구분하며, 박막트랜지스터 기관(100)에 위치하는 박막트랜지스터(T)로의 직접적인 광조사를 차단하는 역할을 한다. 블랙매트릭스(221)는 통상 검은색 안료가 첨가된 감광성 유기물질로 이루어져 있다. 상기 검은색 안료로는 카본블랙이나 티타늄 옥사이드 등을 사용한다.

컬러필터층(231)은 블랙매트릭스(221)를 경계로 하여 적색, 녹색 및 청색 필터가 반복되어 형성된다. 컬러필터층(231)은 광원부(400)로부터 조사되어 액정층(260)을 통과한 빛에 색상을 부여하는 역할을 한다. 컬러필터층(231)은 통상 감광성 유기물질로 이루어져 있다.

컬러필터층(231)과 컬러필터층(231)이 덮고 있지 않은 블랙매트릭스(221)의 상부에는 오버코트막(241)이 형성되어 있다. 오버코트막(241)은 컬러필터층(231)을 평탄화하면서, 컬러필터층(231)을 보호하는 역할을 하며 통상 아크릴계 에폭시 재료가 많이 사용된다.

오버코트막(241)의 상부에는 공통전극층(251)이 형성되어 있다. 공통전극층(251)은 ITO(indium tin oxide) 또는 IZO(indium zinc oxide)등의 투명한 도전물질로 이루어진다. 공통전극층(251)은 박막트랜지스터 기관의 화소전극층(151)과 함께 액정층(260)에 직접 전압을 인가한다. 공통전극층(251)에는 공통전극 절개패턴(252)이 형성되어 있다. 공통전극 절개패턴(252)은 화소전극층(151)의 화소전극 절개패턴(152)과 함께 액정층(260)을 다수의 도메인으로 나누는 역할을 한다.

화소전극 절개패턴(152)과 공통전극 절개패턴(252)은 다양한 형상으로 형성될 수 있다. 예를 들어 화소전극 절개패턴(152)과 공통전극 절개패턴(252) 모두 사선으로 형성되고 서로 직교하게 형성될 수 있다.

박막트랜지스터 기관(100)과 컬러필터 기관(200) 사이에 액정층(260)이 위치한다. 액정층(260)은 VA(vertically aligned)모드로서 액정분자는 전압이 가해지지 않은 상태에서는 길이방향이 수직을 이루고 있다. 전압이 가해지면 액정분자는 유전율 이방성이 음이기 때문에 전기장에 대하여 수직방향으로 눕는다. 그런데 화소전극 절개패턴(152)과 공통전극 절개패턴(252)이 형성되어 있지 않으면, 액정분자는 눕는 방위각이 결정되지 않아서 여러 방향으로 무질서하게 배열하게 되고, 배향 방향이 다른 경계면에서 전경선(disclination line)이 생긴다. 화소전극 절개패턴(152)과 공통전극 절개패턴(252)은 액정층(260)에 전압이 걸릴 때 프린지 필드를 만들어 액정 배향의 방위각을 결정해 준다. 또한 액정층(260)은 화소전극 절개패턴(152)과 공통전극 절개패턴(252)의 배치에 따라 다중영역으로 나누어진다.

구동전압 생성부(700)는 박막트랜지스터(T)를 턴온시키는 게이트 온전압(Von)과 턴오프시키는 게이트 오프전압(Voff), 그리고 공통전극층(251)에 인가되는 공통전압(Vcom) 등을 생성한다. 여기서 게이트 온전압(Von)은 정극성 게이트 온전압(positive polarity gate on voltage, Von(+))과 정극성 게이트 온전압(Von(+))보다 낮은 부극성 게이트 온전압(negative polarity gate on voltage, Von(-))을 포함한다.

계조전압 생성부(800)는 액정표시장치(1)의 휘도와 관련된 복수의 계조전압(gray scale voltage)을 생성한다.

게이트 구동부(400)는 스캔 구동부(scan driver)라고도 하며 게이트선(121)에 연결되어 구동전압 생성부(700)로부터의 게이트 온전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(121)에 인가한다.

데이터 구동부(500)는 소스 구동부(source driver)라고도 하며, 계조전압 생성부(800)로부터 계조전압을 인가받고 신호 제어부(600)의 제어에 따라 계조전압을 선택하여 데이터선(141)에 데이터 전압(Vd)을 인가한다.

신호제어부(600)는 게이트 구동부(400), 데이터 구동부(500), 구동 전압 생성부(700) 및 계조 전압 생성부(800) 등의 동작을 제어하는 제어신호를 생성하여, 각 게이트 구동부(400), 데이터 구동부(500), 구동전압 생성부(800)에 공급한다.

이하 액정표시장치(1)의 동작에 대하여 자세히 설명한다.

신호 제어부(600)는 외부의 그래픽 제어기(graphic controller)로부터 RGB 계조 신호(R, G, B) 및 이의 표시를 제어하는 제어입력신호(input control signal), 예를 들면 수직동기신호(vertical synchronizing signal, Vsync)와 수평동기신호

(horizontal synchronizing signal, Hsync), 메인 클럭(main clock, CLK), 데이터 인에이블 신호(data enable signal, DE) 등을 제공받는다. 신호제어부(600)는 제어 입력 신호를 기초로 게이트 제어 신호, 데이터 제어 신호 및 전압선택제어신호(voltage selection control signal, VSC)를 생성하고, 외부로부터의 계조신호(R, G, B)를 액정표시패널(300)의 동작조건에 맞게 적절히 변환한 후, 게이트 제어신호를 게이트 구동부(400)와 구동 전압 생성부(700)로 내보내고 데이터 제어신호와 처리한 계조신호(R', G', B')는 데이터 구동부(500)로 내보내며, 전압 선택 제어신호(VSC)를 계조 전압 생성부(800)로 내보낸다.

게이트 제어신호는 게이트 온 펄스(게이트 신호의 하이 구간)의 출력 시작을 지시하는 수직동기시작신호(vertical synchronization start signal, STV), 게이트 온 펄스의 출력시기를 제어하는 게이트 클럭신호(gate clock) 및 게이트 온 펄스의 폭을 한정하는 게이트 온 인에이블 신호(gate on enable signal, OE) 등을 포함한다. 이 중에서 게이트 온 인에이블 신호(OE)와 게이트 클럭 신호(CPV)는 구동 전압 생성부(700)에 공급된다. 데이터 제어 신호는 계조 신호의 입력 시작을 지시하는 수평 동기 시작 신호(horizontal synchronization start signal, STH)와 데이터선(141)에 해당 데이터 전압(Vd)을 인가하라는 로드신호(load signal, LOAD 또는 TP), 데이터 전압의 극성을 반전시키는 반전 제어 신호(RVS) 및 데이터 클럭 신호(HCLK) 등을 포함한다.

먼저 계조전압생성부(800)는 전압선택 제어신호(VSC)에 따라 결정된 전압값을 가지는 계조 전압을 데이터 구동부(500)에 공급한다.

게이트 구동부(400)는 신호제어부(600)로부터의 게이트 제어 신호에 따라 게이트 온전압(Von)을 차례로 게이트선(121)에 인가하여 게이트선(121)에 연결된 박막트랜지스터(T)를 턴온시킨다. 이와 동시에 데이터 구동부(500)는 신호제어부(600)로부터의 데이터 제어신호에 따라, 턴온된 박막트랜지스터(T)에 연결되어 있는 화소(170)에 대한 계조 신호(R',G',B')에 대응하는 계조 전압 생성부(800)로부터의 아날로그 데이터 전압(Vd)을 데이터 신호로서 해당 데이터선(141)에 공급한다. 이 때 신호제어부(600)는 정극성 데이터 전압(Vd(+))이 인가되는 화소(170)에는 정극성 게이트 온전압(Von(+))을 공급하고 부극성 데이터 전압(Vd(-))이 인가되는 화소(170)에는 부극성 게이트 온전압(Von(-))이 공급되도록 게이트 구동부(400)를 제어한다.

데이터선(141)에 공급된 데이터 신호는 턴온된 박막트랜지스터(T)를 통해 해당 화소(170)에 인가된다. 이러한 방식으로 한 프레임(frame) 동안 모든 게이트선(121)에 대하여 차례로 게이트 온전압(Von)을 인가하여 모든 화소(170)에 데이터 신호를 인가한다. 한 프레임이 끝나고 구동 전압 생성부(700)와 데이터 구동부(500)에 반전 제어 신호(RVS)가 공급되면 다음 프레임의 모든 데이터 신호의 극성이 바뀐다.

이하에서는 킥백 전압(Vkb)이 변화하는 이유와 본발명에서 극성에 따라 서로 다른 게이트 온전압(Von)을 인가하는 원리를 도 4 내지 도 7을 참조하여 설명한다.

킥백 전압(Vkb)은 다음과 같이 표현된다.

식 1

$$V_{kb} = \frac{C_{gs}}{(C_{lc} + C_{st} + C_{gs})} (V_{on} - V_{off})$$

여기서 도 4에서와 같이 Cgs는 게이트 전극과 소스 전극간의 기생용량, Clc는 액정용량, Cst는 저장용량을 나타낸다.

또한 액정용량(Clc)은 다음과 같이 표현된다.

식 2

$$C_{lc} = \epsilon_0 \cdot \epsilon \cdot \frac{A}{d}$$

여기서 ε₀는 진공에서의 액정의 유전율, ε은 액정의 유전율, d는 화소전극층과 공통전극층 간의 거리, A는 화소전극층과 공통전극층 간에 겹쳐진 넓이를 나타낸다.

액정용량(Clc)은 액정의 배향 상태에 따라 그 값이 변화한다. 이는 액정의 유전율 이방성에 의한 것으로, 예를 들어, 노말리 블랙(normally black) PVA 모드에서는 블랙 상태의 액정 유전율(수평방향 유전율, ϵ_{\parallel})이 화이트 상태의 액정 유전율(수직방향, ϵ_{\perp})에 비해 작다. 따라서 액정용량(Clc)은 화이트 상태가 블랙 상태보다 크며, 킥백 전압(Vkb)은 화이트 상태가 블랙 상태보다 작게 된다.

도 5는 PVA 모드 액정표시장치에 있어서 단일 게이트 온전압 인가시의 시뮬레이션 결과를 나타낸 그림이다. 표 1은 시뮬레이션에 사용된 데이터를 나타낸 것이고 표 2는 시뮬레이션 결과를 정리한 것이다.

표 1

| | 단위 | 화이트 | 블랙 |
|-------------|-----|-----------|-----------|
| 유전율 | F/m | 6.6(수직방향) | 3.3(수평방향) |
| 저장용량 Cst | pF | 0.526 | 0.526 |
| 액정용량 Clc | pF | 0.553 | 0.310 |
| 데이터 전압 Vd | V | 12 내지 0 | 7 내지 5 |
| 게이트 온전압 Von | V | 20 내지 -7 | 20 내지 -7 |
| 기생용량 Cgs | fF | 27 | 27 |

표 2

단위 : V

| 상태 | 화이트 | 블랙 |
|----------------------------------|-------|-------|
| 정극성 데이터 전압 Vd(+) | 11.51 | 6.97 |
| 부극성 데이터 전압 Vd(-) | 0.04 | 5.03 |
| 정극성 화소 전압 Vp(+) | 10.56 | 5.45 |
| 부극성 화소 전압 Vp(-) | -1.43 | 3.40 |
| 정극성 킥백전압 Vkb(+) (Vd(+)-Vp(+)) | 0.96 | 1.52 |
| 부극성 킥백전압 Vkb(-) (Vd(-)-Vp(-)) | 1.47 | 1.63 |
| 최적 공통전압 (Vp(+)+Vp(-))/2 | 4.56 | 4.43 |
| 실제 공통전압 | 4.49 | |
| 실제 공통전압- 최적공통전압 | 0.07 | -0.06 |

표 1과 같이 액정용량(Clc)은 수평방향 유전율(ϵ_{\parallel})의 영향을 받는 블랙상태에서 수직방향 유전율(ϵ_{\perp})의 영향을 받는 화이트상태보다 낮게 나왔다. 이에 의해 블랙 상태에서의 킥백 전압(Vkb)은 화이트 상태보다 크게 된다.

표2에서 정극성 데이터 전압(Vd(+))이 인가될 때보다 부극성 데이터 전압(Vd(-))이 인가될 때 킥백 전압(Vkb)이 큰 것을 알 수 있다. 극성에 따른 킥백 전압(Vkb)이 달라 정극성 화소 전압(Vp(+))와 부극성 화소 전압(Vp(-))의 산술평균값으로 정의되는 최적 공통전압(Vcom)이 서로 다르게 된다. 한편 실제 공통전압(Vcom)은 중간 계조에서 실험을 통해 구하게 된다. 실험을 통해 구한 공통전압(Vcom)과 정극성에서의 최적 공통전압(Vcom) 간에는 약 0.07V, 부극성에서의 최적 공통

전압(Vcom) 간에는 약 0.06V의 전압차가 발생한다. 이와 같은 최적 공통전압(Vcom)과 실제 공통전압(Vcom) 간의 편차로 인해 공통전압(Vcom)을 기준으로 정극성 데이터 전압(Vd(+)) 인가 시와 부극성 데이터 전압(Vd(-)) 인가 시의 화소 전압(Vp)이 상이하게 되어 플리커와 잔상이 발생한다.

위와 같은 극성에 따른 킥백 전압(Vkb)의 차이와 이에 따른 최적 공통전압(Vcom)의 차이는 식 1로는 원인을 설명할 수 없다. 그 이유는 게이트 전극과 소스 전극 간의 바이어스 전압(Vgs)에 따라 변화하는 기생용량(Cgs)을 상수로 가정하였기 때문이다.

도 6은 박막트랜지스터의 등가회로도이다. 기생용량(Cgs)은 박막트랜지스터의 게이트 전극과 소스 전극 간에 형성되는 용량으로서, 게이트 전극과 소스 전극의 오버랩에 의한 용량(CGSO)만을 고려하였으나 도 6과 같이 반도체층과 절연막 사이의 전위장벽에 의한 전하의 축적(Cgsi)도 고려하여야 한다. 전하의 축적(Cgsi)은 도 7과 같이 박막트랜지스터의 바이어스 전압(Vgs)에 비례한다. 도 7은 화소에 충전이 완료되어 데이터 전압(Vd)과 화소 전압(Vp)가 같아지는, 즉 게이트 온전압(Von)이 게이트 오프전압(Voff)로 바뀌기 전을 나타낸 것이다. 이에 대하여는 IEEE TRANSACTIONS ON ELECTRON DEVICES, VOL 43, NO 1, 1996년 1월, 31-39쪽의 DYNAMIC CHARACTERIZATION OF a-Si TFT-LCD PIXELS에 개시되어 있다. 따라서 박막트랜지스터 오프 상태에서의 기생용량(Cgs)보다 박막트랜지스터가 온 상태에서의 기생용량(Cgs)이 Cgs'만큼 크다고 할 수 있다. 이를 고려한 박막트랜지스터 턴온 상태에서의 전하(Q(on))와 오프 상태에서의 전하(Q(off))는 다음과 같다.

식 3

$$Q(on) = (Vd - Vcom)C_{lc} + (Vd - Vcom)C_{st} + (Vd - Von)(C_{gs} + C_{gs}')$$

$$Q(off) = (Vp - Vc)C_{lc} + (Vp - Vc)C_{st} + (Vp - Voff)C_{gs}$$

식 3에 $V_{kb} = Vd - Vp$ 를 대입하고 $Q(on) = Q(off)$ 를 이용하여 킥백 전압(Vkb)을 정리하면 식 4와 같이 된다.

식 4

$$V_{kb} = \frac{C_{gs}}{(C_{lc} + C_{st} + C_{gs})} (Von - Voff) + \frac{C_{gs}'}{(C_{lc} + C_{st} + C_{gs})} (Von - Vd)$$

식 4와 도 7로부터 부극성 킥백 전압(Vkb(-))이 정극성 킥백 전압(Vkb(+))에 비하여 큰 두 가지 원인을 알 수 있다. 첫째 원인은 식 4에서와 같이 킥백 전압(Vkb)는 게이트 온전압(Von)과 데이터 전압(Vd)의 차이(Von-Vd)에 비례하는데 데이터 전압(Vd)은 정극성에서보다 부극성에 더 작다는 점이다. 둘째 원인은 킥백 전압(Vkb)는 기생용량(Cgs)에 비례하는데 기생용량(Cgs)은 도 7과 같이 바이어스 전압(Vgs)에 비례하고 바이어스 전압(Vgs)은 정극성에서보다 부극성에서 더 크다는 점이다. 박막트랜지스터의 입장에서 보면 바이어스 전압(Vgs)는 게이트 온전압(Von)과 데이터 전압(Vd)의 차이(Von-Vd)와 같기 때문이다.

이와 같은 점으로부터 정극성과 부극성에서의 게이트 온전압(Von)을 달리 인가하여 게이트 온전압(Von)과 데이터 전압(Vd)의 차이(Von-Vd)를 감소시키면 극성에 따른 킥백 전압(Vkb)의 차이를 감소시킬 수 있음을 알 수 있다.

도 8은 본발명의 제1실시예에 따른 게이트 온전압(Von) 인가를 설명하기 위한 그림이고 도 9는 본발명의 제1실시예에 따른 박막트랜지스터 기관(100)의 배치도이다.

제1실시예에서는 정극성 게이트 온전압(Von(+))은 20V로 유지하는 반면 부극성 게이트 온전압(Von(-))은 8V로 낮추었다. 화이트 상태에서 정극성 데이터 전압(Vd(+))이 12V이고 부극성 데이터 전압(Vd(-))이 0V이면 게이트 온전압(Von)과 데이터 전압(Vd)의 차이(Von-Vd)는 극성에 관계없이 8V로 동일하게 된다. 이에 따라 킥백 전압(Vkb)도 극성에 관계없이 1V로 일정하게 되어 최적 공통전압(Vcom)과 실제 공통전압(Vcom)을 동일하게 할 수 있다.

프레임 인버전(frame inversion)이나 라인 인버전(line inversion)의 경우 플리커가 발생하는 문제가 생겨 도트 인버전(dot inversion)이 많이 채택된다. 프레임 인버전에서는 데이터 전압(Vd)의 극성을 프레임 단위로 바꾸고 라인 인버전에서는 게이트선(G1) 단위로 데이터 전압(Vd)의 극성을 바꾸며 도트 인버전에서는 인접한 화소가 서로 다른 극성을 가진다.

도 9와 같이 게이트선(121) 방향으로 서로 인접한 화소(170)는 서로 다른 게이트선(121)에 연결되어 있다. 즉 어느 프레임에서 정극성 게이트 온전압(Von(+))이 인가되는 게이트선(121)에 연결된 화소(170)에 게이트선(121)방향으로 인접한 화소(170)는 부극성 게이트 온전압(Von(-))을 인가하는 다른 게이트선(121)에 연결되어 있는 것이다. 정극성 게이트 온전압(Von(+))이 인가될 때 데이터 구동부(500)는 게이트선(121)에 지그재그로 연결되어 있는 화소(170)에 해당하는 정극성 데이터 전압(Vd(+))을 인가한다. 부극성 게이트 온전압(Von(-))이 인가될 때 데이터 구동부(500)는 게이트선(121)에 지그재그로 연결되어 있는 화소(170)에 해당하는 부극성 데이터 전압(Vd(-))을 인가한다. 다음 프레임에서는 화소(170)에 인가되는 데이터 전압(Vd)의 극성이 바뀌며 게이트 온전압(Von)도 바뀌게 된다. 이에 의해 극성에 따라 게이트 온전압(Von)을 달리 하면서 도트 인버전을 실현할 수 있다.

프레임 인버전과 라인 인버전의 경우 통상적인 박막트랜지스터 기관(100)의 배치를 그대로 사용할 수 있다. 다만 게이트 구동부(400)는 데이터 전압(Vd)의 극성에 따라 게이트 온전압(Von)을 달리하여 인가하면 된다.

이상의 제1실시예는 화이트 상태만을 고려한 것으로 블랙 상태의 경우 다음과 같은 문제가 생긴다. 제1실시예와 같이 정극성 게이트 온전압(Von(+))은 20V, 부극성 게이트 온전압(Von(-))은 8V를 사용하고 정극성 블랙 전압으로 7V를 부극성 블랙 전압으로 5V를 사용할 경우, 정극성에서의 바이어스 전압(Vgs)은 13V(20-7)가 되고 부극성에서의 바이어스 전압(Vgs)는 3V(8-5)가 된다. 게이트 온전압(Von)을 20V단일 전압을 사용할 경우 부극성에서의 바이어스 전압(Vgs)은 15V(20-5)가 되므로 제1실시예를 따르면 블랙 상태에서는 극성에 따른 킥백 전압(Vkb)의 차이가 더욱 커지게 된 것이다. 또한 부극성에서의 바이어스 전압(Vgs)이 3V로 감소하여 충전이 불량해질 수 있다.

제2실시예에서는 블랙 상태를 고려하여 부극성 게이트 온전압(Von(-))을 13V로 하였다.

도 10은 본발명의 제2실시예에 따른 게이트 온전압 인가(Von)를 설명하기 위한 그림이고 도 11은 본발명의 제2실시예에 따른 게이트 온전압(Von) 인가시의 시뮬레이션 결과를 나타낸 그림이다. 시뮬레이션에 사용한 데이터는 표 1과 동일하다.

화이트 상태에서의 바이어스 전압(Vgs)은 정극성과 부극성 각각 8V(20-12)와 13V(13-0)이며 블랙 상태에서의 바이어스 전압(Vgs)은 정극성과 부극성 각각 13V(20-7)와 8V(13-5)이다. 바이어스 전압(Vgs)이 최소 8V가 유지되어 충전을 양호하며 또한 바이어스 전압(Vgs)은 화이트 상태와 블랙 상태에서 상호 보완(trade-off)관계를 가지게 된다.

표 3은 시뮬레이션 결과를 정리한 것이다.

표 3

단위 : V

| 상태 | 화이트 | 블랙 |
|----------------------------------|-------|-------|
| 정극성 데이터 전압 Vd(+) | 11.52 | 6.98 |
| 부극성 데이터 전압 Vd(-) | 0.24 | 5.20 |
| 정극성 화소 전압 Vp(+) | 10.56 | 5.46 |
| 부극성 화소 전압 Vp(-) | -0.78 | 4.24 |
| 정극성 킥백전압 Vkb(+) (Vd(+)-Vp(+)) | 0.96 | 1.52 |
| 부극성 킥백전압 Vkb(-) (Vd(-)-Vp(-)) | 1.01 | 0.96 |
| 최적 공통전압 (Vp(+)+Vp(-))/2 | 4.89 | 4.85 |
| 실제 공통전압 | 4.87 | |
| 실제 공통전압- 최적 공통전압 | 0.02 | -0.02 |

단일 게이트 온전압(V_{on})을 사용한 표 2와 비교하면 정극성 킥백 전압($V_{kb}(+)$)은 동일하다. 반면 부극성 킥백 전압($V_{kb}(-)$)을 보면 화이트 상태에서는 1.47V에서 1.01V로 블랙 상태에서는 1.63V에서 0.96V로 각각 감소하였다. 화이트 상태와 블랙 상태의 부극성 킥백 전압($V_{kb}(-)$) 차이는 0.16V(1.63-1.47)에서 0.05V(1.01-0.96)로 감소하였다. 최적 공통전압(V_{com})은 화이트 상태와 블랙 상태 각각 4.89V와 4.85V로서 그 차이는 0.04V에 불과하여 표 2의 0.13V(4.56V-4.43V)보다 크게 감소하였다. 최적 공통전압(V_{com})과 실제 공통전압(V_{com})인 4.87V과의 차이는 0.02V로서 표 2의 0.06 내지 0.07V에 비해 매우 작은 값을 나타낸다.

이와 같이 제2실시에 따른 액정표시장치는 실제 공통전압(V_{com})과 최적 공통전압(V_{com})의 차이가 작아 극성에 따른 화소 전압(V_p)의 편차가 줄어들고 플리커나 잔상의 발생도 감소된다.

이와 같이 극성에 따른 게이트 온전압(V_{on})의 차이는 바이어스 전압(V_{gs})의 균일화와 원활한 충전을 위한 최소 바이어스 전압(V_{gs})을 동시에 고려해야 한다.

이외에 극성에 따른 게이트 온전압(V_{on}) 간의 차이는 식 4의 $V_{on}-V_{off}$ 값을 고려해야 한다. $V_{on}-V_d$ 가 같아지도록 부극성 게이트 온전압($V_{on}(-)$)의 값을 감소시키면 부극성에서의 $V_{on}-V_{off}$ 값도 감소하여 오히려 부극성 킥백 전압($V_{kb}(-)$)이 정극성 킥백 전압($V_{kb}(+)$)보다 작아질 수 있다.

실제 공통전압(V_{com})은 위와 같은 사항을 고려하여 실제의 액정표시장치를 가지고 게이트 온전압(V_{on})을 바꾸어 가면서 결정하게 된다. 부극성 게이트 온전압($V_{on}(-)$)과 게이트 오프전압(V_{off})간의 차이는 정극성 게이트 온전압($V_{on}(+)$)과 게이트 오프전압(V_{off})간의 차이의 50 내지 80%일 수 있다.

도 12는 본발명의 제3실시에 따른 게이트 온전압 인가를 설명하기 위한 그림이고 도 13은 본발명의 제4실시에 따른 게이트 온전압 인가를 설명하기 위한 그림이다.

도 12와 같이 게이트 온전압(V_{on})은 시간에 따라 전압이 감소하는 계단식 전압분포를 가지고 있다. 정극성 게이트 온전압($V_{on}(+)$)은 V_{g1} 과 V_{g1} 보다 낮은 V_{g2} 의 2단계 전압으로 구성된다. 부극성 게이트 온전압($V_{on}(-)$)은 V_{g3} 와 V_{g3} 보다 낮은 V_{g4} 의 2단계 전압으로 구성된다. 여기서 V_{g1} 과 V_{g2} 는 동일한 크기이지만 V_{g4} 는 V_{g3} 보다 작다. 이와 같이 게이트 온전압(V_{on})이 여러 값을 가질 경우 전압차이는 전압의 평균값을 사용하여 계산할 수 있다.

도 13에서는 V_{g3} 도 V_{g1} 값보다 작은 값을 가진다. 한편 V_{g1} 과 V_{g2} 와의 차이와 V_{g3} 와 V_{g4} 와의 차이 간의 대소는 한정되지 않는다.

본발명은 이에 한정되지는 않으나 대형 액정표시장치, 고투과율 액정표시장치, CSD(color sequential display)와 같은 120Hz 이상의 구동이 적용되는 액정표시장치에 적용될 수 있다.

액정표시장치의 크기가 커질수록 공통전압(V_{com})의 로드가 커져 위치별로 공통전압(V_{com})의 편차가 증가하여 플리커와 잔상이 발생할 수 있다.

저장용량(C_{lc})을 줄이면 개구율 증가 설계가 용이해져 고투과율 액정표시장치를 제조할 수 있다. 한편 120Hz 이상의 구동에서는 게이트 온 타임이 감소하고 화소 용량이 증가하여 충전을 저하가 문제되므로 저장용량(C_{lc})을 감소하여야 한다.

CSD는 컬러필터층(231)을 없애고 광원부(400)에서 색상을 부여하는 방식이다. 이를 위해 광원부(400)는 액정표시패널(300)에 삼원색을 공급하며 엘이디(light emitting diode)로 이루어질 수 있다. CSD에서 광원부(400)는 삼원색을 프레임 단위로 순차 반복적으로 액정표시패널(300)에 제공한다. 컬러필터층(231)을 사용하는 액정표시장치에서의 한 프레임은 CSD에서는 삼원색이 모두 표시되는 세 프레임에 해당한다. 따라서 통상적인 60Hz구동을 위해서는 CSD는 180Hz의 구동이 요구된다. 높은 주파수에 의해 게이트 온 타임이 감소하고 화소 용량이 증가하기 때문에 저장용량(C_{lc})을 감소시켜야 한다.

본발명을 사용하면 극성에 따른 킥백 전압(V_{kb})이 일정해지므로 공통전압(V_{com})의 편차를 보상할 수 있으며 저장용량(C_{lc})을 줄일 수 있다.

발명의 효과

이상 설명한 바와 같이, 본 발명에 따르면 플리커와 잔상이 감소한 액정표시장치를 제공된다.

또한 플리커와 잔상이 감소하는 액정표시장치의 구동방법이 제공된다.

(57) 청구의 범위

청구항 1.

게이트선과 데이터선의 교차로 정의되는 화소가 마련되어 있는 액정표시패널과;

계조전압을 생성하는 계조전압 생성부와;

게이트 오프 전압, 정극성 게이트 온전압, 상기 정극성 게이트 온전압보다 낮은 부극성 게이트 온전압을 생성하는 구동 전압 생성부와;

상기 게이트선에 게이트 온전압을 인가하는 게이트 구동부와;

상기 계조전압 생성부로부터 상기 계조전압을 인가받아 상기 화소에 데이터 전압을 인가하는 데이터 구동부와;

상기 데이터 구동부가 상기 화소에 정극성 데이터 전압과 부극성 데이터 전압을 교대로 인가하도록 하며, 상기 게이트 구동부가 상기 정극성 데이터 전압이 인가되는 화소에는 상기 정극성 게이트 온전압을 인가하고 상기 부극성 데이터 전압이 인가되는 화소에는 상기 부극성 게이트 온전압을 인가하도록 제어하는 신호제어부를 포함하는 것을 특징으로 하는 액정표시장치.

청구항 2.

제1항에 있어서,

상기 부극성 게이트 온전압과 상기 게이트 오프 전압의 전압차이는 상기 정극성 게이트 온전압과 상기 게이트 오프 전압의 전압차이의 50 내지 80% 사이인 것을 특징으로 하는 액정표시장치.

청구항 3.

제1항에 있어서,

상기 게이트선의 연장방향으로 서로 인접한 상기 화소는 서로 다른 상기 게이트선에 연결되어 있는 것을 특징으로 하는 액정표시장치.

청구항 4.

제3항에 있어서,

상기 신호제어부는 서로 인접한 상기 게이트선에 서로 다른 게이트 온전압이 인가되도록 상기 게이트 구동부를 제어하는 것을 특징으로 하는 액정표시장치.

청구항 5.

제4항에 있어서,

상기 신호제어부는 동일한 상기 게이트선에 연결된 상기 화소에 동일한 극성의 데이터 전압이 인가되도록 상기 데이터 구동부를 제어하는 것을 특징으로 하는 액정표시장치.

청구항 6.

제1항에 있어서,

초당 프레임수가 120이상인 것을 특징으로 하는 액정표시장치.

청구항 7.

제1항에 있어서,

상기 제2 게이트 온전압은 시간에 따라 전압이 감소하는 계단식 전압분포를 가지는 것을 특징으로 하는 액정표시장치.

청구항 8.

제7항에 있어서,

상기 제1 게이트 온전압은 시간에 따라 전압이 감소하는 계단식 전압분포를 가지는 것을 특징으로 하는 액정표시장치.

청구항 9.

제1항에 있어서,

상기 액정표시패널은 액정층을 더 포함하며,

상기 액정층은 유전율 이방성이 음이며 초기 배열이 수직방향인 것을 특징으로 하는 액정표시장치.

청구항 10.

제1항에 있어서,

상기 액정표시패널의 배면에 위치하고 있으며 삼색광을 프레임 단위로 상기 액정표시패널에 순차 반복적으로 공급하는 광원부를 더 포함하는 것을 특징으로 하는 액정표시장치.

청구항 11.

제10항에 있어서,

초당 프레임 수가 180회 이상인 것을 특징으로 하는 액정표시장치.

청구항 12.

게이트선과 데이터선의 교차로 정의되는 화소가 마련되어 있는 액정표시패널을 포함하는 액정표시장치의 제어방법에 있어서,

정극성 데이터 전압이 인가되는 상기 화소에는 정극성 게이트 온전압을 인가하고, 부극성 데이터 전압이 인가되는 상기 화소에는 상기 정극성 게이트 온전압보다 낮은 부극성 게이트 온전압을 인가하는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 13.

제12항에 있어서,

상기 부극성 게이트 온전압과 게이트 오프 전압의 전압차이는 상기 정극성 게이트 온전압과 상기 게이트 오프 전압의 전압차이의 50 내지 80% 사이인 것을 특징으로 하는 액정표시장치의 구동방법.

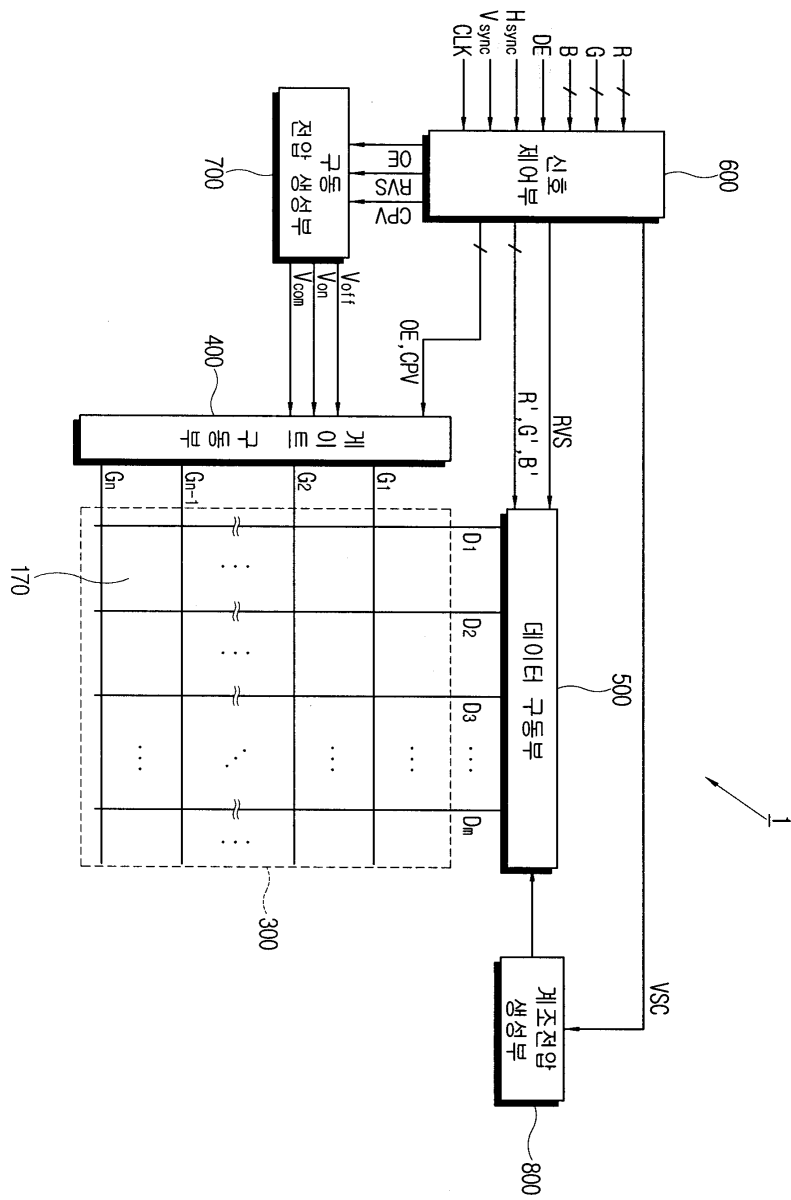
청구항 14.

제12항에 있어서,

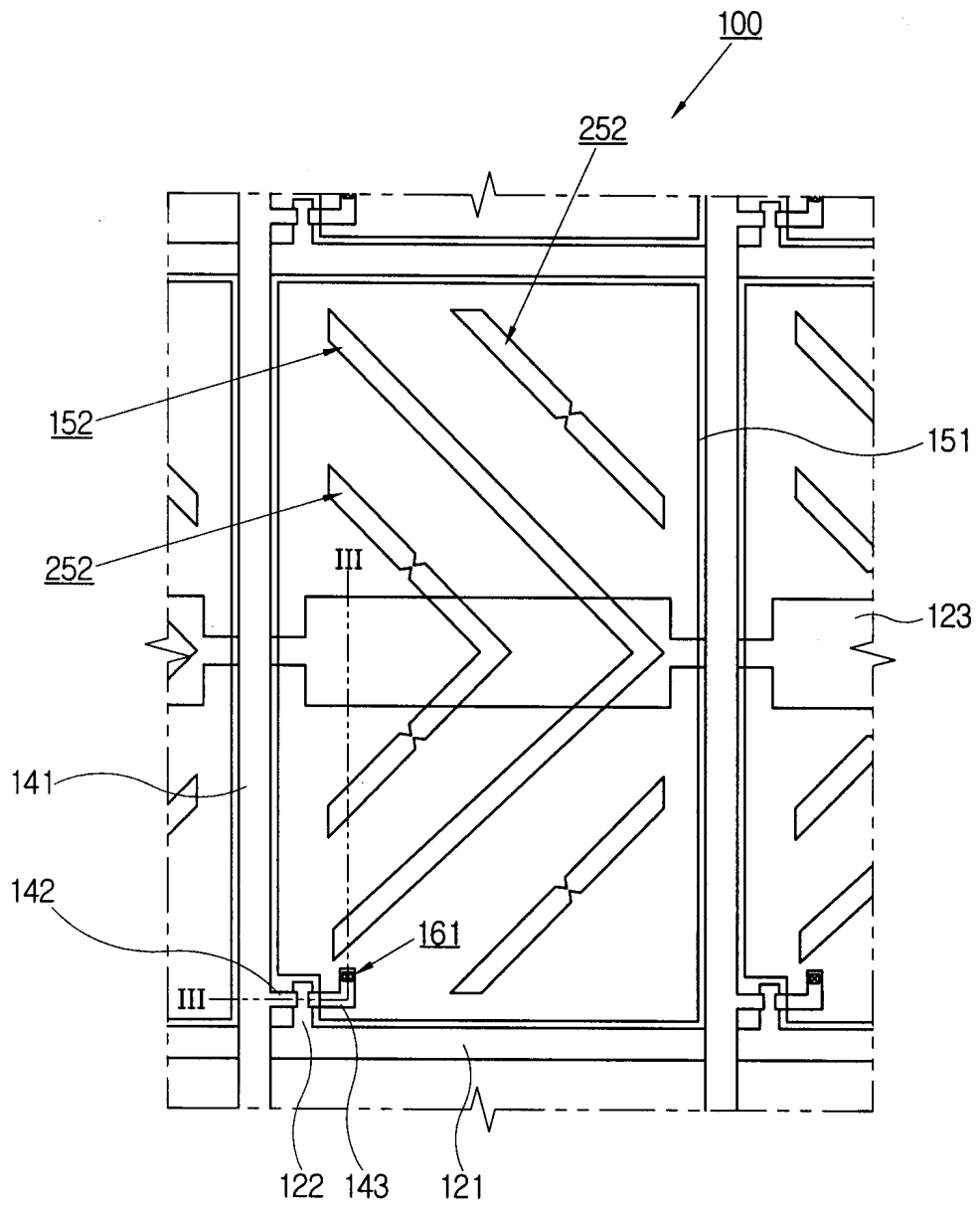
서로 인접한 상기 게이트선에 서로 다른 게이트 온전압을 인가하고, 서로 인접한 상기 데이터선에 서로 다른 극성의 데이터 전압을 인가하는 것을 특징으로 하는 액정표시장치의 구동방법.

도면

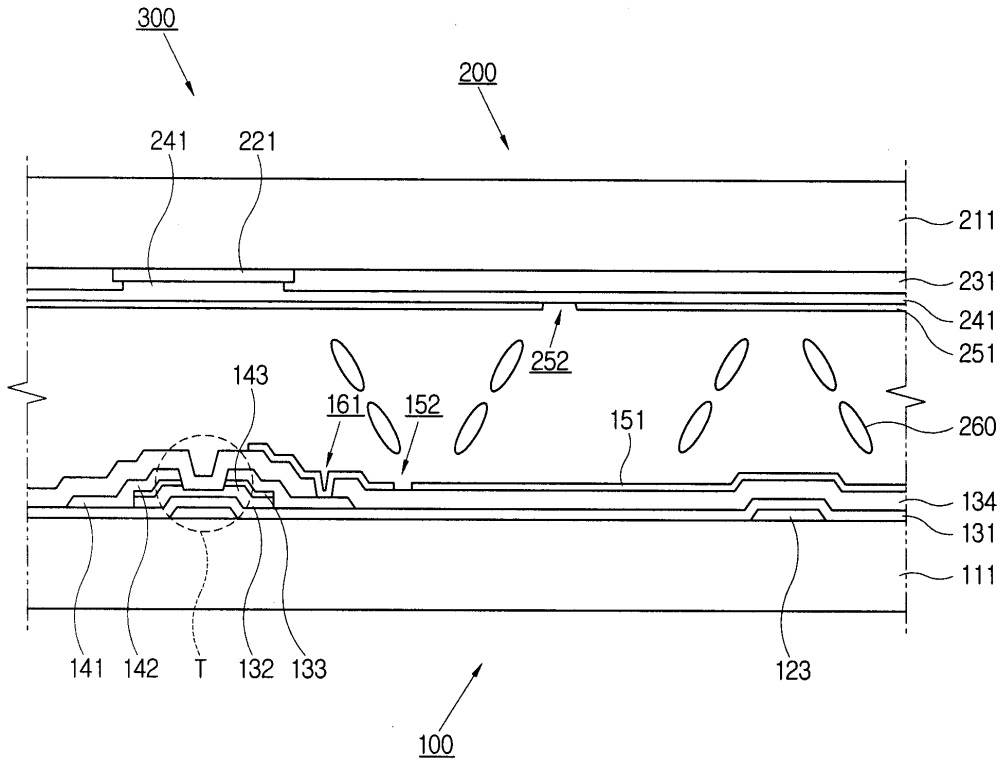
도면1



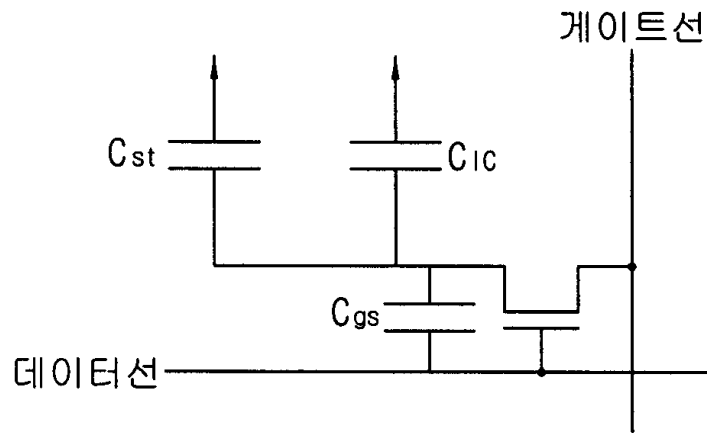
도면2



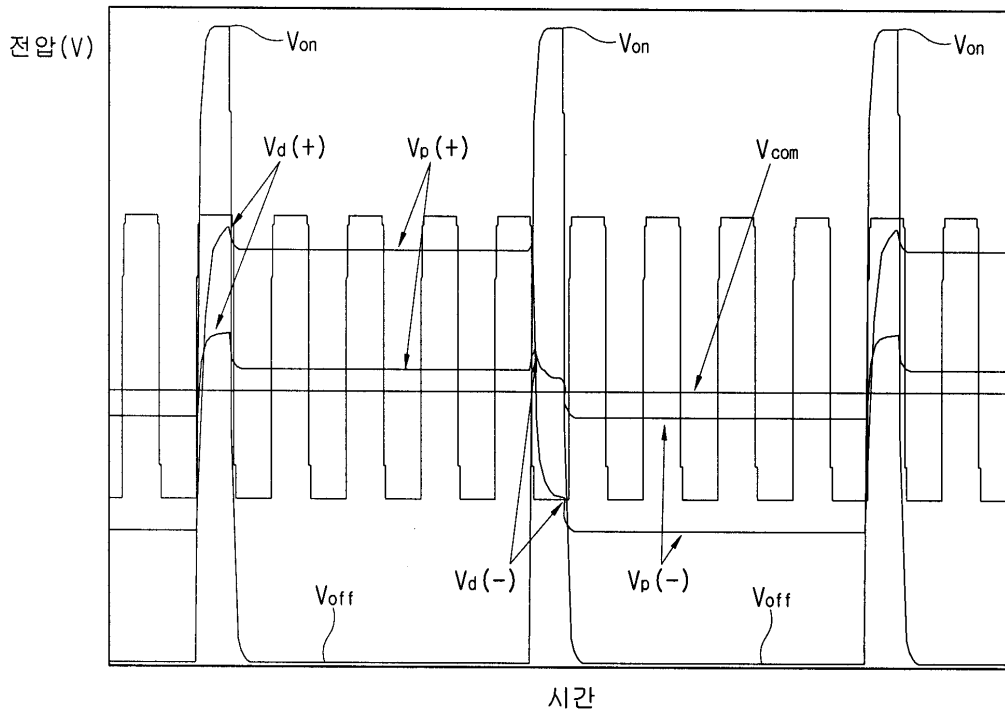
도면3



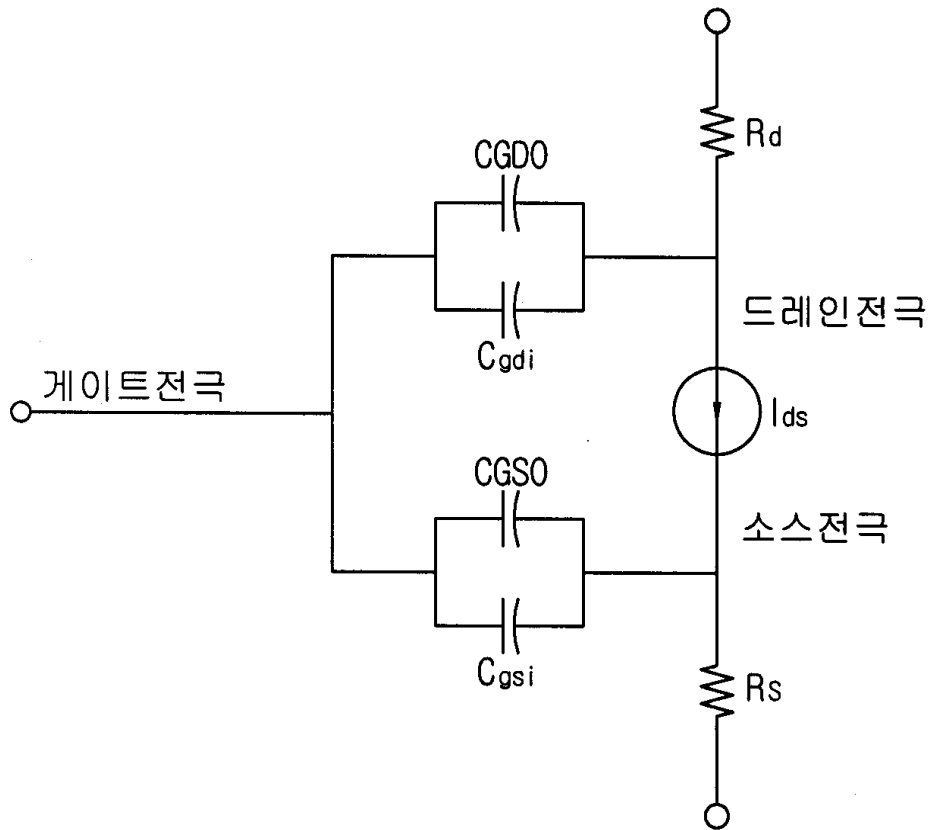
도면4



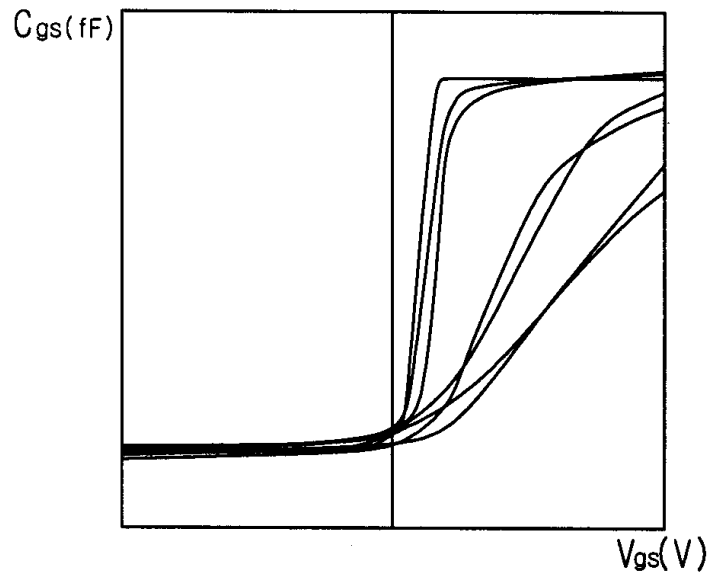
도면5



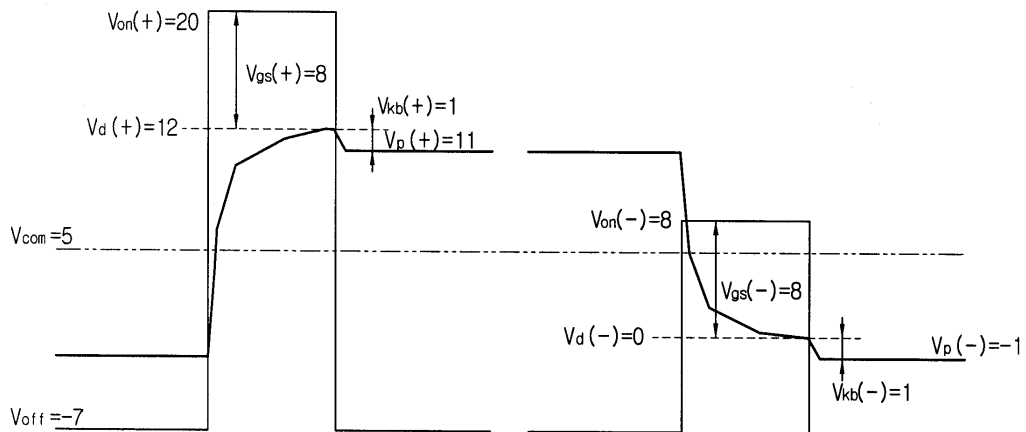
도면6



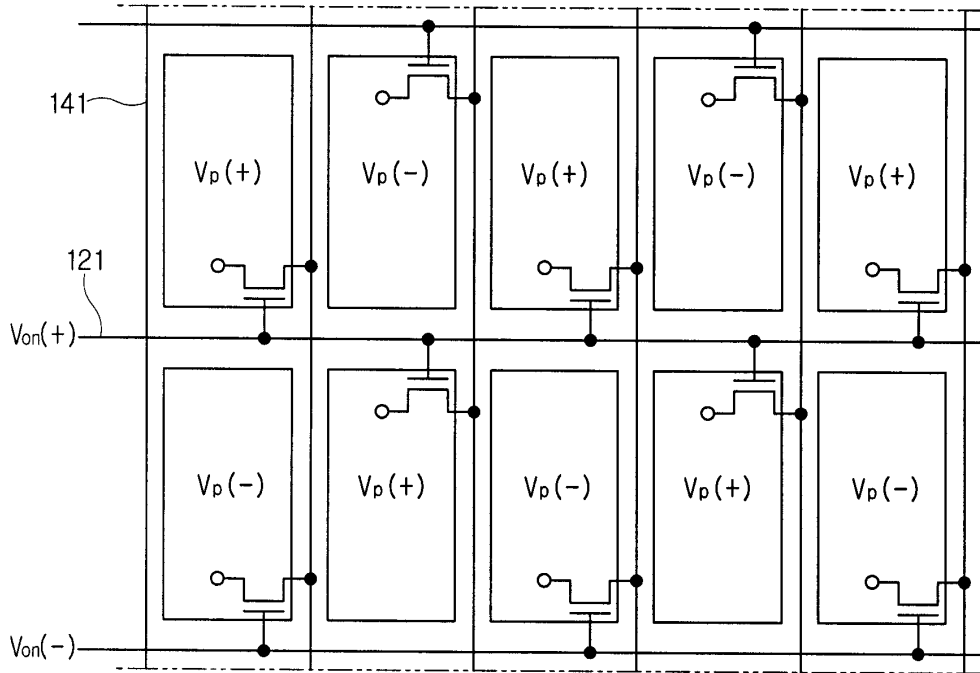
도면7



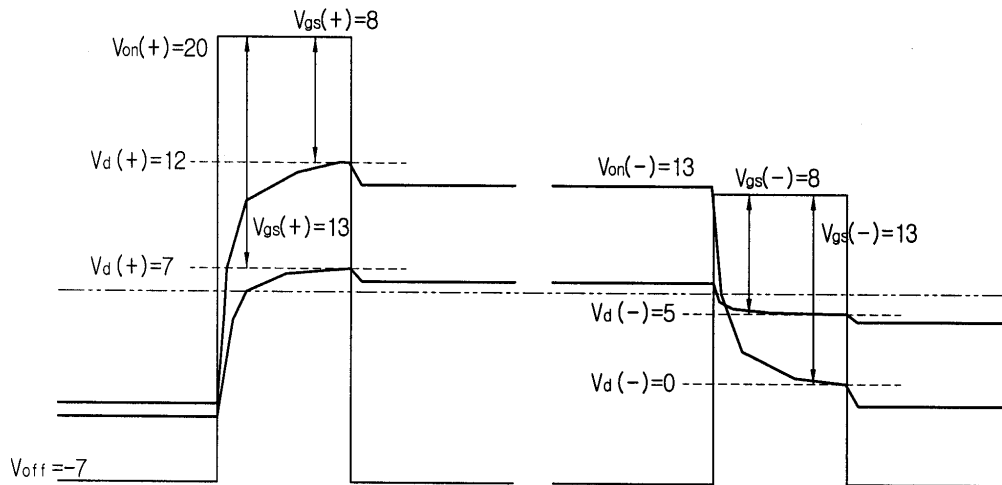
도면8



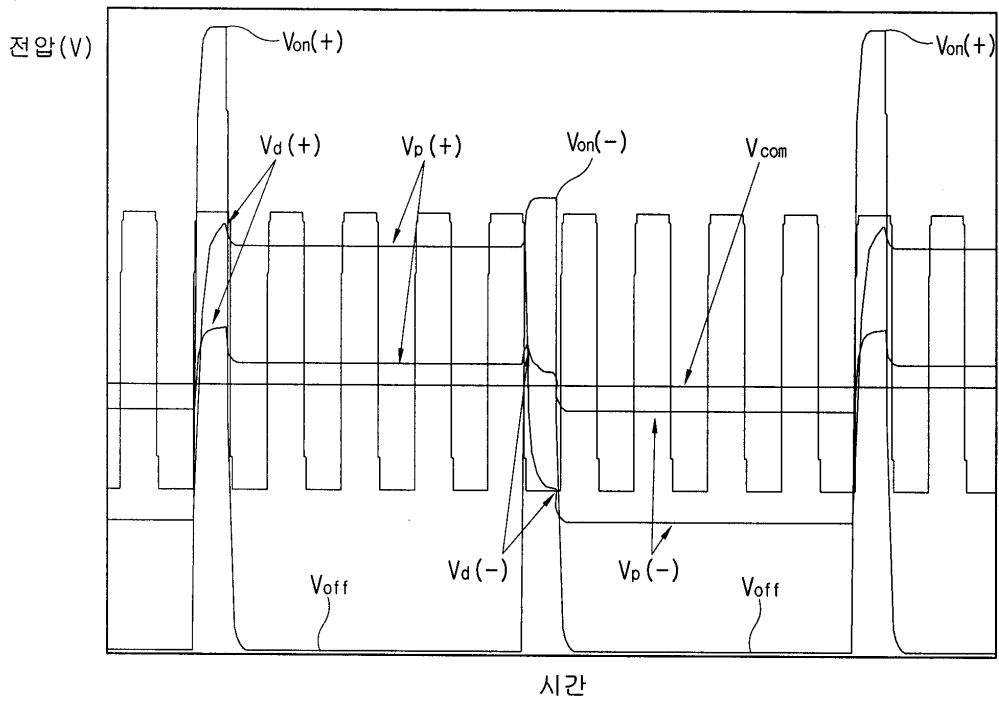
도면9



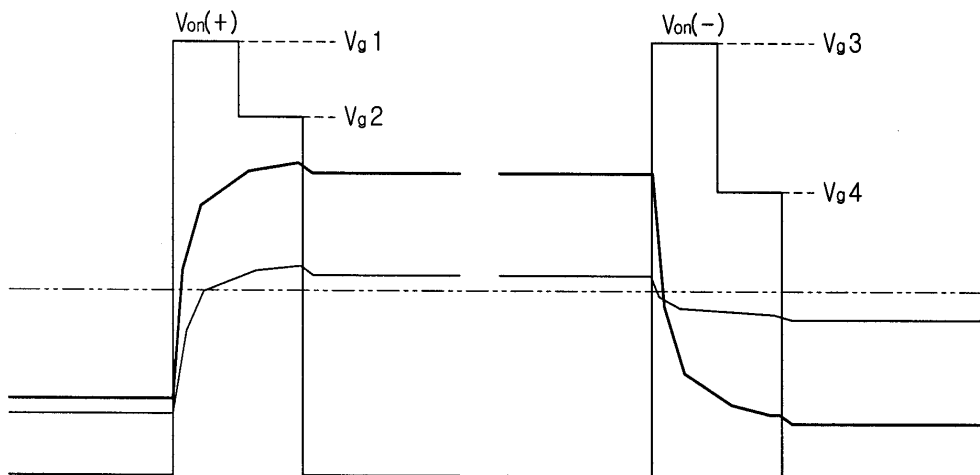
도면10



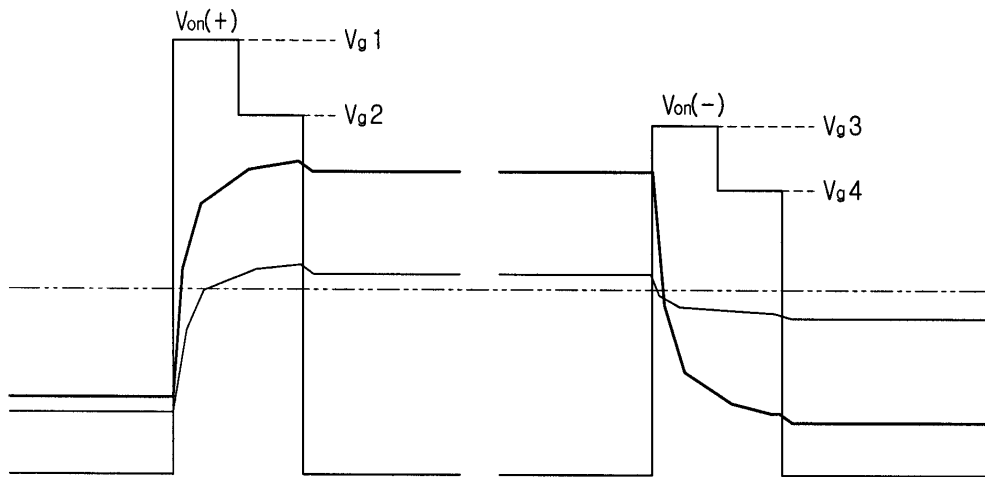
도면11



도면12



도면13



| | | | |
|----------------|--|---------|------------|
| 专利名称(译) | 液晶显示装置及其驱动方法 | | |
| 公开(公告)号 | KR1020060094775A | 公开(公告)日 | 2006-08-30 |
| 申请号 | KR1020050016220 | 申请日 | 2005-02-26 |
| [标]申请(专利权)人(译) | 三星电子株式会社 | | |
| 申请(专利权)人(译) | 三星电子有限公司 | | |
| 当前申请(专利权)人(译) | 三星电子有限公司 | | |
| [标]发明人 | SHIN KYOUNG JU 신경주 CHAI CHONG CHUL 채종철 PARK CHEOL WOO 박철우 YANG YOUNG CHOL 양영철 | | |
| 发明人 | 신경주 채종철 박철우 양영철 | | |
| IPC分类号 | G09G3/36 G02F1/13 | | |
| CPC分类号 | G09G2320/0247 G09G3/3648 G02F2001/134318 G09G2320/0219 G09G3/3614 G09G3/3696 A61G17/007 | | |
| 其他公开文献 | KR101100889B1 | | |
| 外部链接 | Espacenet | | |

摘要(译)

液晶显示器及其驱动方法本发明涉及液晶显示器及其驱动方法。根据本发明的液晶显示器包括：液晶显示板，具有由栅极线和数据线的交叉点限定的像素；灰度电压发生器，用于产生灰度电压；用于向栅极线施加栅极导通电压的栅极驱动器，以及用于通过从灰度电压发生器接收灰度电压而向像素施加数据电压的栅极驱动器，用于将正数据电压和负数据电压交替施加到像素的数据驱动器，并且栅极驱动器将正栅极导通电压施加到施加正数据电压的像素并且施加负数据电压的像素具有负栅极 - 以及用于控制施加压力的信号控制单元。因此，可以减少液晶显示装置的闪烁和余像的发生。 4

