

(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) Int. Cl.⁷
G09G 3/36

(11) 공개번호 10-2005-0068324
(43) 공개일자 2005년07월05일

(21) 출원번호 10-2003-0099579
(22) 출원일자 2003년12월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 송병찬
경상북도구미시구평동부영APT801-806

(74) 대리인 허용록

심사청구 : 없음

(54) 게이트드라이버, 액정표시장치 및 그 구동방법

요약

크로스토크 현상을 방지할 수 있는 액정표시장치가 개시된다.

본 발명의 액정표시장치는, 동기신호가 포함된 영상 데이터를 이용하여 게이트 시프트 클럭, 게이트 시작 펄스 및 게이트 출력 인에이블로 이루어지는 제1 구동제어신호 및 제2 구동제어신호를 생성하기 위한 제어수단; 상기 제1 제어신호에 따라 게이트 라인들에 소정의 주사 신호를 순차적으로 공급하기 위한 게이트 드라이버; 상기 제2 제어신호에 따라 데이터 라인들에 상기 영상 데이터를 공급하기 위한 데이터 드라이버; 및 상기 공급된 주사신호에 따라 상기 영상 데이터를 표시하는 액정패널을 포함하고, 상기 게이트 드라이버는, 상기 게이트 라인들 중 하나의 게이트 라인에 주사 신호가 공급되는 경우, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들에는 비주사 신호가 공급되며, 상기 주사 신호 및 상기 비주사 신호는 서로 상이한 출력 전류를 갖게 된다.

따라서, 본 발명에 의하면, 비주사 신호(저전위 게이트 전압)의 변동을 억제하여 크로스토크 현상을 방지할 수 있다

대표도

도 3

색인어

액정표시장치, 크로스토크, 저전위 게이트 전압, 출력 전류, 버퍼부

명세서

도면의 간단한 설명

도 1a는 이상적인 상태에서의 액정표시장치의 동작 파형도.

도 1b는 실제 상태에서의 액정표시장치의 동작 파형도.

도 2는 일반적인 액정표시장치의 구성을 개략적으로 나타낸 도면.

도 3은 본 발명의 바람직한 일 실시예에 따른 액정표시장치의 게이트 드라이버의 구성을 나타낸 회로블록도.

도 4는 본 발명의 바람직한 일 실시예에 따른 출력버퍼의 구성을 나타낸 일 회로 블록도.

도 5는 본 발명의 바람직한 일 실시예에 따른 출력버퍼의 구성을 나타낸 다른 회로 블록도.

<도면의 주요 부분에 대한 부호의 명칭>

- 5 : 게이트 드라이버 11 : 게이트 시프트 레지스터
- 12 : 논리곱 연산부 13 : 레벨 시프터
- 14 : 버퍼부 15 : 비교기
- 16, 17 : 증폭기 18 : 전류제어스위치
- 19 : 댐퍼 저항

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치에 관한 것으로, 특히 크로스토크 현상을 방지할 수 있는 게이트 드라이버, 액정표시장치 및 그 구동방법에 관한 것이다.

일반적으로, 액정표시장치(LCD : Liquid crystal display)는 후면의 광원에서 발생한 빛을 전면에 있는 액정 패널의 각 화소가 일종의 광 스위치 역할을 하여 선택적으로 투과시킴으로써 인하여 화상을 디스플레이 하는 장치이다.

이와 같은 액정표시장치의 비정상적인 표시 특성 중에는 크로스토크 현상이 존재한다. 크로스토크 현상이란 화이트 또는 블랙 표시가 화면의 일부 영역에서 집중적으로 이루어질 때, 그 상하 또는 좌우 방향에 위치하는 일부 셀의 계조가 인접하는 화이트 또는 블랙 표시에 의하여 영향받아서 본래의 계조 레벨과 상이한 레벨이 표시되는 것을 말한다.

이때, 상하 방향에 위치하는 셀에서 발생하는 것을 수직형 크로스토크(vertical crosstalk)라고 하고, 좌우 방향에 위치하는 셀에서 발생하는 것을 수평형 크로스토크(horizontal crosstalk)라고 한다.

수직형 크로스토크는 박막 트랜지스터가 전기적으로 충분히 턴-오프(turn-off)되지 않을 경우에, 박막 트랜지스터의 소스 단자에 연결된 데이터 라인을 통해 공급되는 원치 않는 계조전압이 상기 박막 트랜지스터를 경유하여 액정에 전달됨으로써 발생된다.

수평형 크로스토크는 액정셀들의 공통전극 전위의 변동에 의해 발생하는 것으로서, 수평 방향으로 인접하는 액정셀에서 계조전압에 의한 충전이 이루어질 때, 공통전극의 전위가 변동하여 그 영향으로 인접하는 액정셀에 정확한 계조레벨이 공급되지 않음으로써 발생된다.

도 1a는 이상적인 상태에서의 액정표시장치의 동작 파형을 나타낸다. 도 1b는 실제 상태에서의 액정표시장치의 동작 파형을 나타낸다.

도 1a에 나타낸 바와 같이, 이상적인 상태에서는 박막 트랜지스터의 각 단자간 기생용량(stray capacitance)(즉, 소스 단자와 드레인 단자간의 기생용량, 소스 단자와 게이트 단자간의 기생용량, 게이트 단자와 드레인 단자간의 기생용량), 게이트 단자와 공통전극간의 기생용량, 게이트 단자와 이웃하는 게이트 라인간의 기생용량 등이 존재하지 않으며, 공통전극에 공급되는 공통전압이 직류로 일정하게 유지되는 상태를 의미한다.

저전위 게이트 전압(Voff)으로부터 고전위 게이트 전압(Von)으로 천이(transition)될 때 박막 트랜지스터가 턴-온되고, 데이터 전압이 데이터 라인과 박막 트랜지스터를 경유하여 각 픽셀에 충전되게 된다. 그리고, 상기 고전위 게이트 전압(Von)으로부터 저전위 게이트 전압(Voff)으로 천이될 때 박막 트랜지스터가 턴-오프되고, 상기 픽셀에 충전된 전압이 그대로 유지되게 된다. 이러한 경우에 상기 픽셀에 공급된 데이터 전압은 픽셀에 걸리게 되는 픽셀 전압(Vpixel)과 일치하게 된다. 따라서, 이상적인 상태에서는 각 단자간의 기생용량 또는 공통전압이 변동되지 않게 되어 어떠한 크로스토크 현상도 발생되지 않게 된다.

하지만, 실제로는 박막 트랜지스터의 각 단자간에는 기생용량이 존재하게 되고, 또한 공통전극에 공급되는 공통전압도 변동이 발생되게 된다.

이와 같은 경우에는, 도 1b에 나타낸 바와 같이, 고전위 게이트 전압(Von)으로부터 저전위 게이트 전압(Voff)으로 천이될 때, 원치 않는 기생용량에 기인하여 픽셀에 공급되는 전압(Vpixel)이 데이터 전압에 비해 상대적으로 전압강하가 발생되고, 또한 공통전압(Vcom)과 저전위 게이트 전압(Voff)에 왜곡이 발생하고, 이러한 왜곡된 파형에 의해 크로스토크 현상이 유발된다.

일반적으로, 크로스토크 현상의 강도는 공통전압과 저전위 게이트 전압의 변동량에 가장 크게 의존하게 된다.

이에 따라, 공통전압의 변동량을 최대한 억제하여 크로스토크 현상을 줄이는 기법이 널리 공지되고 있다.

크로스토크 현상은 공통전압의 변동량뿐만 아니라 저전위 게이트 전압의 변동량에도 민감하게 반응하므로, 이와 같이 공통전압의 변동량을 억제한다 하더라도 크로스토크 현상이 완전하게 방지하지는 못하게 된다.

하지만, 아직까지 저전위 게이트 전압의 변동량을 억제하여 크로스토크 현상을 방지하는 위한 방법은 전무한 실정으므로, 종래에 널리 공지된 공통전압의 변동량 억제와 더불어 저전위 게이트 전압의 변동량을 제어할 수 있는 장치에 대한 연구가 매우 긴급하게 요구되고 있다.

발명이 이루고자 하는 기술적 과제

따라서, 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로서, 저전위 게이트 전압의 변동량을 제어하여 크로스토크 현상을 방지할 수 있는 게이트 드라이버, 액정표시장치 및 그 구동방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기 목적을 달성하기 위한 본 발명의 바람직한 제1 실시예에 따르면, 액정표시장치는, 동기신호가 포함된 영상 데이터를 이용하여 게이트 시프트 클럭, 게이트 시작 펄스 및 게이트 출력 인에이블로 이루어지는 제1 구동제어신호 및 제2 구동제어신호를 생성하기 위한 제어수단; 상기 제1 제어신호에 따라 게이트 라인들에 소정의 주사 신호를 순차적으로 공급하기 위한 게이트 드라이버; 상기 제2 제어신호에 따라 데이터 라인들에 상기 영상 데이터를 공급하기 위한 데이터 드라이버; 및 상기 공급된 주사신호에 따라 상기 영상 데이터를 표시하는 액정패널을 포함하고, 상기 게이트 드라이버는, 상기 게이트 라인들 중 하나의 게이트 라인에 주사 신호가 공급되는 경우, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들에는 비주사 신호가 공급되며, 상기 주사 신호 및 상기 비주사 신호는 서로 상이한 출력 전류를 갖는 것을 특징으로 한다.

상기 액정표시장치에 따르면, 상기 게이트 드라이버는, 복수의 플립플롭으로 이루어지고, 매 게이트 시프트 클럭마다 게이트 시작 펄스를 시프트하여 순차적으로 출력시키기 위한 게이트 시프트 레지스터; 상기 복수의 플립플롭에 대응되는 복수의 논리곱 게이트로 이루어지고, 상기 복수의 플립플롭 각각으로부터 순차적으로 출력된 제어신호를 상기 게이트 출력 인에이블 신호의 제어에 따라 출력시키기 위한 논리곱 연산부; 상기 복수의 논리곱 게이트에 대응되는 복수의 서브 레벨 시프터로 이루어지고, 상기 복수의 논리곱 게이트 각각으로부터 출력된 신호에 따라 신호 레벨링하여 공급하기 위한 레벨 시프터; 및 상기 복수의 서브 레벨 시프터에 대응되는 복수의 출력버퍼로 이루어지고, 상기 복수의 출력버퍼는 상기 복수의 플립플롭의 출력단과 대응되게 연결되며, 상기 복수의 플립플롭 각각으로부터 출력된 제어신호에 따라 서로 상이한 출력 전류를 갖는 레벨링된 신호를 상기 게이트 라인들로 공급하기 위한 버퍼부를 포함할 수 있다.

상기 액정표시장치에 따르면, 상기 출력버퍼는, 상기 출력버퍼와 연결되어 있는 플립플롭으로부터 출력된 제어신호 및 기준값을 비교하여 소정의 출력값을 출력하기 위한 비교기; 및 상기 비교기로부터 출력된 출력값에 따라 선택된 출력전류를 갖는 레벨링된 신호를 공급하기 위한 증폭기를 포함할 수 있다.

상기 액정표시장치에 따르면, 상기 출력버퍼는, 상기 레벨 시프터로부터 공급된 레벨링된 신호를 증폭시켜 미리 설정된 출력전류로 출력하기 위한 증폭기; 상기 증폭기에 연결되어 상기 출력전류를 일정 정도 저감시켜 저출력 전류를 출력시키기 위한 댐퍼 저항; 및 상기 댐퍼 저항에 병렬로 연결되어 상기 출력전류의 경로를 제어하기 위한 전류제어스위치를 포함할 수 있다.

상기 액정표시장치에 따르면, 상기 복수의 플립플롭 각각으로부터 출력된 제어신호는 0인 신호와 0이 아닌 신호로 구분되고, 하나의 게이트 시프트 클럭에 대해 상기 복수의 플립플롭 중 하나의 플립플롭만이 0이 아닌 제어신호가 출력되는 한편, 나머지 플립플롭은 0인 제어신호가 출력될 수 있다.

상기 액정표시장치에 따르면, 상기 출력버퍼는 0인 제어신호가 입력되는 경우 저출력 전류를 갖는 비주사 신호를 공급하는 한편, 0이 아닌 제어신호가 입력되는 경우 고출력 전류를 갖는 주사 신호를 공급할 수 있다.

상기 액정표시장치에 따르면, 상기 출력버퍼는 0인 제어신호가 입력되는 경우 고출력 전류를 갖는 비주사 신호를 공급하는 한편, 0이 아닌 제어신호가 입력되는 경우 저출력 전류를 갖는 주사 신호를 공급할 수 있다.

본 발명의 바람직한 제2 실시예에 따르면, 액정표시장치에서 복수의 게이트 라인들 및 상기 복수의 게이트 라인들이 매트릭스 형태로 배열되는 액정패널을 구동시키기 위한 게이트 드라이버는, 복수의 플립플롭으로 이루어지고, 매 게이트 시프트 클럭마다 게이트 시작 펄스를 시프트하여 순차적으로 출력시키기 위한 게이트 시프트 레지스터; 상기 복수의 플립플롭에 대응되는 복수의 논리곱 게이트로 이루어지고, 상기 복수의 플립플롭 각각으로부터 순차적으로 출력된 제어신호를 상기 게이트 출력 인에이블 신호의 제어에 따라 출력시키기 위한 논리곱 연산부; 상기 복수의 논리곱 게이트에 대응되는 복수의 서브 레벨 시프터로 이루어지고, 상기 복수의 논리곱 게이트 각각으로부터 출력된 신호에 따라 신호 레벨링하여 공급하기 위한 레벨 시프터; 및 상기 복수의 서브 레벨 시프터에 대응되는 복수의 출력버퍼로 이루어지고, 상기 복수의 출력버퍼는 상기 복수의 플립플롭의 출력단과 대응되게 연결되며, 상기 복수의 플립플롭 각각으로부터 출력된 제어신호에 따라 서로 상이한 출력 전류를 갖는 레벨링된 신호를 공급하기 위한 버퍼부를 포함한다.

본 발명의 바람직한 제3 실시예에 따르면, 액정표시장치의 구동방법은, 동기신호가 포함된 영상 데이터를 이용하여 게이트 시프트 클럭, 게이트 시작 펄스 및 게이트 출력 인에이블로 이루어지는 제1 구동제어신호 및 제2 구동제어신호를 생성하는 단계; 상기 제1 제어신호에 따라 액정패널의 게이트 라인들에 소정의 주사 신호를 순차적으로 공급하는 단계; 상기 제2 제어신호에 따라 상기 액정패널의 데이터 라인들에 상기 영상 데이터를 공급하는 단계; 및 상기 공급된 주사신호에 따라 상기 영상 데이터를 표시하는 단계를 포함하고, 상기 게이트 라인들 중 하나의 게이트 라인에 주사 신호가 공급되는 경우, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들에는 비주사 신호가 공급되며, 상기 주사 신호 및 상기 비주사 신호는 서로 상이한 출력 전류를 갖는 것을 특징으로 한다.

상기 액정표시장치의 구동방법에 따르면, 상기 주사신호를 순차적으로 공급하는 단계는, 상기 게이트 시프트 클럭에 따라 상기 게이트 시작 펄스를 순차적으로 출력하는 단계; 상기 출력된 제어신호를 상기 게이트 출력 인에이블의 제어에 따라 출력하여 소정의 신호로 레벨링하는 단계; 상기 출력된 제어신호에 따라 서로 상이한 출력 전류를 선택하는 단계; 및 상기 레벨링된 신호를 상기 선택된 출력 전류로 공급하는 단계를 포함할 수 있다.

상기 액정표시장치의 구동방법에 따르면, 상기 출력된 제어신호에 따라 상기 게이트 라인들 중 하나의 게이트 라인에 고 출력 전류를 갖는 주사신호가 공급되는 한편, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들로 저출력 전류를 갖는 비주사 신호가 공급될 수 있다.

상기 액정표시장치의 구동방법에 따르면, 상기 출력된 제어신호에 따라 상기 게이트 라인들 중 하나의 게이트 라인에 저 출력 전류를 갖는 주사 신호가 공급되는 한편, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들로 고출력 전류를 갖는 비주사 신호가 공급될 수 있다.

이하, 첨부된 도면을 참조하여 본 발명의 실시예를 설명한다.

본 발명을 설명하기 전에 도 2를 참조하여 액정표시장치의 전체적인 구성을 설명한다.

도 2는 일반적인 액정표시장치의 구성을 개략적으로 나타낸 도면이다.

도 2를 참조하면, 액정표시장치는 외부의 아날로그 영상데이터를 디지털 영상데이터로 변환하는 한편, 상기 아날로그 영상 데이터로부터 동기신호(Vsync, Hsync)를 검출하기 위한 디지털 비디오 카드(1)와, 상기 디지털 비디오 카드(1)로부터 디지털 영상 데이터 및 동기신호(Vsync, Hsync)를 입력받고, 상기 동기신호를 이용하여 액정패널을 구동시키기 위한 제1 및 제2 구동제어신호를 생성하기 위한 제어부(2)와, 상기 제2 구동제어신호에 따라 상기 디지털 영상 데이터를 상기 액정패널의 데이터라인(DL)에 공급하기 위한 데이터드라이버(3)와, 상기 제1 구동제어신호에 따른 주사신호를 게이트라인(GL)에 순차적으로 공급하기 위한 게이트드라이버(5)와, 상기 공급된 주사신호에 따라 상기 영상 데이터를 표시하기 위한 액정패널(4)을 구비한다.

여기서, 상기 제1 구동제어신호에는 게이트 시프트 클럭(GSC : Gate Shift Clock, 이하 GSC라 한다), 게이트 시작 펄스(GSP : Gate Start Pulse, 이하 GSP라 한다) 및 게이트 출력 인에이블(GOE : Gate Output Enable, 이하 GOE라 한다) 등이 포함되고, 상기 제2 구동제어신호에는 소오스 쉬프트 클럭(SSC : Source Shift Clock, 이하 SSC라 한다), 소오스 시작 펄스(SSP : Source Start Pulse, 이하 SSP라 한다) 및 소오스 출력 인에이블(SOE : Source Output Enable, 이하 SOE라 한다) 등이 포함될 수 있다.

상기 디지털 비디오 카드(1)는 외부(예컨대, 컴퓨터 본체, DVD 등)로부터 공급된 아날로그 영상 데이터를 디지털 영상 데이터로 변환하는 한편, 상기 아날로그 영상 데이터로부터 수직동기신호(Vsync)와 수평동기신호(Hsync)를 검출한다. 상기 디지털 비디오 카드(1)로부터 변환된 디지털 영상 데이터와 수직동기신호 및 수평동기신호는 제어부(2)로 공급된다.

상기 제어부(2)는 상기 디지털 비디오 카드(1)로부터 공급된 수직동기신호 및 수평동기신호를 이용하여 상기 액정패널(4)을 구동시키기 위한 타이밍 제어신호인 구동제어신호를 생성한다. 이때, 상기 구동제어신호는 상기 액정패널(4)의 게이트라인(GL)에 공급되는 주사신호를 생성하기 위한 타이밍 제어신호인 제1 구동제어신호(GSC, GSP, GOE 등)와 상기 액정패널(4)의 데이터라인(DL)에 공급되는 데이터신호의 타이밍을 조절하기 위한 타이밍 제어신호인 제2 구동제어신호(SSC, SSP, SOE 등)로 각각 생성되게 된다. 따라서, 상기 제1 구동제어신호는 상기 게이트 드라이버(5)로 공급되고, 상기 제2 구동제어신호는 상기 디지털 영상 데이터와 함께 상기 데이터 드라이버(3)로 공급되게 된다.

상기 게이트 드라이버(5)는 상기 제1 구동제어신호에 따라 소정의 주사신호를 상기 액정패널(4)의 각 게이트 라인들(GL)에 순차적으로 공급한다. 여기서, 상기 주사신호는 고전위 게이트 전압(Von)을 의미하는 것으로, 이러한 고전위 게이트 전압에 의해 상기 액정패널(4)의 박막 트랜지스터(TFT)가 턴-온될 수 있다. 이와 반대되는 개념으로 비주사신호가 있는데, 이러한 비주사신호는 저전위 게이트 전압(Voff)을 의미하는 것으로, 상기 저전위 게이트 전압에 의해 상기 박막 트랜지스터가 턴-오프될 수 있다. 이하의 설명에서는 설명의 편의를 위해 주사신호는 고전위 게이트 전압으로, 그리고 비주사신호는 저전위 게이트 전압으로 표현하기로 한다.

일반적으로, 액정 패널에는 다수의 게이트라인들이 존재하게 되는데, 상기 게이트 드라이버(5)에서 공급되는 주사신호, 즉 고전위 게이트 전압은 하나의 게이트 라인에만 공급되고, 나머지 게이트 라인들에는 비주사 신호, 즉 저전위 게이트 전압이 공급되게 된다. 따라서, 상기 고전위 게이트 전압은 순차적으로 상기 액정패널의 각 게이트 라인들에 공급되게 되므로, 각 게이트라인들은 한 프레임동안 한번의 고전위 게이트 전압이 공급될 수 있다. 그러므로, 한 프레임동안 하나의 게이트라인에는 특정 시점에 고전위 게이트 전압이 공급되어 박막 트랜지스터를 턴-온시키고, 매우 짧은 시간이 지나면 저전위 게이트 전압이 공급되어 상기 박막 트랜지스터를 턴-오프시키게 된다.

이와 같이 공급되는 고전위 게이트 전압에 응답하여 상기 데이터 드라이버(3)는 상기 제2 구동제어신호에 따라 상기 디지털 영상 데이터를 미리 설정된 감마값에 따라 계조 데이터 전압으로 변환하여 상기 액정패널(4)의 데이터라인(DL)에 공급하여 준다.

상기 액정패널(4)은 해당 게이트라인에 주사신호가 공급될 때 박막 트랜지스터가 턴-온되어, 상기 계조 데이터 전압이 해당 픽셀에 공급될 수 있도록 한다.

이에 따라, 상기 데이터 드라이버(3)로부터 공급된 계조 데이터 전압이 데이터 라인 및 상기 박막 트랜지스터를 경유하여 각 픽셀에 공급되어 액정셀을 제어하여 소정의 화상이 표시되게 된다.

이미 설명한 바와 같이, 상기와 같이 구성된 액정표시장치에서는 특정 게이트 라인에 대해 고전위 게이트 전압(Von)으로부터 저전위 게이트 전압(Voff)으로 천이될 때, 기생용량에 의해 공통전압과 저전위 게이트 전압(Voff)에 변동이 발생되고, 이러한 변동에 의해 크로스토크가 발생되게 된다.

이러한 문제점은 공통전압의 변동량을 억제하여 주던지 또는 저전위 게이트 전압의 변동량을 억제하여 줌으로써, 크로스토크 현상을 방지할 수 있다.

본 발명에서는 저전위 게이트 전압의 변동량을 억제하여 크로스토크 현상을 방지하여 줄 수 있다.

상기 게이트 저전압 게이트 전압의 변동량을 억제하기 위해서는 상기 게이트 드라이버(5)의 출력 강도를 제어하여 주어 야 한다.

하지만, 종래의 게이트 드라이버는 출력 강도가 미리 설계되어 고정되어 있다, 즉 종래의 게이트 드라이버의 각 출력 버퍼에는 동일한 출력 강도로 고정되어 있게 되어, 저전압 게이트 전압 또는 고전압 게이트 전압에 상관없이 일정한 출력 강도를 가지고 게이트 전압이 출력되게 되므로, 이미 지적된 바와 같은 기생 용량에 의한 저전압 게이트 전압의 변동을 억제시킬 수가 없었다.

이를 위해 본 발명에서는 게이트 드라이버(5)를 도 3에 나타난 바와 같이 각 출력버퍼들(14a 내지 14d)의 출력 강도를 상이하게 제어하여 크로스토크 현상을 방지할 수 있다.

도 3은 본 발명의 바람직한 일 실시예에 따른 액정표시장치의 게이트 드라이버의 구성을 나타낸 회로블록도이다.

도 2 및 도 3을 참조하면, 상기 게이트 드라이버(5)는 게이트 시프트 레지스터(11), 논리곱 연산부(12), 레벨 시프터(13) 및 버퍼부(14)로 구성된다. 여기서, 상기 게이트 시프트 레지스터(11)에 구비되는 플립플롭들(11a 내지 11d)과, 상기 논리곱 연산부(12)에 구비되는 논리곱 게이트들(12a 내지 12d)과, 상기 레벨 시프터(13)에 구비되는 서브 레벨 시프터들(13a 내지 13d)과, 상기 버퍼부(14)에 구비된 출력버퍼들(14a 내지 14d)은 상기 액정패널(4)에 구비된 게이트라인들(GL)에 대응되도록 구비될 수 있다. 예를 들어, 상기 게이트 시프트 레지스터(11)의 제1 플립플롭(11a)과, 상기 논리곱 연산부(12)의 제1 논리곱 게이트(12a)와, 상기 레벨 시프터(13)의 제1 서브 레벨 시프터(13a)와, 상기 버퍼부(14)의 제1 출력버퍼(14a)는 상기 액정패널(4)의 제1 게이트 라인에 연결되게 된다. 마찬가지로, 상기 게이트 시프트 레지스터(11)의 제2 플립플롭(11b)과, 상기 논리곱 연산부(12)의 제2 논리곱 게이트(12b)와, 상기 레벨 시프터(13)의 제2 서브 레벨 시프터(13b)와, 상기 버퍼부(14)의 제2 출력버퍼(14b)는 상기 액정패널(4)의 제2 게이트 라인에 연결되게 된다.

상기 게이트 시프트 레지스터(11)는 GSC 신호에 따라 GSP 신호를 시프트하여 순차적으로 출력시킨다. 즉, 상기 게이트 시프트 레지스터(11)의 제1 플립플롭(11a)은 첫 번째 GSC 신호에 따라 GSP 신호를 시프트하여 출력시키는 동시에 제2 플립플롭(11b)으로 공급시킨다. 상기 제2 플립플롭(11b)은 두 번째 GSC 신호에 따라 공급된 GSP 신호를 시프트하여 출력시키는 동시에 제3 플립플롭(11c)으로 공급시킨다. 이와 같이 GSC 신호가 인가될 때마다 GSP 신호는 각 플립플롭들(11a 내지 11d)에서 시프트하여 출력되게 된다. 다시 말해, 상기 게이트 시프트 레지스터(11)는 GSC 신호에 따라 제1 플립플롭(11a)부터 순차적으로 출력신호가 출력되게 된다. 이때, 현재 출력신호를 출력하고 있는 플립플롭(11a)은 다음 GSC 신호에 의해 출력신호가 출력되지 않게 된다. 결국, 각 플립플롭(11a 내지 11d)에서 출력되는 출력신호는 한 클럭의 GSC 신호만큼만 출력되게 된다.

상기 논리곱 연산부(12)는 GOE 신호에 따라 상기 게이트 시프트 레지스터(11)로부터 순차적으로 출력된 출력신호의 출력 여부를 제어한다. GOE 신호에는 3개의 서로 다른 코딩값이 존재하게 되고, 이와 같은 서로 다른 코딩값의 조합에 의해 상기 논리곱 연산부(12)의 각 논리곱 게이트들(12a 내지 12d)을 제어한다. 이때, 상기 GOE 신호가 상기 각 논리곱 게이트들(12a 내지 12d)에 인가되기 전에 NOT 게이트를 경유하게 됨에 따라 신호 반전이 일어나게 된다. 즉, 예를 들어, 첫 번째 GOE 신호가 100(GOE1, GOE2, GOE3의 순서)인 경우, NOT 게이트에 의해 신호 반전이 일어나 011 신호가 각 논리곱 게이트들(12a 내지 12d)에 입력되게 된다. 만일 반전된 신호가 011인 경우에는 제1 논리곱 게이트(12a), 제4 논리곱 게이트(12d) 등에서 상기 게이트 시프트 레지스터(11)로부터 출력된 출력신호를 그대로 출력시키게 된다. 이때, 상기 게이트 시프트 레지스터(11)의 복수의 플립플롭(11a 내지 11d) 중 하나의 플립플롭(11a)에서만 출력신호가 출력되므로, 상기 출력신호가 출력되는 플립플롭(11a)의 출력단과 연결되는 논리곱 게이트(12a)에 '1'의 신호가 입력되도록 상기 GOE 신호를 조합함으로써, 해당 논리곱 게이트(12a)에서 출력신호가 출력되게 할 수 있다.

상기 레벨 시프터(13)는 상기 출력신호에 따라 소정의 전압을 레벨링(levelling)하여 출력시킨다. 즉, 상기 레벨 시프터(13)는 상기 게이트 시프트 레지스터(11)로부터 출력신호가 인가되면, 이러한 출력신호에 따라 고전위 게이트 전압으로 레벨링되어 출력되고, 상기 출력신호가 인가되지 않으면, 저전위 게이트 전압으로 레벨링되어 출력되게 된다. 따라서, 상기 레벨 시프터(13)의 특정 서브 레벨 시프터(13a)는 한 프레임에서 한 클럭의 GSC 신호만큼만 고전위 게이트 전압으로 레벨링되어 출력되고, 나머지 프레임 동안에는 저전위 게이트 전압으로 레벨링되어 출력되게 된다.

상기 버퍼부(14)는 상기 레벨 시프터(13)에서 출력되는 출력신호를 증폭시켜 해당 게이트 라인으로 출력시킨다. 이때, 상기 버퍼부(14)에 구비된 복수의 출력버퍼 각각에는 2개의 설정 전류, 즉 고출력 전류와 저출력 전류가 설정되는 것이 바람직하다.

물론, 본 발명에서는 2개의 서로 상이한 출력 전류가 설정되어 있지만, 필요에 따라 설정 전류는 복수개가 될 수도 있다.

그리고, 상기 버퍼부(14)의 출력 강도는 상기 게이트 시프트 레지스터(11)로부터 출력된 출력신호, 즉 제어신호(이하, 제어신호라 한다)에 따라 가변되는 것이 바람직하다.

이에 반해, 종래에는 버퍼부에 구비된 복수의 출력 버퍼 각각에 동일한 출력 전류가 설정되어 있었다. 이에 따라, 고전위 게이트 전압이 공급될 때나 저전위 게이트 전압이 공급될 때 모두 동일한 전류가 출력되게 된다. 종래와 같이 동일한 출력 전류가 설정되어 있게 되면, 저전위 게이트 전압의 변동을 억제할 수가 없게 되어 크로스토크 현상을 방지할 수 없게 된다.

이를 위해 본 발명에서는 상기 버퍼부(14)의 각 출력버퍼(14a 내지 14d)에 서로 상이한 2개의 설정 전류가 설정되어 있다. 이때, 상기 게이트 시프트 레지스터(11)로부터 출력된 제어신호에 따라 서로 상이한 설정 전류가 출력되게 된다.

또는, 본 발명에서는 상기 버퍼부(14)에 별도의 저항을 추가하여 이러한 저항의 경우 여부에 따라 서로 상이한 출력전류가 출력되도록 할 수도 있다.

상기 게이트 시프트 레지스터(11)는 한 클럭의 GSP 신호에 하나의 제어신호만이 출력되게 된다. 예를 들어, 상기 게이트 시프트 레지스터(11)의 제1 플립플롭(11a)으로부터 제어신호가 출력되는 경우에는 나머지 플립플롭들(11b 내지 11d)에서는 제어신호가 출력되지 않게 된다. 또한, 상기 게이트 시프트 레지스터(11)의 제2 플립플롭(11b)으로부터 제어신호가 출력되는 경우에는 나머지 플립플롭들(11a, 11c, 11d)에서는 제어신호가 출력되지 않게 된다.

이때, 상기 제1 플립플롭(11a)으로부터 출력된 제어신호는 상기 GOE 신호의 제어에 의해 출력되어, 제1 서브 레벨 시프터(13a)에 의해 고전위 게이트 전압으로 레벨링되어 제1 출력버퍼(14a)를 통해 상기 액정패널(4)의 제1 게이트 라인으로 공급되게 된다. 이러한 경우에, 나머지 플립플롭들(11b 내지 11d)로부터는 어떠한 제어신호도 출력되지 않게 되어 해당 서브 레벨 시프터들(13b 내지 13d)로부터 저전위 게이트 전압으로 레벨링되어 대응되는 출력버퍼들(14b 내지 14d)을 통해 대응되는 게이트 라인들로 공급되게 된다.

본 발명에서 상기 버퍼부의 출력전류는 액정패널의 특성 모드에 따라 두 가지로 제어될 수 있다. 여기서, 상기 액정패널의 특성 모드에는 TN(Twisted Nematic) 모드, IPS(In-Plane Switching) 모드, STN(Super Twisted Nematic) 모드, VB(Vertical Alignment) 모드, FLC(Ferroelectric Liquid Crystal) 모드, ECB(Electrically Controlled Birefringence) 모드 등이 포함될 수 있다.

첫 번째로, 특정 게이트 라인으로 고출력 전류를 갖는 고전위 게이트 전압이 공급되는 경우, 나머지 게이트 라인들로 저출력 전류를 갖는 저전위 게이트 전압이 공급되도록 한다(케이스 1).

두 번째로, 특정 게이트 라인으로 저출력 전류를 갖는 고전위 게이트 전압이 공급되는 경우, 나머지 게이트 라인들로 고출력 전류를 갖는 저전위 게이트 전압이 공급되도록 한다(케이스 2).

이하에서 각 케이스별로 출력전류를 제어하는 것에 대해 설명한다.

<케이스 1>

케이스 1의 경우에는, 특정 게이트 라인으로 고전위 게이트 전압이 공급될 때, 나머지 게이트 라인들로는 저전위 게이트 전압이 공급되게 된다. 이때, 특정 게이트 라인으로 고전위 게이트 전압이 공급될 때, 고출력 전류가 출력되도록 하고, 나머지 게이트 라인들로는 저전위 게이트 전압이 공급될 때 저출력 전류가 출력되도록 한다.

이를 구현하는 데에는 2가지 방법이 있을 수 있다.

[실시에 1]

도 4는 본 발명의 바람직한 일 실시예에 따른 출력버퍼의 구성을 나타낸 일 회로 블록도이다. 도 4의 출력버퍼(14a)는 도 3의 버퍼부(14)에 포함되는 복수의 출력버퍼들(14a 내지 14d) 중 하나를 도시한 것이다.

상기 출력버퍼(14a)는 게이트 시프트 레지스터(11)에서 상기 출력버퍼(14a)와 연결된 플립플롭(11a)으로부터 출력된 제어신호와 기준값을 입력으로 하여 이들 양자를 비교하여 출력값을 출력하기 위한 비교기(15)와, 상기 비교기(15)로부터 출력된 출력값과 서브 레벨 시프터(13a)로부터 공급된 게이트 전압을 입력으로 하여 상기 출력값에 상응하는 출력전류를 선택하여 상기 게이트 전압과 함께 해당 게이트 라인으로 공급하기 위한 증폭기(16)로 구성된다. 여기서, 이와 같은 구성은 버퍼부(14)에 포함되는 모든 출력버퍼들(14a 내지 14d)에 동일하게 적용될 수 있다. 이에 따라, 상기 비교기(15)에서 상기 제어신호가 입력되는 입력단은 상기 게이트 시프트 레지스터(11)의 하나의 플립플롭(11a)의 출력단에 연결되게 된다. 여기서, 상기 제어신호는 설명의 편의상 상기 하나의 플립플롭(11a)으로부터 제어신호가 출력되는 경우에는 3.3V로 하고, 상기 하나의 플립플롭(11a)으로부터 제어신호가 출력되지 않는 경우에는 0V라고 한다.

상기 하나의 플립플롭(11a)으로부터 3.3V의 제어신호가 출력되면, 상기 3.3V의 제어신호는 상기 출력버퍼(14a)와 상기 논리곱 연산부(12)의 해당 논리곱 게이트(12a)에 공급되게 된다. 상기 해당 논리곱 게이트(12a)에 공급된 제어신호는 GOE 신호에 의해 출력되어 서브 레벨 시프터(13a)에 의해 고전위 게이트 전압으로 레벨링되어 상기 출력버퍼(14a)의 증폭기(16)로 입력되게 된다.

설명의를 위해 상기 비교기(15)의 다른 입력단으로 입력되는 기준값은 0V로 설정되어 있다고 가정한다.

이때, 상기 비교기(15)는 상기 제어신호(3.3V)와 상기 기준값(0V)을 비교하여 상기 제어신호와 상기 기준값이 상이하면 '1'의 출력값이 출력되어 상기 증폭기(16)에 입력되고, 반대로 상기 제어신호와 상기 기준값이 일치하면 '0'의 출력값이 출력되어 상기 증폭기(16)로 입력된다.

상기 증폭기(16)에는 미리 2개의 설정 전류, 즉 고출력 전류 및 저출력 전류가 설정되어 있다. 설명의 편의를 위해 고출력 전류를 10mA라고 하고, 저출력 전류를 5mA라고 한다.

상기 설정 전류는 상기 비교기(15)로부터 출력된 출력값에 따라 서로 상이한 출력전류가 선택될 수 있다. 예를 들어, 상기 비교기(15)로부터 출력된 출력값이 '0'인 경우, 5mA의 저출력 전류가 선택되고, '1'인 경우, 10mA의 고출력 전류가 출력되도록 설정될 수 있다.

상기 증폭기(16)는 상기 비교기(15)로부터 출력된 출력값에 따라 선택된 출력전류를 갖고 상기 서브 레벨 시프터(13a)에서 공급된 게이트 전압이 출력되도록 한다.

이미 설명한 바와 같이, 케이스 1에서는 특정 게이트 라인으로 고전위 게이트 전압이 공급될 때, 나머지 게이트 라인들로 저전위 게이트 전압이 공급되게 된다.

이와 같이 상기 출력버퍼(14a)가 상기 특정 게이트 라인으로 고전위 게이트 전압을 공급하기 위해서는 게이트 드라이버(5)의 게이트 시프트 레지스터(11)의 특정 플립플롭(11a)으로부터 제어신호가 출력되어 대응하는 논리곱 게이트(12a)와 대응하는 출력버퍼(14a)의 비교기(15)로 공급되게 된다. 이에 따라, 상기 논리곱 게이트(12a)는 GOE 신호에 의해 상기 제어신호를 대응하는 서브 레벨 시프터(13a)로 출력하고, 상기 서브 레벨 시프터(13a)는 고전위 게이트 전압으로 레벨링한 다음 상기 출력버퍼(14a)의 증폭기(16)로 공급하게 된다. 한편, 상기 출력버퍼(14a)의 비교기(15)는 상기 제어신호(이 경우, 3.3V)와 기준값(0V)을 비교하여 '1'의 출력값을 상기 증폭기(16)로 입력시키고, 상기 증폭기(16)에서는 상기 '1'의 출력값에 상응하는 고출력 전류가 선택되어 상기 공급된 고전위 게이트 전압과 함께 특정 게이트 라인으로 공급되게 된다.

이때, 다른 게이트 라인들에는 저전위 게이트 전압이 공급되게 된다. 즉, 상기 게이트 드라이버(5)의 상기 특정 플립플롭(11a)을 제외한 나머지 플립플롭들(11b 내지 11d)에서는 제어신호가 출력되지 않게 된다. 이에 따라 상기 플립플롭들(11b 내지 11d)에 연결되어 있는 출력버퍼(14b 내지 14d)의 비교기(15)에는 0V의 제어신호가 입력되고, 상기 플립플롭들(11a 내지 11d)에 연결되어 있는 논리곱 게이트들(12b 내지 12d)을 경유하여 대응되는 서브 레벨 시프터들(13b 내지 13d)에 의해 각각 저전위 게이트 전압들이 레벨링되어 대응하는 출력버퍼들(14b 내지 14d)의 각 증폭기(16)로 입력되게 된다. 이때, 상기 각 출력버퍼(14b 내지 14d)의 비교기(15)에서는 제어신호(이 경우 0V)와 기준값(0V)이 일치하게 되므로 '0'의 출력값이 상기 각 출력버퍼(14b 내지 14d)의 증폭기(16)로 공급되게 된다. 이에 따라, 상기 각 출력버퍼(14b 내지 14d)의 증폭기(16)에서는 '0'의 출력값에 상응하는 저출력 전류가 선택되어 상기 공급된 저전위 게이트 전압과 함께 나머지 게이트 라인들로 순차적으로 공급되게 된다.

[실시예 2]

도 5는 본 발명의 바람직한 일 실시예에 따른 출력버퍼의 구성을 나타낸 다른 회로 블록도이다. 도 5의 출력버퍼(14a)는 도 3의 버퍼부(14)에 포함되는 복수의 출력버퍼들(14a 내지 14d) 중 하나를 도시한 것이다.

상기 출력버퍼(14a)는 상기 서브 레벨 시프터(13a)로부터 공급된 게이트 전압을 증폭시켜 미리 설정된 출력전류로 출력하기 위한 증폭기(17)와, 상기 증폭기(17)에 연결되어 상기 출력전류를 일정 정도 저감시켜 저출력 전류를 출력시키기 위한 댐퍼 저항(19)과, 상기 댐퍼 저항(19)에 병렬로 연결되어 상기 출력전류의 경로를 제어하기 위한 전류제어스위치(18)로 구성된다. 이때, 상기 증폭기(17)에 설정된 출력전류는 고출력 전류(10mA)인 것이 바람직하다. 상기 댐퍼 저항(19)은 상기 증폭기(17)로부터 출력된 출력 전류를 저감시키기 위한 부재이다. 상기 전류제어스위치(18)로는 TFT 스위치, FET 스위치 등이 사용될 수 있다.

상기 출력버퍼(14a)는 상기 게이트 시프트 레지스터(11)로부터 출력된 제어신호에 의해 상기 전류제어스위치(18)가 온/오프되게 된다. 예를 들어, 상기 제어신호가 3.3V인 경우에는 상기 전류제어스위치(18)는 온이 되고, 상기 제어신호가 0V인 경우에는 상기 전류제어스위치(18)는 오프가 되게 된다. 여기서, 상기 제어신호가 3.3V인 경우에는 상기 게이트 시프트 레지스터(11)의 특정 플립플롭(11a)으로부터 3.3V의 제어신호가 출력되는 경우를 나타내고, 상기 제어신호가 0V인 경우에는 상기 특정 플립플롭(11a)으로부터 제어신호가 출력되지 않는 경우를 나타낸다. 이때, 상기 전류제어스위치(18)가 온이 되면, 상기 증폭기(17)로부터 출력된 고출력 전류는 상기 댐퍼 저항(19)을 경유하지 않고 상기 전류제어스위치(18)를 경유하여 그대로 고출력 전류가 특정 게이트 라인을 통해 공급되게 된다. 반대로 상기 전류제어스위치(18)가 오프가 되면, 상기 증폭기(17)로부터 출력된 고출력 전류는 상기 댐퍼 저항(19)을 경유하게 되고, 이에 따라 상기 고출력 전류는 저감되어 저출력 전류로 상기 특정 게이트 라인을 통해 공급되게 된다.

이미 설명한 바와 같이, 케이스 1에서는 특정 게이트 라인으로 고전위 게이트 전압이 공급될 때, 나머지 게이트 라인들로 저전위 게이트 전압이 공급되게 된다.

이와 같이 상기 출력버퍼(14a)가 상기 특정 게이트 라인으로 고전위 게이트 전압을 공급하기 위해서는 게이트 드라이버(4)의 게이트 시프트 레지스터(11)의 특정 플립플롭(11a)으로부터 제어신호가 출력되어 대응하는 논리곱 게이트(12a)와 대응하는 출력버퍼(14a)의 전류제어스위치(18)로 공급되게 된다. 이에 따라, 상기 논리곱 게이트(12a)는 GOE 신호에 의해 상기 제어신호를 대응하는 서브 레벨 시프터(13a)로 출력하고, 상기 서브 레벨 시프터(13a)는 고전위 게이트 전압으로 레벨링한 다음 상기 출력버퍼(14a)의 증폭기(17)로 공급하게 된다. 한편, 상기 출력버퍼(14a)의 전류제어스위치(18)는 상기 제어신호(이 경우, 3.3V)에 의해 온이 되고, 이에 따라 상기 증폭기(17)로부터 출력된 고출력 전류를 갖는 고전위 게이트 전압은 그대로 상기 전류제어스위치(18)를 경유하여 특정 게이트 라인으로 공급되게 된다.

이때, 다른 게이트 라인들에는 저전위 게이트 전압이 공급되게 된다. 즉, 상기 게이트 드라이버(5)의 상기 특정 플립플롭(11a)을 제외한 나머지 플립플롭들(11a 내지 11d)에서는 제어신호가 출력되지 않게 된다. 이에 따라 상기 나머지 플립플롭들(11a 내지 11d) 각각에 연결되어 있는 출력버퍼들(14a 내지 14d)의 전류제어스위치(18)에는 0V의 제어신호가 입력

되고, 상기 0V의 제어신호에 의해 상기 전류제어스위치(18)가 오프된다. 따라서, 출력버퍼들(14a 내지 14d) 각각의 증폭기(17)로부터 출력된 고출력 전류를 갖는 저전위 게이트 전압은 상기 댐퍼 저항(19)을 경유하면서 전류가 일정 정도 저감되어 저출력 전류를 갖는 고전위 게이트 전압으로 변환되어 상기 나머지 게이트 라인들로 공급되게 된다.

지금까지 케이스 1에 대해 설명하였지만, 이와 반대로 케이스 2에서와 같이 전류를 제어할 수도 있다.

<케이스 2>

케이스 2의 경우에는, 특정 게이트 라인으로 고전위 게이트 전압이 공급될 때, 나머지 게이트 라인들로는 저전위 게이트 전압이 공급되게 된다. 이때, 특정 게이트 라인으로 고전위 게이트 전압이 공급될 때, 저출력 전류가 출력되도록 하고, 나머지 게이트 라인들로는 저전위 게이트 전압이 공급될 때 고출력 전류가 출력되도록 한다.

도 4와 도 5를 참조하여 케이스 2를 설명한다.

[실시예 3]

케이스 2를 만족시키기 위해서 상기 출력 버퍼(14a)의 회로 구성은 도 4와 동일하게 구성될 수 있다. 다만, 도 4의 비교기(15)에서 출력된 출력값에 따라 상기 증폭기(16)에 설정된 설정 전류를 선택함에 있어서는 실시예 1과 상이하다. 즉, 상기 증폭기(16)에 설정된 설정 전류 중에서 고출력 전류는 상기 비교기(15)에서 출력된 출력값이 '0'일 경우 선택되고, 저출력 전류는 상기 출력값이 '1'일 경우 선택되도록 설정될 수 있다.

이와 같이 설정됨으로써, 게이트 드라이버(5)의 게이트 시프트 레지스터(11)의 특정 플립플롭(11a)으로부터 제어신호(3.3V)가 출력되는 경우, 상기 제어신호에 의해 상기 비교기(15)는 1의 출력값을 출력시키고, 상기 증폭기(16)는 상기 1의 출력값에 상응하는 저출력 전류가 출력될 수 있다. 물론, 이러한 경우에 상기 증폭기(16)에는 서브 레벨 시프터(13a)에서 공급된 고전위 게이트 전압이 입력되게 된다. 즉, 상기 제어신호가 상기 특정 플립플롭(11a)에서 출력되게 되면, 상기 제어신호가 상기 출력버퍼(14a)의 비교기(15)뿐만 아니라 상기 특정 플립플롭(11a)에 대응하는 논리곱 게이트(12a)로 공급되고, 상기 논리곱 게이트(12a)를 경유하여 상기 논리곱 게이트(12a)에 대응하는 서브 레벨 시프터(13a)에 의해 고전위 게이트 전압으로 레벨링되어 상기 출력버퍼(14a)의 증폭기(16)로 입력되게 된다. 따라서, 상기 출력버퍼(14a)는 저출력 전류를 갖는 고전위 게이트 전압을 대응하는 게이트 라인으로 공급하게 된다.

반대로, 상기 게이트 시프트 레지스터(11)의 특정 플립플롭(11a)으로부터 제어신호가 출력되지 않는 경우, 즉 0V의 제어신호가 존재하는 경우, 상기 0V의 제어신호에 의해 상기 비교기(15)는 0의 출력값을 출력시키고, 상기 증폭기(16)는 상기 0의 출력값에 상응하는 고출력 전류가 출력될 수 있다. 이러한 경우, 상기 증폭기(16)에는 특정 서브 레벨 시프터(13a)에 의해 저전위 게이트 전압이 공급되게 된다. 따라서, 상기 출력버퍼(14a)는 고출력 전류를 갖는 저전위 게이트 전압을 대응하는 게이트 라인으로 공급하게 된다.

결국, 실시예 3에서는 비교기(15)에서 출력된 출력값에 따라 선택되는 출력전류를 실시예 1과 반대로 선택되도록 함으로써, 케이스 2와 같이 구동될 수 있다. 즉, 특정 게이트 라인에 저출력 전류를 갖는 고전위 게이트 전압이 공급되는 경우에 나머지 게이트 라인들에는 고출력 전류를 갖는 저전위 게이트 전압이 공급되게 된다.

[실시예 4]

케이스 2를 만족시키기 위해서 상기 출력 버퍼(14a)의 회로 구성은 도 5와 동일하게 구성될 수 있다. 다만, 도 5의 전류제어스위치(18)는 실시예 2와 반대로 동작되도록 하기 위한 스위치이어야 한다. 즉, 도 5의 전류제어스위치(18)는 3.3V의 제어신호에 의해 오프되고, 0V의 제어신호에 의해 온되도록 하는 스위치인 것이 바람직하다. 이때, 상기 증폭기(17)에는 고출력 전류가 설정되어 있다. 이에 따라, 제어신호가 3.3V인 경우, 상기 전류제어스위치(18)가 오프되어 상기 증폭기(17)에서 출력된 고출력 전류는 댐퍼 저항(19)에 의해 일정 정도 전류가 저감되어 저출력 전류가 출력된다. 반대로 상기 제어신호가 0V인 경우, 상기 전류제어스위치(18)가 온되어 상기 증폭기(17)에서 출력된 고출력 전류는 그대로 상기 전류제어스위치(19)를 경유하여 출력되게 된다.

그러므로, 특정 게이트 라인에 고전압 게이트 전압이 공급되는 경우, 상기 특정 게이트 라인에 대응되는 게이트 시프트 레지스터(11)의 특정 플립플롭(11a)으로부터 3.3V의 제어신호가 출력되고, 3.3V의 제어신호는 대응하는 논리곱 게이트(12a)를 경유하여 대응하는 서브 레벨 시프터(13a)에서 고전위 게이트 전압으로 레벨링되어 대응하는 출력버퍼(14a)의 증폭기(17)로 공급되게 되는 한편, 3.3V의 제어신호에 의해 상기 출력버퍼(14a)의 전류제어스위치(18)가 오프되어 상기 증폭기(17)로부터 출력된 고출력 전류를 갖는 고전위 게이트 전압은 댐퍼 저항(19)에 의해 저출력 전류를 갖는 고전위 게이트 전압으로 변환되어 상기 특정 게이트 라인으로 공급되게 된다.

이때, 상기 특정 게이트 라인을 제외한 나머지 게이트 라인들에는 저전위 게이트 전압이 공급되게 된다. 이러한 경우 상기 게이트 시프트 레지스터(11)의 나머지 플립플롭들(11b 내지 11d)로부터는 제어신호가 출력되지 않게 된다. 따라서, 이때의 제어신호는 0V라고 볼 수 있다. 이와 같이 상기 나머지 플립플롭들(11b 내지 11d)로부터 제어신호가 출력되지 않는 경우, 대응되는 서브 레벨 시프터들(13a 내지 13d)로부터 각각 저전위 게이트 전압들이 레벨링되어 대응하는 출력버퍼들(14b 내지 14d)의 각 증폭기(17)로 공급되게 된다. 또한, 0V의 제어신호에 의해 각 출력버퍼들(14b 내지 14d)의 전류제어스위치(18)는 온이 되어 상기 출력버퍼들(14b 내지 14d)의 각 증폭기(17)로부터 출력된 고출력 전류를 갖는 저전위 게이트 전압은 상기 각 출력버퍼들(14b 내지 14d)의 전류제어스위치(18)를 경유하여 그대로 상기 나머지 게이트 라인들로 공급되게 된다.

발명의 효과

이상에서 살펴본 바와 같이, 본 발명에 의하면, 게이트 드라이버의 출력단의 출력전류를 가변시킴으로써, 저전위 게이트 전압의 변동을 억제하여 크로스토크 현상을 방지할 수 있다.

(57) 청구의 범위

청구항 1.

동기신호가 포함된 영상 데이터를 이용하여 게이트 시프트 클럭, 게이트 시작 펄스 및 게이트 출력 인에이블로 이루어지는 제1 구동제어신호 및 제2 구동제어신호를 생성하기 위한 제어수단;

상기 제1 제어신호에 따라 게이트 라인들에 소정의 주사 신호를 순차적으로 공급하기 위한 게이트 드라이버;

상기 제2 제어신호에 따라 데이터 라인들에 상기 영상 데이터를 공급하기 위한 데이터 드라이버; 및

상기 공급된 주사신호에 따라 상기 영상 데이터를 표시하는 액정패널

을 포함하고,

상기 게이트 드라이버는, 상기 게이트 라인들 중 하나의 게이트 라인에 주사 신호가 공급되는 경우, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들에는 비주사 신호가 공급되며, 상기 주사 신호 및 상기 비주사 신호는 서로 상이한 출력 전류를 갖는 것을 특징으로 하는 액정표시장치.

청구항 2.

제1항에 있어서, 상기 주사 신호는 고전위 게이트 전압인 것을 특징으로 하는 액정표시장치.

청구항 3.

제1항에 있어서, 상기 비주사 신호는 저전위 게이트 전압인 것을 특징으로 하는 액정표시장치.

청구항 4.

제1항에 있어서, 상기 게이트 드라이버는,

복수의 플립플롭으로 이루어지고, 매 게이트 시프트 클럭마다 게이트 시작 펄스를 시프트하여 순차적으로 출력시키기 위한 게이트 시프트 레지스터;

상기 복수의 플립플롭에 대응되는 복수의 논리곱 게이트로 이루어지고, 상기 복수의 플립플롭 각각으로부터 순차적으로 출력된 제어신호를 상기 게이트 출력 인에이블 신호의 제어에 따라 출력시키기 위한 논리곱 연산부;

상기 복수의 논리곱 게이트에 대응되는 복수의 서브 레벨 시프터로 이루어지고, 상기 복수의 논리곱 게이트 각각으로부터 출력된 신호에 따라 신호 레벨링하여 공급하기 위한 레벨 시프터; 및

상기 복수의 서브 레벨 시프터에 대응되는 복수의 출력버퍼로 이루어지고, 상기 복수의 출력버퍼는 상기 복수의 플립플롭의 출력단과 대응되게 연결되며, 상기 복수의 플립플롭 각각으로부터 출력된 제어신호에 따라 서로 상이한 출력전류를 갖는 레벨링된 신호를 상기 게이트 라인들로 공급하기 위한 버퍼부

를 포함하는 액정표시장치.

청구항 5.

제4항에 있어서, 상기 레벨 시프터에서 레벨링된 신호는 주사 신호 또는 비주사 신호 중 하나인 것을 특징으로 하는 액정표시장치.

청구항 6.

제4항에 있어서, 상기 출력버퍼는,

상기 출력버퍼와 연결되어 있는 플립플롭으로부터 출력된 제어신호 및 기준값을 비교하여 소정의 출력값을 출력하기 위한 비교기; 및

상기 비교기로부터 출력된 출력값에 따라 선택된 출력전류를 갖는 레벨링된 신호를 공급하기 위한 증폭기를 포함하는 액정표시장치.

청구항 7.

제6항에 있어서, 상기 증폭기에는 저출력 전류 및 고출력 전류가 설정되어 있는 것을 특징으로 하는 액정표시장치.

청구항 8.

제4항에 있어서, 상기 출력버퍼는,

상기 레벨 시프터로부터 공급된 레벨링된 신호를 증폭시켜 미리 설정된 출력전류로 출력하기 위한 증폭기;

상기 증폭기에 연결되어 상기 출력전류를 일정 정도 저감시켜 저출력 전류를 출력시키기 위한 댐퍼 저항; 및

상기 댐퍼 저항에 병렬로 연결되어 상기 출력전류의 경로를 제어하기 위한 전류제어스위치를 포함하는 액정표시장치.

청구항 9.

제8항에 있어서, 상기 전류제어스위치에 연결된 플립플롭으로부터 출력된 제어신호에 따라 상기 전류제어스위치가 온/오프되는 것을 특징으로 하는 액정표시장치.

청구항 10.

제8항에 있어서, 상기 증폭기에는 고출력 전류가 설정되어 있는 것을 특징으로 하는 액정표시장치.

청구항 11.

제1항 또는 제4항에 있어서, 상기 복수의 플립플롭 각각으로부터 출력된 제어신호는 0인 신호와 0이 아닌 신호로 구분되고, 하나의 게이트 시프트 클럭에 대해 상기 복수의 플립플롭 중 하나의 플립플롭만이 0이 아닌 제어신호가 출력되는 한편, 나머지 플립플롭은 0인 제어신호가 출력되는 것을 특징으로 하는 액정표시장치.

청구항 12.

제6항 또는 제8항에 있어서, 상기 출력버퍼는 0인 제어신호가 입력되는 경우 저출력 전류를 갖는 비주사 신호를 공급하는 한편, 0이 아닌 제어신호가 입력되는 경우 고출력 전류를 갖는 주사 신호를 공급하는 것을 특징으로 하는 액정표시장치.

청구항 13.

제6항 또는 제8항에 있어서, 상기 출력버퍼는 0인 제어신호가 입력되는 경우 고출력 전류를 갖는 비주사 신호를 공급하는 한편, 0이 아닌 제어신호가 입력되는 경우 저출력 전류를 갖는 주사 신호를 공급하는 것을 특징으로 하는 액정표시장치.

청구항 14.

액정표시장치에서 복수의 게이트 라인들 및 상기 복수의 게이트 라인들이 매트릭스 형태로 배열되는 액정패널을 구동시키기 위한 게이트 드라이버에 있어서,

복수의 플립플롭으로 이루어지고, 매 게이트 시프트 클럭마다 게이트 시작 펄스를 시프트하여 순차적으로 출력시키기 위한 게이트 시프트 레지스터;

상기 복수의 플립플롭에 대응되는 복수의 논리곱 게이트로 이루어지고, 상기 복수의 플립플롭 각각으로부터 순차적으로 출력된 제어신호를 상기 게이트 출력 인에이블 신호의 제어에 따라 출력시키기 위한 논리곱 연산부;

상기 복수의 논리곱 게이트에 대응되는 복수의 서브 레벨 시프터로 이루어지고, 상기 복수의 논리곱 게이트 각각으로부터 출력된 신호에 따라 신호 레벨링하여 공급하기 위한 레벨 시프터; 및

상기 복수의 서브 레벨 시프터에 대응되는 복수의 출력버퍼로 이루어지고, 상기 복수의 출력버퍼는 상기 복수의 플립플롭의 출력단과 대응되게 연결되며, 상기 복수의 플립플롭 각각으로부터 출력된 제어신호에 따라 서로 상이한 출력전류를 갖는 레벨링된 신호를 공급하기 위한 버퍼부

를 포함하는 액정표시장치의 게이트 드라이버.

청구항 15.

제14항에 있어서, 상기 레벨 시프터에서 레벨링된 신호는 주사 신호 또는 비주사 신호 중 하나인 것을 특징으로 하는 액정표시장치의 게이트 드라이버.

청구항 16.

제14항에 있어서, 상기 복수의 출력버퍼는 상기 게이트 라인들에 대응되고, 상기 복수의 출력버퍼 중 하나의 출력버퍼로부터 주사 신호가 공급되는 경우, 상기 하나의 출력버퍼를 제외한 나머지 출력버퍼들로부터 비주사 신호가 공급되며, 상기 주사 신호 및 상기 비주사 신호는 서로 상이한 출력 전류를 갖는 것을 특징으로 하는 액정표시장치의 게이트 드라이버.

청구항 17.

제14항에 있어서, 상기 복수의 플립플롭 각각으로부터 출력된 제어신호는 0인 신호와 0이 아닌 신호로 구분되고, 하나의 게이트 시프트 클럭에 대해 상기 복수의 플립플롭 중 하나의 플립플롭만이 0이 아닌 제어신호가 출력되는 한편, 나머지 플립플롭은 0인 제어신호가 출력되는 것을 특징으로 하는 액정표시장치의 게이트 드라이버.

청구항 18.

제14항 또는 제16항에 있어서, 상기 출력버퍼는 0인 제어신호가 입력되는 경우 저출력 전류를 갖는 비주사 신호를 공급하는 한편, 0이 아닌 제어신호가 입력되는 경우 고출력 전류를 갖는 주사 신호를 공급하는 것을 특징으로 하는 액정표시장치의 게이트 드라이버.

청구항 19.

제14항 또는 제16항에 있어서, 상기 출력버퍼는 0인 제어신호가 입력되는 경우 고출력 전류를 갖는 비주사 신호를 공급하는 한편, 0이 아닌 제어신호가 입력되는 경우 저출력 전류를 갖는 주사 신호를 공급하는 것을 특징으로 하는 액정표시장치의 게이트 드라이버.

청구항 20.

동기신호가 포함된 영상 데이터를 이용하여 게이트 시프트 클럭, 게이트 시작 펄스 및 게이트 출력 인에이블로 이루어지는 제1 구동제어신호 및 제2 구동제어신호를 생성하는 단계;

상기 제1 제어신호에 따라 액정패널의 게이트 라인들에 소정의 주사 신호를 순차적으로 공급하는 단계;

상기 제2 제어신호에 따라 상기 액정패널의 데이터 라인들에 상기 영상 데이터를 공급하는 단계; 및

상기 공급된 주사신호에 따라 상기 영상 데이터를 표시하는 단계

을 포함하고,

상기 게이트 라인들 중 하나의 게이트 라인에 주사 신호가 공급되는 경우, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들에는 비주사 신호가 공급되며, 상기 주사 신호 및 상기 비주사 신호는 서로 상이한 출력 전류를 갖는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 21.

제20항에 있어서, 상기 주사신호를 순차적으로 공급하는 단계는,

상기 게이트 시프트 클럭에 따라 상기 게이트 시작 펄스를 순차적으로 출력하는 단계;

상기 출력된 제어신호를 상기 게이트 출력 인에이블의 제어에 따라 출력하여 소정의 신호로 레벨링하는 단계;

상기 출력된 제어신호에 따라 서로 상이한 출력 전류를 선택하는 단계; 및

상기 레벨링된 신호를 상기 선택된 출력 전류로 공급하는 단계

를 포함하는 액정표시장치의 구동방법.

청구항 22.

제20항에 있어서, 상기 레벨링된 신호는 주사 신호 또는 비주사 신호 중 하나인 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 23.

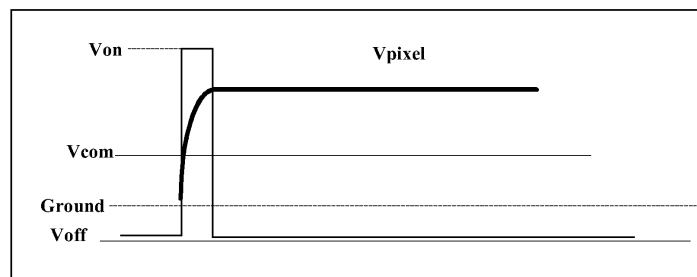
제20항에 있어서, 상기 출력된 제어신호에 따라 상기 게이트 라인들 중 하나의 게이트 라인에 고출력 전류를 갖는 주사 신호가 공급되는 한편, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들로 저출력 전류를 갖는 비주사 신호가 공급되는 것을 특징으로 하는 액정표시장치의 구동방법.

청구항 24.

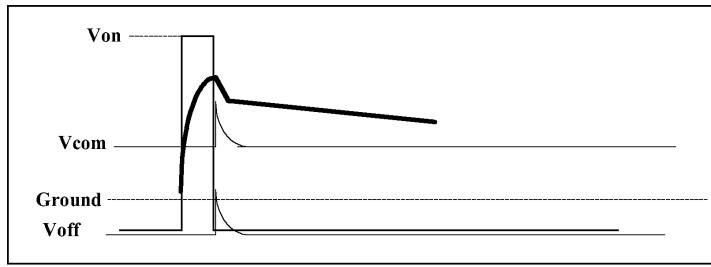
제20항에 있어서, 상기 출력된 제어신호에 따라 상기 게이트 라인들 중 하나의 게이트 라인에 저출력 전류를 갖는 주사 신호가 공급되는 한편, 상기 하나의 게이트 라인을 제외한 나머지 게이트 라인들로 고출력 전류를 갖는 비주사 신호가 공급되는 것을 특징으로 하는 액정표시장치의 구동방법.

도면

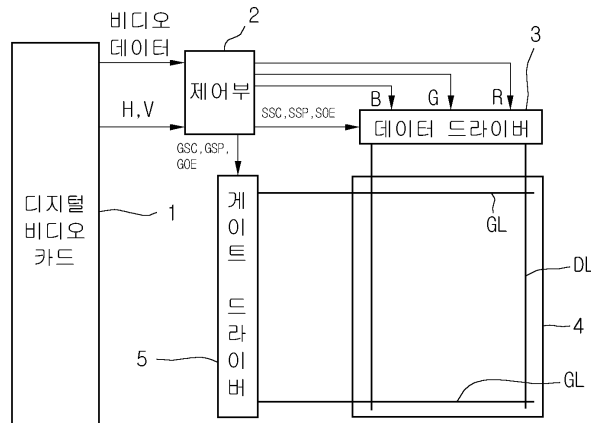
도면1a



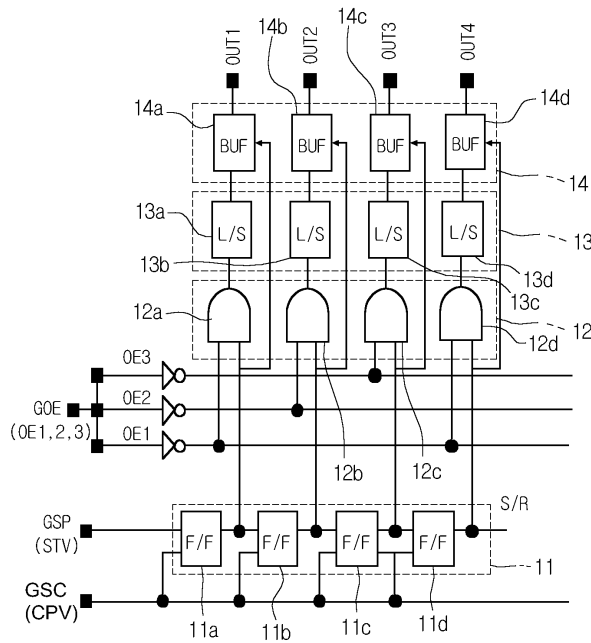
도면1b



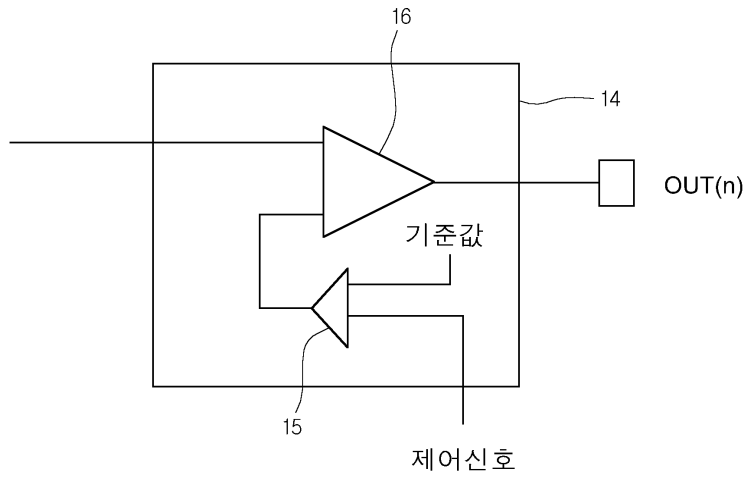
도면2



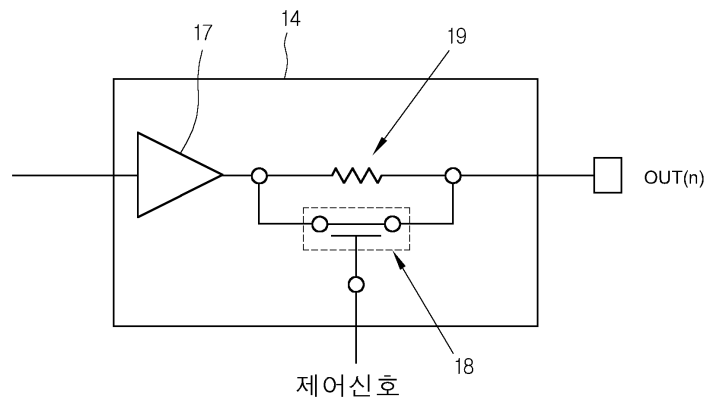
도면3



도면4



도면5



专利名称(译)	栅极驱动器，液晶显示器及其驱动方法		
公开(公告)号	KR1020050068324A	公开(公告)日	2005-07-05
申请号	KR1020030099579	申请日	2003-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	SONG BYUNGCHAN		
发明人	SONG,BYUNGCHAN		
IPC分类号	G09G3/36 G02F1/133 G02F1/136		
CPC分类号	G09G2320/0209 G09G2320/0219 G09G3/3677		
其他公开文献	KR101050347B1		
外部链接	Espacenet		

摘要(译)

公开了一种能够防止串扰现象的液晶显示器。本发明的液晶显示器具有扫描信号，并且在栅极线中提供栅极驱动器的扫描信号的一条栅极线和除了栅极线之外的其余栅极线的情况下，提供启动信号的输出电流不同。一条栅极线，第一驱动控制信号包括栅极移位时钟，栅极起始脉冲和栅极输出使能，控制装置：栅极驱动器：数据驱动器：用于根据第二控制信号向数据线提供视频数据和根据用于产生第二操作控制信号的第一控制信号，使用包含用于连续地将预定扫描信号提供给栅极线的同步信号的视频数据，包括根据所提供的扫描信号指示视频数据的液晶面板。因此，液晶显示器，串扰，低电位栅极电压，输出电流，缓冲器部分的凝视信号（低电位栅极电压）的变化是根据本发明的阻碍和串扰现象可以预防