

가, (100)

6

(10) (S11), (C11), (P11) (S11) (C11)

N FET(Field Effect Transistor)가 (S11) (C11)

(P11) (S11) (C11)

G1) (S11) (2) (D1) . 1 (

(2) (D1, D2, D3) (G1, G2, G3, Gv) Dh (2) (3)가 (3)

(Vcom)가 가 가 (100)

(5) (100)

7 (2) (100) 1 7a, 7b, 7c

(G1 G2 G3,iii) (VDD) 가 (Vss)가

가 가 가 가

7d 7a (G1) 가 (A) 7d (S1 (3) (V

1) S1h (G1) 가 (G1) (D1 D2 D3,iii) (3) ,

7e 7g 가 (3)

1, V2, V3,iii) 가

7e (D1) (S11) (V

1) C11) 가 가 , 1 (V1) (V1) , (

(V1) (P11) (P11) (V1) ,
 (Vcom) , (P11) 7e (5) , 7h
 , 1 (D1))가 ,
 , (D1) 가 7f (D2) 가
 , 7i (S12) (C12)
 j , (S13) 7g (D3) 가 , 7
 , (C12)
 b 1 가 (G1) , , 7
 , 7e 7j (G2) 가 (G2) (G2)
 (G3) , 7e 7j , 7c (G3)
 , 가 ,
 , 1 (2) (3) , ,
 , 가 , , , ,
 , 가 , , , ,
 (2) (3) , , 7
 , , 가 , , ,
 , , 가 , , ,
 , 가 1/2 , , , ,
 2 가 , , /가 1/2 가
 1/4 , , /가 1/2 , ,
 , , 1/2 가 , ,
 , 1/4 가 , , 1/2 가
 , , 가 1/2 , , 1/2 , 1
 /4 , 1/2 , 1/2 1/2 , , 가 ,
 , , 가 2 2 가 , , 가 , ,
 , 가 , , 가 , , ,

가 .

가

가

가

가,

1

1

가

가 가

1

가

가 가

1

, 1

, 1

가,

1

가,

1 1
 2 1
 3 2
 4 2
 5 3
 6
 7

(1) (1) (Si) (10) (2), (6)
 (3), AND (4), (6)
 (10) (10) (Smn), (Cmn), (Cmn), (Cmn)
 P22) Smn) (Smn) (Gm) FET((Dn) (Cmn) (Cmn)
 (Cmn) (P22) (10)가, (10)가
 가 (10) (P)
 (2) (1) (Gm-1 Gm Gm+1_{iii}) (2)
 (Gm) 가 (Gm) (Smn-1, Smn, Smn+1)가
 +1_{iii}) m+1)) , AND (4(m-1), 4(m), 4(m+1))가 (2) (Gm-1, Gm, Gm+1) AND (4(m-1), 4(m), 4(m+1))
 (Pr(Gm-1), Pr(Gm), Pr(Gm+1))
 (2) (Gm) H (Pr(Gm))
 , L 가 AND (4(m)) , AND (4(m))

L
1) 가 (Gm) , H 가 (Smn-1, Smn, Smn+1) AND (4(m)) H
, (Gm) , H 가 (Smn-1, Smn, Smn+1) .
, AND (4) , AND (4) .
(3) , 1
, (Dn-1, Dn, Dn+1) .
(n+1)가 (6) (Dn-1, Dn, Dn+1_{iii}) , CMOS (6(n-1), 6(n), 6
(6) (11) , (11)
(11) , 가 (11)
, (3) , AND (4) (10), (6)가 (2),
, AND (4) (Vcom)가 가 (5)
, (1)가 (1)
(1)
H , AND (4) , AND (4) , (2)
(Pr(Gm-1), Pr(Cm), Pr(Gm+1)) , AND (4) (Gm-1, Gm, Gm+1) .
(2) , (Gm-1, Gm, Gm+1_{iii}) 가 .
, (2) (3) 7
, (2) , 1
, 1
가 (Gm-1) (Sm-1n-1, Sm-1n, Sm-1n+1)
, (Gm) (Sm-1n-1, Sm-1n, Sm-1n+1)
, 가 (Smn-1, Smn, Smn+1)가 .
, 1 (3)
, 1 가 (3) .
, (Gm) , (Dn-1) .
(Dn-1) (Gm) 가 (Smn-1, Smn, Smn+1)가 ,
(Cmn-1) , (Dn-1) 가 (Dn-1) (Smn-1)
(Cmn-1) , 가 (Cmn-1) , (Smn-1)
) (Cmn-1) (Smn-1) (P21) . (Cmn-1)
, (Dn-1) , (Cmn-1)
, (Dn) (Gm) (Dn) 가
(Smn) (Cmn) , (P22) 가
, (P) (5) (Vcom)가 가 가
, (P21) , (Vcom) (P21, P22) (5) 가
(P21) , (Vcom) 가 .

(Gm) (3)가 가
 (Gm-1) (Gm-1) (Gm) (3)가
 (1)
 2 가
 (2) 2a (Pr(Gm-1))
 (t1 t2) 가 3 (t1) (t4)
 (Pr(Gm))
 7b (t1) 1
 (t2) 1
 3 가 (Pr(Gm+1)) (t2) (t5) 1
 3 (t3) (t6) 1
 1) (Pr(Gm-1), Pr(Gm), Pr(Gm+1)) (t1) (t6)
 (T3) 2d (T3)
 (Gm-1, Pr(Gm), Pr(Gm+1)) (t1) (t6) (4(m-1), 4(m), 4(m+1))
 (t1) L (Vss)가 L (Vss)가
 AND (4(m-1), 4(m), 4(m+1)) (Gm-1, Gm, Gm+1)
 2e, 2f, 2g (t1) (t3) (Gm-1, Gm, Gm+1) (Vss)가
 (2)
 (T3) (t3) 2d H
 (VDD)) (Pr(Gm-1), Pr(Gm), Pr(Gm+1))
 가 (VDD) H 가 H AND (4(m-1), 4(m), 4(m+1))
 (Gm-1, Gm, Gm+1) (VDD)가
 +1) (t3) 가 2e, 2f, 2g (Gm-1, Gm, Gm+1)
 (T3) (t4) L (Gm-1, Gm, Gm+1) (V
 ss)가 (Gm-1, Gm, Gm+1) 가
 (2) AND (4) /
 3 (2) /
 2 /
 / /
 가 가

1: (Dn) , 1 (Dn) 3 (10) (10)가
 , (Dn) , (Sm-1n, Smn, Sm+1n) (6) , (Dn)
 가 (6) (Dn)
 (6(n)) , 1 (10) 3
 (11) (Cm-1n, Cmn, Cm+1n) (2) (Gm-1, Gm, Gm+1) (Sm-1n, Smn, Sm+1n)가
 가 (3) (Dn) (Cm-1n, Cmn, Cm+1n)가
 (Sm-1n, Smn, Sm+1n) (Cm-1n, Cmn, Cm+1n)가
 (Cm-1n, Cmn, Cm+1n) (Gm-1, Gm, Gm+1) (Dn)
 n)

2: 1 (Cm-1n, Cmn, Cm+1n) ,
 (Gm-1, Gm, Gm+1) 1
 , 2 (t4) (Cm-1n, Cmn, Cm+1n)
) L (Gm-1, Gm, Gm+1) (Sm-1n, Smn, S
 m+1n) 가 (Cm-1n, Cmn, Cm+1n)
 가

3: (Cm-1n, Cmn, Cm+1n) 가 가 (3) 가
 , (Dn) (Dn) 가

4: (Dn) , 2 ((Cm-1n, Cmn, Cm+1n)
 Gm-1, G, Gm+1) (Dn) (Sm-1n, Smn, S
 m+1n) (Cm-1n, Cmn, Cm+1n) 가 , 3
 (Cm-1n, Cmn, Cm+1n) 가

5: (Dn) 3 (Cm-1n, Cmn, Cm+1n)
 (6(n)) (Dn) (11) 가
 (11) 가

가 (10)
 (Dn) (11) (6) (10)
 , (Dn+1) (10)
 (6(n)) (6(n+1))

, 1
 , 1
 가 가 가

가 (10)

가

(1A)

(5) (1A) (Vcom)가 가

(11)가 (6) /

m+1) (6) (11)가 (7) (Vout) (7)가 (2) (Gm-1, Gm, G

OP) (7) (6) (SW) (7) (SW) (R1) N (6) (OP) (7) (6) (OP) (R2) ()

4 3 (1A) 2

1: 2 (Dn) (10) 1 (Smn) 가 (6) (Dn) (10) (1

(6(n)) (6) (Dn) (10)

1) (Cmn) (2) (Gm) (Gm) (Smn-1, Smn, Smn (Smn) (SW)

+1) 가 가 4a 4b (3) (Dn) 가 (7) (Dn) (SW)

가 (Smn) (Cmn) (Vss) 가 (Vd) 4c

(Cmn)

2: (Cmn) (2) (Gm) 4 (4a (SW) (Dn) (Vpc) (Vpc) (Dn) (Vpc) (SW) (Vpc) (Vdata) (Vpc)가 (Smn)가 (OP) 4c

가 4d 가 (Cmn) (Vd) (SW)가 (OP)

(Vout) 4e (Vpc)

3: 4a (Smn) (SW) 가 (Dn) (Smn) (Cmn) (Dn) (Cmn) (Dn) (Cd) (Cd)

(Dn) (Vd1) (Vd1) (Cmn) Vd1=(Cmn;Vd+Cd;Vpc)/(Cmn+Cd) (Vdata) (Vd1)

(Vd1) (Vpc) (Vdata) (Vpc) (Vd1) Vpc-Vd1=

(R1) (i1)가 (R2) V가 (R1) (i1) i1= V/R1 (Vout) Vout=Vpc-((R1+R2)/R1)

(Vout) (Vout) (7) (7) (Vout) (11)

(Vpc) (7) (Vd1) (R1, R2) (Vout) (11)

가 가 가 가 가 가

(7) (7) (11)

가 가 가 가

(7) (7) (11)

3 5 3 (1B)

5 (5) (1B) 1 3

5 (1B) (7)가 AND (4)가

3 가 (7)가 1 1 2

2 가 5

1: 가 4 (Vc; 4c) (Dn) 3 (Sm-1n, Smn, Sm+1n) (Vd) (Cm-1n, Cmn, Cm+1n)

(Vd) (Vd) (4d). (Sm-1n, Smn, Sm+1n) (Cm-1n, Cmn, Cm+1n) (Vc) (Dn) (Vpc) (SW) (Vdata) (Vpc) (Vout) (V)

2: (Cm-1n, Cmn, Cm+1n) (4b), (Dn) (Vpc) (4d). (Dn) (4e). (OP) (Vout)

3: 4 3 ,3 (Sm-1n, Smn, Sm+1n) 2 3

가 가

(57)

1.

가,

1

1

2.

1

3.

2

가

가

4.

가

1

가

5.

4

가

가

1

/

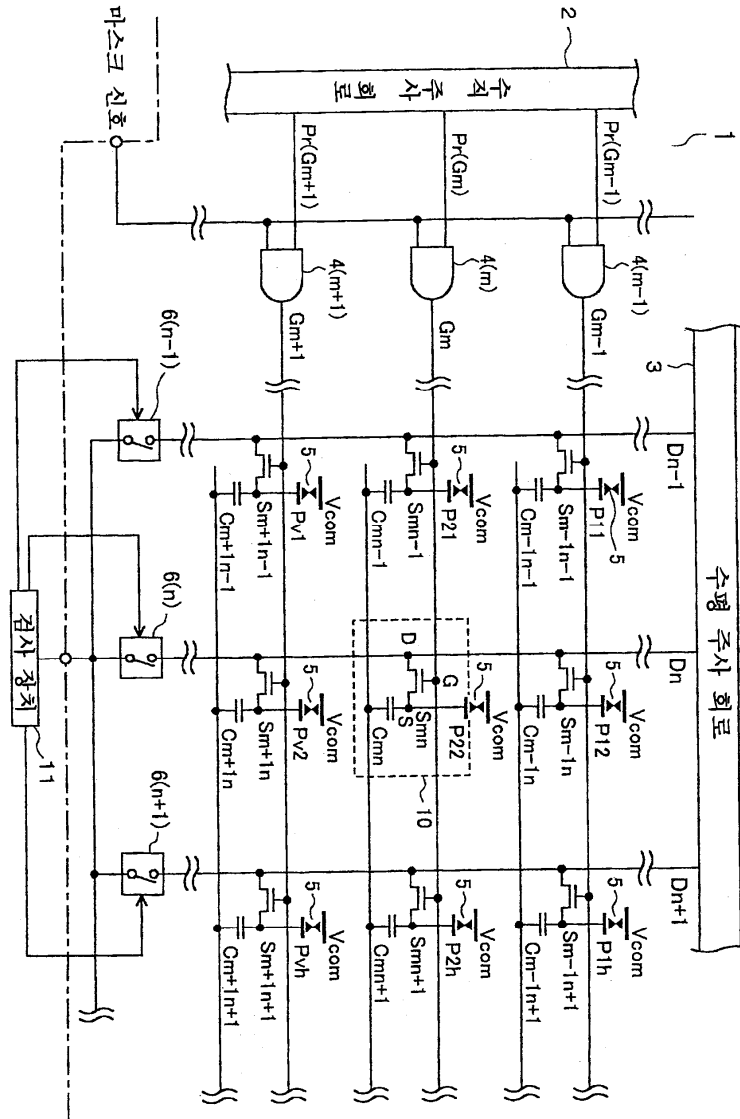
가

6.

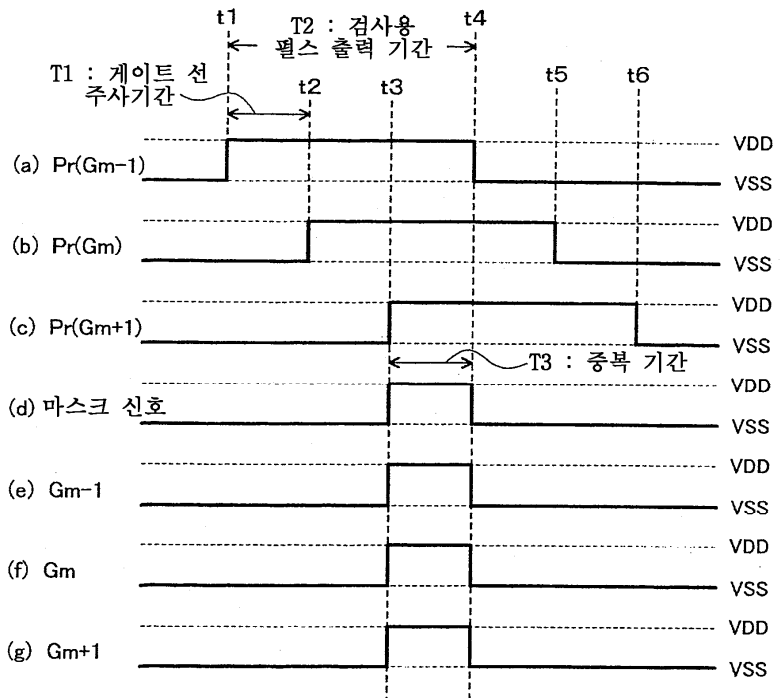
5

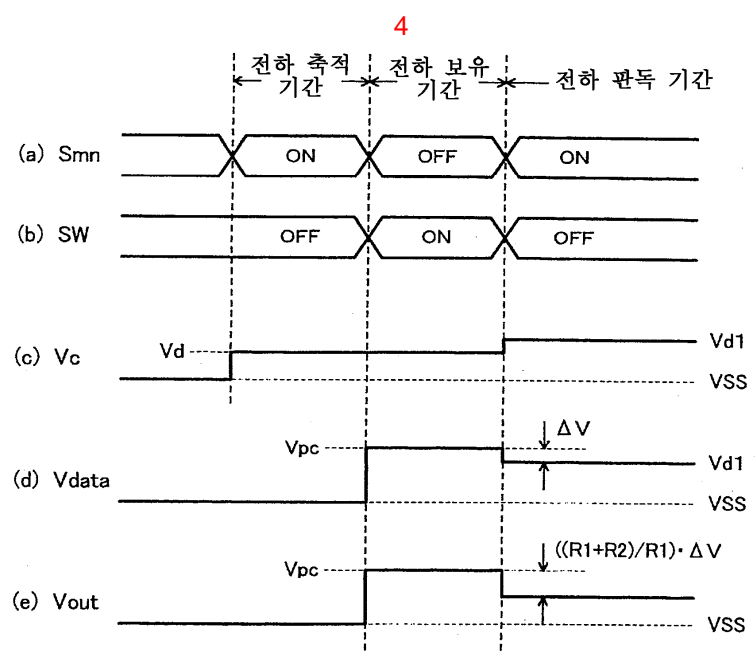
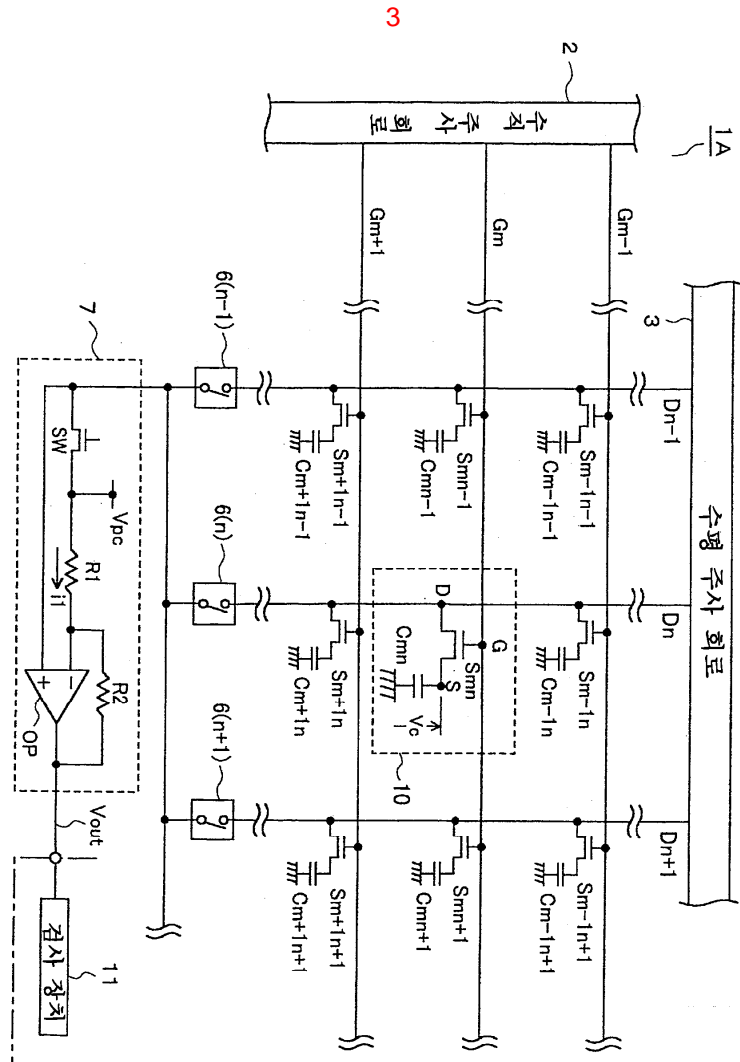
, 1

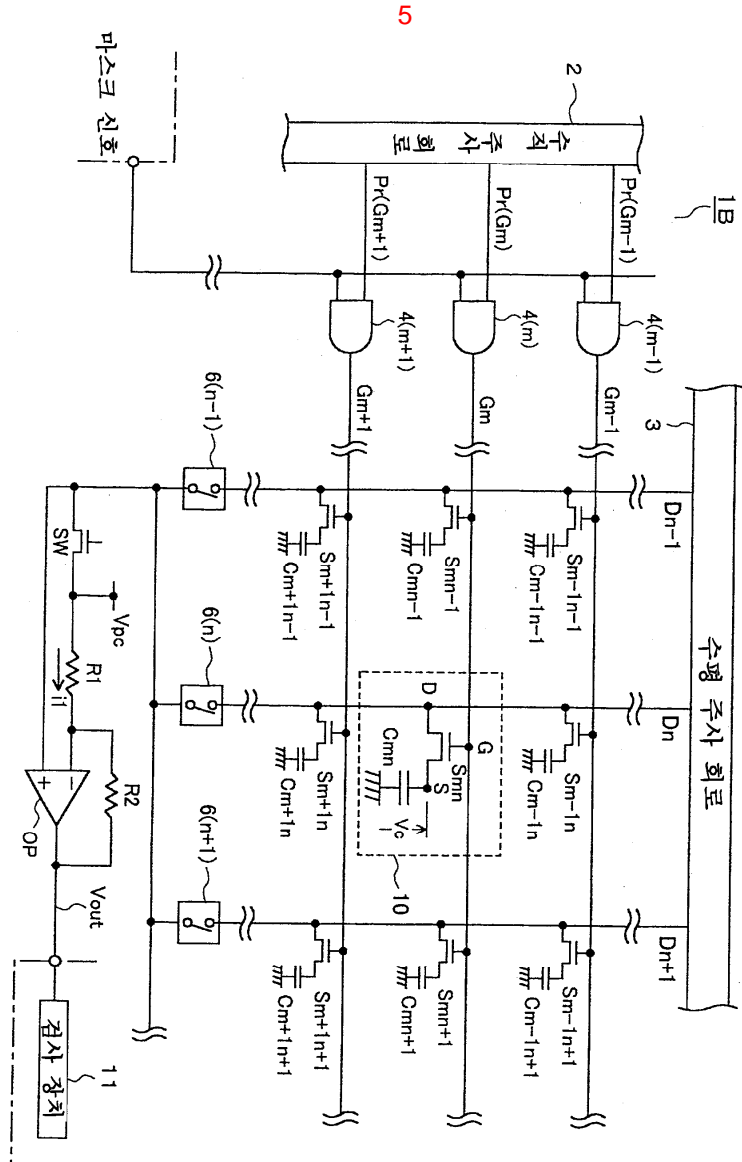
1



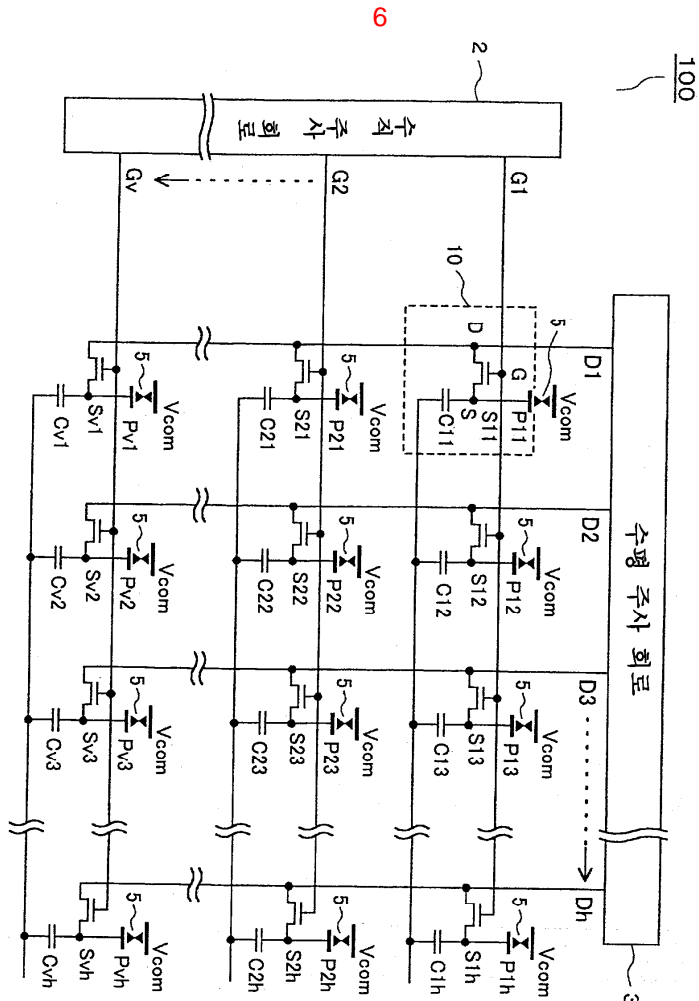
2



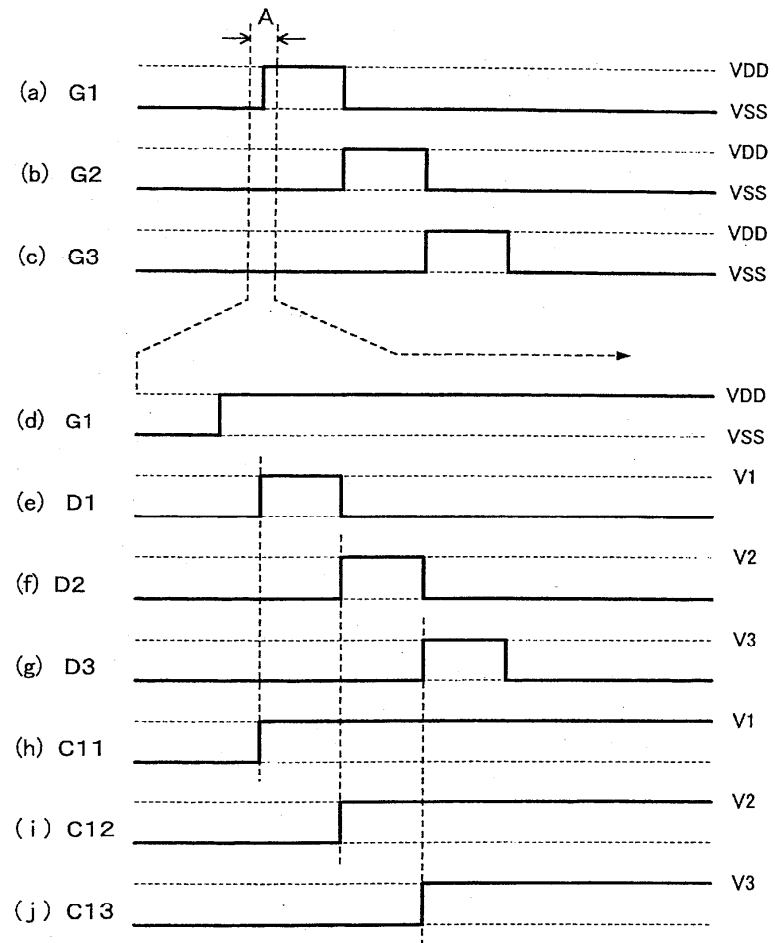




5



7



专利名称(译)	检查方法，半导体装置和显示装置		
公开(公告)号	KR1020040034563A	公开(公告)日	2004-04-28
申请号	KR1020037004789	申请日	2002-08-02
[标]申请(专利权)人(译)	索尼公司		
申请(专利权)人(译)	索尼公司		
当前申请(专利权)人(译)	索尼公司		
[标]发明人	ORII TOSHIHIKO 오리이토시히코 AKIMOTO OSAMU 아키토오사무 ABE HITOSHI 아베히토시 ANDO NAOKI 안도나오키		
发明人	오리이토시히코 아키토오사무 아베히토시 안도나오키		
IPC分类号	G02F1/13 G02F1/1368 G02F1/1362 G09F9/30 G09F9/00 G09G3/20 G01R31/00 G09G3/36		
CPC分类号	G02F1/136259 G09G3/3648 G02F2001/136254		
代理人(译)	李, 何炳 李昌勋		
优先权	2001236330 2001-08-03 JP		
其他公开文献	KR100839808B1		
外部链接	Espacenet		

摘要(译)

根据像素单元驱动电路的失效状态没有关系的互连的变化，根据小型化或者液晶显示器的Ghose致密化，关于布线电容的像素容量的比率变小，可以参考该方法检查包括液晶显示器的半导体衬底以便精确检测。包括关于连接到在围绕一条数据线连接的全像素开关中选择的多个像素开关连接的像素电容的电荷保持过程，以及检测电荷的同时检测过程。对于来自一条数据线的多个像素容量，利用电荷保持过程保持检测电荷的检测过程。开关，像素容量，电荷，扫描电路。

