(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G02F 1/133

(11) 공개번호 특2002-0097018
(43) 공개일자 2002년12월31일

(21) 출원번호 10-2002-0034483
(22) 출원일자 2002년06월20일

(30) 우선권주장 JP-P-2001-00188686 2001년06월21일 일본(JP)

(71) 출원인 가부시끼가이샤 도시바
일본국 도꾜도 미나또꾸 시바우라 1쪼메 1방 1고

(72) 발명자 사이슈다쯔오
일본가나가와껭가와사끼시사이와이꾸고무까이도시바쪼1가부시끼가이샤도시바리써치앤드디벨롭먼트센터내
오꾸무라하루히꼬
일본가나가와껭가와사끼시사이와이꾸고무까이도시바쪼1가부시끼가이샤도시바리써치앤드디벨롭먼트센터내
다까또고끼
일본가나가와껭가와사끼시사이와이꾸고무까이도시바쪼1가부시끼가이샤도시바리써치앤드디벨롭먼트센터내
야마구찌하지메
일본가나가와껭가와사끼시사이와이꾸고무까이도시바쪼1가부시끼가이샤도시바리써치앤드디벨롭먼트센터내
하세가와레이
일본가나가와껭가와사끼시사이와이꾸고무까이도시바쪼1가부시끼가이샤도시바리써치앤드디벨롭먼트센터내
고바야시히또시
일본가나가와껭가와사끼시사이와이꾸고무까이도시바쪼1가부시끼가이샤도시바리써치앤드디벨롭먼트센터내
후꾸시마리에꼬
일본가나가와껭가와사끼시사이와이꾸고무까이도시바쪼1가부시끼가이샤도시바리써치앤드디벨롭먼트센터내

(74) 대리인 장수길
구영창

심사청구 : 있음

(54) 액정 표시 장치의 구동 방법

요약

제1 전극과, 제1 전극에 대향하는 제2 전극과, 제1 전극과 제2 전극 사이에 설치되고, 제2 전극에 대하여 제1 전극에 제1 극성의 전압을 인가했을 때가 제2 극성의 전압을 인가했을 때보다 큰 분극을 유도하는 액정층을 구비한 액티브 매트릭스형 액정 표시 장치의 구동 방법에 있어서, 1 프레임을 제1 및 제2 필드로 분할하는 공정과, 제1 필드에서, 제1 전극에 제1 극성의 제1 전압을 인가하는 공정과, 제2 필드에서, 제1 전극에 제2 전압을 인가하는 공정을 포함하고, 제2 전압은 제1 전압과 절대값이 동등한 제2 극성의 전압을, 제1 극성 방향으로 제1 전압의 크기에 따라 전압 ΔV(단, ΔV≠0) 시프트시킨다.

대표도

도 11

색인어

액정 표시 장치, 필드, 분극, 극성

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예에 따른 액정 표시 장치의 등가 회로 모델을 도시한 도면.

도 2는 도 1에 도시한 회로 구성 요소의 전압 의존성을 도시한 도면.

도 3은 기입 전압에 대한 시프트 전압의 변화에 대하여 온도를 변화시킨 경우의 특성을 도시한 도면.

도 4는 기입 전압에 대한 시프트 전압의 변화에 대하여 자발 분극을 변화시킨 경우의 특성을 도시한 도면.

도 5는 기입 전압에 대한 시프트 전압의 변화에 대하여 보조 용량을 변화시킨 경우의 특성을 도시한 도면.

도 6은 본 발명의 실시예에 따른 액정 표시 장치 및 그 구동 회로의 구성의 일례를 도시한 도면.

도 7은 본 발명의 실시예에 따른 액정 표시 장치 및 그 구동 회로의 구성의 다른 예를 도시한 도면.

도 8의 (a) 내지 도 8의 (c)는 본 발명의 실시예에 이용되는 액정층의 배향 상태를 도시한 도면.

도 9는 액정 표시 패널의 전압-광투과율 특성을 도시한 도면.

도 10은 본 발명의 실시예에 따른 액정 표시 장치 및 그 제어 회로의 구성예를 도시한 블록도.

도 11은 본 발명의 실시예에 따른 구동 방법을 설명하기 위한 타이밍차트.

도 12의 (a) 및 도 12의 (b)는 각각, 본 발명의 실시예에 따른 액정 표시 장치의 계조 시프트 특성 및 비교예에 따른 계조 시프트 특성을 도시한 도면.

〈도면의 주요 부분에 대한 부호의 설명〉

10 : 액정 표시 패널

11 : 스위칭 소자

12 : 화소 전극

13 : 보조 용량

14 : 주사선

15 : 신호선

16 : 보조 용량선

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치의 구동 방법에 관한 것이다.

액정 표시는 일반적으로, 이전 프레임의 표시를 계속 유지하는 홀드형 표시로서, CRT와 같은 임펄스형 표시와는 다르다. 그 때문에, 동화상 표시 시에 흐려짐(blur) 현상이 문제가 된다.

흐려짐 현상은 화면 상의 동체를 관찰하는 경우에, 이전 프레임의 화상은 다음 프레임의 화상으로 전환할 때까지 동일한 위치에 계속 표시됨에도 불구하고, 인간의 눈은 동체를 연속적으로 추종하는 결과, 생기는 현상이다. 즉, 화면 상에 표시되는 동체의 이동은 불연속적임에도 불구하고, 눈의 추종 운동에는 연속성이 있기 때문에, 이전 프레임과 다음 프레임 사이의 화상을 보간하도록 하여 동체를 인식하는 결과, 흐려짐 현상이 생긴다.

흐려짐 현상을 해결하는 방법으로서, OCB(Optically compensated bend) 모드나 강유전성 액정과 같은 고속 응답 액정을 사용하여, 1 프레임을 화상 표시 기간과 흑 표시 기간의 두 개의 기간으로 나누는 방식이 제안되어 있다.

상기 방식의 하나로서, 필드 반전 방식이 알려져 있다(예를 들면, 특개2000-10076). 이 필드 반전 방식에서는 1 프레임을 2 필드로 분할하여, 제1 필드에서는 액정층을 투과 상태로 하고, 제2 필드에서는 액정층을 비투과 상태로 한다. 액정층에는 인가되는 전압의 극성에 따라 크기가 다른 자발 분극을 여기하는 액정을 이용한다. 즉, 인가되는 전압의 극성에 따라 여기되는 자발 분극이 비대칭인 응답을 나타내는 액정을 이용한다. 본 발명에서는 이러한 특성을 갖는 액정을 비대칭 응답 액정이라고 한다. 이러한 액정으로 고속 응답성을 나타내는 것으로서, 단안정화 강유전성 액정이 알려져 있다. 강유전성 액정을 단안정화하는 방법으로서는 액정층 중에 고분자 망을 도입하는 방법이나, 액정층에 직류 전압을 인가한 상태에서 서서히 냉각함으로써 초기 배향 처리를 행하는 방법이 있다.

상술한 바와 같은 액정 표시 장치에서는 예를 들면, 전반의 필드에서 플러스 극성에 따른 기입을 행하고, 후반의 필드에서 마이너스 극성에 따른 소거(리세트)를 행한다. 이에 의해, 교류 구동이 행해진다. 이 경우, 플러스 극성이, 분극이 응답하는 극성(또는 분극의 응답량이 큰 극성), 즉 전압에 대하여 액정 소자의 광 투과율 변화량이 큰 극성이 되고, 마이너스 극성이 분극이 응답하지 않은 극성(또는 분극의 응답량이 작은 극성), 즉 전압에 대하여 액정 소자의 광 투과율 변화량이 작은 극성이 된다.

발명이 이루고자 하는 기술적 과제

상술한 바와 같은 교류 구동을 행하는 경우, 1 프레임보다 충분히 긴 시간으로 구동한 경우에 액정층에 직류 성분이 남으면, 표시 잔상(image sticking)이 발생한다. 그 때문에, 직류 성분이 남지 않도록 구동을 행할 필요가 있다. 종래는 정부(正負) 양극성에서 동일한 진폭으로 하여 구동을 행함으로써, 직류 성분이 없어져, 표시 잔상이 발생하지 않는다고 생각되고 있었다.

상기 구동 방법에서는 각 화소의 전극 간의 유지 전압은 대칭이 된다. 그러나, 실제로는 배향막 등의 절연막이 전극과 액정층 사이에 개재된다. 또한, 비대칭 응답 액정을 이용한 액정 표시 장치에서는 액정의 실효적인 유전률이 비대칭이다. 따라서, 액정층과 절연막으로 분할된 전압은 극성에 따라 비대칭이 된다. 그 때문에, 액정층 자체에는 직류 성분이 남게 된다. 또한, 실험적으로도 표시 잔상이 발생되는 것이 확인되고 있다.

이와 같이 동화상 표시에 있어서의 흐려짐 현상을 방지하기 위해서, 비대칭 응답 액정을 이용하여 임펄스형 표시를 행하는 것이 제안되어 있지만, 종래의 구동 방법으로는 액정층에 직류 성분이 인가되어, 표시 잔상이 발생한다고 하는 문제가 있었다.

본 발명의 목적은 액정층에의 직류 성분의 인가를 방지할 수 있는 액정 표시 장치의 구동 방법을 제공하는 것이다.

발명의 구성 및 작용

본 발명의 일 특징에 따른 액정 표시 장치의 구동 방법은,

제1 전극과, 제1 전극에 대향하는 제2 전극과, 제1 전극과 제2 전극 사이에 설치되고, 제2 전극에 대하여 제1 전극에 제1 극성의 전압을 인가했을 때가 제2 극성의 전압을 인가했을 때보다 큰 분극을 유도하는 액정층을 구비한 액티브 매트릭스형 액정 표시 장치의 구동 방법에 있어서,

1 프레임을 제1 및 제2 필드로 분할하는 공정과,

제1 필드에서, 제1 전극에 제1 극성의 제1 전압을 인가하는 공정과,

제2 필드에서, 제1 전극에 제2 전압을 인가하는 공정을 포함하고,

제2 전압은 제1 전압과 절대값이 동등한 제2 극성의 전압을, 제1 극성 방향으로 제1 전압의 크기에 따라 전압 ΔV(단, $\Delta V \neq 0$) 시프트시킨다.

〈실시예〉

우선, 본 발명의 실시예의 기본적인 원리에 대하여 설명한다.

도 1은 본 발명의 실시예에 따른 액정 표시 장치의 등가 회로 모델을 도시한 도면이다.

도 1에서, C_f는 액정층(비대칭 응답 액정)의 자발 분극에 대응하는 용량, R_f는 액정층의 응답 속도($C_f R_f$에 대응)를 표현하기 위한 저항, C_p는 액정층의 상유전 용량(고주파에서의 용량), C_i는 액정층과 전극 사이에 개재하는 절연막(배향막 등)의 용량, R_e는 전극 등의 저항, C_s는 보조 용량을 나타내고 있다. 또한, Tr은 스위칭 소자로서 이용하는 박막 트랜지스터(TFT), Gv는 박막 트랜지스터 Tr의 온/오프를 제어하는 제어 신호원, Sv는 박막 트랜지스터 Tr을 통해 화소에 표시 신호를 공급하는 표시 신호원을 나타내고 있다.

도 1과 같은 등가 회로 모델을 이용하여, 자발 분극에 대응하는 용량 C_f가 마이너스 극성측(분극의 응답량이 작은 측)에서 제로로 하여 계산을 행하였다.

플러스측의 화소 유지 전압(전극 간에 인가되는 전압) $V_h(+)$, 플러스측의 액정 유지 전압(액정층 자체에 인가되는 전압) $V_{lc}(+)$, 마이너스측의 화소 유지 전압 $V_h(-)$, 마이너스측의 액정 유지 전압 $V_{lc}(-)$, 대칭 구동의 경우의 DC 성분 V_{dc}의 정상치는 다음과 같이 표현된다.

수학식 1

$$V_h(+)=[(C_i+C_p+C_f)(C_iC_p+C_s(C_i+C_p))V-C_fC_iQ_0]/[(C_i+C_p)(C_iC_p+C_s(C_i+C_p)+C_f(C_i+C_s))]$$

수학식 2

$$V_{lc}(+)=[(C_iC_p+C_s(C_i+C_p))(C_iV+Q_0)]/[(C_i+C_p)(C_iC_p+C_s(C_i+C_p)+C_f(C_i+C_s))]$$

수학식 3

$$V_h(-)=-[(C_i+C_p+C_f)(C_iC_p+C_s(C_i+C_p))V-C_fC_iQ_0]/[(C_i+C_p)(C_iC_p+C_s(C_i+C_p)+C_f(C_i+C_s))]=-V_h(+)$$

수학식 4

$$V_{lc}(-)=[-((C_i+C_p+C_f)(C_iC_p+C_s(C_i+C_p)))C_iV+((C_i+C_p+C_f)(C_iC_p+C_s(C_i+C_p))+2C_fC_i^2)Q_0]/[(C_i+C_p)^2(C_iC_p+C_s(C_i+C_p)+C_f(C_i+C_s))]$$

수학식 5

$$V_{dc}=V_{lc}(+)+V_{lc}(-)=[-(C_iC_p+C_s(C_i+C_p))C_fC_iV+((2C_i+2C_p+C_f)(C_iC_p+C_s(C_i+C_p))+2C_fC_i^2)Q_0]/[(C_i+C_p)^2(C_iC_p+C_s(C_i+C_p)+C_f(C_i+C_s))]$$

단, V는 신호 진폭, Q_0은 전압 제로일 때에 액정층에 남아 있는 초기 전하이다.

상기 식으로부터, 배향막 등의 절연막을 포함하는 액정 셀 전체에는 유지 전압이 대칭임에도 불구하고, 액정층에는 DC 성분이 발생한다. 또한, DC 성분에는 전압 의존성이 있다. 예를 들면, 공통 전압을 일정치 시프트시킴으로써 비대칭 구동을 행하는 방법으로는 DC 성분을 완전하게 제거할 수는 없다.

따라서, 액정층의 비대칭성(DC 성분)을 캔슬하기 위해서는 리세트측 전압(마이너스 극성측 전압)을 낮추는 방향으로 시프트시킬 필요가 있다. DC 성분에는 전압-광 투과율 특성(V-T 특성)의 비대칭성에 기인하는 성분과, 극성에 따른 응답 속도 차에 기인하는 성분이 있다. 후자의 성분은 온도 의존성이 크다. 그 때문에, 후자의 성분이 커지는 전압에서는 온도 보상을 하는 것이 바람직하다.

구체적으로는, $V_{lc}(+)$ 식 내의 V를 $\alpha_+ V1$로, $V_{lc}(-)$의 식 내의 V를 $\alpha_-(V1-\Delta V)$로 치환하여, 식 $V_{lc}(+)=-V_{lc}(-)$를 푸는 것에 의해, V1에 대한 ΔV의 이론치가 구해진다. 여기서, α_+와 α_-는 각각, 상승과 하강의 응답율이고, 식 내의 전압을 1 필드 내의 평균 전압으로 환산하기 위해서 이용하는 것이다.

테스트용 샘플의 측정에 의해, 회로 구성 요소의 용량치와 저항치의 전압 의존성을 계산하였다. 그 계산 결과를 도 2에 도시한다. 이들의 등가 회로 파라미터의 전압 의존성은 전압 유지율의 측정이나 D-E 히스테리시스 곡선의 측정 등에 의해 구할 수 있다.

일반적으로 기입측(플러스 극성측)의 응답(특히 저 중전압)이 리세트측(마이너스 극성측)의 응답보다 느리기 때문에, 극성에 따른 응답 속도 차도 고려하여 계산을 행하였다. 그 계산 결과를 도 3, 도 4 및 도 5에 도시한다. 횡축은 기입측 전압 진폭이고, 종축은 리세트측 전압 진폭의 시프트 전압폭 ΔV(액정층에 인가되는 DC 성분을 제로로 하기 위한 시프트 전압폭)이다.

도 3은 온도를 변화시킨 경우의 시프트 전압폭 ΔV를 구한 것이다. 곡선 a는 온도 의존성이 거의 없는 경우의 특성을 나타내고 있으며, 곡선 b, c 및 d(실온)는 상기 순서로 온도를 순차적으로 낮게 한 경우의 특성을 나타내고 있다. 도 4는 자발 분극을 변화시킨 경우의 시프트 전압폭 ΔV를 구한 것이다. 곡선 a는 도 3의 곡선 d에 대응하고, 곡선 b는 곡선 a에 대하여 자발 분극을 2/3배로 한 경우의 특성, 곡선 c는 곡선 a에 대하여 자발 분극을 3/2배로 한 경우의 특성이다. 도 5는 보조 용량을 변화시킨 경우의 시프트 전압폭 ΔV를 구한 것이다. 곡선 a는 도 3의 곡선 d에 대응하고, 곡선 b는 곡선 a에 대하여 보조 용량을 3배로 한 경우의 특성이다.

또, 도 3, 도 4 및 도 5에서의 계산에서는 기입 전압이 제로에 가까운 영역에서, 흑 표시의 광 투과율을 억제하여 콘트라스트를 높이기 위해서, 시프트 전압이 제로가 되도록 하고 있다. 액정층에 인가되는 전압의 직류 성분이 완전하게 제로가 되도록 한 경우, 기입 전압이 제로에 가까운 영역에서, 이론적으로는 리세트 전압이 플러스 극성이 된다. 그 결과, ΔV가 V1보다 커지는 경우도 있을 수 있다. 이러한 경우에는 액정층의 투과율이 증대하여 클리어한 흑 표시를 얻을 수 없게 된다. 그래서, 이러한 경우에는 시프트 전압을 제로로 하여, 리세트 전압이 플러스 극성이 되지 않도록 하고 있다.

도 3, 도 4 및 도 5에서 알 수 있듯이, 시프트 전압 ΔV는 기입 전압이 증가함에 따라 차차 증가하는 경향에 있다. 기입 전압이 증대함에 따라 시프트 전압 ΔV가 단조롭게 증가하는 경우나, 시프트 전압 ΔV가 변곡점 또는 극대점을 갖는 경우가 있다. 또, 시프트 전압 ΔV의 특성은 반드시 도 3 도 5와 같은 연속적인 곡선 형상이 아니어도 되고, 절선 형상이나 계단 형상이어도 된다. 시프트 전압 ΔV의 특성을 단순한 직선에 근사시켜도 된다.

기입 전압이 증가함에 따라 시프트 전압 ΔV가 증가하는 경향에 있는 것은 기입 전압의 증대, 즉 액정층에의 인가 전압의 증대와 함께 자발 분극이 증대하기 때문이다. 또한, 시프트 전압 ΔV가 중전압 부근에서 피크를 나타내는 것은 중전압 부근에서는 극성에 따른 자발 분극의 응답 속도 차가 커지기 때문이다.

다음으로, 본 발명의 실시예의 구체예에 대하여 설명한다.

도 6은 본 발명의 실시예에 따른 액정 표시 장치 및 그 구동 회로의 구성의 일례를 도시한 도면이다.

액정 표시 패널(10)은 어레이 기판, 대향 기판 및 어레이 기판과 대향 기판 사이에 설치된 액정층으로 이루어진다. 어레이 기판은 TFT로 이루어지는 스위칭 소자(11), 각 스위칭 소자(11)에 접속된 화소 전극(12), 각 스위칭 소자(11)에 접속된 보조 용량(13), 동일 행의 스위칭 소자(11)에 접속된 주사선(14), 동일 열의 스위칭 소자(11)에 접속된 신호선(15), 보조 용량(13)에 접속된 보조 용량선(16)을 구비하고 있다. 대향 기판은 어레이 기판에 대향하는 대향 전극을 구비하고 있으며, 대향 전극의 전위는 보조 용량선(16)의 전위와 공통으로 되어 있다.

어레이 기판 및 대향 기판과 함께, 액정층에 접하는 부분에는 배향막이 형성되어 있다. 또한, 화소 전극과 배향막 사이에, 쇼트 방지용 무기 절연막이 형성되어 있어도 된다. 화소 전극과 액정층 사이에 개재하는 배향막이나 쇼트 방지용 절

연막은 전압의 손실을 최소한으로 하기 위해서, 기능을 손상시키지 않을 정도로 얇게 하는 것이 바람직하다. 배향막의 두께는 30㎚ 이하가 바람직하다. 각 주사선(14)은 주사선 구동 회로(20)에 의해 구동되고, 각 신호선은 신호선 구동 회로(30)에 의해 구동된다.

도 7은 본 발명의 실시예에 따른 액정 표시 장치 및 그 구동 회로의 구성의 다른 예를 도시한 도면이다. 도 6에 도시한 예에서는 보조 용량선(16)을 독립적으로 설치하고 있지만, 도 7에 도시한 예에서는 보조 용량선을 주사선(14)과 겸용하고 있다.

본 실시예에 이용되는 액정층은 아이소트로픽상(isotropic phase: Iso상), 콜레스테릭상(cholesteric phase: Ch상) 및 카이랄스메틱 C상(chiralsmectic C phase: SmC*상) 간에의 상 전이를 보이는 강유전성 액정을 단안정화한 것이다.

전압 무인가 시에는 도 8의 (a) 도 8의 (c)에 도시한 바와 같이, 일축성 배향 처리 방향(41)(예를 들면 러빙 방향)에 액정 분자(42)의 장축이 일치한다. 한쪽의 극성의 전압 인가 시에는 인가 전압의 크기에 따라 원추면(43) 상을 액정 분자(42)가 회전하고, 다른 쪽의 극성의 전압 인가 시에는 일축성 배향 처리 방향(41)으로 액정 분자(42)가 정지한다.

여기서, 액정층이 갖는 굴절율 이방성을 Δn, 액정층의 두께를 d로 하고, 그들의 곱 Δnd를 투과광의 중심 파장의 1/2로 설정한다. 이 경우, 분자의 회전각이 45도(원추면 상을 반주한 위치)에서 최대의 휘도 변화가 얻어진다. 배향 상태를 형성할 때에는 액정 표시 패널을 Ch상의 온도까지 가열한 후, +1 +5V 또는 -1 -5V의 직류 전압을 화소 전극과 대향 전극 간에 인가하면서, SmC*상의 온도까지 냉각한다. 이 때 인가하는 전압의 극성에 따라, 분자가 회전하는 방향과 분자가 응답하는 극성이 변한다(도 8의 (b) 및 도 8의 (c) 참조). 배향 상태 형성 시에, 화소마다, 행마다 또는 열마다 인가 전압 극성을 바꾸어도 된다.

도 9는 액정 표시 패널의 전압-광 투과율(V-T) 곡선을 도시한 것이다. 이하에서는 특별히 한정되지 않는 한, 무전압 상태에서 흑 표시가 되는 노멀리 블랙 모드가 되도록, 편광판을 크로스니콜(crossed-nicole) 상태로 배치한다.

또, 마찬가지의 특성을 나타내는 액정층으로서, 고분자 안정화 강유전성 액정을 이용할 수도 있고, 도 9와 마찬가지인 응답을 나타낸다. 고분자 안정화 강유전성 액정의 형성에는 액정성 메타아크릴레이트의 광미경화물과 강유전성 액정과의 혼합물을 이용한다. 이 혼합물에, SmC*상의 온도에서 직류 전압을 인가하면서(또는 SmA상의 온도에서), 파장 365㎚, 조도 2㎽/㎠의 자외선을 30초 동안 조사함으로써, 고분자 안정화 강유전성 액정이 얻어진다.

도 10은 본 발명의 실시예에 따른 액정 표시 장치 및 그 제어 회로의 구성예를 도시한 블록도이다.

액정 표시 패널(51), 주사선 구동 회로(52) 및 신호선 구동 회로(53)의 구성은 도 6 또는 도 7에 도시한 것과 마찬가지이다. 주사선 구동 회로(52) 및 신호선 구동 회로(53)에는 제어부(54)로부터의 신호가 입력된다. 제어부(54)에는 필드 메모리(F/M: 55)가 접속되어 있다. 필드 메모리(55)는 1 프레임을 2 필드로 나누어 구동하기 위한 것이다.

제어부(54)에는 ROM(56)(ROM 테이블)이 접속되어 있다. ROM(56)에는 한쪽의 필드에서 액정층에 인가되는 정극성 전압(기입 전압)과 다른 쪽의 필드에서 액정층에 인가되는 부극성 전압(리세트 전압)과의 차 전압(정극성 전압의 절대값과 부극성 전압의 절대값과의 차 전압)에 대응하는 데이터가 기억되어 있다. 즉, ROM(56)에는 시프트 전압 ΔV에 대응하는 데이터가 기억되어 있다. 구체적으로는, 도 3 도 5에서 도시한 바와 같은 특성에 대응한 데이터, 즉 리세트 전압과 시프트 전압 ΔV와의 관계를 나타내는 데이터가 ROM(56)에 기억되어 있다.

제어부(54)에는 온도 검출부(57)가 접속되어 있다. 단안정화 강유전성 액정 등에서는 기입 전압(특히 저 중전압)의 상승의 응답이 느리다. 그 때문에, 액정층의 유지 전압의 시간 평균에 대해서 보면, 극성에 따른 응답 속도 차에 의해 비대칭성이 더욱 커진다. 그래서, 온도 검출부(57)에 의해 검출된 온도 정보에 기초하여, ROM(56)에 기억된 데이터에 대하여 보정이 가해진다. 즉, 시프트 전압 ΔV를 주위 온도에 따라, 도 3의 b, c, d와 같이 변화시킨다.

다음으로, 본 실시예의 구동 방법에 대하여 설명한다.

모든 화소에 대하여 동일 필드에서 동일 극성의 신호가 기입되는 필드 반전 구동에 있어서는 크로스토크가 발생하기 쉽다. 신호선마다 극성을 반전하는 신호선 반전 구동을 이용하면, 인접 신호선 간의 커플링에 의해 화소 전위가 역극성으로 시프트하는 현상을 저감시킬 수 있다. 또한, 주사선마다 극성을 반전하는 주사선 반전 구동을 이용하면, 마찬가지로 커플링의 영향을 저감시킬 수 있고, 크로스토크를 개선할 수 있다. 또한, 주사선별 및 신호선별 극성 반전을 동시에 적용하는 도트 반전 구동을 행하면, 크로스토크를 대폭 개선할 수 있다.

본 실시예에 있어서는 상기 3개의 반전 구동 중 어느 하나를 적용하는 것이 바람직하다. 동일 필드에서 상호 다른 극성이 되는 화소에 대해서는 배향 형성 시의 인가 전압 극성을 상호 반대로 하고, 도 8의 (b) 및 도 8의 (c)에 도시한 바와 같은 2종의 배향 상태로 하는 것이 바람직하다.

도 11은 본 실시예의 구체적인 구동 방법을 설명하기 위한 타이밍차트이다.

도 11의 (a)는 주사선 구동 회로(52)로부터 액정 표시 패널(51)의 스위칭 소자에 공급되는 제어 전압 신호(게이트 신호)를 도시하고, 도 11의 (b)는 신호선 구동 회로(53)로부터 스위칭 소자를 통해 화소 전극에 공급되는 표시 전압 신호를 도시하고, 도 11의 (c)는 화소 전극과 대향 전극 간에 인가되는 화소 전압을 도시하고, 도 11의 (d)는 화소 전압에 따라 변화하는 액정층의 투과율을 도시하는 것이다. 또, 도 11의 (a) 도 11의 (c)에서는 대향 전극의 전위를 기준으로 하고 있다.

1 프레임 기간은 1/60sec(약 16.7㎳)이고, 1 필드 기간은 1/120sec(약 8.3㎳)이다. 각 주사선에 있어서의 주사 펄스 폭(게이트 펄스 폭)은 1 필드 기간(8.3㎳)을 전체 주사선 수로 나눈 값이다. 예를 들면, XGA(768개)의 경우에는 주사 펄스 폭은 약 10.9μs이다. 동작은 통상의 액티브 매트릭스형 액정 표시 장치와 마찬가지이다. 즉, 게이트 펄스가 TFT의 게이트에 인가되는 기간만 TFT가 온 상태가 되어, 신호선으로부터의 표시 신호가 온 상태의 TFT를 통해 화소에 기입된다. TFT가 오프인 기간에는 화소에 충전된 전하는 유지된다. 단, 강유전성 액정의 유전 완화를 위해, 화소 전압은 유지 기간 동안에 저하한다. 저하량은 자발 분극이 클수록 크고, 보조 용량이 클수록 작다.

도 11의 (b)에 도시한 바와 같이 한쪽의 필드에서는 표시 신호(화상 신호)에 대응하는 정극성 전압(기입 전압)이 화소 전극에 인가된다. 다른 쪽의 필드에서는 부극성 전압(리세트 전압)이 인가된다. 리세트 전압은 기입 전압과 절대값이 같은 부극성 전압을 시프트 전압 ΔV만큼 정극성 방향으로 시프트한 것이다. 시프트 전압 ΔV의 데이터는 기입 전압의 값에 따라 사전에 도 10의 ROM(56) 내에 기억되어 있다. 도 11의 (c)에 도시한 바와 같이 화소 전극과 대향 전극 간에 인가되는 화소 전압은 정부 비대칭이 되지만, 이미 설명한 바와 같이 액정층 자체에는 정부 양극성에서 거의 동등한 전압이 인가된다. 따라서, 액정층 자체에는 시간 평균으로 본 경우, 직류 성분이 거의 인가되지 않는다.

기입 전압의 값이 제로 또는 제로에 가까운 경우, 액정층 자체에 정부 양극성으로 동등한 전압을 인가하기 위해서는 이론적으로는 리세트 전압을 정극성으로 하여야 할 경우가 있을 수 있다. 그러나, 정극성에서는 부극성보다 액정층의 투

과율이 높아지므로, 리세트 전압이 정극성이 되면 클리어한 흑 표시를 얻을 수 없다. 그래서, 이러한 경우에는 리세트 전압을 제로, 또는 시프트 전압 ΔV를 제로로 하는 것이 바람직하다. 이와 같이 리세트 전압을 정극성으로 하지 않고, 제로 또는 부극성으로 함으로써, 클리어한 흑 표시를 얻을 수 있다.

화소 전압이 정부 대칭이 되도록 구동한 경우(리세트 전압이 도 11의 (b)의 파선이 되도록 구동한 경우), 액정층 자체에는 직류 성분이 인가되기 때문에, 액정층 내에 불순물 이온의 기울기가 생긴다. 그 때문에, 도 9에 도시한 바와 같이 V-T 곡선은 점선과 같이 시프트한다. 그 결과, 시프트 전에 비하여 액정층의 투과율은 높아져, 포지티브 잔상이 발생한다. 즉, 표시 특성은 계조가 높아지는 방향으로 시프트하게 된다. 도 12의 (a)는 장시간 구동을 행한 경우의 계조 시프트를 실측한 결과를 도시한 것이다. 포지티브 잔상은 백과 흑의 표시 패턴을 장시간 계속 표시한 후, 전면에 회색 표시를 한 경우에, 흰 영역이 조금 밝게 관찰되는 현상이다. 예를 들면 전체 계조를 64계조로 하고, 계조 시프트가 1계조 정도이면, 포지티브 잔상이 용이하게 눈으로 확인되어 버린다.

이에 대하여, 본 실시예에서는 최적 시프트 전압을 이용하여, 화소 전극과 대향 전극 간에 인가되는 화소 전압이 정부 비대칭이 되도록 구동한다. 즉, 리세트 전압이 도 11의 (b)의 실선이 되도록 구동한다. 또, 시프트 전압의 계산치와 실측치가 다른 경우도 있기 때문에, 시프트 전압 특성의 형상에 대해서는 계산 결과를 이용하여 결정하고, 시프트 전압치는 실측치를 바탕으로 조정하였다. 본 실시예에서는 도 12의 (b)에 도시한 바와 같이 계조 시프트가 대폭 개선되고, 표시 잔상도 관찰되지 않았다. 또한, 기입 전압의 값이 제로 또는 제로에 가까운 경우에, 리세트 전압을 제로로 하거나, 시프트 전압 ΔV를 제로로 함으로써, 충분한 콘트라스트를 얻을 수 있었다.

본 실시예와 같은 비대칭 구동을 행한 경우, 대향 전극의 전위는 각 화소 공통이기 때문에, 대향 전극 전위를 기준으로 한 액정층의 전위는 화소마다 다르다. 그 결과, 시간 평균으로 본 경우, 인접 화소 전극 간에는 시프트 전압 차의 절반의 직류 전압이 인가된다. 본 실시예의 비대칭 구동에서는 각 화소에 있어서 수직 방향의 직류 성분은 없어지므로, 면 잔상은 발생하지 않는다. 그러나, 상기한 이유에 의해, 수평 방향의 직류 성분은 남기 때문에, 경계 잔상이 발생하는 경우가 있다. 여기서, 면 잔상은 흑백 패턴을 표시한 후 전면에 회색 표시를 한 경우에 패턴까지의 휘도가 다르게 보이는 현상이고, 경계 잔상은 패턴의 경계부에서 휘도가 다르게 보이는 현상이다.

경계 잔상의 대책으로서는 신호선 반전 구동 등의 반전 구동용 액정 배열을 이용함으로써, 화소 내의 직류 성분을 제거하는 방법이나, 열 방향의 리브형 스페이서에 의해 화소 사이를 구획함으로써, 층 방향으로의 이온의 이동을 멈추는 방법 등이 있다. 그러나, 전극 사이의 갭은 수직 방향이 1 2㎛ 정도인 반면, 수평 방향이 5 15㎛ 정도이다. 그 때문에, 수평 방향에 있어서의 직류 성분의 전계는 약하다. 또한, 화소 간의 전위 분포는 배선 전위의 영향을 크게 받는다. 그 때문에, 경계 잔상은 면 잔상에 비하여 발생하기 어렵다. 따라서, 특별히 불순물이 많은 액정 재료를 이용하지 않는 한, 비대칭 구동에 의한 경계 잔상이 문제가 되는 일은 거의 없다.

또, 본 실시예에서는 소위 레벨 시프트 전압(level shift voltage)(TFT의 게이트 및 소스 간의 오버랩 용량(기생 용량)에 기인한 전압 시프트)의 영향은 무시하고 있다. 이것은 기생 용량이 충분히 작은 경우나, 도 7과 같은 C_s온 게이트 구조를 이용하여 변형 보정 구동(compensative addressing for switching distortion)(K. Suzuki, EuroDisplay' 87 참조)을 행함으로써, 액정 용량과는 무관하게, 레벨 시프트 다운 전압과 레벨 시프트 업 전압(level shift-doqn and sfift-up voltage)을 캔슬하는 경우에 상당한다.

발명의 효과

이와 같이 본 실시예에 따르면, 대향 전극과 화소 전극 간에 인가하는 전압의 크기를 한쪽의 필드와 다른 쪽의 필드에서 달리 하고, 또한 시프트 전압 ΔV를 기입 전압에 따라 바꾸고 있다. 그 때문에, 액정층에 인가되는 전압의 크기를 전체 전압 범위에 걸쳐, 양 필드에서 거의 동등하게 할 수 있다. 따라서, 액정층에의 직류 성분의 인가가 억제되기 때문에, 표시 잔상을 방지할 수 있어, 액정 표시 장치의 표시 특성을 향상시킬 수 있다.

이상, 본 발명에 따른 실시예에 대하여 설명했지만, 본 기술 분야의 숙련된 자는 상술한 특징 및 이점 이외에 추가의 이점 및 변경이 가능함을 용이하게 이해할 수 있을 것이다. 따라서, 본 발명은 상술한 특정한 실시예 및 대표적인 실시예만으로 한정되는 것이 아니며, 첨부한 특허 청구의 범위에 의해 정의된 일군의 발명 개념의 정신 또는 영역과 그들의 등가물로부터 벗어남없이 다양한 변경이 이루어질 수 있다.

(57) 청구의 범위

청구항 1.

제1 전극과, 제1 전극에 대향하는 제2 전극과, 제1 전극과 제2 전극 사이에 설치되고, 제2 전극에 대하여 제1 전극에 제1 극성의 전압을 인가했을 때가 제2 극성의 전압을 인가했을 때보다 큰 분극을 유도하는 액정층을 구비한 액티브 매트릭스형 액정 표시 장치의 구동 방법에 있어서,

1 프레임을 제1 및 제2 필드로 분할하는 공정과,

제1 필드에서, 제1 전극에 제1 극성의 제1 전압을 인가하는 공정과,

제2 필드에서, 제1 전극에 제2 전압을 인가하는 공정

을 포함하고,

제2 전압은 제1 전압이 0이 아닐 때, 제1 전압과 절대값이 동등한 제2 극성의 전압을, 제1 극성 방향으로 제1 전압의 크기에 따라 전압 ΔV(단, ΔV≠0) 시프트시키는 구동 방법.

청구항 2.

제1항에 있어서, 상기 전압 ΔV는 상기 분극의 크기에 기초하여 결정되는 구동 방법.

청구항 3.

제1항에 있어서, 상기 전압 ΔV는 상기 액정층의 응답 특성에 기초하여 결정되는 구동 방법.

청구항 4.

제1항에 있어서, 상기 전압 ΔV는 상기 액정 표시 장치의 온도에 기초하여 결정되는 구동 방법.

청구항 5.

제1항에 있어서, 상기 액정 표시 장치는 상기 제1 전극에 접속된 보조 용량을 더 포함하는 구동 방법.

청구항 6.

제5항에 있어서, 상기 전압 ΔV는 상기 보조 용량의 값에 기초하여 결정되는 구동 방법.

청구항 7.

제1항에 있어서, 상기 액정층은 아이소트로픽상(isotropic phase), 콜레스테릭상(cholesteric phase) 및 카이랄스메틱 C상(chiralsmetic C phase) 간에서의 상 전이를 보이는 강유전성 액정을 단안정화함으로써 얻어지는 구동 방법.

청구항 8.

제1항에 있어서, 상기 액정 표시 장치는 상기 액정층과 상기 제1 전극 사이의 절연막을 더 포함하는 구동 방법.

청구항 9.

제8항에 있어서, 상기 절연막은 배향막을 포함하는 구동 방법.

청구항 10.

제1항에 있어서, 상기 액정 표시 장치는 상기 액정층과 상기 제2 전극 사이의 절연막을 더 포함하는 구동 방법.

청구항 11.

제10항에 있어서, 상기 절연막은 배향막을 포함하는 구동 방법.

청구항 12.

제1항에 있어서, 상기 제2 전압은 제로 또는 제2 극성인 구동 방법.

청구항 13.

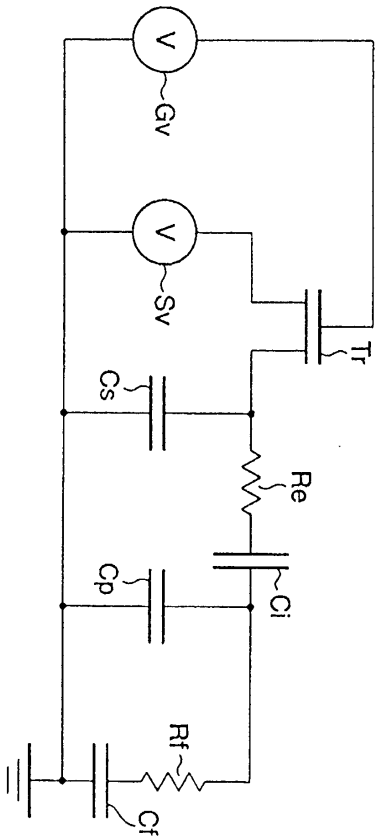
제1항에 있어서, 상기 전압 ΔV는 제1 전압치가 클수록 큰 구동 방법.

청구항 14.

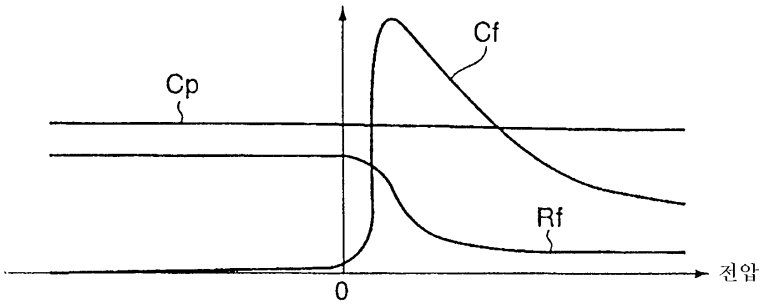
제1항에 있어서, 상기 전압 ΔV는 제1 전압이 임의의 값일 때에 극대인 구동 방법.

도면

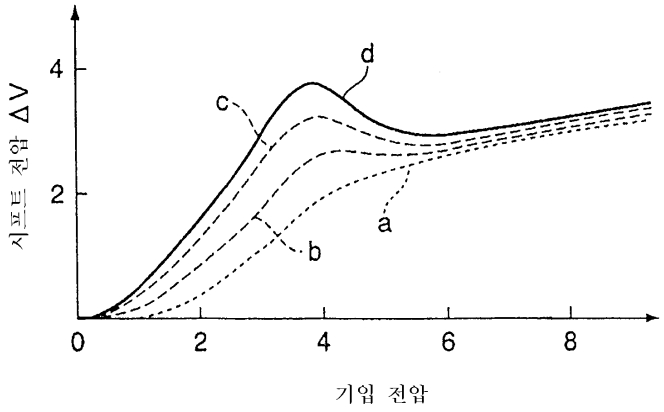
도면 1



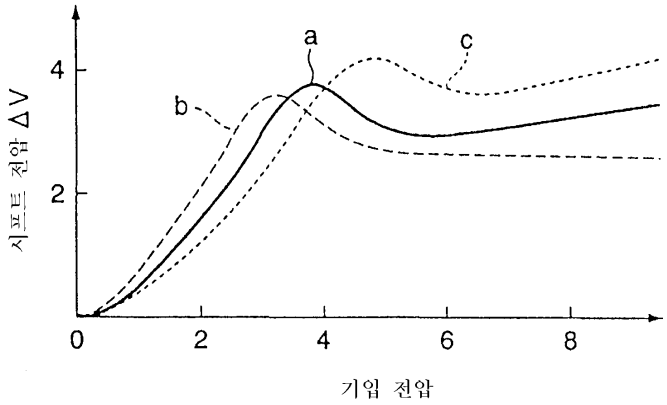
도면 2



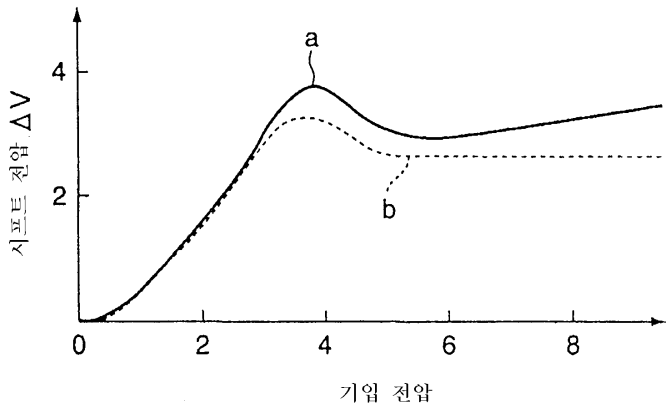
도면 3



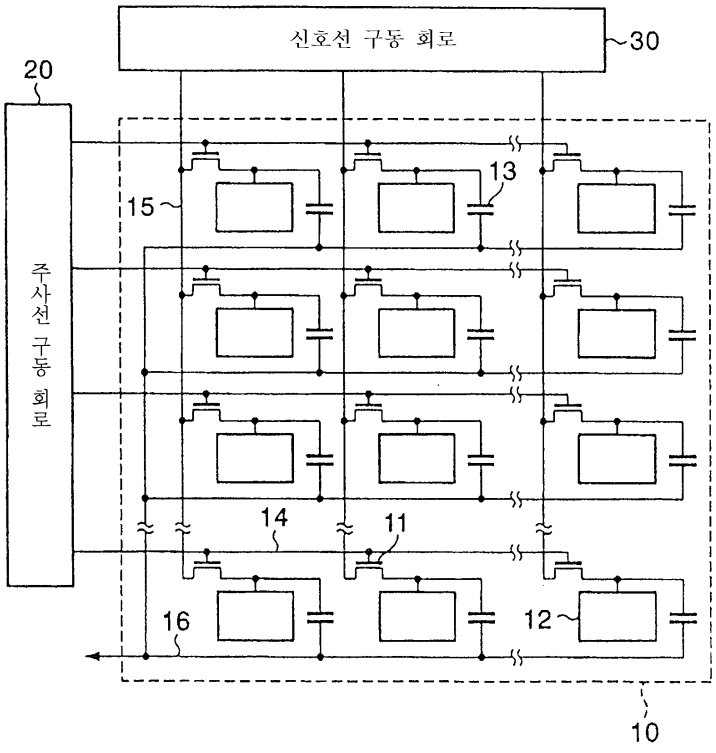
도면 4



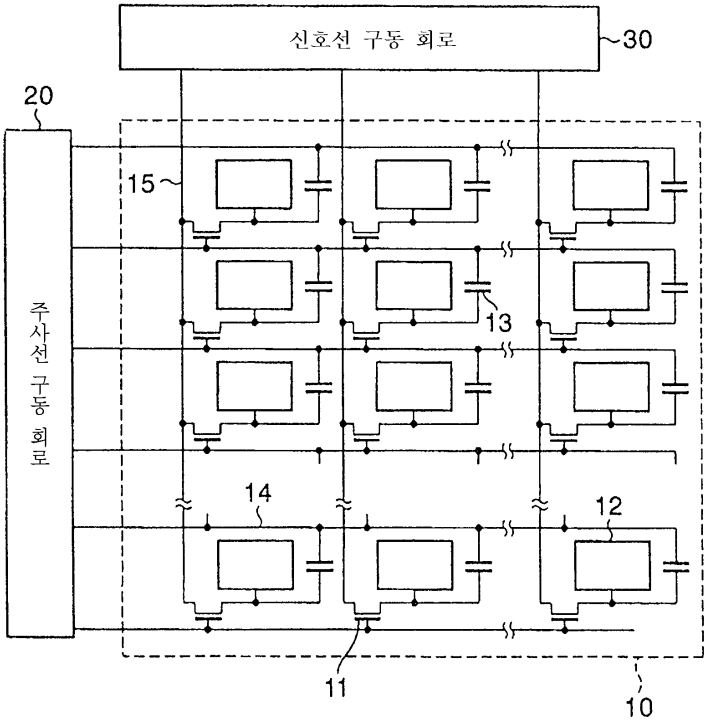
도면 5


a
b
4
2
0
2
4
6
8
시프트 전압 ΔV
기입 전압

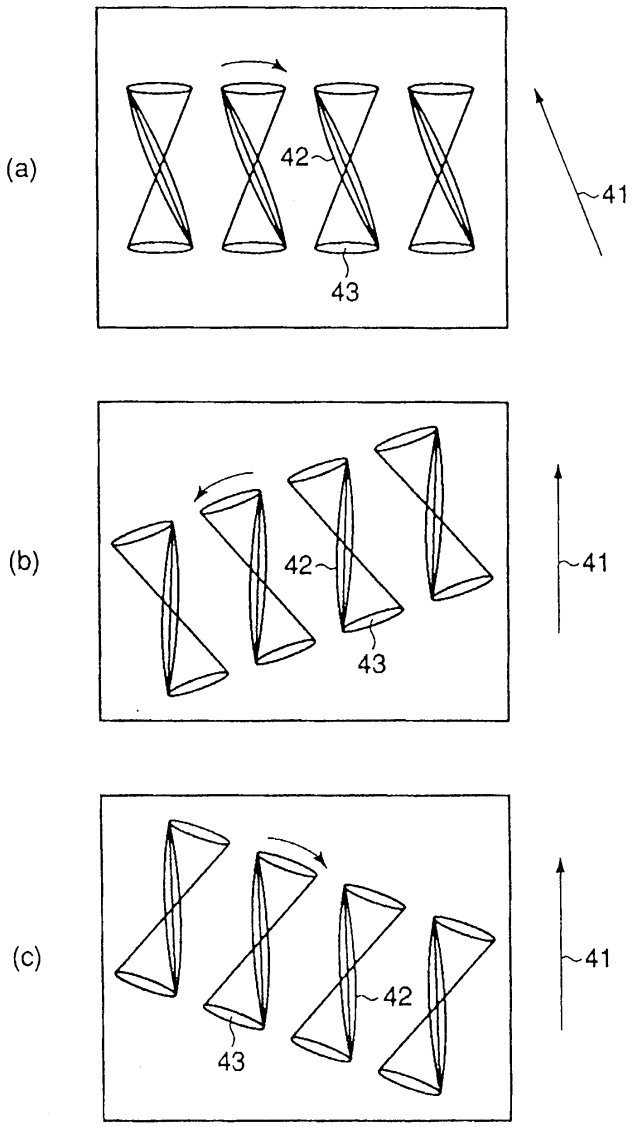
도면 6


신호선 구동 회로
30
20
주사선 구동 회로
13
15
14
11
16
12
10

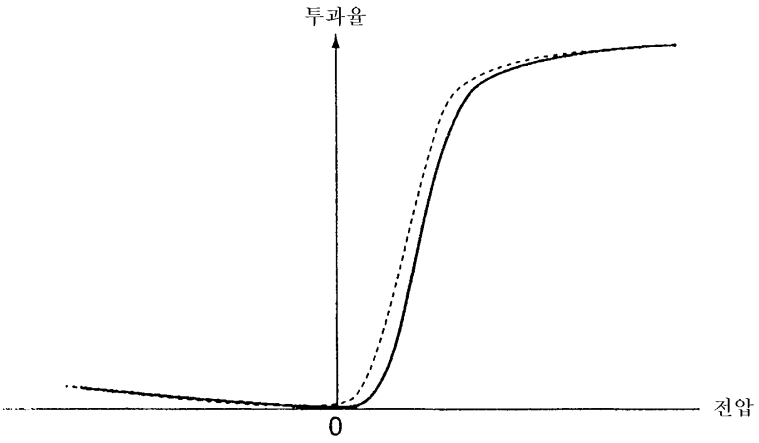
도면 7



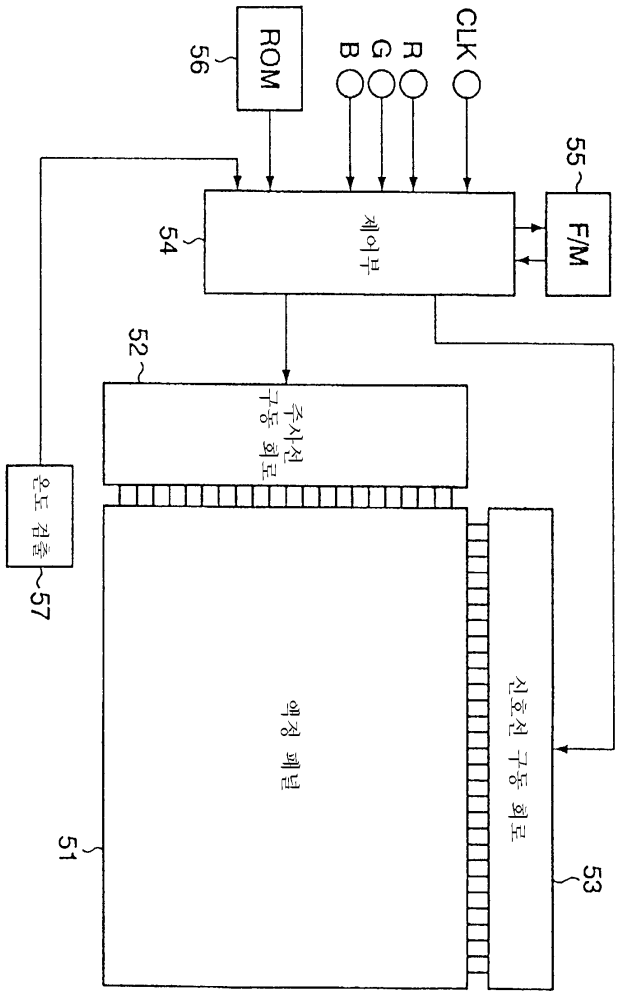
도면 8



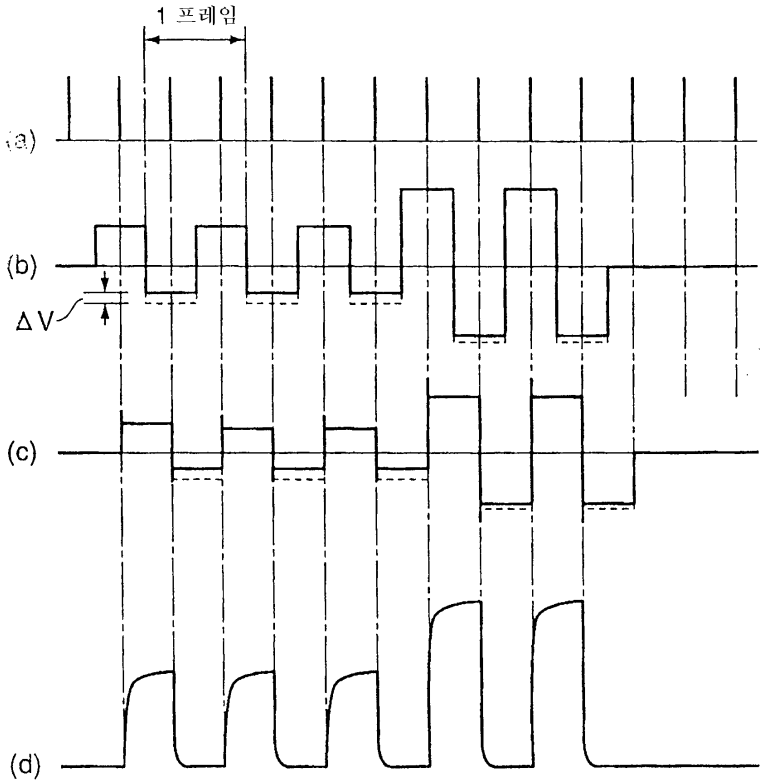
도면 9



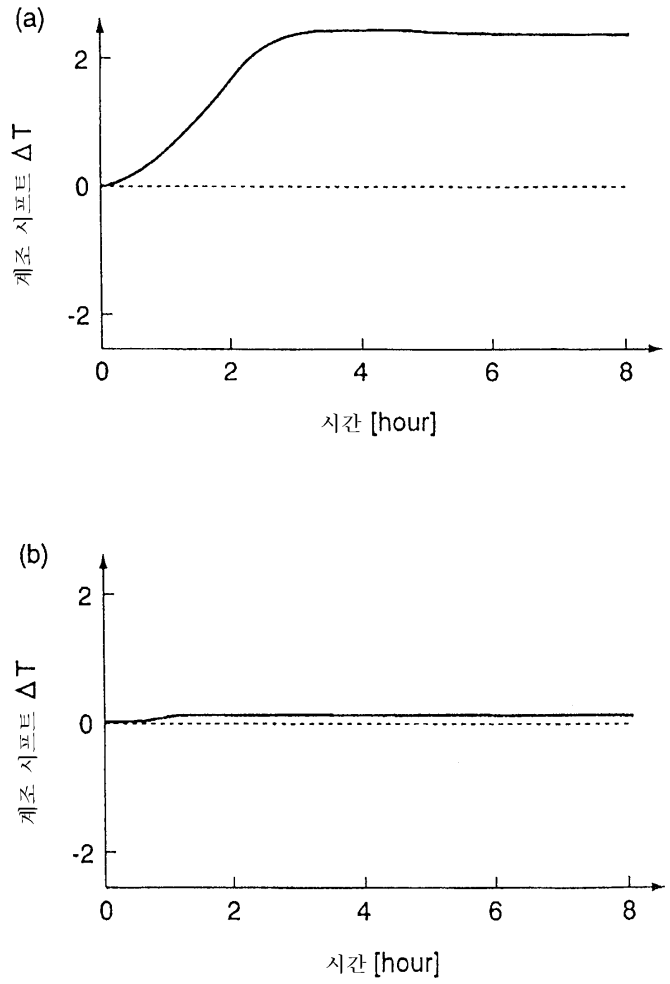
도면 10


ROM
56
CLK
R
G
B
55
F/M
54
제어부
52
주사선 구동 회로
온도 검출
57
액정 패널
51
신호선 구동 회로
53

도면 11



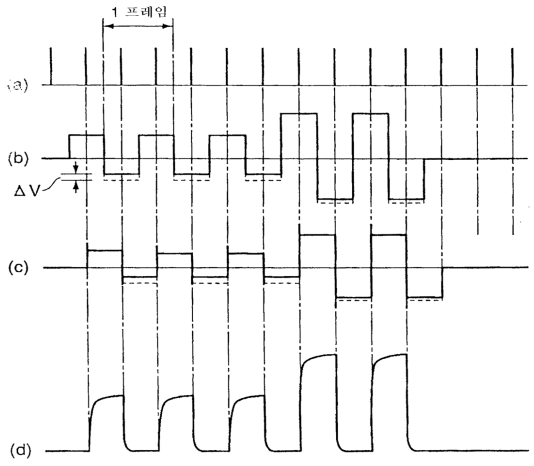
도면 12



专利名称(译)	驱动液晶显示装置的方法		
公开(公告)号	KR1020020097018A	公开(公告)日	2002-12-31
申请号	KR1020020034483	申请日	2002-06-20
[标]申请(专利权)人(译)	株式会社东芝		
申请(专利权)人(译)	Sikki东芝股份有限公司		
当前申请(专利权)人(译)	Sikki东芝股份有限公司		
[标]发明人	SAISHU TATSUO 사이슈다쯔오 OKUMURA HARUHIKO 오꾸무라하루히꼬 TAKATOH KOHKI 다까또고끼 YAMAGUCHI HAJIME 야마구찌하지메 HASEGAWA REI 하세가와레이 KOBAYASHI HITOSHI 고바야시히또시 FUKUSHIMA RIEKO 후꾸시마리에꼬		
发明人	사이슈다쯔오 오꾸무라하루히꼬 다까또고끼 야마구찌하지메 하세가와레이 고바야시히또시 후꾸시마리에꼬		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2300/0842 G09G2320/0204 G09G2320/0257 G09G2320/02 G09G2310/06 G09G3/3614 G09G2320/0261 G09G3/3648		
代理人(译)	CHANG, SOO KIL		
优先权	2001188686 2001-06-21 JP		
其他公开文献	KR100653295B1		
外部链接	Espacenet		

摘要(译)

第二电极设置在第一电极和第二电极之间，并且当第一极性的电压相对于第二电极施加到第一电极时具有第二极性，一种驱动有源矩阵型液晶显示器件的方法，该有源矩阵型液晶显示器件具有引起比施加电压时更高的极化的液晶层，包括步骤：将一帧分成第一和第二场;在第二场中向第一电极施加第二电压;以及在第二场中向第一电极施加第二电压，第二电压具有绝对值等于第一电压的第二极性，根据第一极性方向上的第一电压的大小（但是，ΔV≤0）。 11 指数方面 液晶显示，场，极化，极性


1 프레임
(a)
(b)
ΔV
(c)
(d)