(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl. [7]
G09G 3/36

(11) 공개번호 특2002-0057733
(43) 공개일자 2002년07월12일

(21) 출원번호 10-2001-0000729
(22) 출원일자 2001년01월06일

(71) 출원인 주식회사 하이닉스반도체
박종섭
경기 이천시 부발읍 아미리 산136-1

(72) 발명자 안광수
충청북도청주시흥덕구복대2동884-7

(74) 대리인 강용복
김용인

심사청구 : 있음

(54) 액정 표시 장치의 구동 회로

요약

본 발명은 하나의 타입의 DAC를 사용하여 도트 인버젼 방식으로 소오스 드라이빙을 구현한 액정 표시 장치의 구동 회로에 관한 것으로, 제 1 극성 및 그에 반대되는 제 2 극성의 신호를 교대로 인가하는 도트 인버젼 방식의 액정 표시 장치에 있어서, 소오스 데이터를 순차 래치하는 제 1,2 데이터 래치부;상기 래치 데이터를 아날로그 변환하여 제 1 극성의 신호값 출력하는 DAC;상기 DAC의 변환 신호를 받아 제 2 극성의 신호값을 출력하는 구동 신호 처리 블록;극성 신호에 의해 제 1,2 극성의 신호값의 어느 하나를 선택하여 출력하는 MUX;상기 MUX의 출력 신호를 버퍼링하여 액정 셀로 소오스 구동 신호를 인가하는 버퍼를 포함한다.

대표도

도 2

색인어

LCD, 소오스 드라이버 IC

명세서

도면의 간단한 설명

도 1은 종래 기술의 액정 표시 장치의 구동 회로의 구성도

도 2는 본 발명에 따른 액정 표시 장치의 구동 회로의 구성도

도 3은 본 발명에 따른 액정 표시 장치의 감마 곡선을 나타낸 그래프

도면의 주요 부분에 대한 부호의 설명

21. 제 1 데이터 래치부 22. 제 2 데이터 래치부

23. DAC 24. 구동 신호 처리 블록

25. MUX 26. 버퍼

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 특히 하나의 타입의 DAC를 사용하여 도트 인버젼 방식으로 소오스 드라이빙을 구현한 액정 표시 장치의 구동 회로에 관한 것이다.

통상의 액정 표시 장치는 액정 패널 상의 액정셀들의 광 투과율을 조절함으로써 비디오 신호에 해당하는 화상을 표시하게 된다. 이러한 액정 표시 장치에서는 액정 패널 상의 액정 셀들을 구동하기 위하여 프레임 인버젼 방식 (Frame Inversion System), 라인 인버젼 방식 (Line Inversion System) 및 도트 인버젼 방식의 세가지 구동방법이 사용되고 있다.

프레임 인버젼 방식의 액정 패널 구동방법은 프레임이 변경될 때마다 액정패널 상의 액정셀들에 공급되는 데이터 신호의 극성을반전시킨다. 라인 인버젼 방식의 액정 패널 구동 방법에서는 액정 패널 상의 라인, 즉 게이트 라인에 따라 액정셀들에 공급되는 데이터신호들의 극성이 반전되게 된다.

또한, 도트 인버젼 방식은 액정 패널상의 액정셀들 각각에 게이트 라인으로 인접한 액정셀들과 데이터 라인 상에서 인접하는 액정셀들 모두와 상반된 극성의 데이터 신호가 공급되게 함과 아울러 프레임마다 액정 패널 상의 모든 액정셀들에 공급되는 데이터 신호들의 극성이 반전되게 한다.

다시 말하여, 도트 인버젼 방식에서는 기수 번째 프레임의 비디오 신호가 표시될 경우에 좌측 상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래 측의 액정셀들로 진행함에 따라 정극성(+)(High voltage) 및 부극성(-)(Low voltage)이 번갈아 나타나게끔 데이터 신호들이 액정 패널 상의 액정셀들에 각각 공급되도록 한다.

반면에 우수 번째 프레임의 비디오 신호가 표시될 경우에는 좌측 상단의 액정셀로부터 우측의 액정셀로 진행함에 따라 그리고 아래 측의 액정셀들로 진행함에 따라 정극성(+) 및 부극성(-)이 번갈아 나타나게끔 데이터신호들이 액정 패널 상의 액정셀들에 각각 공급되게 된다.

이와 같은 세가지의 액정 패널 구동 방법들중 도트 인버젼 방식은 수직 및 수평 방향들 쪽에서 인접하는 액정셀들에 공급되는 데이터 신호들과 상반된 극성의 데이터 신호가 임의의 액정셀에 공급되게 함으로써 프레임 및 라인 인버젼 방식들에 비하여 뛰어난 화질의 화상을 제공하게 된다. 이러한 이점으로 인하여, 최근에는 도트 인버젼 방식의 액정 패널 구동방법이 주로 사용되고 있다.

또한, 도트 인버젼 방식의 액정 패널 구동 방법에 의하여 특정한 패턴, 예를 들면 체크 패턴 (Check Pattern), 서브 픽셀 패턴 (Sub-pixel Pattern) 및 윈도우즈 션트다운 모드 패턴 (Windows Shutdown Mode Pattern) 등이 표시될 경우가 있다.

이 경우 도트 인버젼 방식의 액정 패널 구동 방법에서는 프레임 인버젼 효과가 나타나게 된다. 이로 인하여, 도트 인버젼 방식의 액정 패널 구동방법에 의해 표시되는 화상에서 플리커가 발생할 수 있다.

이하, 첨부된 도면을 참고하여 종래 기술의 액정 표시 장치에 관하여 설명하면 다음과 같다.

도 1은 종래 기술의 액정 표시 장치의 구동 회로의 구성도이다.

종래 기술에서는 액정의 경화를 막기 위하여 채택하는 도트 인버젼 방식의 구동을 위하여 High voltage용 DAC(Digital to Analog convertor)와 Low Voltage용 DAC를 사용한다.

이와 같은 두 타입의 DAC는 드라이버 IC의 대부분의 면적을 차지하게 된다.

구체적으로, 도 1은 Vivid Semiconductor, Inc.,(USP 5,754,156)에서 제안한 소오스 드라이버 IC의 구조를 나타낸 것이다.

그 구조는 DAC가 차지하는 면적을 줄이기 위하여 high voltage용 DAC와 low voltage용 DAC의 디코더 부분을 두개 채널을 쌍으로 하여 한쪽은 P 디코더 다른 한쪽은 N 디코더로만 구성하고, 한번은 정상적으로 P 디코더와 N 디코더를 각각 사용하여 구동을 하고 그 다음번째는 멀티플렉서(Multiplexer)를 사용하여 타측 채널의 다른 타입의 디코더를 이용하여 즉, 어느 한 채널의 한 타입의 디코더만을 사용하여 구동을 하는 것이다.

이와 같은 구성은 도 1에서와 같다.

즉, 2개의 채널을 쌍으로 하여 제 1 채널(11)의 DAC는 High voltage 영역을 컨버젼하는 블록이고, 제 2 채널(12)의 DAC는 Low voltage 영역을 컨버젼하는 블록이다.

이와 같이 구성하여 MUX를 사용하여 도트 인버젼 방식으로 픽셀을 구동하는 경우에는 각 채널의 DAC를 반으로 줄일 수 있다.

발명이 이루고자 하는 기술적 과제

그러나 이와 같은 종래 기술의 액정 표시 장치의 소오스 드라이버는 다음과 같은 문제가 있다.

각 채널마다 High Voltage용 DAC와 Low Voltage용 DAC가 번갈아 위치되어 레이 아웃상에서 레퍼런스 전압을 2배 필요로 한다. 이는 High Voltage 레퍼런스 전압과 Low Voltage 레퍼런스 전압을 각각 발생시키는 블록을 필요로 하여 칩 사이즈의 축소에 한계가 있다.

본 발명은 이와 같은 종래 기술의 액정 표시 장치의 문제를 해결하기 위한 것으로, 하나의 타입의 DAC를 사용하여 도트 인버젼 방식으로 소오스 드라이빙을 구현한 액정 표시 장치의 구동 회로를 제공하는데 그 목적이 있다.

발명의 구성 및 작용

이와 같은 목적을 달성하기 위한 본 발명에 따른 액정 표시 장치의 구동 회로는 제 1 극성 및 그에 반대되는 제 2 극성의 신호를 교대로 인가하는 도트 인버젼 방식의 액정 표시 장치에 있어서,소오스 데이터를 순차 래치하는 제 1,2 데이터 래치부;상기 래치 데이터를 아날로그 변환하여 제 1 극성의 신호값 출력하는 DAC;상기 DAC의 변환 신호를 받아 제 2 극성의 신호값을 출력하는 구동 신호 처리 블록;극성 신호에 의해 제 1,2 극성의 신호값의 어느 하나를 선택하여 출

력하는 MUX;상기 MUX의 출력 신호를 버퍼링하여 액정 셀로 소오스 구동 신호를 인가하는 버퍼를 포함하는 것을 특징으로 한다.

이하, 첨부된 도면을 참고하여 본 발명에 따른 액정 표시 장치의 구동 회로에 관하여 상세히 설명하면 다음과 같다.

도 2는 본 발명에 따른 액정 표시 장치의 구동 회로의 구성도이고, 도 3은 본 발명에 따른 액정 표시 장치의 감마 곡선을 나타낸 그래프이다.

본 발명은 도트 인버젼 방식의 구동을 실현하기 위하여 필요로 하는 DAC를 High Voltage용 DAC 또는 Low Voltage용 DAC 어느 하나만을 사용하여 구동 회로를 구성한 것이다.

그 구성은 도 2에서와 같이, 소오스 데이터를 게이트 라인의 on 타임을 고려하여 순차적으로 래치하여 출력하는 제 1, 2 데이터 래치부(21)(22)와, 상기 제 2 데이터 래치부(22)의 래치 출력 신호를 아날로그 변환하는 DAC(23)와, 상기 DAC(23)에서 출력되는 신호를 DAC의 컨버젼 영역에 반대되는 영역의 신호를 출력하는 구동 신호 처리 블록(24)과, 상기 DAC(23)의 출력 신호와 구동 신호 처리 블록(24)의 출력 신호를 입력(IN0)(IN1)으로 하여 극성 신호(Polarity signal)에 의해 선택적으로 출력하는 MUX(25)와, 상기 MUX(25)에서 선택 출력되는 신호를 버퍼링하여 출력하는 버퍼(26)를 포함하여 구성된다.

여기서, 상기 DAC(23)는 High voltage용 DAC 또는 Low Voltage용 DAC의 어느 하나로 구성되는데, 만약 DAC(23)가 High Voltage용 DAC로 구성되었다면 구동 신호 처리 블록(24)은 Low Voltage용 DAC의 기능을 수행하고, 만약 DAC(23)가 Low Voltage용 DAC로 구성되었다면 구동 신호 처리 블록(24)은 High Voltage용 DAC의 기능을 수행한다.

이와 같이 하나의 DAC를 이용하여 도트 인버젼 방식으로 액정 셀을 구동하는 본 발명의 액정 표시 장치의 구동 신호 처리 블록(24)의 동작에 관하여 더욱 상세히 설명하면 다음과 같다.

그 구성은 상기 DAC(23)의 출력 신호(Vin1)를 저항(R1)을 통하여 반전 단자의 입력으로 하고, 임의의 입력 전압(Vin2)을 비반전 단자의 입력으로 하여 DAC(23)의 컨버젼 영역과 반대되는 영역의 컨버젼 신호값(Vout)을 출력하는 연산 증폭기로 구성된다.

여기서, 연산 증폭기의 출력 신호(Vout)는 저항(R_2)를 통하여 반전 단자로 피드백되고 저항(R_3)과 비반전 단자 사이의 노드에 접지 단자에 연결되는 저항(R_4)이 연결 구성된다.

이와 같은 구동 신호 처리 블록의 출력 신호(Vout)를 다음과 같이 정의할 수 있다.

$Vout = -(R_2/R_1)Vin1 + ((1+R_2/R_1)/(1+R_3/R_4))Vin2$ 로 정의할 수 있다.

이를 $(R_2/R_1)=(R_4/R_3)$로 하여 다시 정리하면,

$Vout = (R_2/R_1)(Vin2 - Vin1)$으로 정리된다. 그리고 $(R_2/R_1) = 1$로 정의하면 다음의 식이 유도된다.

즉, $Vout = Vin2 - Vin1$이다.

이와 같은 식들을 이용하여 본 발명의 구동 신호 처리 블록의 동작을 설명하면 다음과 같다.

예를들어, Vin2를 10V로 인가한다면, $Vout = 10 - Vin1$이고, 다이나믹 출력 레인지(Dynamic output range)가 0.2 ~ 9.8V인 소오스 드라이버 IC 라면 감마 곡선은 도 3에서와 같이 나타낼 수 있다.

여기서, $V_H + V_L = 10V$이므로 $V_L = 10 - V_H$가 된다.

그러므로 DAC(23)를 High Voltage용을 사용하여 구성한 경우에는 DAC(23)의 출력 신호가 V_H신호이고, 구동 신호 처리 블록(24)에서 출력되는 신호가 V_L신호가 된다.

그리고 DAC(23)를 Low Voltage용을 사용하여 구성한 경우에는 DAC(23)의 출력 신호가 V_L신호이고, 구동 신호 처리 블록(24)에서 출력되는 신호가 V_H신호가 된다.

이와 같은 Vin1과 Vout의 신호를 MUX(25)에서 극성 신호에 따라 선택출력하여 액정 셀을 도트 인버젼 방식으로 구동할 수 있다.

발명의 효과

이와 같은 본 발명에 따른 액정 표시 장치의 구동 회로는 다음과 같은 효과가 있다.

도트 인버젼에 필요한 두 채널의 어느 한 채널(High region 또는 Low region)만을 DAC를 사용하여 구성하고 이를 이용하여 두 채널의 구동이 가능하도록 한 것이다.

그러므로 레퍼런스 전압의 생성 블록,DAC가 한쪽 채널만 구성되므로 칩 사이즈의 크기를 줄일 수 있다.

즉, 두개의 디코더 블록중에서 하나의 디코더 블록을 제거할 수 있으므로 30% 정도의 크기 축소가 가능하다.

(57) 청구의 범위

청구항 1.

제 1 극성 및 그에 반대되는 제 2 극성의 신호를 교대로 인가하는 도트 인버젼 방식의 액정 표시 장치에 있어서,

소오스 데이터를 순차 래치하는 제 1,2 데이터 래치부;

상기 래치 데이터를 아날로그 변환하여 제 1 극성의 신호값 출력하는 DAC;

상기 DAC의 변환 신호를 받아 제 2 극성의 신호값을 출력하는 구동 신호 처리 블록;

극성 신호에 의해 제 1,2 극성의 신호값의 어느 하나를 선택하여 출력하는 MUX;

상기 MUX의 출력 신호를 버퍼링하여 액정 셀로 소오스 구동 신호를 인가하는 버퍼를 포함하는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

청구항 2.

제 1 항에 있어서, 극성 신호는 제 1,2 극성의 신호값이 교대로 출력되도록 인가되는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

청구항 3.

제 1 항에 있어서, 제 1,2 데이터 래치부의 래치 타임은 픽셀부의 게이트 라인의 on 타임에만 소오스 구동 신호가 인되도록 설정되는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

청구항 4.

제 1 항에 있어서, DAC를 High Voltage용으로 구성하는 경우 구동 신호 처리 블록에서 Low Voltage값이 출력되고, DAC를 Low Voltage용으로 구성하는 경우 구동 신호 처리 블록에서 High Voltage값이 출력되는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

청구항 5.

제 1 항에 있어서, 구동 신호 처리 블록은 DAC의 출력 신호(Vin1)를 저항(R1)을 통하여 반전 단자의 입력으로 하고, 임의의 입력 전압(Vin2)을 비반전 단자의 입력으로 하여 DAC의 컨버젼 영역과 반대되는 영역의 컨버젼 신호값(Vout)을 출력하는 연산 증폭기로 구성되고, 연산 증폭기의 출력 신호(Vout)는 저항(R_2)를 통하여 반전 단자로 피드백되고 저항(R_3)과 비반전 단자 사이의 노드에 접지 단자에 연결되는 저항(R_4)이 연결 구성되는 것을 특징으로 하는 액정 표시 장치의 구동 회로.

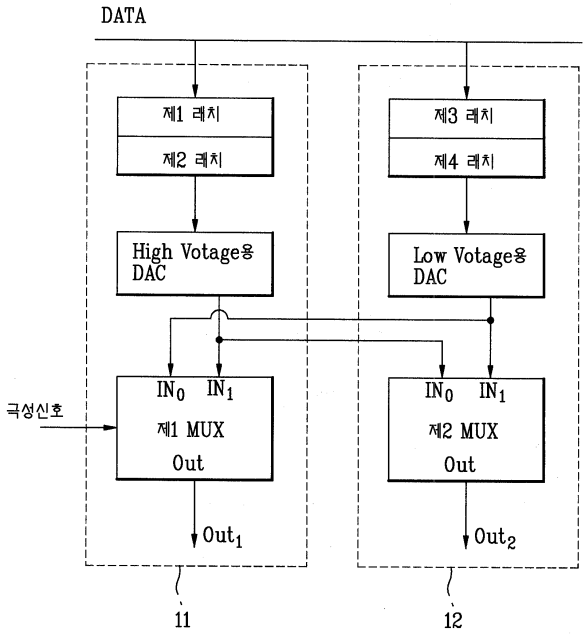
청구항 6.

제 5 항에 있어서, 구동 신호 처리 블록의 출력 신호(Vout)는

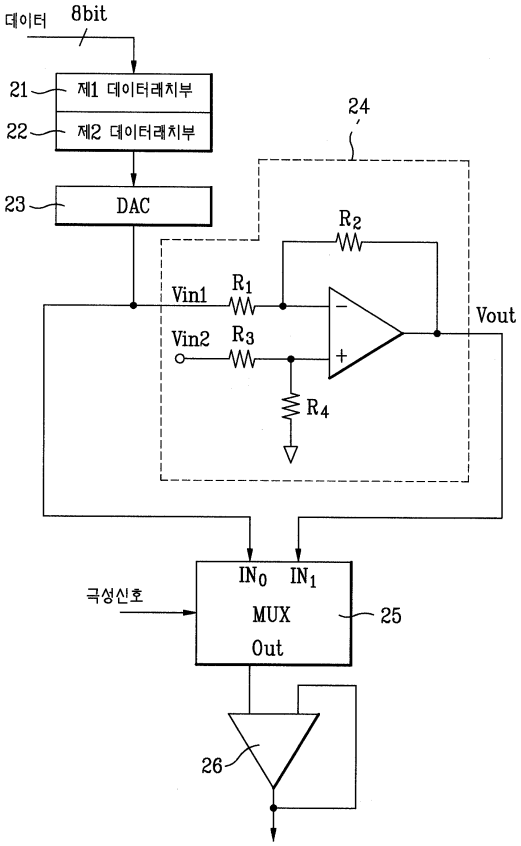
Vout = Vin2 - Vin1인 것을 특징으로 하는 액정 표시 장치의 구동 회로.

도면

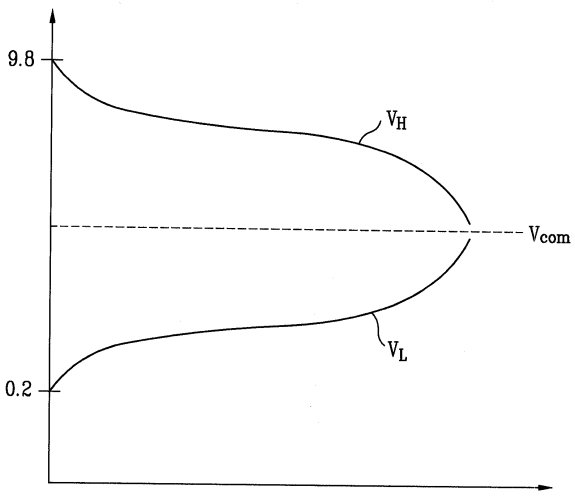
도면 1



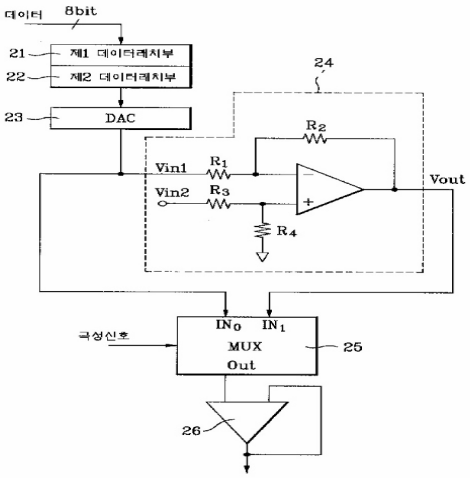
도면 2


데이터
8bit
21
제1 데이터레치부
22
제2 데이터레치부
23
DAC
24
R2
Vin1
R1
Vin2
R3
R4
Vout
극성신호
IN0
IN1
MUX
Out
25
26

도면 3



专利名称(译)	液晶显示装置的驱动电路		
公开(公告)号	KR1020020057733A	公开(公告)日	2002-07-12
申请号	KR1020010000729	申请日	2001-01-06
[标]申请(专利权)人(译)	海力士半导体有限公司		
申请(专利权)人(译)	SK力士有限公司		
当前申请(专利权)人(译)	SK力士有限公司		
[标]发明人	AHN KWANGSOO 안광수		
发明人	안광수		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G3/3688 G09G3/3614		
代理人(译)	金勇		
其他公开文献	KR100379535B1		
外部链接	Espacenet		

摘要(译)

本发明涉及一种液晶显示装置的驱动电路，该点阵反转系统使用一种类型的DAC实现源驱动，该点反转系统包括关于点反转系统的液晶显示器的第一和第二数据锁存器锁存源数据。轮流按顺序授权第二极性信号与第一极性相反; DAC，其中锁存数据被模拟转换并以第一极性的信号值输出;缓冲器缓冲驱动信号处理块的输出信号：MUX：MUX用极性信号选择第一和第二极性信号值中的任何一个，并输出和接收DAC的转换信号，并输出信号值第二极性授权源驱动信号到液晶单元。 LCD和源驱动IC。