



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2014년01월07일
(11) 등록번호 10-1347014
(24) 등록일자 2013년12월24일

(51) 국제특허분류(Int. Cl.)
G02F 1/136 (2006.01) G02F 1/1343 (2006.01)
(21) 출원번호 10-2006-0119506
(22) 출원일자 2006년11월30일
심사청구일자 2011년11월21일
(65) 공개번호 10-2008-0049200
(43) 공개일자 2008년06월04일
(56) 선행기술조사문헌
KR1020010017422 A*
KR1020040007999 A*
KR1020060000288 A*
*는 심사관에 의하여 인용된 문헌

(73) 특허권자
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
오재영
경기 의왕시 내손1동 포일아파트 101-210
(74) 대리인
서교준

전체 청구항 수 : 총 28 항

심사관 : 신창우

(54) 발명의 명칭 액정 표시 장치 및 그 제조 방법

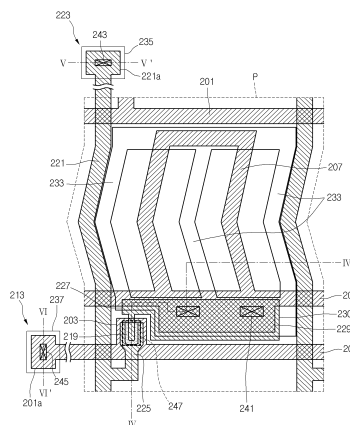
(57) 요약

본 발명은 액정 표시 장치에 대한 것으로, 특히 고개구율 구조의 액정 표시 장치 및 그 제조 방법에 관한 것이다.

본 발명에 따른 액정 표시 장치는, 기판 상에 형성된 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극; 상기 게이트 배선과 교차하는 데이터 배선; 상기 게이트 전극 상부에서 채널 영역을 가지는 반도체층; 상기 데이터 배선과 연결된 소스 전극과 상기 채널 영역을 노출시키며 이격된 드레인 전극; 상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막; 상기 제 1 보호막 상에 형성되며 채널 개구부를 통하여 상기 채널 영역을 덮는 제 2 보호막; 및 상기 제 2 보호막 상에 형성되며, 상기 드레인 전극과 연결된 제 1 전극을 포함하는 것을 특징으로 한다.

본 발명에 따른 액정 표시 장치는 데이터 배선과 화소 전극 사이에 형성된 기생 캐패시터를 저감할 수 있으며, 이로써 고개구율 및 고휘도를 구현할 수 있으며 소비 전력을 감소시킬 수 있다.

대표도 - 도3



특허청구의 범위

청구항 1

기관 상에 형성된 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극;

상기 게이트 배선과 교차하는 데이터 배선;

상기 게이트 전극 상부에서 채널 영역을 가지는 반도체층;

상기 데이터 배선과 연결된 소스 전극과 상기 소스 전극으로부터 이격되어 상기 채널 영역을 노출시키는 드레인 전극;

상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막;

상기 제 1 보호막 상에 형성되며 채널 개구부를 통하여 상기 채널 영역을 덮는 제 2 보호막; 및

상기 제 2 보호막 상에 형성되며, 상기 드레인 전극과 연결된 제 1 전극을 포함하고,

상기 제 1 보호막은 저유전율의 유기 절연막으로 형성되고, 상기 제 2 보호막은 무기 절연막으로 형성되고,

제 1 보호막은 데이터 배선과 제 1 전극 사이의 거리를 확보하고, 상기 제 2 보호막은 상기 채널영역을 보호하는 것을 특징으로 하는 액정 표시 장치.

청구항 2

제 1항에 있어서,

상기 게이트 배선과 동일한 방향으로 형성된 공통 배선; 및

상기 제 1 전극과 교대로 형성된 제 2 전극을 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 3

제 1항에 있어서,

상기 제 1 전극은 상기 제 1 보호막 및 제 2 보호막을 관통하는 제 1 콘택홀을 통하여 상기 드레인 전극과 접속된 것을 특징으로 하는 액정 표시 장치.

청구항 4

삭제

청구항 5

제 1항에 있어서,

상기 유기 절연막은 포토 아크릴막인 것을 특징으로 하는 액정 표시 장치.

청구항 6

삭제

청구항 7

제 1항에 있어서,

상기 무기 절연막은 질화막인 것을 특징으로 하는 액정 표시 장치.

청구항 8

제 1항에 있어서,

상기 제 1 보호막의 두께는 상기 제 2 보호막의 두께보다 두꺼운 것을 특징으로 하는 액정 표시 장치.

청구항 9

제 1항에 있어서,
 상기 데이터 배선의 일단에 형성된 데이터 패드부는,
 상기 데이터 배선이 연장된 데이터 하부 패드;
 상기 데이터 하부 패드 상에 형성된 상기 제 2 보호막; 및
 상기 제 2 보호막을 관통하는 제 2 콘택홀을 통하여 상기 데이터 하부 패드와 연결된 데이터 상부 패드를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 10

제 1항에 있어서,
 상기 게이트 배선의 일단에 형성된 게이트 패드부는,
 상기 게이트 배선이 연장된 게이트 하부 패드;
 상기 게이트 하부 패드 상에 형성된 상기 제 2 보호막; 및
 상기 제 2 보호막을 관통하는 제 3 콘택홀을 통하여 상기 게이트 하부 패드와 연결된 게이트 상부 패드를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 11

기판 상에 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극을 형성하는 단계;
 상기 게이트 전극 상부에 반도체층을 형성하는 단계;
 상기 게이트 배선과 교차하는 데이터 배선과, 상기 데이터 배선과 연결되어 상기 반도체층의 일단에 형성된 소스 전극과 상기 소스 전극으로부터 이격되어 상기 반도체층의 채널 영역을 노출시키는 드레인 전극을 형성하는 단계;
 상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막을 형성하는 단계;
 상기 제 1 보호막 상에서 상기 채널 개구부를 통하여 상기 채널 영역을 덮는 제 2 보호막을 형성하는 단계; 및
 상기 제 2 보호막 상에서 상기 드레인 전극과 제 1 전극을 연결하는 단계를 포함하고,
 상기 제 1 보호막은 저유전율의 유기 절연막으로 형성되고, 상기 제 2 보호막은 무기 절연막으로 형성되고, 상기 제 1 보호막의 두께는 상기 제 2 보호막의 두께보다 두껍게 형성되고,
 제 1 보호막은 데이터 배선과 제 1 전극 사이의 거리를 확보하고, 상기 제 2 보호막은 상기 채널영역을 보호하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 12

제 11항에 있어서,
 상기 기판 상에 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극을 형성하는 단계에 있어서,
 상기 게이트 배선과 동일한 방향으로 공통 배선을 형성하고, 상기 공통 배선에서 분기된 제 2 전극을 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 13

제 11항에 있어서,
 상기 제 2 보호막 상에서 상기 드레인 전극과 제 1 전극을 연결하는 단계에 있어서,
 상기 제 2 보호막 상에 상기 제 1 전극과 횡전계를 형성하는 제 2 전극이 상기 제 1 전극과 교대로 배치되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 14

제 11항에 있어서,
상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막을 형성하는 단계에 있어서,
상기 드레인 전극을 노출시키는 제 1 콘택홀을 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 15

제 11항에 있어서,
상기 제 1 보호막 상에서 상기 채널 개구부를 통하여 상기 채널 영역을 덮는 제 2 보호막을 형성하는 단계에 있어서,
상기 드레인 전극을 노출시키는 제 1 콘택홀을 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 16

삭제

청구항 17

삭제

청구항 18

기관 상에 형성된 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극;
상기 게이트 배선과 교차하는 데이터 배선;
상기 게이트 전극 상부에서 채널 영역을 가지는 반도체층;
상기 데이터 배선과 연결된 소스 전극과 상기 채널 영역을 노출시키며 이격된 드레인 전극;
상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막;
상기 채널 개구부를 통하여 상기 채널 영역을 덮는 제 2 보호막 패턴; 및
상기 제 1 보호막 상에 형성되며, 상기 드레인 전극과 연결된 제 1 전극을 포함하고,
상기 제 1 보호막은 저유전율의 유기 절연막으로 형성되고, 상기 제 2 보호막 패턴은 무기 절연막으로 형성되고,
제 1 보호막은 데이터 배선과 제 1 전극 사이의 거리를 확보하고, 상기 제 2 보호막 패턴은 상기 채널영역을 보호하는 것을 특징으로 하는 액정 표시 장치.

청구항 19

제 18항에 있어서,
상기 게이트 배선과 동일한 방향으로 형성된 공통 배선; 및
상기 제 1 전극과 교대로 형성된 제 2 전극을 더 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 20

제 18항에 있어서,
상기 제 1 전극은 상기 제 1 보호막을 관통하는 제 1 콘택홀을 통하여 상기 드레인 전극과 접속된 것을 특징으로 하는 액정 표시 장치.

청구항 21

제 20항에 있어서,

상기 제 1 콘택홀 내부의 일부에 상기 제 2 보호막 패턴이 더 형성된 것을 특징으로 하는 액정 표시 장치.

청구항 22

삭제

청구항 23

제 18항에 있어서,

상기 유기 절연막은 포토 아크릴막인 것을 특징으로 하는 액정 표시 장치.

청구항 24

삭제

청구항 25

제 18항에 있어서,

상기 무기 절연막은 질화막인 것을 특징으로 하는 액정 표시 장치.

청구항 26

제 18항에 있어서,

상기 데이터 배선의 일단에 형성된 데이터 패드부는,

상기 기판 상에 형성된 게이트 절연막 패턴;

상기 게이트 절연막 패턴 상에 상기 데이터 배선이 연장된 데이터 하부 패드; 및

상기 게이트 절연막 패턴 및 상기 데이터 하부 패드를 덮는 데이터 상부 패드를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 27

제 18항에 있어서,

상기 게이트 배선의 일단에 형성된 게이트 패드부는,

상기 게이트 배선이 연장된 게이트 하부 패드; 및

상기 게이트 하부 패드를 덮는 게이트 상부 패드를 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 28

기판 상에 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극을 형성하는 단계;

상기 게이트 전극 상부에 반도체층을 형성하는 단계;

상기 게이트 배선과 교차하는 데이터 배선과, 상기 데이터 배선과 연결되어 상기 반도체층의 일단에 형성된 소스 전극과 상기 소스 전극과 이격되어 상기 반도체층의 채널 영역을 노출시키는 드레인 전극을 형성하는 단계;

상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막을 형성하는 단계;

상기 채널 개구부 내부에 상기 채널 영역을 덮는 제 2 보호막 패턴을 형성하는 단계; 및

상기 제 1 보호막 상에서 상기 드레인 전극과 연결된 제 1 전극을 형성하는 단계를 포함하고,

상기 제 1 보호막은 저유전율의 유기 절연막으로 형성되고, 상기 제 2 보호막 패턴은 무기 절연막으로 형성되고,

제 1 보호막은 데이터 배선과 제 1 전극 사이의 거리를 확보하고, 상기 제 2 보호막 패턴은 상기 채널영역을 보호하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 29

제 28항에 있어서,

상기 기판 상에 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극을 형성하는 단계에 있어서,

상기 게이트 배선과 동일한 방향으로 공통 배선을 형성하고, 상기 공통 배선에서 분기된 제 2 전극을 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 30

제 28항에 있어서,

상기 제 2 보호막 상에서 상기 드레인 전극과 제 1 전극을 연결하는 단계에 있어서,

상기 제 2 보호막 상에 상기 제 1 전극과 횡전계를 형성하는 제 2 전극을 상기 제 1 전극과 교대로 배치하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 31

제 28항에 있어서,

상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막을 형성하는 단계에 있어서,

상기 드레인 전극과 상기 드레인 전극 측부의 게이트 절연막 일부를 노출시키는 제 1 콘택홀을 형성하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 32

제 31항에 있어서,

상기 제 1 콘택홀 내부의 일부에 제 2 보호막 패턴이 형성되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 33

제 28항에 있어서,

상기 채널 개구부 내부에 상기 채널 영역을 덮는 제 2 보호막 패턴을 형성하는 단계에 있어서,

상기 제 1 보호막 상에 제 2 보호막을 형성하는 단계;

상기 제 2 보호막 상에 포토 레지스트막을 형성하는 단계;

상기 포토 레지스트막을 애싱하여 상기 채널 개구부 내부에 포토 레지스트막을 남기는 단계;

상기 남은 포토 레지스트막을 식각 마스크로 이용하여 상기 제 2 보호막을 식각하는 단계;

상기 남은 포토 레지스트막을 상기 제 2 보호막으로부터 제거하는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

청구항 34

제 33항에 있어서,

상기 남은 포토 레지스트막을 식각 마스크로 이용하여 상기 제 2 보호막을 식각하는 단계에서,

상기 게이트 배선의 일단에 형성된 게이트 하부 패드와 상기 데이터 배선의 일단에 형성된 데이터 하부 패드가 노출되는 것을 특징으로 하는 액정 표시 장치의 제조 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0041] 본 발명은 액정표시장치에 대한 것으로, 특히 고개구율 구조의 액정 표시 장치 및 그 제조 방법에 관한 것이다.
- [0042] 정보화 사회가 발전함에 따라 표시 장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 액정 표시 장치(Liquid Crystal Display Device: LCD), 플라스마 표시 장치(Plasma Display Panel: PDP), 전기발광 표시 장치(Electro Luminescent Display), VFD(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.
- [0043] 그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 액정 표시 장치가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송신호를 수신하여 디스플레이하는 텔레비전, 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.
- [0044] 이와 같이 액정표시장치가 일반적인 화면 표시 장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저 소비 전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고품위 화상을 얼마나 구현할 수 있는가에 발전의 관건이 걸려 있다고 할 수 있다.
- [0045] 일반적인 액정 표시 장치는, 화상을 표시하는 액정 패널과 상기 액정 패널에 구동신호를 인가하기 위한 구동부로 크게 구분될 수 있으며, 상기 액정 패널은 일정 공간을 갖고 합착된 제 1, 제 2 기판과, 상기 제 1, 제 2 기판 사이에 주입된 액정층으로 구성된다.
- [0046] 이하, 첨부 도면을 참조하여 종래의 액정 표시 장치 및 그 제조 방법에 대하여 설명하도록 한다.
- [0047] 도 1은 종래의 횡전계 방식 액정 표시 장치의 단위 화소의 확대 평면도이고, 도 2는 도 1의 I-I', II-II', III-III' 선을 따라 절단한 종래의 횡전계 방식 액정 표시 장치의 어레이 기판의 단면도이다.
- [0048] 도 1 및 도 2에 도시된 바와 같이, 제 1 기판(100) 상의 일 방향으로 게이트 배선(101)이 형성되어 있고, 상기 게이트 배선(101)과 교차하며 상기 제 1 기판(100)의 다른 방향으로 데이터 배선(121)이 형성되어 있으며, 상기 게이트 배선(101)과 상기 데이터 배선(121)의 교차되는 영역은 화소 영역(P)으로 정의된다.
- [0049] 상기 게이트 배선(101)의 일단에는 게이트 패드부(113)가 형성되어 있고, 상기 데이터 배선(121)의 일단에는 데이터 패드부(123)가 형성되어 있다.
- [0050] 상기 게이트 패드부(113)는 상기 게이트 배선(101)이 연장된 게이트 하부 패드(101a)와 상기 게이트 하부 패드(101a)에 전기적으로 연결된 게이트 상부 패드(137)를 포함한다.
- [0051] 상기 데이터 패드부(123)는 상기 데이터 배선(121)이 연장된 데이터 하부 패드(121a)와 상기 데이터 하부 패드(121a)에 전기적으로 연결된 데이터 상부 패드(135)를 포함한다.
- [0052] 상기 화소 영역(P)에는 적어도 하나 이상의 박막 트랜지스터(TFT)가 소정 위치에 형성되어 있으며, 상기 박막 트랜지스터와 연결되어 상기 화소 영역에 화소 전극(133)이 형성되어 있다.
- [0053] 상기 박막 트랜지스터는 상기 게이트 배선(101)으로부터 신호를 인가받는 게이트 전극(103)과, 상기 게이트 전극(103)을 덮는 게이트 절연막(105)과, 상기 게이트 전극(103)의 위치에서 상기 게이트 절연막(105) 상에 형성된 반도체층(119)과, 상기 반도체층(119)의 일단과 다른 일단에 형성되어 서로 소정 간격 이격된 소스 전극(125) 및 드레인 전극(127)을 포함하여 이루어진다. 여기서, 상기 소스 전극(125)은 상기 데이터 배선(121)과 연결되어 데이터 신호를 인가받는다.
- [0054] 상기 반도체층(119)은 비정질 실리콘으로 이루어진 액티브층(115)과 상기 소스 전극(125) 및 상기 드레인 전극(127)과 접촉되며 불순물이 이온 주입된 오믹 콘택층(117a, 117b)으로 이루어질 수 있다.
- [0055] 상기 제 1 기판(100) 상에는 상기 박막 트랜지스터를 덮도록 보호막(131)이 형성되어 있으며, 상기 보호막(131)은 상기 박막 트랜지스터의 드레인 전극(127)의 소정 영역을 노출시키는 제 1 콘택홀(141)과, 상기 데이터 배선(121)의 일단에 형성된 데이터 하부 패드(121a)의 소정 영역을 노출시키는 제 2 콘택홀(143)이 형성되어 있다.

- [0056] 예를 들어, 상기 보호막(131)은 실리콘 질화막(SiNx)으로 형성한다.
- [0057] 그리고, 상기 게이트 배선(101)의 일단에 형성된 게이트 하부 패드(101a)의 소정 영역에는 상기 보호막(131)과 상기 게이트 절연막(105)을 관통하는 제 3 콘택홀(145)이 형성되어 있다.
- [0058] 상기 화소 영역(P)에는 상기 박막 트랜지스터의 상기 드레인 전극(127)과 연결되어 화소 신호를 인가받는 제 1 전극(133)들이 형성되어 있으며, 상기 화소 영역에는 상기 제 1 전극(133)들과 교대로 배치된 제 2 전극(107)들이 형성되어 있다.
- [0059] 일반적으로, 상기 제 1 전극(133)은 화소 전극이라고 하며, 상기 제 2 전극(107)은 공통 전극이라고 한다.
- [0060] 상기 제 2 전극(107)은 상기 게이트 배선(101)과 실질적으로 동일한 방향으로 형성된 공통 배선(109)과 연결되어 공통 신호를 인가받는다.
- [0061] 상기 횡전계 방식 액정 표시 장치 구동시에, 상기 제 1 전극(133)과 상기 제 1 전극(133)의 인근에 배치된 제 2 전극(107) 사이에서는 횡전계가 형성된다.
- [0062] 상기 데이터 배선(121)과 상기 제 1 전극(133) 및 상기 제 2 전극(107) 중 적어도 어느 하나는 지그재그로 형성할 수 있다.
- [0063] 이 때, 상기 데이터 배선(121)과 상기 데이터 배선(121)과 인접한 제 1 전극(133) 사이에서 기생 캐패시턴스가 형성되어 화질 불량을 초래할 수 있다.
- [0064] 예를 들어, 상기 기생 캐패시턴스는 수직 크로스토크(vertical cross-talk)를 유발시킬 수 있다. 상기 수직 크로스토크는 상기 화소 전극(133)에 화소 신호가 인가되지 않았음에도 불구하고 상기 데이터 배선(121)과 화소 전극(133) 사이에 형성된 기생 캐패시터(Cdp)에 의하여 상기 제 1 전극(133)과 상기 제 2 전극(107) 사이에 전계가 형성되어 액정이 구동되고, 이로 인하여 원치 않는 이미지가 발생되는 것을 말한다.
- [0065] 따라서, 상기과 같은 화질 불량을 최소화하기 위하여, 상기 데이터 배선(121)과 상기 데이터 배선(121)에 인접한 제 1 전극(133) 사이에 충분한 거리를 두어 상기 기생 캐패시턴스를 최소화하거나, 상기 보호막(131)을 저유전율의 재질을 사용하여 기생 캐패시턴스를 최소화하려는 시도가 있다.
- [0066] 그러나, 상기 데이터 배선(121)과 상기 데이터 배선(121)에 인접한 제 1 전극(133)의 사이에 충분한 이격 거리를 확보하는 것은 개구율 및 휘도를 저하시키는 문제점이 있다.
- [0067] 또한, 상기 보호막(133)으로서 저유전율의 재질 예를 들어, 포토 아크릴(photo-acryle)을 사용할 경우 상기 소스 및 드레인 전극(125, 127) 사이에서 노출되는 채널 영역의 계면 특성을 악화시키게 되고 오프-커런트(off-current)를 증가시켜 박막 트랜지스터의 불량을 발생시키는 문제점이 있다.

발명이 이루고자 하는 기술적 과제

- [0068] 본 발명은 액정 표시 장치에 관한 것으로, 고개구율을 확보하고 화질을 향상시킬 수 있는 액정 표시 장치 및 그 제조 방법을 제공하는데 목적이 있다.

발명의 구성 및 작용

- [0069] 상기한 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치는, 기판 상에 형성된 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극; 상기 게이트 배선과 교차하는 데이터 배선; 상기 게이트 전극 상부에서 채널 영역을 가지는 반도체층; 상기 데이터 배선과 연결된 소스 전극과 상기 소스 전극으로부터 이격되어 상기 채널 영역을 노출시키는 드레인 전극; 상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막; 상기 제 1 보호막 상에 형성되며 채널 개구부를 통하여 상기 채널 영역을 덮는 제 2 보호막; 및 상기 제 2 보호막 상에 형성되며, 상기 드레인 전극과 연결된 제 1 전극을 포함하는 것을 특징으로 한다.
- [0070] 상기한 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치의 제조 방법은, 기판 상에 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극을 형성하는 단계; 상기 게이트 전극 상부에 반도체층을 형성하는 단계; 상기 게이트 배선과 교차하는 데이터 배선과, 상기 데이터 배선과 연결되어 상기 반도체층의 일단에 형성된 소스

전극과 상기 소스 전극과 이격되어 상기 반도체층의 채널 영역을 노출시키는 드레인 전극을 형성하는 단계; 상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막을 형성하는 단계; 상기 제 1 보호막 상에서 상기 채널 개구부를 통하여 상기 채널 영역을 덮는 제 2 보호막을 형성하는 단계; 및 상기 제 2 보호막 상에서 상기 드레인 전극과 연결된 제 1 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0071] 상기한 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치는, 기판 상에 형성된 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극; 상기 게이트 배선과 교차하는 데이터 배선; 상기 게이트 전극 상부에서 채널 영역을 가지는 반도체층; 상기 데이터 배선과 연결된 소스 전극과 상기 채널 영역을 노출시키며 이격된 드레인 전극; 상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막; 상기 채널 개구부를 통하여 상기 채널 영역을 덮는 제 2 보호막 패턴; 및 상기 제 1 보호막 상에 형성되며, 상기 드레인 전극과 연결된 제 1 전극을 포함하는 것을 특징으로 한다.

[0072] 상기한 목적을 달성하기 위하여 본 발명에 따른 액정 표시 장치의 제조 방법은, 기판 상에 게이트 배선과 상기 게이트 배선에서 연장된 게이트 전극을 형성하는 단계; 상기 게이트 전극 상부에 반도체층을 형성하는 단계; 상기 게이트 배선과 교차하는 데이터 배선과, 상기 데이터 배선과 연결되어 상기 반도체층의 일단에 형성된 소스 전극과 상기 소스 전극과 이격되어 상기 반도체층의 채널 영역을 노출시키는 드레인 전극을 형성하는 단계; 상기 채널 영역을 노출시키는 채널 개구부를 가지는 제 1 보호막을 형성하는 단계; 상기 채널 개구부 내부에 상기 채널 영역을 덮는 제 2 보호막 패턴을 형성하는 단계; 및 상기 제 1 보호막 상에서 상기 드레인 전극과 연결된 제 1 전극을 형성하는 단계를 포함하는 것을 특징으로 한다.

[0073] 본 발명에 따르면, 액정 표시 장치는 데이터 배선과 화소 전극 사이에 형성된 기생 캐패시터를 저감할 수 있으며, 이로써 고개구율 및 고휘도를 구현할 수 있으므로 소비 전력을 감소시킬 수 있다.

[0074] 또한, 본 발명에 따르면, 박막 트랜지스터의 채널 상에 실리콘 계열의 절연 물질을 형성시키면서도 마스크 공정을 줄임으로써 제조 수율을 향상시키고 제조 비용을 저감시킬 수 있으며 박막 트랜지스터의 특성 저하도 방지할 수 있다.

[0075] 또한, 본 발명은 박막 트랜지스터의 오프-커런트(off-current)를 감소시켜 원치 않는 이미지가 발생하는 것을 방지하여 액정 표시 장치의 화질을 향상시킬 수 있다.

[0076] 이하, 첨부한 도면을 참조로 하여 본 발명에 따른 일 실시예로서, 횡전계 방식 액정 표시 장치에 대해서 설명한다.

[0077] <제 1 실시예>

[0078] 도 3은 본 발명의 제 1 실시예로서, 횡전계 방식 액정 표시 장치의 단위 화소를 확대하여 보여주는 평면도이고, 도 4는 도 3에서 IV-IV', V-V', VI-VI' 선을 따라 절단한 본 발명에 따른 횡전계 방식 액정 표시 장치의 단면도이다.

[0079] 도 3 및 도 4에 도시된 바와 같이, 본 발명에 따른 제 1 실시예로서, 횡전계 방식 액정 표시 장치의 어레이 기판은, 제 1 기판(200) 상에 형성된 게이트 배선(201)과, 상기 제 1 기판(200) 상에 상기 게이트 배선(201)과 교차하여 화소 영역(P)을 정의하는 데이터 배선(221)과, 상기 화소 영역(P)에 적어도 하나 형성된 박막 트랜지스터(TFT)와, 상기 박막 트랜지스터(TFT)의 채널 영역을 노출시키는 채널 개구부(247)를 가지는 제 1 보호막(251)과, 상기 채널 개구부(247)를 통하여 상기 채널을 보호하며 상기 제 1 보호막(251) 상에 형성되는 제 2 보호막(253)을 포함한다.

[0080] 상기 드레인 전극(227)을 소정 노출시키는 제 1 콘택홀(241)이 상기 제 1 보호막(251) 및 제 2 보호막(253)을 관통하여 형성되어 있다.

[0081] 상기 데이터 배선(221)의 일단에는 데이터 패드부(223)가 형성되며, 상기 데이터 패드부(223)는 상기 데이터 배선(221)이 연장된 데이터 하부 패드(221a)와 상기 데이터 하부 패드(221a)의 소정 영역을 노출시키는 제 2 콘택홀(243)을 가지는 제 2 보호막(253)과 상기 제 2 보호막(253) 상에서 상기 제 2 콘택홀(243)을 통하여 상기 데이터 하부 패드(221a)와 접속된 데이터 상부 패드(235)를 포함한다.

[0082] 상기 게이트 배선(201)의 일단에는 게이트 패드부(213)가 형성되며, 상기 게이트 패드부(213)는 상기 게이트 배선(201)이 연장된 게이트 하부 패드(201a)와 상기 게이트 하부 패드(201a)의 소정 영역을 노출시키는 제 3 콘택홀(245)을 가지는 게이트 절연막(205) 및 제 2 보호막(253)과 상기 제 2 보호막(253) 상에서 상기 제 3 콘택홀

(245)을 통하여 상기 게이트 하부 패드(201a)와 접속된 게이트 상부 패드(237)를 포함한다.

- [0083] 상기 박막 트랜지스터는 상기 게이트 배선(201)으로부터 신호를 인가받는 게이트 전극(203)과, 상기 게이트 전극(203)을 덮는 게이트 절연막(205)과, 상기 게이트 전극(203)의 위치에서 상기 게이트 절연막(205) 상에 형성된 반도체층(219)과, 상기 반도체층(219)의 일단과 다른 일단에 형성되어 서로 소정 간격 이격된 소스 전극(225) 및 드레인 전극(227)을 포함하여 이루어진다. 여기서, 상기 소스 전극(225)은 상기 데이터 배선(221)과 연결되어 데이터 신호를 인가받는다.
- [0084] 상기 소스 전극(225)은 'C' 형상의 홈을 갖도록 돌출되어 있고, 상기 드레인 전극(227)은 상기 'C' 형상의 홈 안쪽에 상기 소스 전극(225)과 소정간격 이격되어 삽입되어 있으며, 상기 소스 전극(225)과 드레인 전극(227) 사이에 채널 영역이 'C' 형상으로 형성되어 있다.
- [0085] 그러나, 상기 소스 전극(225) 및 드레인 전극(227)의 형상은 도시된 실시예에 한정되지 않으며, 상기 소스 전극(225) 및 드레인 전극(227)의 형상은 채널 길이 및 폭의 설계에 따라 다양하게 변형될 수 있음이 당연하다.
- [0086] 상기 반도체층(219)은 비정질 실리콘으로 이루어진 액티브층(215)과 상기 소스 전극(225) 및 상기 드레인 전극(227)과 접촉되며 불순물이 이온 주입된 오믹 콘택층(217a, 217b)으로 이루어질 수 있다.
- [0087] 상기 데이터 배선(221), 데이터 하부 패드(221a), 캐패시터 상부 전극(230)하부에는 반도체층 패턴(219a)이 더 형성될 수 있다.
- [0088] 상기 박막 트랜지스터의 상기 드레인 전극(227)과 연결되어 화소 신호를 인가받는 제 1 전극(233)들이 형성되어 있으며, 상기 화소 영역에는 상기 제 1 전극(233)들과 교대로 배치된 제 2 전극(207)들이 형성되어 있다.
- [0089] 일반적으로, 상기 제 1 전극(233)은 화소 전극이라고 하며, 상기 제 2 전극(207)은 공통 전극이라고 한다.
- [0090] 상기 제 1 전극(233)들은 막대기 형상을 하고 있으며, 각각의 제 1 전극(233)들은 서로 연결되어 있다. 그러나, 상기 제 1 전극(233)들은 막대기 형상에 한정되어 형성되는 것은 아니고, 제 2 전극(207)들과의 사이에서 횡전계를 가지는 범위에서 꺾임 구조를 가지거나 굴곡을 가지거나 원형의 형상을 가질 수도 있다.
- [0091] 상기 제 2 전극(207)은 상기 게이트 배선(201)과 실질적으로 동일한 방향으로 형성된 공통 배선(209)과 연결되어 공통 신호를 인가받는다.
- [0092] 본 실시예에서는, 상기 제 2 전극(207)은 상기 공통 배선(209)에서 분기되어 상기 화소 영역에 소정 간격으로 배치되어 있다.
- [0093] 상기 데이터 배선(221)과 상기 제 1 전극(233) 및 상기 제 2 전극(207) 중 적어도 어느 하나는 지그재그로 형성할 수 있다.
- [0094] 그리고, 상기 공통 배선(209)의 일부는 화소 영역의 소정 영역에서 캐패시터 하부 전극(229)으로 정의되며, 상기 드레인 전극(227)은 상기 캐패시터 하부 전극(229) 상부로 연장되어 캐패시터 상부 전극(230)으로 정의되고, 상기 캐패시터 하부 전극(229)과 상기 캐패시터 상부 전극(230) 사이에는 게이트 절연막(205)이 형성되어 스토리지 캐패시터(storage capacitor)를 형성한다.
- [0095] 상기 제 1 전극(233)을 이루는 재질은 인듐-틴-옥사이드(indiumtin-oxide : ITO), 인듐-징크-옥사이드(Indium Zin Oxie : IZO)로 이루어지는 투명 도전성 금속 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0096] 상기 게이트 배선(201), 상기 공통 배선(209) 및 제 2 전극(207)을 이루는 재질은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 및 몰리브덴-텅스텐(MoW)으로 이루어지는 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0097] 본 실시예에서는 상기 공통 배선(209) 및 상기 제 2 전극(207)을 상기 게이트 배선(201)과 동일한 물질로 동일한 층에서 형성하였으나, 본 발명은 이에 한정되는 것은 아니며, 상기 제 2 전극(207)은 상기 제 1 전극(233)과 동일한 물질로 동일한 층에서 형성될 수 있다.
- [0098] 따라서, 상기 제 1 전극(233) 및 제 2 전극(207)은 인듐-틴-옥사이드, 인듐-징크-옥사이드, 구리, 알루미늄, 알루미늄 합금, 몰리브덴, 크롬, 티타늄, 탄탈륨 및 몰리브덴-텅스텐으로 이루어지는 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0099] 상기 제 1 보호막(251)은 유기 절연막으로 이루어지며, 예를 들어, 포토 아크릴(photo acryle)등의 아크릴 계열

물질로 이루어진다.

- [0100] 상기 제 2 보호막(253)은 무기 절연막으로 이루어지며, 예를 들어, 실리콘 질화막 (SiNx)등의 실리콘 계열 절연 물질로 이루어진다.
- [0101] 상기 제 1 보호막(251)의 두께는 상기 제 2 보호막(253)의 두께보다 두껍다.
- [0102] 위에서 언급한 바와 같이, 상기 제 1 보호막(251)은 채널 개구부(247) 및 제 1 콘택홀(241)을 가진다.
- [0103] 구체적으로, 상기 채널 개구부(247)는 상기 소스 전극(225) 및 상기 드레인 전극(227) 사이에서 노출되는 액티브층(215)을 노출시킨다. 상기 제 1 콘택홀(241)은 상기 드레인 전극(227)의 소정 부분을 노출시킨다.
- [0104] 상기 제 1 보호막(251)은 상기 게이트 패드부(213)와 상기 데이터 패드부(223)에는 형성되지 않는 것이 바람직하다.
- [0105] 상기 제 2 보호막(253)은 상기 제 1 보호막(251) 상에 형성되며, 상기 채널 개구부(247)를 통하여 상기 소스 전극(225)과 드레인 전극(247) 사이의 액티브층(215) 상에 형성되어 채널을 보호하며, 상기 제 1 콘택홀(241)을 통하여 상기 드레인 전극(227)의 일부를 노출시킨다.
- [0106] 그리고, 상기 제 2 보호막(253)은 상기 데이터 패드부(223)의 데이터 하부 패드(221a)의 일부를 노출시키는 제 2 콘택홀(243)이 더 형성되어 있으며, 상기 게이트 패드부(213)의 게이트 하부 패드(201a)의 일부를 노출시키는 제 3 콘택홀(245)이 상기 게이트 절연막(205)을 관통하여 형성되어 있다.
- [0107] 상기 제 2 보호막(253) 상의 상기 화소 영역(P)에는 제 1 전극(233)이 형성되어 있으며, 상기 제 1 전극(233)은 상기 제 1 콘택홀(241)을 통하여 상기 드레인 전극(247)과 연결되며, 상기 제 1 전극(233)은 상기 화소 영역(P)에 소정 간격으로 배치되어 있다.
- [0108] 상기 화소 영역(P)에 배치된 제 1 전극(233)들 중 최외곽 제 1 전극(233)은 상기 데이터 배선(221)과 소정 중첩되어 형성되거나 상기 데이터 배선(221)과 인접하여 형성될 수 있다.
- [0109] 상기 데이터 배선(221)과 상기 제 1 전극(233) 사이에 형성되는 기생 캐패시터(Cdp)는 상기 데이터 배선(221)과 상기 제 1 전극(233) 사이에 개재된 제 1 보호막(251) 및 제 2 보호막(253)으로 인하여 최소화되므로 상기 데이터 배선(221)과 제 1 전극(233) 사이에 형성된 기생 캐패시터(Cdp)에 의하여 상기 제 1 전극(233)과 상기 제 2 전극(207) 사이에 전계가 형성되어 액정이 구동되고, 이로 인하여 원치 않는 이미지가 발생하는 것을 방지할 수 있다.
- [0110] 도시되지는 않았으나, 상기 제 1 기판(200)과 대향하는 제 2 기판에는, 상기 화소 영역을 제외한 부분의 빛을 차단하기 위한 블랙 매트릭스층과, 컬러 색상을 표현하기 위한 적색(Red), 녹색(Green), 청색(Blue) 컬러 필터층이 형성되어 있다.
- [0111] 그리고, 상기 제 1 기판과 제 2 기판은 봉지재(sealant)에 의해 합착되며, 상기 제 1 기판과 제 2 기판 사이에는 액정층이 형성된다.
- [0112] 이하, 본 발명의 제 1 실시예에 따른 횡전계 방식 액정 표시 장치를 제조하는 방법에 대해서 도 5 내지 도 9를 참조하여 상세히 설명하도록 한다.
- [0113] 도 5a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 1 공정에 의하여 형성된 단위화소의 평면도이고, 도 5b는 도 5a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도이다.
- [0114] 도 5a 및 도 5b에 도시된 바와 같이, 제 1 기판(200) 상에 일 방향으로 게이트 배선(201), 상기 게이트 배선(201)과 동일한 방향으로 공통 배선(209)이 형성되어 있다.
- [0115] 상기 게이트 배선(201)의 일부에서 돌출되어 상기 게이트 전극(203)이 형성되어 있고, 상기 공통 배선(209)에서 화소 영역(P)으로 적어도 하나 이상 분기되어 제 2 전극(207)들이 형성되어 있다.
- [0116] 상기 게이트 전극(203)은 상기 게이트 배선(201)에서 반드시 돌출되어 형성되는 것은 아니며, 상기 게이트 배선(201)으로부터 게이트 신호를 인가받을 수 있는 부분 또는 영역으로도 충분하다.
- [0117] 상기 게이트 배선(201), 상기 공통 배선(209) 및 제 2 전극(207)을 이루는 재질은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 및 몰리브덴-텅스텐(MoW)으로 이루어지는 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.

- [0118] 상기 게이트 배선(201), 상기 공통 배선(209) 및 제 2 전극(207)은 단일층의 금속 배선으로 이루어질 수 있을 뿐만 아니라, 2중 또는 3중 또는 그 이상의 다층 금속 배선으로 이루어질 수도 있다.
- [0119] 도 6a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 2 공정에 의하여 형성된 단위화소의 평면도이고, 도 6b는 도 6a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도이다.
- [0120] 도 6a 및 도 6b에 도시된 바와 같이, 상기 제 1 기판(200) 전면에 실리콘 질화물(SiNx) 또는 실리콘 산화물(SiOx) 등의 무기 절연 물질을 예를 들어, PECVD(Plasma Enhanced Chemical Vapor Deposition) 방법으로 증착하여 게이트 절연막(205)을 형성한다.
- [0121] 상기 게이트 절연막(205) 상에 비정질 실리콘층과 불순물이 주입된 비정질 실리콘층 및 데이터 배선 형성 금속층을 연속하여 형성한다.
- [0122] 그리고, 상기 게이트 전극(203) 상부에 상기 비정질 실리콘층과 불순물이 주입된 비정질 실리콘층으로 이루어진 반도체층(219)이 형성되고, 상기 제 1 기판(200) 상에 상기 게이트 배선(201)과 교차하는 방향으로 데이터 배선(221)을 동시에 형성한다.
- [0123] 이를 위하여 상기 제 2 공정은 회절 마스크 또는 하프-톤 마스크(half-tone mask) 공정을 사용하며, 회절 마스크 공정 또는 하프-톤 마스크 공정에 대해서 구체적으로 설명하면 다음과 같다.
- [0124] 상기 비정질 실리콘층과 불순물이 주입된 비정질 실리콘층 및 데이터 배선 형성 금속층이 순차적으로 적층된 기판 상에 포토 레지스트막을 형성한 다음 회절 마스크 또는 하프-톤 마스크를 제 1 기판(200) 상부에 정렬시킨다.
- [0125] 상기 포토 레지스트막은 파지티브 포토 레지스트(positive photo resist) 물질 또는 네거티브 포토 레지스트(negative photo resist) 물질 중에서 선택적으로 사용할 수 있다. 상기 파지티브 포토 레지스트 물질은 빛을 받은 부분의 크로스 링크(cross link)가 깨져 현상액에 의해 제거되는 물질이고, 상기 네거티브 포토 레지스트 물질은 빛을 받은 부분에 크로스 링크가 생성되어 빛을 받지 않은 부분이 현상액에 의해 제거되는 물질이다.
- [0126] 상기 포토 레지스트막 상에는 상기 회절 마스크 또는 하프-톤 마스크가 소정 간격 이격되어 배치되며, 상기 포토 마스크 상으로 광 예를 들어, 자외선 등이 조사된다.
- [0127] 상기 회절 마스크 또는 하프-톤 마스크는 조사되는 광을 투과 또는 차단하여 광량을 조절할 수 있도록 패턴이 형성되어 있으며, 상기 회절 마스크 또는 하프-톤 마스크는 광 차단부, 광 투과부 및 광 부분투과부로 이루어진다.
- [0128] 상기 회절 마스크 또는 하프-톤 마스크의 광 차단부는 상기 회절 마스크 또는 하프-톤 마스크로 조사되는 광을 차단할 수 있는 물질이 형성되어 있으며, 상기 광 투과부는 상기 회절 마스크 또는 하프-톤 마스크로 조사되는 광을 전부 투과할 수 있는 투명 물질이 형성되거나 개구되어 형성된다.
- [0129] 상기 회절 마스크 또는 하프-톤 마스크의 광 부분투과부는 상기 회절 마스크 또는 하프-톤 마스크로 조사되는 광의 일부만을 투과시킬 수 있도록 차단 패턴에 슬릿이 형성되거나, 광의 일부만 투과시키는 물질이 패턴되어 형성될 수 있다.
- [0130] 상기와 같이 형성된 회절 마스크 또는 하프-톤 마스크는 상기 제 1 기판(200) 전면에 배치되고, 상기 회절 마스크 또는 하프-톤 마스크 상으로 빛을 조사하면, 상기 회절 마스크 또는 하프-톤 마스크를 투과한 광은 상기 포토 레지스트막 상으로 전달된다.
- [0131] 이후, 상기 포토 레지스트막을 현상액에 담구거나 분사하여 현상하면, 단차가 있는 포토 레지스트 패턴이 형성되며, 포토 레지스트 패턴은 상기 광 차단부와 대응되는 영역은 현상되지 않고 남아있으며, 상기 광 투과부와 대응되는 영역은 현상에 의해 제거되어 상기 데이터 배선 형성 금속층을 노출시키며, 상기 광 부분투과부와 대응되는 영역은 일부만 제거된다.
- [0132] 상기 포토 레지스트 패턴을 마스크로 노출된 부분의 데이터 배선 형성 금속층과 반도체층을 식각하여 상기 게이트 절연막(205)을 노출시키고, 상기 포토 레지스트 패턴을 애싱(ashing)하여 상기 광 부분투과부와 대응되는 영역의 포토 레지스트 패턴을 제거하여 이를 마스크로 상기 노출된 부분의 데이터 배선 형성 금속층 및 불순물이 주입된 비정질 실리콘층을 식각하여 데이터 배선(221), 데이터 하부 패드(221a), 소스 전극(225) 및 드레인 전극(227)을 형성할 뿐 아니라 액티브층(215) 및 오믹 콘택층(217a, 217b) 가지는 반도체층(219)을 형성할 수 있

다.

- [0133] 상기와 같이 제 2 공정은 회절 마스크 공정 또는 하프-톤 마스크 공정으로 형성할 수 있을 뿐만 아니라, 2번의 마스크 공정으로 이루어질 수도 있다.
- [0134] 구체적으로, 상기 게이트 절연막(205) 전면에 비정질 실리콘층과 불순물이 주입된 비정질 실리콘층을 적층하고 선택적으로 패터닝하여 상기 게이트 전극(203) 상부에 반도체층(219)을 형성한다. 이후 상기 반도체층이 형성된 기판 전면에 금속층을 형성하고 패터닝하여, 상기 게이트 배선(201)과 교차하는 데이터 배선(221)과 상기 데이터 배선(221)으로부터 상기 반도체층 일단과 중첩된 소스 전극(225), 상기 반도체층(219)의 다른 일단에서 상기 소스 전극(225)과 이격된 드레인 전극(227)을 형성할 수 있다.
- [0135] 이로써, 상기 게이트 배선(201)과 데이터 배선(221)은 상기 게이트 절연막(205)을 사이에 두고 서로 교차하면서 화소 영역(P)을 정의한다.
- [0136] 상기 데이터 배선(221)으로부터 분기된 소스 전극(225)은 상기 게이트 전극(203) 상부의 상기 반도체층(219) 일단으로 연장되어 형성되고, 상기 반도체층(219)의 다른 일단에는 상기 소스 전극(225)과 이격하여 드레인 전극(227)이 형성된다.
- [0137] 상기 게이트 전극(203), 반도체층(219), 소스 전극(225) 및 드레인 전극(227)은 박막 트랜지스터(TFT)를 형성한다.
- [0138] 상기 회절 마스크 또는 하프-톤 마스크를 이용한 마스크 공정으로 반도체층(219) 및 데이터 배선(221)을 형성할 경우, 상기 데이터 배선(219) 하부에 반도체층 패턴(219a)이 필수적으로 형성되게 되므로, 상기 데이터 배선(221), 상기 데이터 하부 패드(221a) 아래에는 반도체층 패턴(219a)이 형성되어 있다.
- [0139] 도 7a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 3 공정에 의하여 형성된 단위화소의 평면도이고, 도 7b는 도 7a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도이다.
- [0140] 도 7a 및 도 7b에 도시된 바와 같이, 상기 제 1 기판(200) 전면에서 제 1 보호막(251)을 형성한다.
- [0141] 상기 제 1 보호막(251)은 유기 절연 물질로 이루어지며, 예를 들어, 포토 아크릴 등의 아크릴 계열 물질로 이루어진다.
- [0142] 상기 포토 아크릴은 감광성 절연물질로서, 상기 제 1 보호막(251)을 패터닝하여 위하여 별도의 감광성막을 형성할 필요가 없다.
- [0143] 상기 제 1 보호막(251) 상에 선택적으로 노광 및 현상하여, 상기 제 1 보호막(251)에 상기 채널 영역을 노출시키는 채널 개구부(247)를 형성하고, 상기 드레인 전극(227)의 일부를 노출시키는 제 1 콘택홀(241)을 형성한다.
- [0144] 그리고, 상기 제 1 보호막(251)은 상기 게이트 패드부(213)와 상기 데이터 패드부(223)에는 형성하지 않으며, 패드부를 오픈시킨다.
- [0145] 도 8a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 4 공정에 의하여 형성된 단위화소의 평면도이고, 도 8b는 도 8a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도이다.
- [0146] 도 8a 및 도 8b에 도시된 바와 같이, 상기 채널 개구부(247)를 가지는 제 1 보호막(251) 전면에서 제 2 보호막(253)을 형성하고 패터닝하여 상기 드레인 전극(227)의 소정 영역을 노출시키는 제 1 콘택홀(241)과, 상기 데이터 하부 패드(221a)의 소정 영역을 노출시키는 제 2 콘택홀(243)과, 상기 게이트 하부 패드(201a)의 소정 영역을 노출시키는 제 3 콘택홀(245)을 형성시킨다.
- [0147] 상기 제 2 보호막(253)은 무기 절연 물질로서 예를 들어, 실리콘 질화막 등의 실리콘 계열 절연 물질로 이루어진다.
- [0148] 상기 제 2 보호막(253)은 상기 제 1 보호막(251)의 채널 개구부(247)를 통하여 상기 액티브층(215)으로 이루어진 채널 영역 상에 접촉되어 상기 채널 영역을 보호한다.
- [0149] 도 9a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 5 공정에 의하여 형성된 단위화소의 평면도이고, 도 9b는 도 9a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도이다.
- [0150] 도 9a 및 도 9b에 도시된 바와 같이, 상기 제 2 보호막(253) 상에 투명한 도전성 금속을 증착하고 패터닝하여 제 1 전극(233), 데이터 상부 패드(235) 및 게이트 상부 패드(237)를 형성한다.

- [0151] 상기 제 1 전극(233)은 상기 제 1 콘택홀(241)을 통하여 상기 드레인 전극(227)과 접속되며, 상기 제 2 전극(207)과 교대로 배치된다.
- [0152] 상기 제 1 전극(233)을 이루는 재질은 인듐-틴-옥사이드(indiumtin-oxide : ITO) , 인듐-징크-옥사이드(Indium Zin Oxie : IZO)로 이루어지는 투명 도전성 금속 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0153] 상기 데이터 배선(221)과 상기 데이터 배선(221)에 인접한 제 1 전극(233)의 사이에 개재된 제 1 보호막(251) 및 제 2 보호막(253)에 의해 충분한 이격 거리(d)가 확보되므로 기생 캐패시턴스가 감소될 수 있다.
- [0154] 따라서, 상기 데이터 배선(221)에 인접한 제 1 전극(233)은 상기 데이터 배선(221)과 소정 중첩되어 형성될 수 있으므로 개구율이 향상되어 전체적인 휘도가 향상되는 효과가 있다.
- [0155] <제 2 실시예>
- [0156] 도 10은 본 발명의 제 2 실시예로서, 횡전계 방식 액정 표시 장치의 단위 화소를 확대하여 보여주는 평면도이고, 도 11은 도 10에서 VII-VII', VIII-VIII', IX-IX'선을 따라 절단한 본 발명에 따른 횡전계 방식 액정 표시 장치의 단면도이다.
- [0157] 도 10 및 도 11에 도시된 바와 같이, 본 발명에 따른 제 2 실시예로서, 횡전계 방식 액정 표시 장치의 어레이 기판은, 제 1 기판(300) 상에 형성된 게이트 배선(301)과, 상기 제 1 기판(300) 상에 상기 게이트 배선(301)과 교차하여 화소 영역(P)을 정의하는 데이터 배선(321)과, 상기 화소 영역(P)에 적어도 하나 형성된 박막 트랜지스터(TFT)와, 상기 박막 트랜지스터(TFT)의 채널 영역을 노출시키는 채널 개구부(347)를 가지는 제 1 보호막(351)과, 상기 채널 개구부(347)를 통하여 상기 채널을 보호하는 제 2 보호막 패턴(355)을 포함한다.
- [0158] 상기 제 1 보호막(351)은 드레인 전극(327)의 소정 영역 및 게이트 절연막(305) 일부를 노출시키는 제 1 콘택홀(341)이 형성되어 있다.
- [0159] 상기 제 2 보호막 패턴(355)은 상기 제 1 콘택홀(341)을 통하여 노출된 상기 게이트 절연막(305) 상에 더 형성되어 있다.
- [0160] 상기 데이터 배선(321)의 일단에는 데이터 패드부(323)가 형성되며, 상기 데이터 패드부(323)는 상기 데이터 배선(321)이 연장된 데이터 하부 패드(321a)와 상기 데이터 하부 패드(321a)를 덮는 데이터 상부 패드(335)를 포함한다.
- [0161] 상기 게이트 배선(301)의 일단에는 게이트 패드부(313)가 형성되며, 상기 게이트 패드부(313)는 상기 게이트 배선(301)이 연장된 게이트 하부 패드(301a)와 상기 게이트 하부 패드(301a)를 덮는 게이트 상부 패드(337)를 포함한다.
- [0162] 상기 데이터 패드부(323)와 상기 게이트 패드부(313)에는 게이트 절연막(305), 제 1 보호막(351) 및 제 2 보호막 패턴(355)이 제거되어 있다.
- [0163] 상기 박막 트랜지스터(TFT)는 상기 게이트 배선(301)으로부터 신호를 인가받는 게이트 전극(303)과, 상기 게이트 전극(303)을 덮는 게이트 절연막(305)과, 상기 게이트 전극(303)의 위치에서 상기 게이트 절연막(305) 상에 형성된 반도체층(319)과, 상기 반도체층(319)의 일단과 다른 일단에 형성되어 서로 소정 간격 이격된 소스 전극(325) 및 드레인 전극(327)을 포함하여 이루어진다. 여기서, 상기 소스 전극(325)은 상기 데이터 배선(321)과 연결되어 데이터 신호를 인가받는다.
- [0164] 상기 소스 전극(325)은 'C' 형상의 홈을 갖도록 돌출되어 있고, 상기 드레인 전극(327)은 상기 'C' 형상의 홈 안쪽에 상기 소스 전극(325)과 소정간격 이격되어 삽입되어 있으며, 상기 소스 전극(325)과 드레인 전극(327) 사이에 채널 영역이 'C' 형상으로 형성되어 있다.
- [0165] 그러나, 상기 소스 전극(325) 및 드레인 전극(327)의 형상은 도시된 실시예에 한정되지 않으며, 상기 소스 전극(325) 및 드레인 전극(327)의 형상은 채널 길이 및 폭의 설계에 따라 다양하게 변형될 수 있음이 당연하다.
- [0166] 상기 반도체층(319)은 비정질 실리콘으로 이루어진 액티브층(315)과 상기 소스 전극(325) 및 상기 드레인 전극(327)과 접촉되며 불순물이 이온 주입된 오믹 콘택층(317a, 317b)으로 이루어질 수 있다.
- [0167] 상기 데이터 배선(321), 데이터 하부 패드(321a), 캐패시터 상부 전극(330)하부에는 반도체층 패턴(319a)이 더

형성될 수 있다.

- [0168] 상기 박막 트랜지스터(TFT)의 상기 드레인 전극(327)과 연결되어 화소 신호를 인가받는 제 1 전극(333)들이 형성되어 있으며, 상기 화소 영역(P)에는 상기 제 1 전극(333)들과 교대로 배치된 제 2 전극(307)들이 형성되어 있다.
- [0169] 일반적으로, 상기 제 1 전극(333)은 화소 전극이라고 하며, 상기 제 2 전극(307)은 공통 전극이라고 한다.
- [0170] 상기 제 1 전극(333)들은 막대기 형상을 하고 있으며, 각각의 제 1 전극(333)들은 서로 연결되어 있다. 그러나, 상기 제 1 전극(333)들은 막대기 형상에 한정되어 형성되는 것은 아니고, 제 2 전극(307)들과의 사이에서 횡전계를 가지는 범위에서 꺾임 구조를 가지거나 굴곡을 가지거나 원형의 형상을 가질 수도 있다.
- [0171] 상기 제 2 전극(307)은 상기 게이트 배선(301)과 실질적으로 동일한 방향으로 형성된 공통 배선(309)과 연결되어 공통 신호를 인가받는다.
- [0172] 본 실시예에서는, 상기 제 2 전극(307)은 상기 공통 배선(309)에서 분기되어 상기 화소 영역(P)에 소정 간격으로 배치되어 있다.
- [0173] 상기 데이터 배선(321)과 상기 제 1 전극(333) 및 상기 제 2 전극(307) 중 적어도 어느 하나는 지그재그로 형성할 수 있다.
- [0174] 그리고, 상기 공통 배선(309)의 일부는 화소 영역(P)의 소정 영역에서 캐패시터 하부 전극(329)으로 정의되며, 상기 드레인 전극(327)은 상기 캐패시터 하부 전극(329) 상부로 연장되어 캐패시터 상부 전극(330)으로 정의되고, 상기 캐패시터 하부 전극(329)과 상기 캐패시터 상부 전극(330) 사이에는 게이트 절연막(305)이 형성되어 스토리지 캐패시터(storage capacitor)를 형성한다.
- [0175] 상기 제 1 전극(333)을 이루는 재질은 인듐-틴-옥사이드(indiumtin-oxide : ITO), 인듐-징크-옥사이드(Indium Zin Oxie : IZO)로 이루어지는 투명 도전성 금속 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0176] 상기 게이트 배선(301), 상기 공통 배선(309) 및 제 2 전극(307)을 이루는 재질은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 및 몰리브덴-텅스텐(MoW)으로 이루어지는 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0177] 본 실시예에서는 상기 공통 배선(309) 및 상기 제 2 전극(307)을 상기 게이트 배선(301)과 동일한 물질로 동일층에서 형성하였으나, 본 발명은 이에 한정되는 것은 아니며, 상기 제 2 전극(307)은 상기 제 1 전극(333)과 동일한 물질로 동일한 층에서 형성될 수 있다.
- [0178] 따라서, 상기 제 1 전극(333) 및 제 2 전극(307)은 인듐-틴-옥사이드, 인듐-징크-옥사이드, 구리, 알루미늄, 알루미늄 합금, 몰리브덴, 크롬, 티타늄, 탄탈륨 및 몰리브덴-텅스텐으로 이루어지는 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0179] 상기 제 1 보호막(351)은 저유전율의 유기 절연막으로 이루어지며, 예를 들어, 포토 아크릴(photo acryle)등의 아크릴 계열 물질로 이루어진다.
- [0180] 상기 제 2 보호막 패턴(355)은 무기 절연 물질로 이루어지며, 예를 들어, 실리콘 질화막 (SiNx)등의 실리콘 계열 절연 물질로 이루어진다.
- [0181] 상기 제 1 보호막(351)의 두께는 상기 제 2 보호막 패턴(355)의 두께보다 두껍다.
- [0182] 위에서 언급한 바와 같이, 상기 제 1 보호막(351)은 채널 개구부(347) 및 제 1 콘택홀(341)을 가진다.
- [0183] 구체적으로, 상기 채널 개구부(347)는 상기 소스 전극(325) 및 상기 드레인 전극(327) 사이에서 노출되는 액티브층(315)을 노출시킨다. 상기 제 1 콘택홀(341)은 상기 드레인 전극(327)의 소정 부분을 노출시킨다.
- [0184] 상기 제 1 보호막(351)은 상기 게이트 패드부(313)와 상기 데이터 패드부(323)에는 형성되지 않는 것이 바람직하다.
- [0185] 상기 제 2 보호막 패턴(355)은 상기 채널 개구부(347) 내부에서 상기 소스 전극(325)과 드레인 전극(327) 사이의 액티브층(315) 상에 형성되어 채널을 보호한다.
- [0186] 상기 제 1 보호막(351) 상의 상기 화소 영역(P)에는 제 1 전극(333)이 형성되어 있으며, 상기 제 1 전극(333)은 상기 제 1 콘택홀(341)을 통하여 상기 드레인 전극(327)과 연결되며, 상기 제 1 전극(333)은 상기 화소 영역

(P)에 소정 간격으로 배치되어 있다.

- [0187] 상기 화소 영역(P)에 배치된 제 1 전극(333)들 중 최외곽 제 1 전극(333)은 상기 데이터 배선(321)과 소정 중첩되어 형성되거나 상기 데이터 배선(321)과 인접하여 형성될 수 있다.
- [0188] 상기 데이터 배선(321)과 상기 제 1 전극(333) 사이에 형성되는 기생 캐패시터는 상기 데이터 배선(321)과 상기 제 1 전극(333) 사이에 개재된 제 1 보호막(351)으로 인하여 최소화되므로 상기 데이터 배선(321)과 제 1 전극(333) 사이에 형성된 기생 캐패시터(Cdp)에 의하여 상기 제 1 전극(333)과 상기 제 2 전극(307) 사이에 전계가 형성되어 액정이 구동되고, 이로 인하여 원치 않는 이미지가 발생하는 것을 방지할 수 있다.
- [0189] 상기 제 1 보호막(351)은 상기 채널 영역의 액티브층(315)에 접하여 형성될 경우 유기 절연 물질과 비정질 실리콘 사이의 계면 특성이 떨어져 박막 트랜지스터의 성능을 저하시킬 수 있으므로 상기 제 1 보호막(351)은 상기 채널 영역을 개구시키고, 상기 채널 영역에는 상기 비정질 실리콘과의 계면 특성이 우수한 제 2 보호막 패턴(355)을 형성하여 상기 박막 트랜지스터의 성능 저하를 방지할 수 있다.
- [0190] 또한, 상기 데이터 배선(321)에 인접한 제 1 전극(333)은 상기 데이터 배선(321)과 소정 중첩되어 형성될 수 있으므로 개구율이 향상되어 전체적인 휘도가 향상되는 효과가 있다.
- [0191] 도시되지는 않았으나, 상기 제 1 기관(300)과 대향하는 제 2 기관에는, 상기 화소 영역을 제외한 부분의 빛을 차단하기 위한 블랙 매트릭스층과, 컬러 색상을 표현하기 위한 적색(Red), 녹색(Green), 청색(Blue) 컬러 필터층이 형성되어 있다.
- [0192] 그리고, 상기 제 1 기관(300)과 제 2 기관은 봉지재(sealant)에 의해 합착되며, 상기 제 1 기관(300)과 제 2 기관 사이에는 액정층이 형성된다.
- [0193] 이하, 본 발명의 제 2 실시예에 따른 횡전계 방식 액정 표시 장치를 제조하는 방법에 대해서 도 12 내지 도 15를 참조하여 상세히 설명하도록 한다.
- [0194] 도 12a는 본 발명의 제 2 실시예에 따른 횡전계 방식 액정 표시 장치의 제 1 기관에서 제 1 공정에 의하여 형성된 단위화소의 평면도이고, 도 12b는 도 12a의 VII-VII', VIII-VIII', IX-IX'선을 따라 절단한 본 발명에 따른 횡전계 방식 액정 표시 장치의 단면도이다.
- [0195] 도 12a 및 도 12b에 도시된 바와 같이, 제 1 기관(300) 상에 일 방향으로 게이트 배선(301), 상기 게이트 배선(301)과 동일한 방향으로 공통 배선(309)이 형성되어 있다.
- [0196] 상기 게이트 배선(301)의 일부에서 돌출되어 상기 게이트 전극(303)이 형성되어 있고, 상기 공통 배선(309)에서 화소 영역(P)으로 적어도 하나 이상 분기되어 제 2 전극(307)들이 형성되어 있다.
- [0197] 상기 게이트 전극(303)은 상기 게이트 배선(301)에서 꼭 돌출되어 형성되는 것은 아니며, 상기 게이트 배선(301)으로부터 게이트 신호를 인가받을 수 있는 부분 또는 영역으로도 충분하다.
- [0198] 상기 게이트 배선(301), 상기 공통 배선(309) 및 제 2 전극(307)을 이루는 재질은 구리(Cu), 알루미늄(Al), 알루미늄 합금(AlNd : Aluminum Neodymium), 몰리브덴(Mo), 크롬(Cr), 티타늄(Ti), 탄탈륨(Ta) 및 몰리브덴-텅스텐(MoW)으로 이루어지는 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0199] 상기 게이트 배선(301), 상기 공통 배선(309) 및 제 2 전극(307)은 단일층의 금속 배선으로 이루어질 수 있을 뿐만 아니라, 2중 또는 3중 또는 그 이상의 다층 금속 배선으로 이루어질 수도 있다.
- [0200] 도 13a는 본 발명의 제 2 실시예에 따른 횡전계 방식 액정 표시 장치의 제 1 기관에서 제 2 공정에 의하여 형성된 단위화소의 평면도이고, 도 13b는 도 12a의 VII-VII', VIII-VIII', IX-IX'선을 따라 절단한 본 발명에 따른 횡전계 방식 액정 표시 장치의 단면도이다.
- [0201] 도 13a 및 도 13b에 도시된 바와 같이, 상기 제 1 기관(300) 전면에 실리콘 질화물(SiNx) 또는 실리콘 산화물(SiOx) 등의 무기 절연 물질을 예를 들어, PECVD(Plasma Enhanced Chemical Vapor Deposition) 방법으로 증착하여 게이트 절연막(305)을 형성한다.
- [0202] 상기 제 2 공정을 이용하여 상기 제 1 기관(300)의 상기 게이트 절연막(305) 상에 데이터 배선(321), 데이터 하부 패드(321a), 소스 전극(325) 및 드레인 전극(327)을 형성할 뿐 아니라 채널 영역을 가지는 반도체층(319)을 형성할 수 있다.
- [0203] 상기 제 2 공정은 회절 마스크 또는 하프-톤 마스크를 이용하며, 이에 대해서는 앞서 상세히 설명한 바 있으므로

로 구체적인 설명은 생략하기로 한다.

- [0204] 또한, 상기 제 2 공정은 두번의 마스크 공정으로 이루어질 수 있으며, 이에 대한 설명도 앞서 언급하였으므로 생략하기로 한다.
- [0205] 상기 반도체층(319)은 비정질 실리콘으로 이루어진 액티브층(315)과 불순물이 이온 주입된 비정질 실리콘으로 이루어져 상기 소스 전극(325) 및 상기 드레인 전극(327)과 접촉된 오믹 콘택층(317a, 317b)으로 이루어진다.
- [0206] 이로써, 상기 게이트 배선(301)과 데이터 배선(321)은 상기 게이트 절연막(305)을 사이에 두고 서로 교차하면서 화소 영역(P)을 정의한다.
- [0207] 상기 데이터 배선(321)으로부터 분기된 소스 전극(325)은 상기 게이트 전극(303) 상부의 상기 반도체층(319) 일 단으로 연장되어 형성되고, 상기 반도체층(319)의 다른 일단에는 상기 소스 전극(325)과 이격하여 드레인 전극(327)이 형성된다.
- [0208] 상기 게이트 전극(303), 반도체층(319), 소스 전극(325) 및 드레인 전극(327)은 박막 트랜지스터(TFT)를 형성한다.
- [0209] 상기 데이터 배선(321), 상기 데이터 하부 패드(321a) 아래에는 반도체층 패턴(319a)이 형성되어 있다.
- [0210] 도 14a는 본 발명의 제 2 실시예에 따른 횡전계 방식 액정 표시 장치의 제 1 기관에서 제 3 공정에 의하여 형성된 단위화소의 평면도이고, 도 14b 내지 도 14g는 도 14a의 VII-VII', VIII-VIII', IX-IX'선을 따라 절단한 단면도로써, 제 3 공정을 보여주는 공정 순서도이다.
- [0211] 도 14a에 도시된 바와 같이, 상기 제 1 기관(300) 전면에 제 1 보호막(351)을 형성한다.
- [0212] 상기 제 1 보호막(351)은 유기 절연 물질로 이루어지며, 예를 들어, 포토 아크릴 등의 아크릴 계열 물질로 이루어진다.
- [0213] 상기 포토 아크릴은 감광성 절연물질로서, 상기 제 1 보호막(351)을 패터닝하여 위하여 별도의 감광성막을 형성할 필요가 없다.
- [0214] 상기 제 1 보호막(351) 상에 선택적으로 노광 및 현상하여, 상기 제 1 보호막(351)에 상기 채널 영역을 노출시키는 채널 개구부(347)를 형성하고, 상기 드레인 전극(327)의 일부와 상기 드레인 전극(327) 측면의 게이트 절연막(305)의 일부를 노출시키는 제 1 콘택홀(341)을 형성한다.
- [0215] 그리고, 상기 제 1 보호막(351)은 상기 게이트 패드부(313)와 상기 데이터 패드부(323)에는 형성하지 않으며, 패드부를 오픈시킨다.
- [0216] 상기 제 1 보호막(351)은 채널 개구부(347) 및 제 1 콘택홀(341)을 가진다.
- [0217] 상기 제 2 보호막 패턴(355)은 상기 채널 개구부(347) 내부에 상기 채널 영역을 덮으며 형성되고, 상기 제 2 보호막 패턴(355)은 상기 제 1 콘택홀(341) 내부의 상기 게이트 절연막(305) 일부를 덮으며 형성된다.
- [0218] 상기 제 2 보호막 패턴(355)은 무기 절연 물질로 이루어지며, 예를 들어, 실리콘 질화막(SiNx)등의 실리콘 계열 절연 물질로 이루어진다.
- [0219] 도 14b 내지 도 14g를 참조하여 상기 제 1 기관(300) 상에 제 1 보호막(351) 및 제 2 보호막 패턴(355)을 형성하는 과정에 대해서 순서대로 설명한다.
- [0220] 도 14b에 도시된 바와 같이, 상기 박막 트랜지스터(TFT)가 형성된 제 1 기관(300) 전면에 감광성 절연 물질을 도포하여 제 1 보호막(351)을 형성한다.
- [0221] 그리고, 상기 제 1 보호막(351) 상에 부분적으로 노광하고 현상하여 채널 개구부(347) 및 제 1 콘택홀(341)을 형성한다.
- [0222] 상기 채널 개구부(347)는 상기 채널 영역을 노출시키며, 상기 제 1 콘택홀(341)은 상기 드레인 전극(327)의 일부와 상기 드레인 전극(327) 측면의 게이트 절연막(305)을 노출시킨다.
- [0223] 이후, 도 14c에 도시된 바와 같이, 상기 채널 개구부(347) 및 제 1 콘택홀(341)이 형성된 제 1 보호막(351) 전면에 제 2 보호막(353)을 형성한다.
- [0224] 상기 제 2 보호막(353)은 상기 채널 개구부(347)를 통하여 상기 채널 영역을 직접 덮으며 상기 제 1 콘택홀

(341)을 통하여 상기 드레인 전극(327) 및 상기 드레인 전극(347) 측면의 게이트 절연막(305)을 덮는다.

- [0225] 도 14d에 도시된 바와 같이, 상기 제 2 보호막(353) 전면에는 포토 레지스트막(390)을 형성한다.
- [0226] 이후, 도 14e에 도시된 바와 같이, 상기 포토 레지스트막(390)은 건식 식각의 일종인 애싱(ashing) 공정에 의하여 제거되되, 상기 채널 개구부(347) 및 상기 제 1 콘택홀(341) 내부의 일부 영역에 남게 된다.
- [0227] 상기 포토 레지스트막(390)은 상기 채널 개구부(347) 및 상기 제 1 콘택홀(341) 내부의 일부 영역 특히, 드레인 전극(327) 측면과 제 1 콘택홀(341) 내측면 사이의 게이트 절연막(305) 상에 남게 되는데, 그 이유는 좁은 영역 내부에 채워진 포토 레지스트막은 애싱 공정에서 쉽게 제거되지 않기 때문이다.
- [0228] 이후, 도 14f에 도시된 바와 같이, 상기 채널 개구부(347) 및 상기 제 1 콘택홀(341) 내부의 일부에 남아있는 포토 레지스트막(390a)을 마스크로 노출된 상기 제 2 보호막(353)을 식각한다.
- [0229] 상기 제 2 보호막(353) 식각 공정에서 상기 데이터 패드부(323)는 오픈되고 상기 게이트 패드부(313)의 게이트 절연막(305)이 노출된다.
- [0230] 그리고, 상기 노출된 게이트 절연막(305)을 식각하여 상기 게이트 패드부(313)를 오픈한다.
- [0231] 도 14g에 도시된 바와 같이, 상기 포토 레지스트막(390a)을 제거하면, 상기 채널 개구부(347) 내부와 상기 제 1 콘택홀(341) 내부의 일부 영역에만 제 2 보호막 패턴(355)이 형성된다.
- [0232] 상기 제 2 보호막 패턴(355)은 상기 채널 개구부(347) 내부에서 상기 소스 전극(325)과 드레인 전극(327) 사이의 액티브층(315) 상에 형성되어 채널을 보호한다.
- [0233] 도 15a는 본 발명의 제 2 실시예에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 4 공정에 의하여 형성된 단위화소의 평면도이고, 도 15b는 도 14a의 VII-VII', VIII-VIII', IX-IX'선을 따라 절단한 단면도이다.
- [0234] 도 15a 및 도 15b에 도시된 바와 같이, 상기 제 1 보호막(351) 상에 투명한 도전성 금속을 증착하고 패터닝하여 제 1 전극(333), 데이터 상부 패드(335) 및 게이트 상부 패드(337)를 형성한다.
- [0235] 상기 제 1 전극(333)은 상기 제 1 콘택홀(347)을 통하여 상기 드레인 전극(327)과 접속되며, 상기 제 2 전극(307)과 교대로 배치된다.
- [0236] 상기 제 1 전극(333)을 이루는 재질은 인듐-틴-옥사이드(indiumtin-oxide : ITO), 인듐-징크-옥사이드(Indium Zin Oxide : IZO)로 이루어지는 투명 도전성 금속 그룹으로부터 선택된 적어도 하나를 포함할 수 있다.
- [0237] 상기 게이트 상부 패드(337)는 상기 게이트 하부 패드(301a)를 덮으며 형성된다.
- [0238] 상기 게이트 상부 패드(337)는 상기 게이트 하부 패드(301a) 덮으며 상기 제 1 기판(300)과 직접 접촉하여 형성될 수 있다.
- [0239] 이로써, 상기 게이트 배선(301)의 일단에 형성된 게이트 패드부(313)는 상기 게이트 배선(301)이 연장된 게이트 하부 패드(301a)와 상기 게이트 하부 패드(301a)를 덮는 게이트 상부 패드(337)를 포함한다.
- [0240] 상기 데이터 상부 패드(335)는 상기 데이터 하부 패드(321a) 및 상기 데이터 하부 패드(321a) 아래에 형성된 반도체층 패턴(319a), 게이트 절연막(305)을 덮으며 형성된다.
- [0241] 상기 데이터 상부 패드(335)는 상기 데이터 하부 패드(321a), 반도체층 패턴(319a) 및 게이트 절연막(305)을 덮으며 상기 제 1 기판(300)과 직접 접촉하여 형성될 수 있다.
- [0242] 이로써, 상기 데이터 패드부(323)는 상기 데이터 배선(321)이 연장된 데이터 하부 패드(321a)와 상기 데이터 하부 패드(321a)를 덮는 데이터 상부 패드(335)를 포함한다.
- [0243] 본 발명에 따르면, 상기 데이터 배선(321)과 상기 데이터 배선(321)에 인접한 제 1 전극(333)의 사이에 개재된 제 1 보호막(351)에 의해 충분한 이격 거리(d)가 확보되므로 기생 캐패시턴스가 감소된다.
- [0244] 따라서, 상기 데이터 배선(321)에 인접한 제 1 전극(333)은 상기 데이터 배선(321)과 소정 중첩되어 형성될 수 있으므로 개구율이 향상되어 전체적인 휘도가 향상되는 효과가 있다.
- [0245] 본 발명을 구체적인 실시예들을 통하여 상세히 설명하였으나, 이는 본 발명을 구체적으로 설명하기 위한 것으로, 본 발명에 따른 액정 표시 장치 및 그의 제조 방법은 이에 한정되지 않으며, 본 발명의 기술적 사상 내에서 당 분야의 통상의 지식을 가진 자에 의해 그 변형이나 개량이 가능함이 명백하다.

발명의 효과

- [0246] 본 발명에 따른 액정 표시 장치는 데이터 배선과 화소 전극 사이에 형성된 기생 캐패시터를 저감할 수 있으며, 이로써 고개구율 및 고휘도를 구현할 수 있으므로 소비 전력을 감소시키는 제 1의 효과가 있다.
- [0247] 또한, 본 발명에 따르면, 박막 트랜지스터의 채널 상에 실리콘 계열의 절연 물질을 형성시키면서도 마스크 공정을 줄임으로써 제조 수율을 향상시키고 제조 비용을 저감시킬 수 있으며 박막 트랜지스터의 특성 저하도 방지하는 제 2의 효과가 있다.
- [0248] 또한, 본 발명은 박막 트랜지스터의 오프-커런트(off-current)를 감소시켜 원치 않는 이미지가 발생하는 것을 방지하여 액정 표시 장치의 화질을 향상시키는 제 3의 효과가 있다.

도면의 간단한 설명

- [0001] 도 1은 종래의 횡전계 방식 액정 표시 장치의 단위 화소의 확대 평면도.
- [0002] 도 2는 도 1의 I-I', II-II', III-III' 선을 따라 절단한 종래의 횡전계 방식 액정 표시 장치의 어레이 기판의 단면도.
- [0003] 도 3은 본 발명의 제 1 실시예로서, 횡전계 방식 액정 표시 장치의 단위 화소를 확대하여 보여주는 평면도.
- [0004] 도 4는 도 3에서 IV-IV', V-V', VI-VI' 선을 따라 절단한 본 발명에 따른 횡전계 방식 액정 표시 장치의 단면도.
- [0005] 도 5a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 1 공정에 의하여 형성된 단위화소의 평면도.
- [0006] 도 5b는 도 5a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도.
- [0007] 도 6a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 2 공정에 의하여 형성된 단위화소의 평면도.
- [0008] 도 6b는 도 6a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도.
- [0009] 도 7a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 3 공정에 의하여 형성된 단위화소의 평면도.
- [0010] 도 7b는 도 7a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도.
- [0011] 도 8a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 4 공정에 의하여 형성된 단위화소의 평면도.
- [0012] 도 8b는 도 8a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도.
- [0013] 도 9a는 본 발명에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 5 공정에 의하여 형성된 단위화소의 평면도.
- [0014] 도 9b는 도 9a의 IV-IV', V-V', VI-VI' 선을 따라 절단한 단면도.
- [0015] 도 10은 본 발명의 제 2 실시예로서, 횡전계 방식 액정 표시 장치의 단위 화소를 확대하여 보여주는 평면도.
- [0016] 도 11은 도 10에서 VII-VII', VIII-VIII', IX-IX' 선을 따라 절단한 본 발명에 따른 횡전계 방식 액정 표시 장치의 단면도.
- [0017] 도 12a는 본 발명의 제 2 실시예에 따른 횡전계 방식 액정 표시 장치의 제 1 기판에서 제 1 공정에 의하여 형성된 단위화소의 평면도.
- [0018] 도 12b는 도 12a의 VII-VII', VIII-VIII', IX-IX' 선을 따라 절단한 본 발명에 따른 횡전계 방식 액정 표시 장치의 단면도.

[0019] 도 13a는 본 발명의 제 2 실시예에 따른 회전계 방식 액정 표시 장치의 제 1 기관에서 제 2 공정에 의하여 형성된 단위화소의 평면도.

[0020] 도 13b는 도 12a의 VII-VII', VIII-VIII', IX-IX'선을 따라 절단한 본 발명에 따른 횡전계 방식 액정 표시 장치의 단면도.

[0021] 도 14a는 본 발명의 제 2 실시예에 따른 회전계 방식 액정 표시 장치의 제 1 기관에서 제 3 공정에 의하여 형성된 단위화소의 평면도.

[0022] 도 14b 내지 도 14g는 도 14a의 VII-VII', VIII-VIII', IX-IX'선을 따라 절단한 단면도로서, 제 3 공정을 보여주는 공정 순서도.

[0023] 도 15a는 본 발명의 제 2 실시예에 따른 회전계 방식 액정 표시 장치의 제 1 기관에서 제 4 공정에 의하여 형성된 단위화소의 평면도.

[0024] 도 15b는 도 14a의 VII-VII', VIII-VIII', IX-IX'선을 따라 절단한 단면도.

[0025] <도면의 주요부분에 대한 부호 설명>

[0026] 200, 300 : 제 1 기판 201, 301 : 게이트 배선

[0027] 201a, 301a : 게이트 하부 패드 203, 303 : 게이트 전극

[0028] 205, 305 : 게이트 절연막 207, 307 : 공통 전극

[0029] 209, 309 : 공통 배선 213, 313 : 게이트 패드부

[0030] 215, 315 : 액티브층

[0031] 217a : 217b, 317a, 317b : 오믹 콘택층

[0032] 219, 319 : 반도체층 219a, 319a : 반도체층 패턴

[0033] 221, 321 : 데이터 배선 221a, 321a : 데이터 하부 패드

[0034] 223, 323 : 데이터 패드부 229, 329 : 캐패시터 하부 전극

[0035] 230, 330 : 캐패시터 상부 전극 233, 333 : 화소 전극

[0036] 235, 335 : 데이터 상부 패드 237, 337 : 게이트 상부 패드

[0037] 241, 341 : 제 1 콘택홀 243, 343 : 제 2 콘택홀

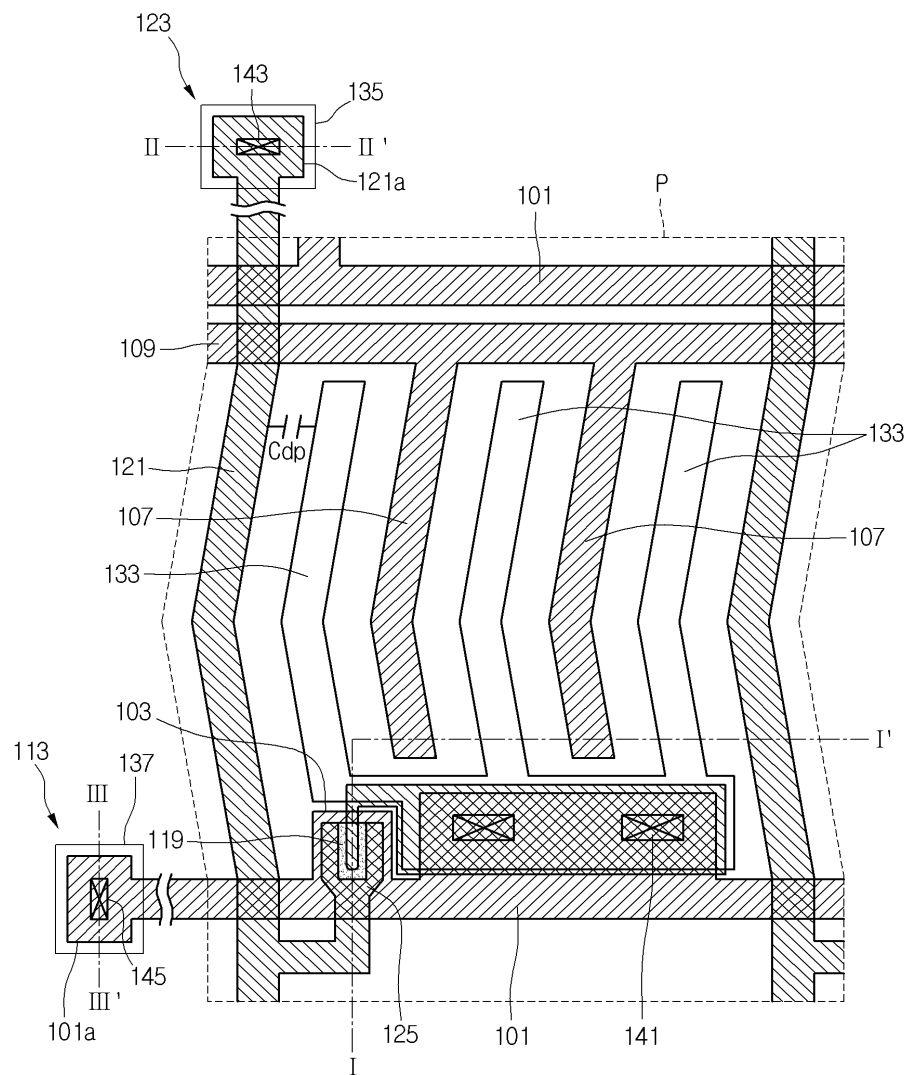
[0038] 245, 345 : 제 3 콘택홀 247, 347 : 채널 개구부

[0039] 251, 351 : 제 1 보호막 253 : 제 2 보호막

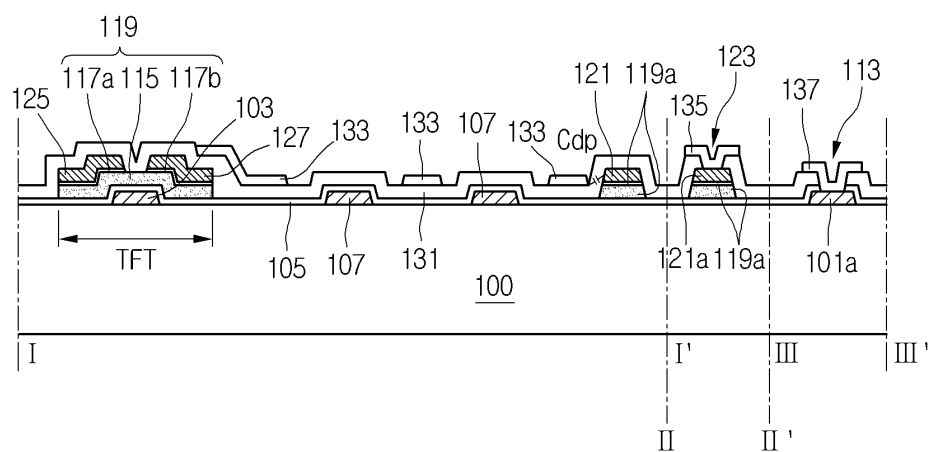
[0040] 355 : 제 2 보호막 패턴

도면

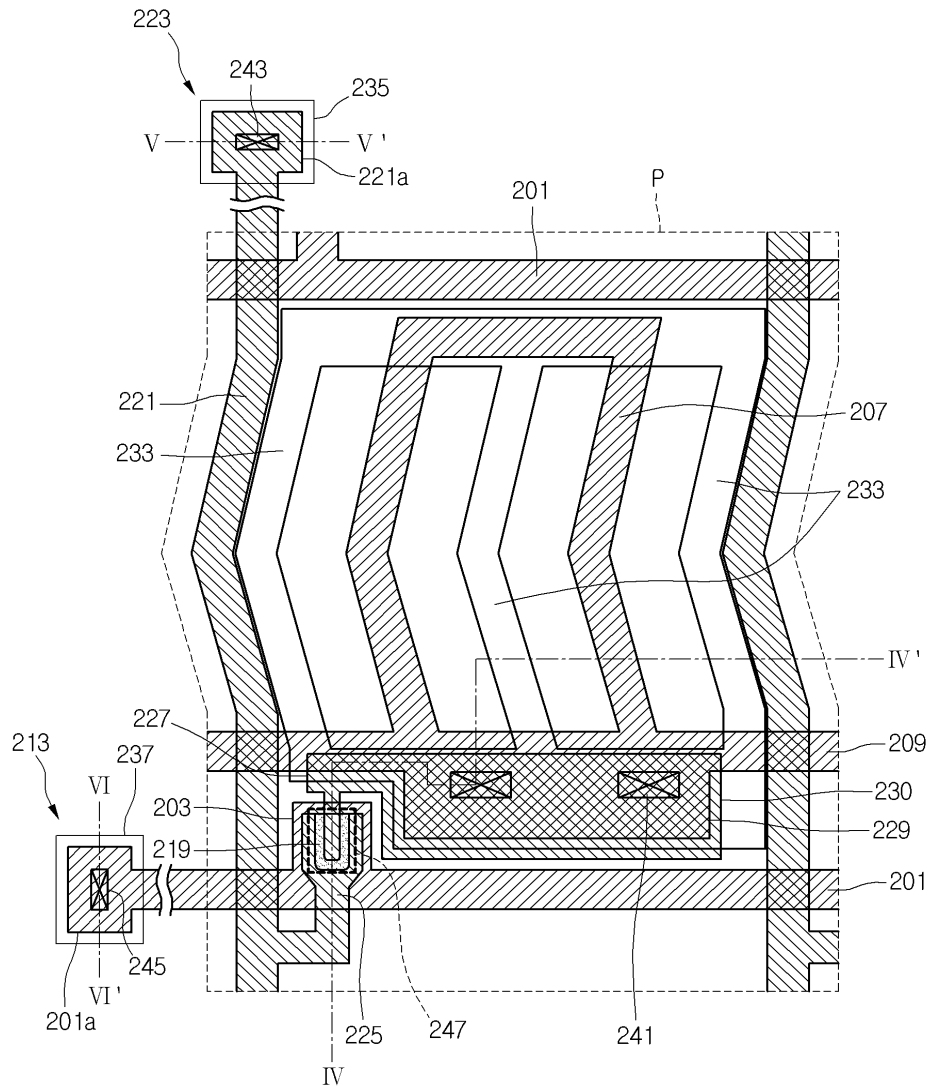
도면1



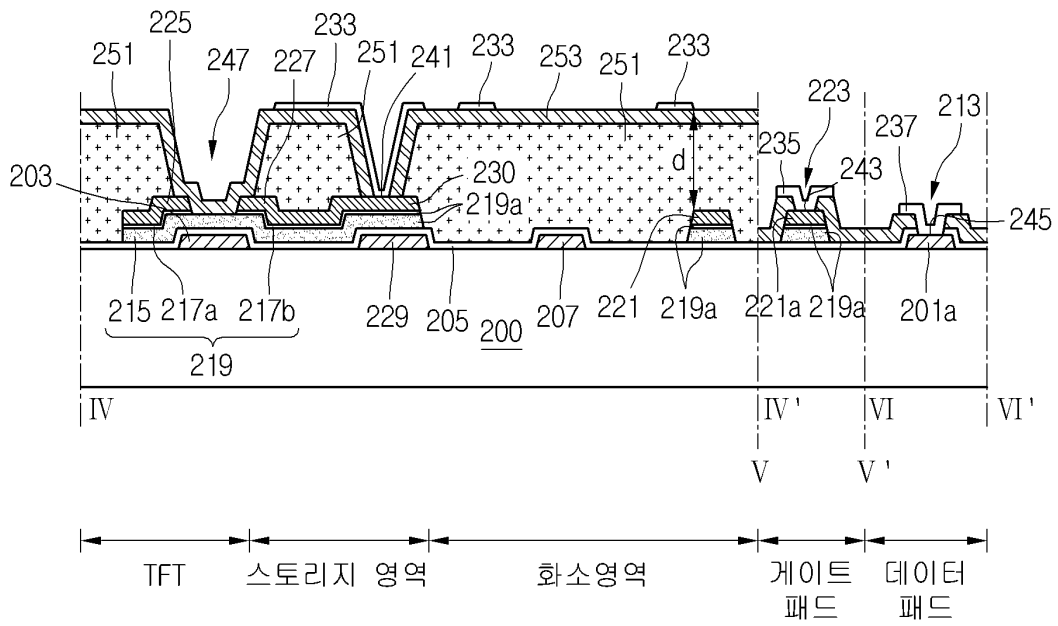
도면2



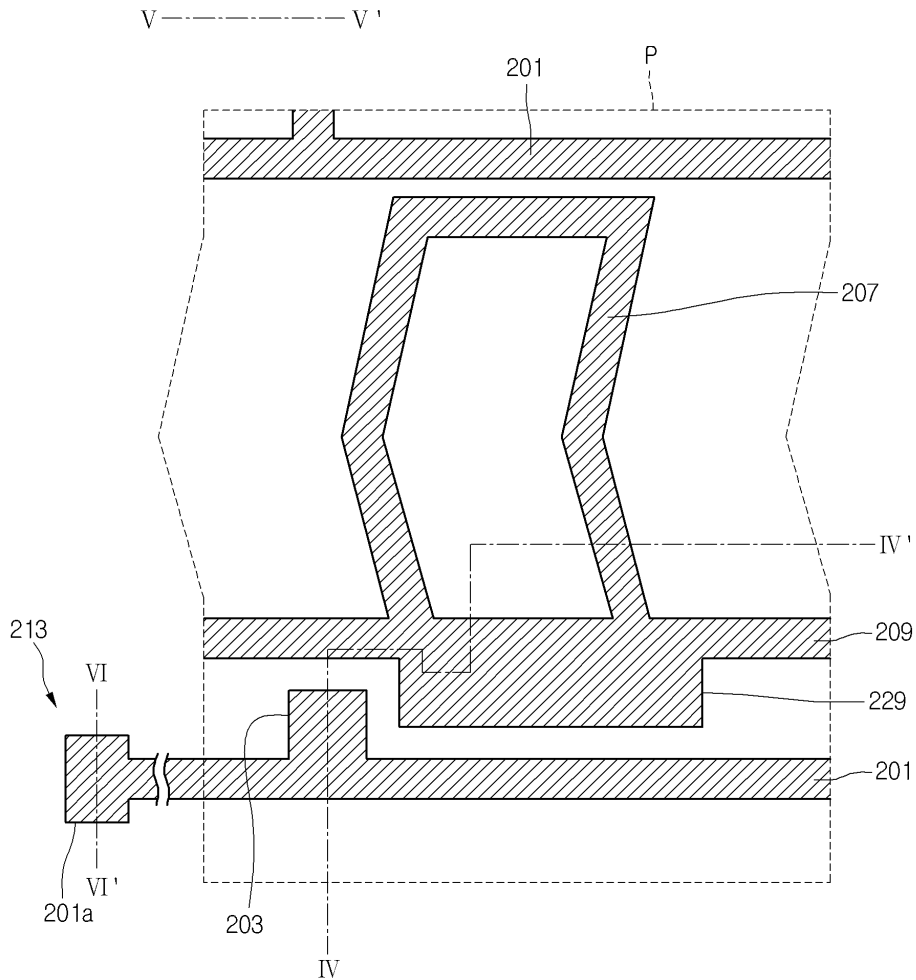
도면3



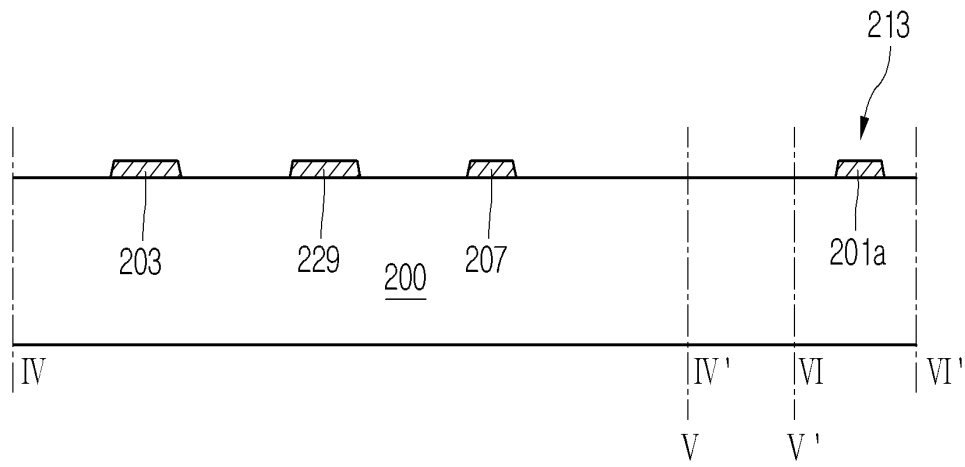
도면4



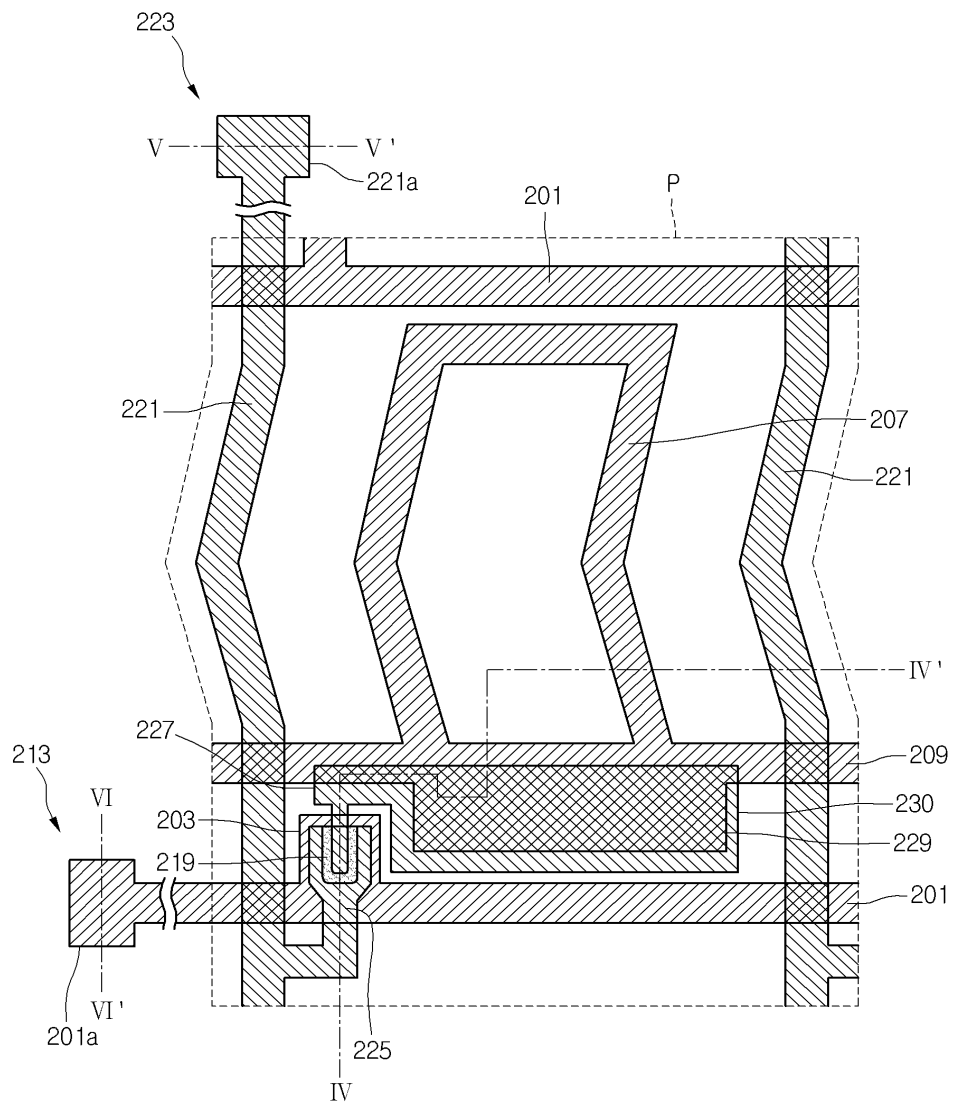
도면5a



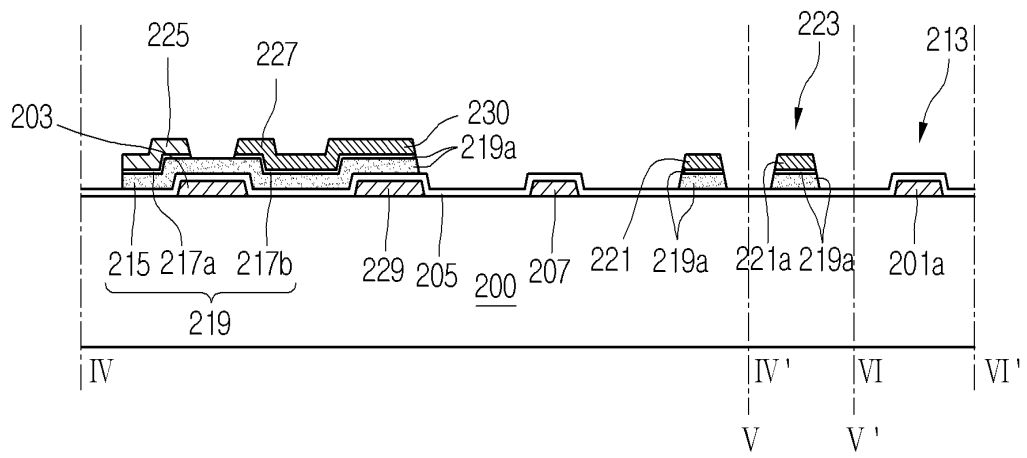
도면5b



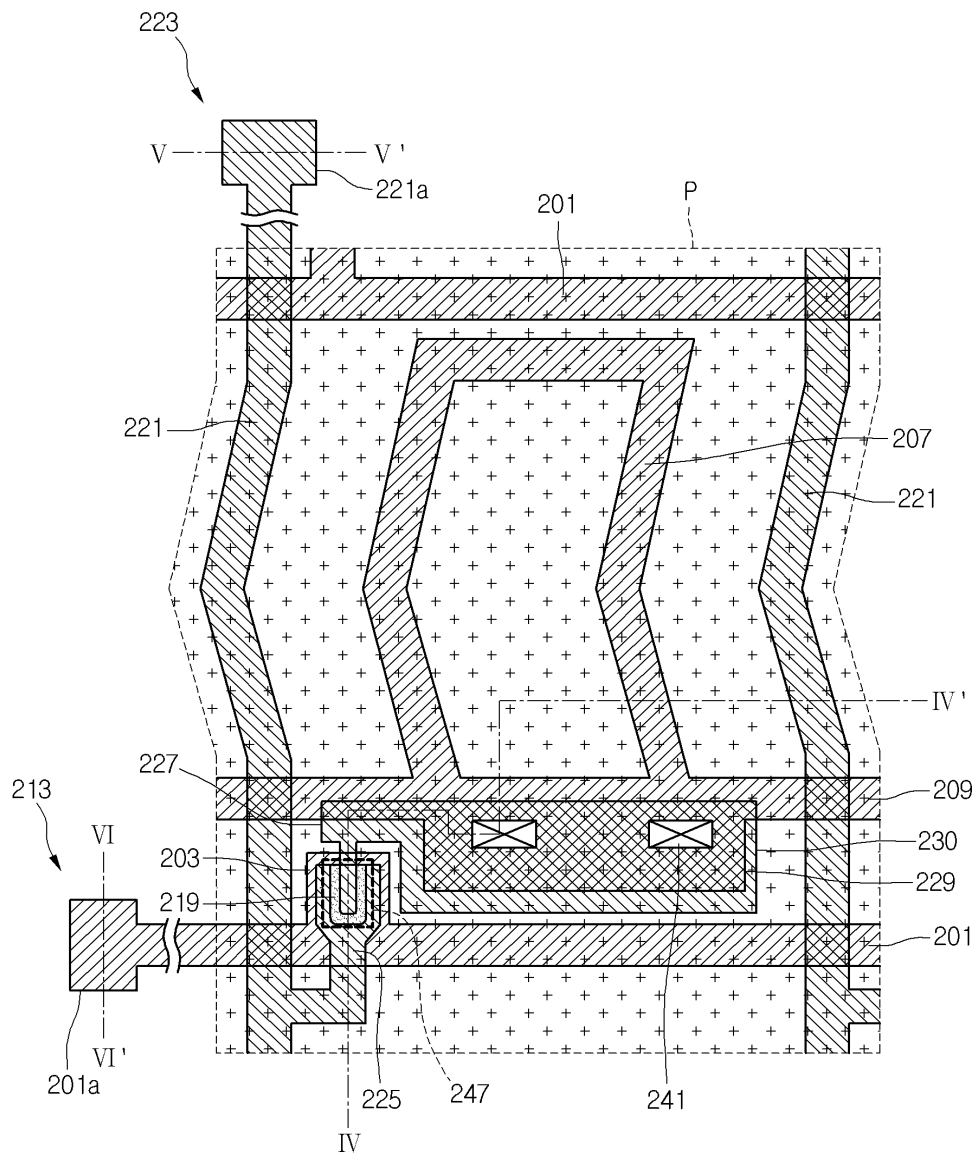
도면6a



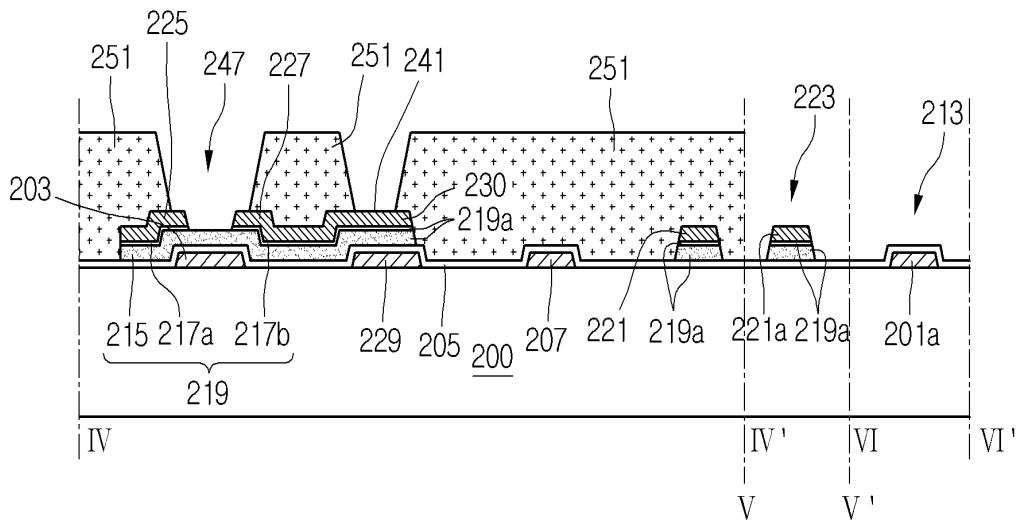
도면6b



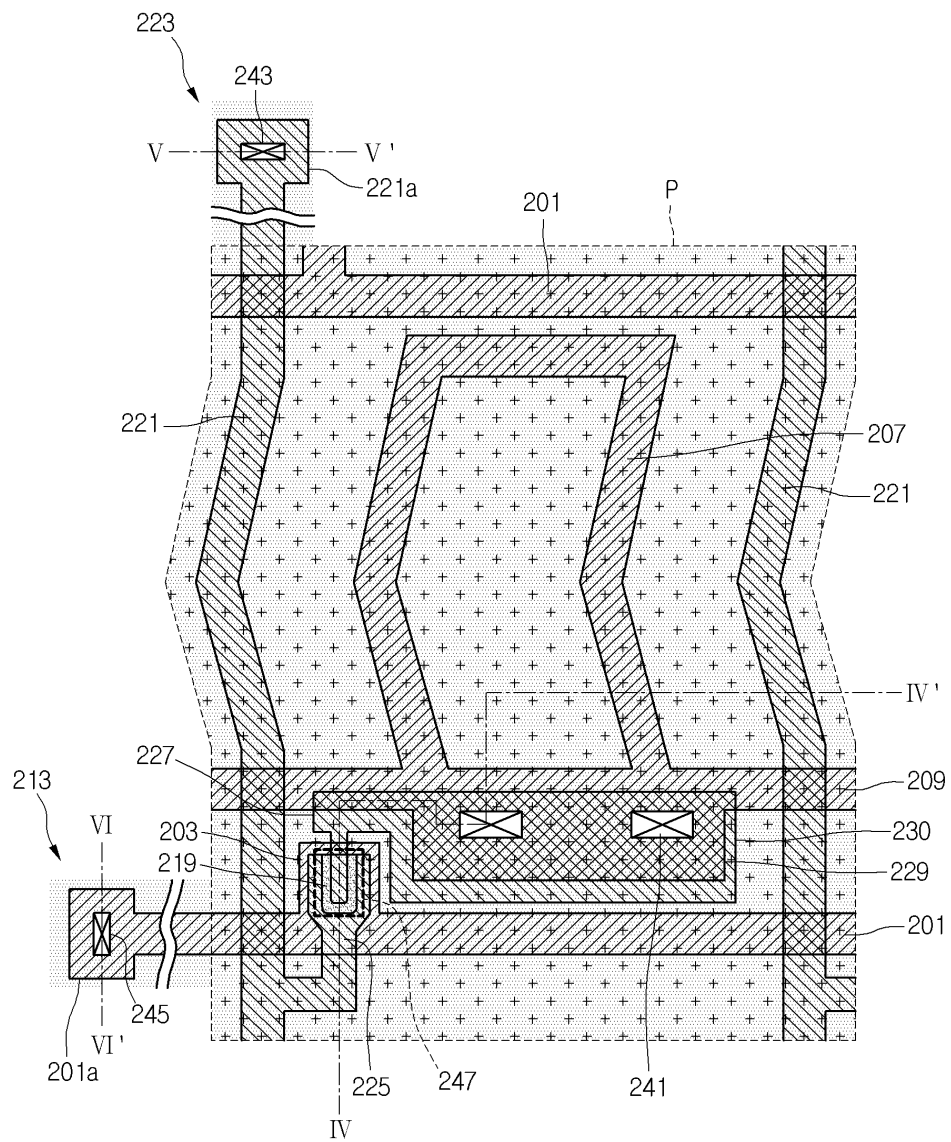
도면7a



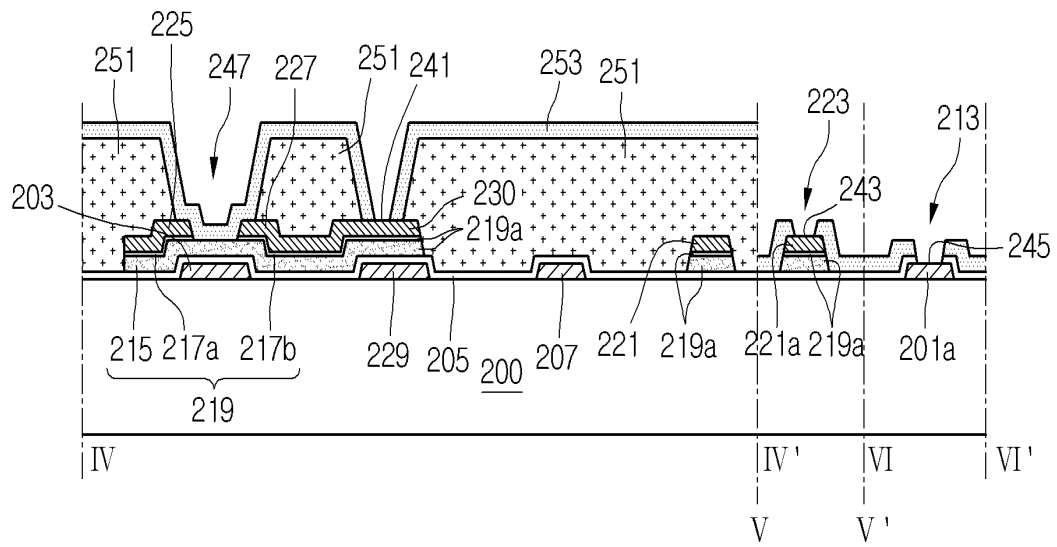
도면7b



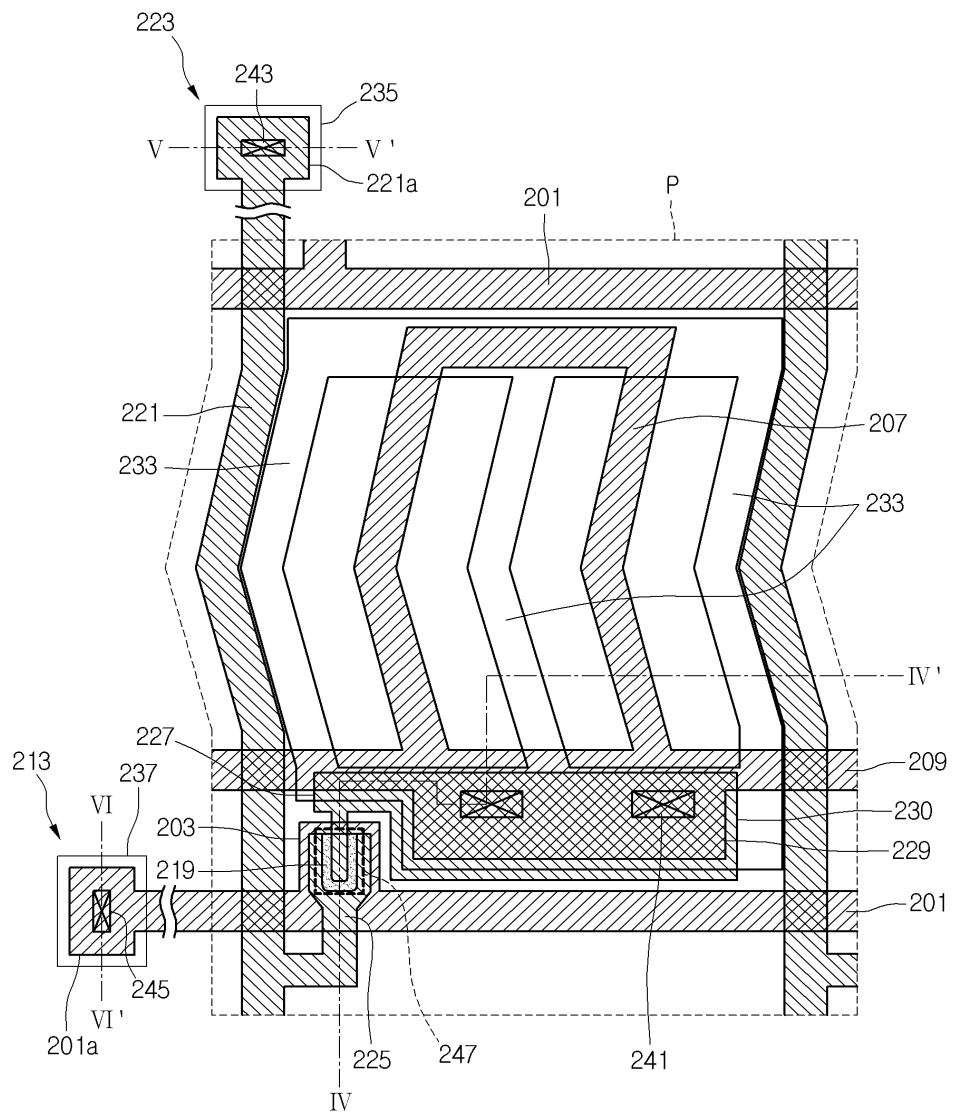
도면8a



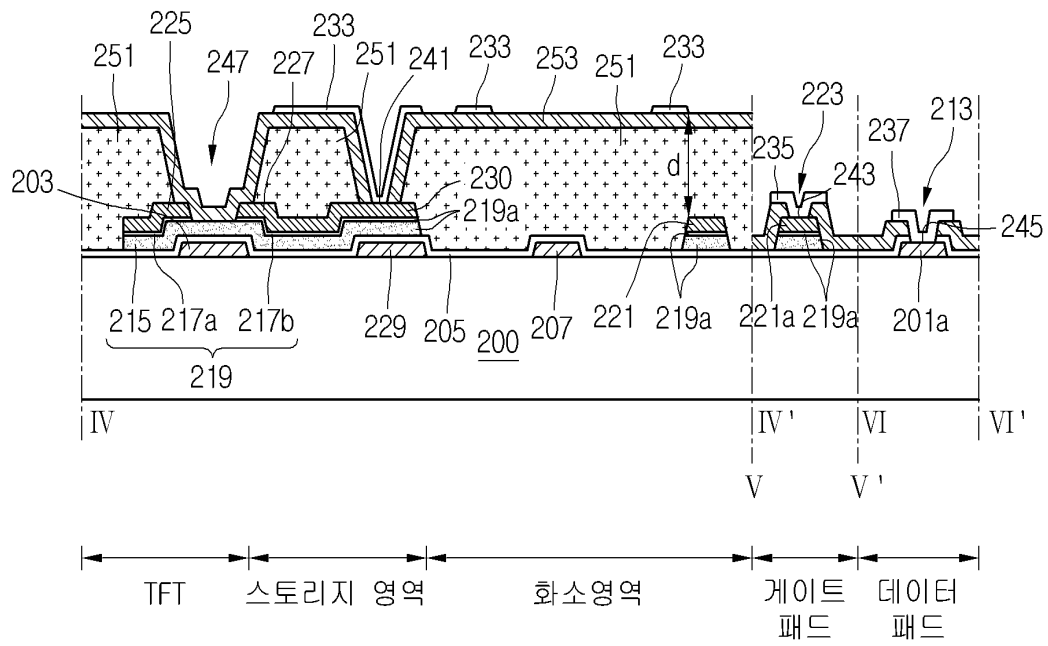
도면8b



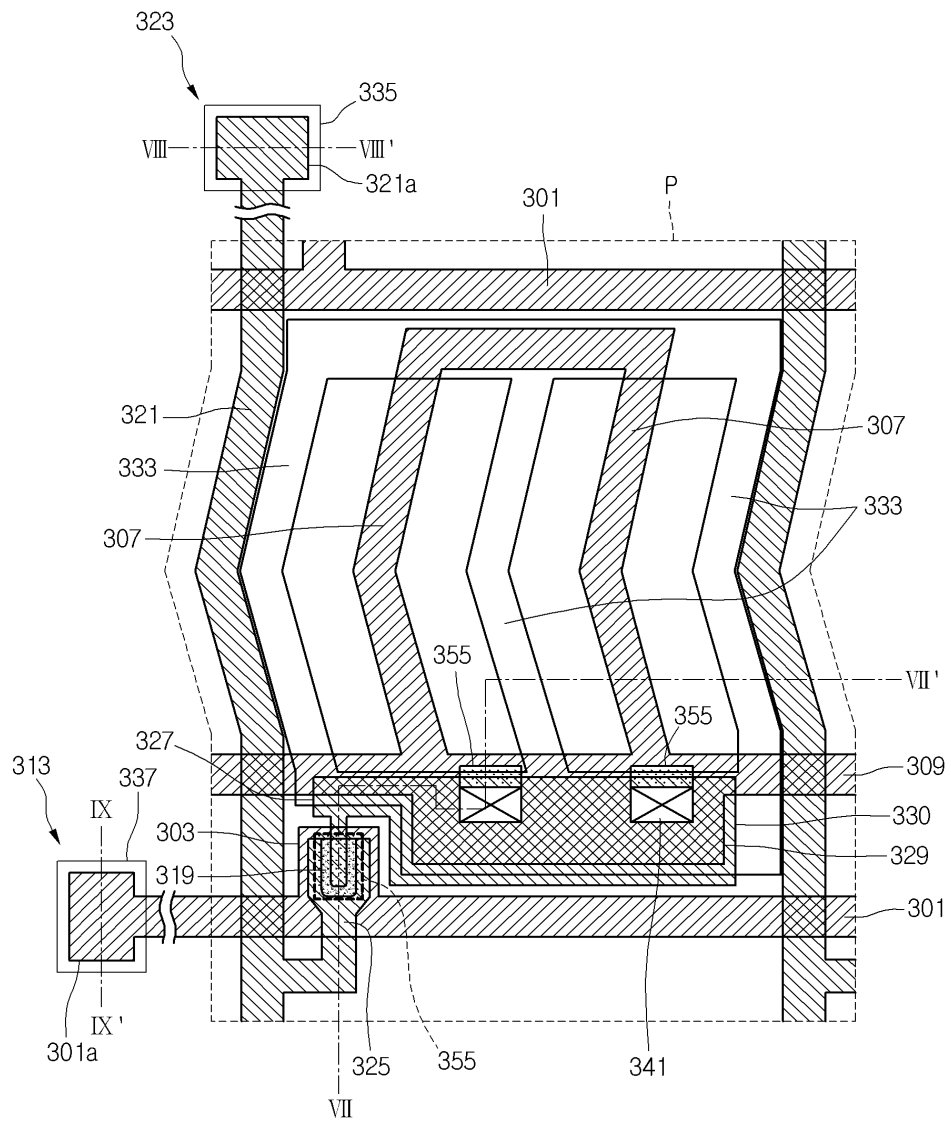
도면9a



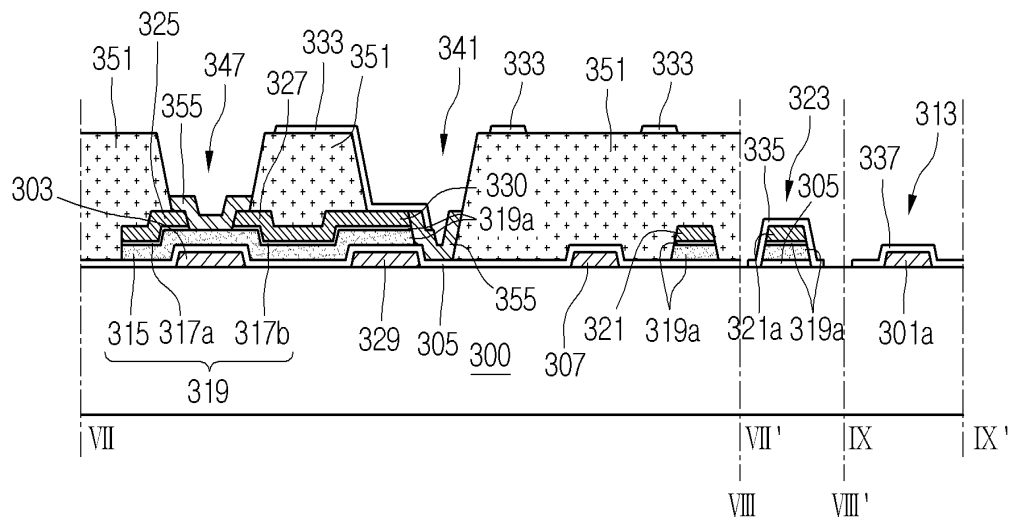
도면9b



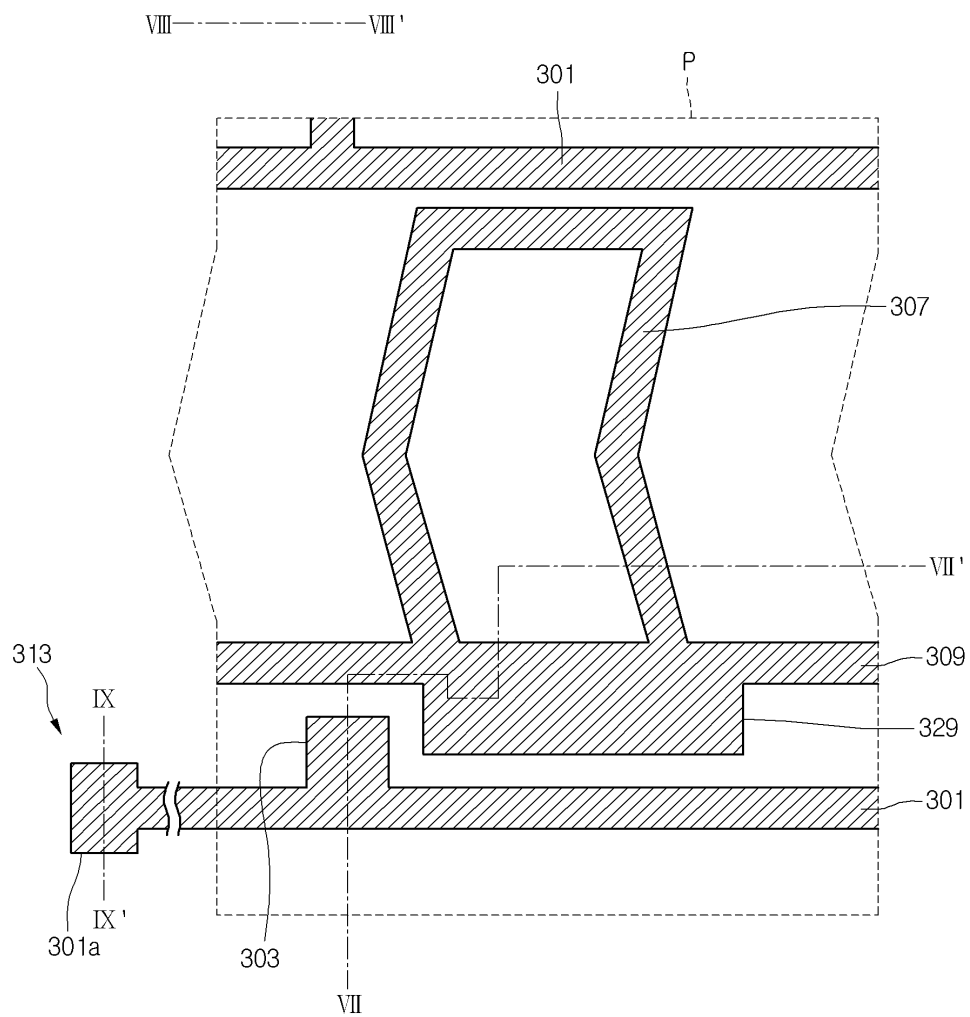
도면10



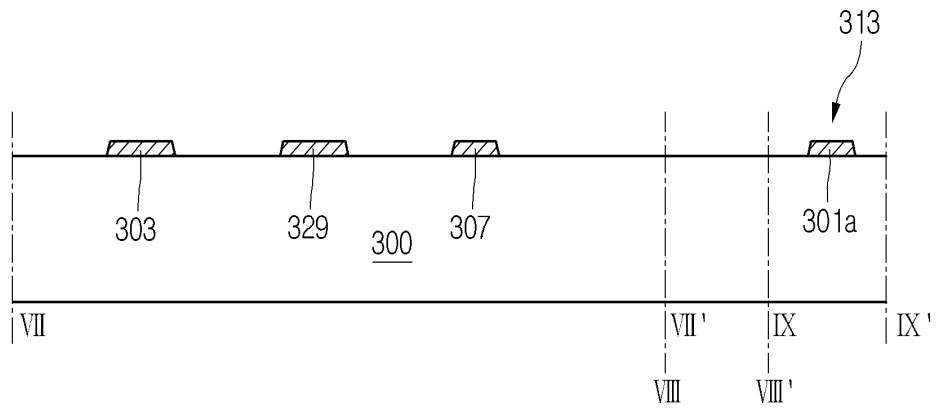
도면11



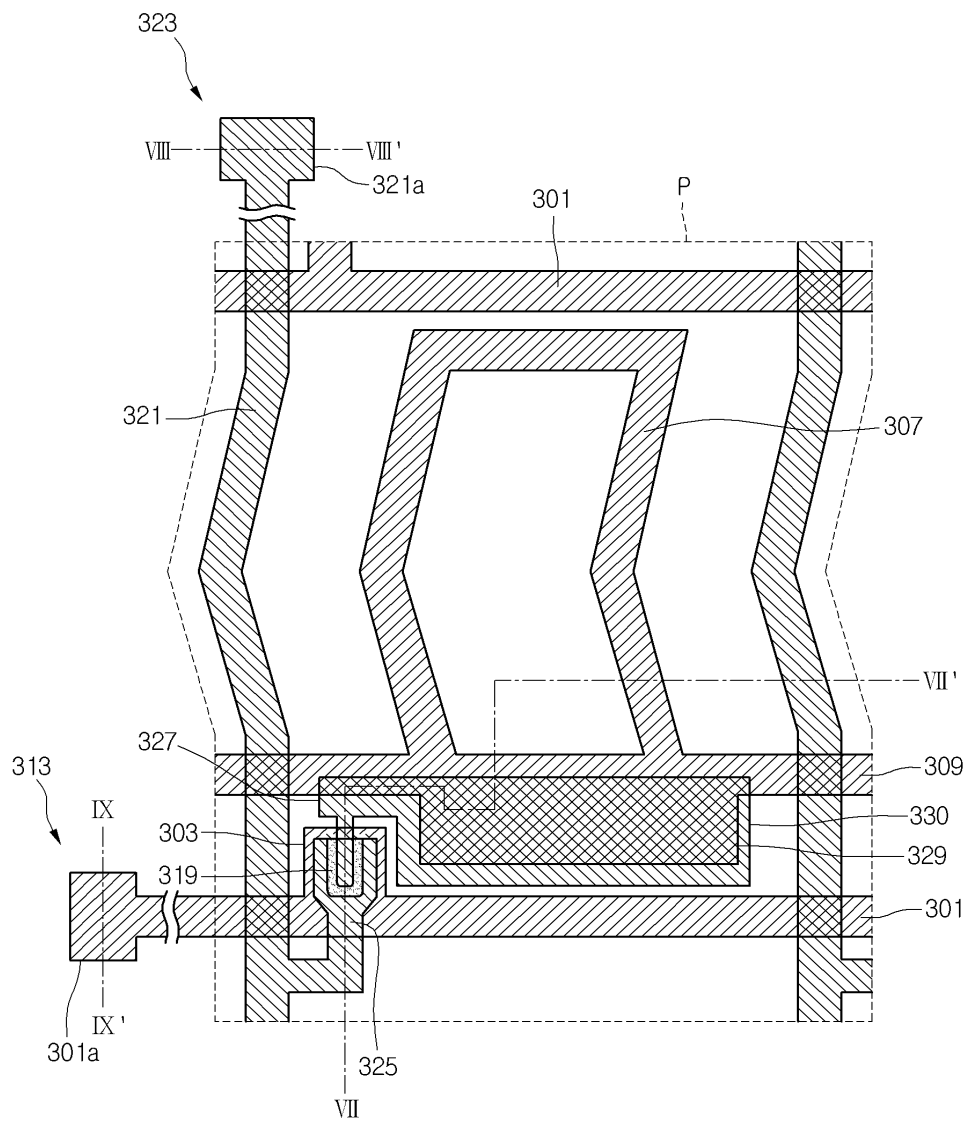
도면12a



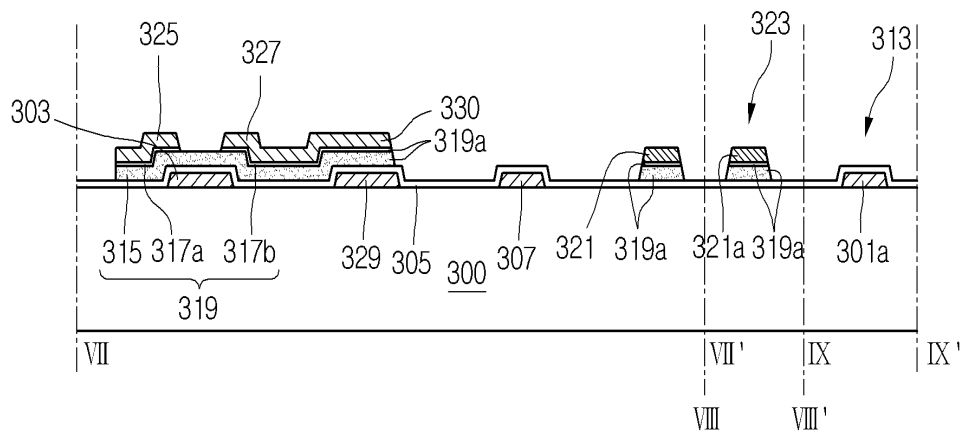
도면12b



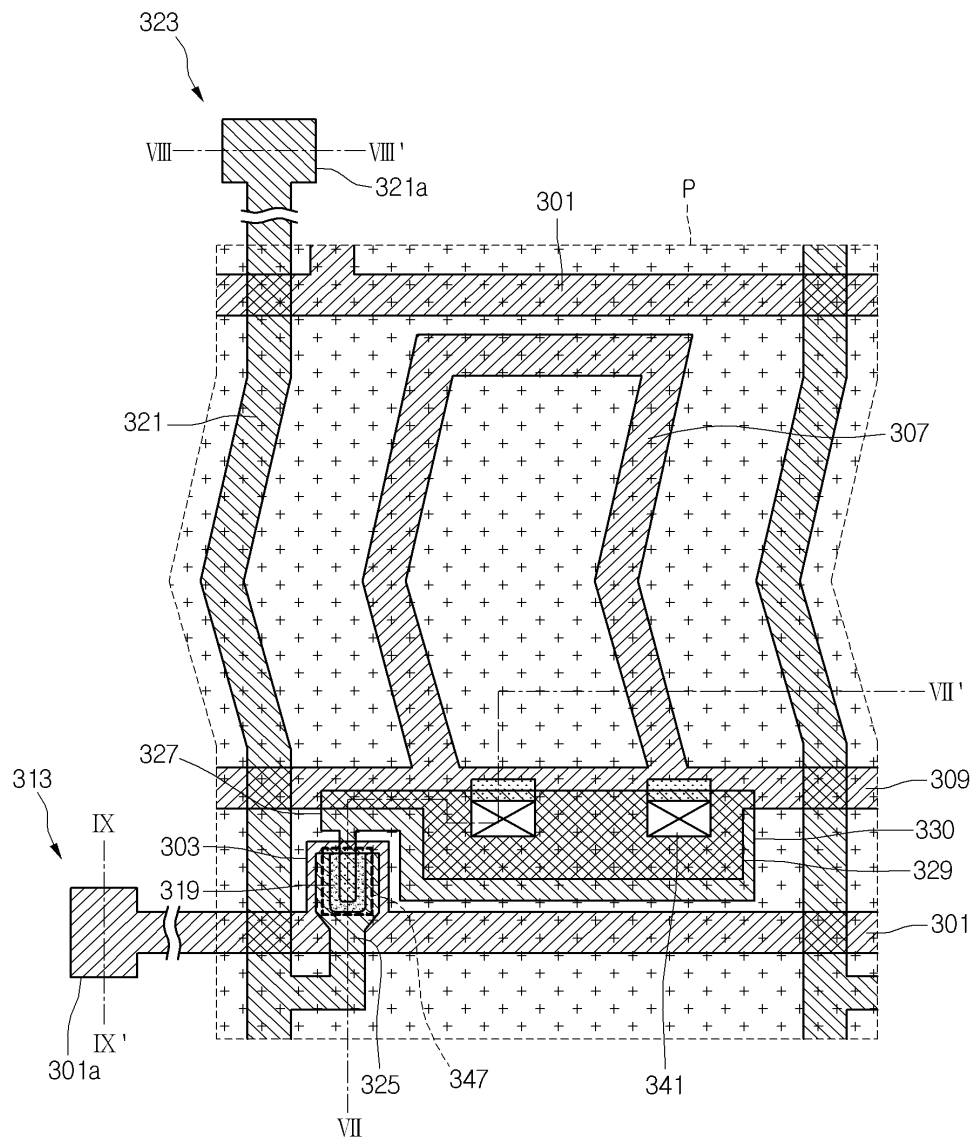
도면13a



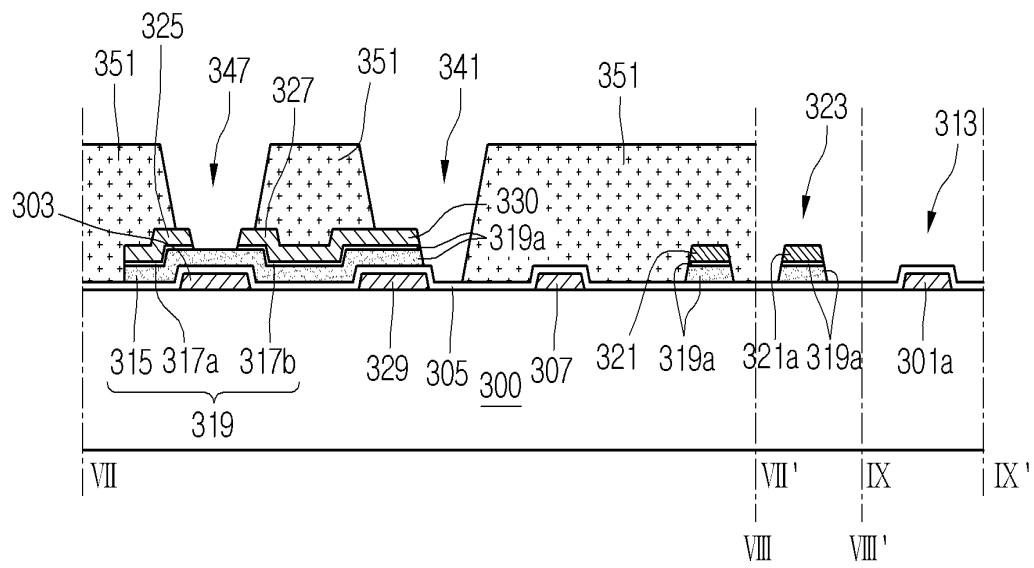
도면13b



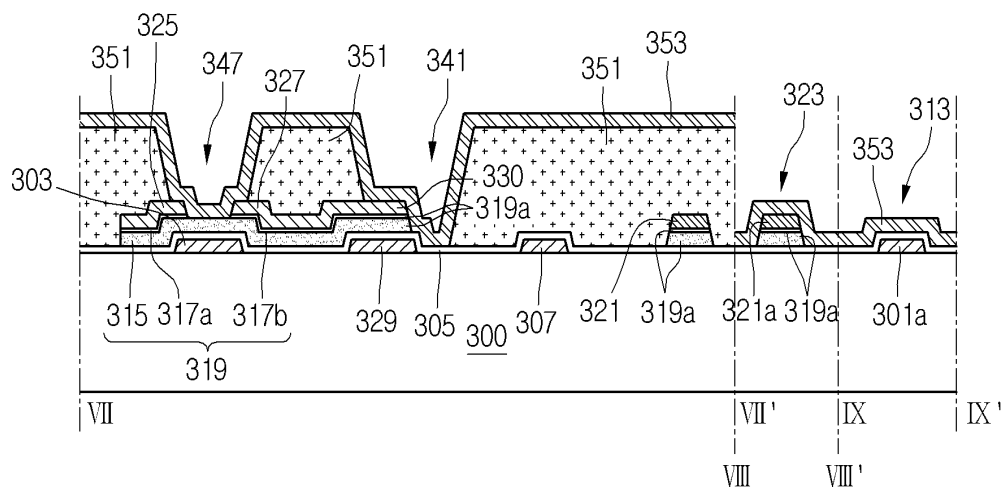
도면14a



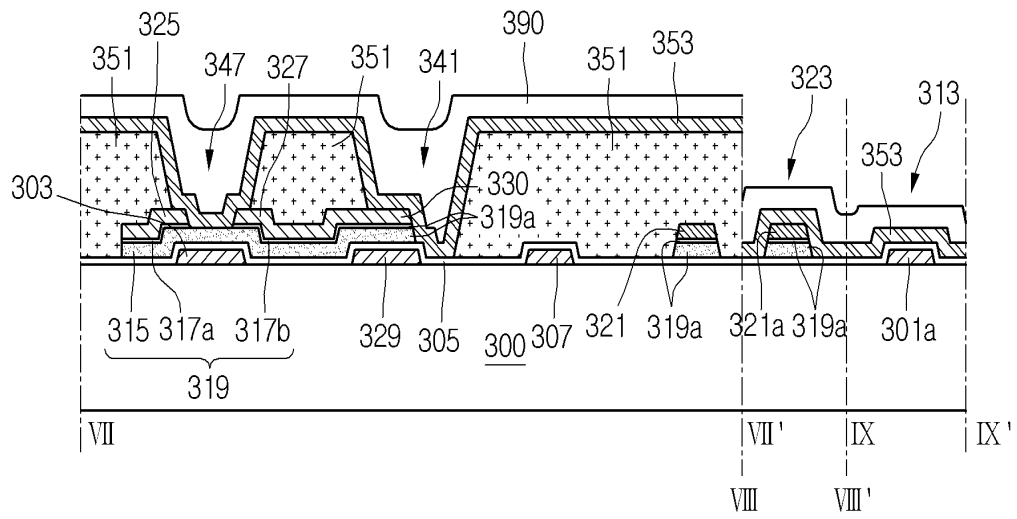
도면14b



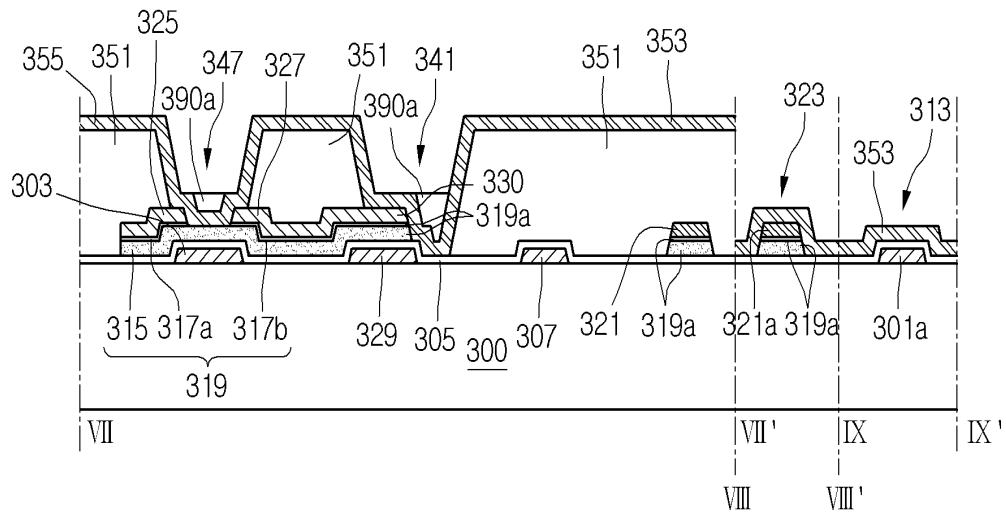
도면14c



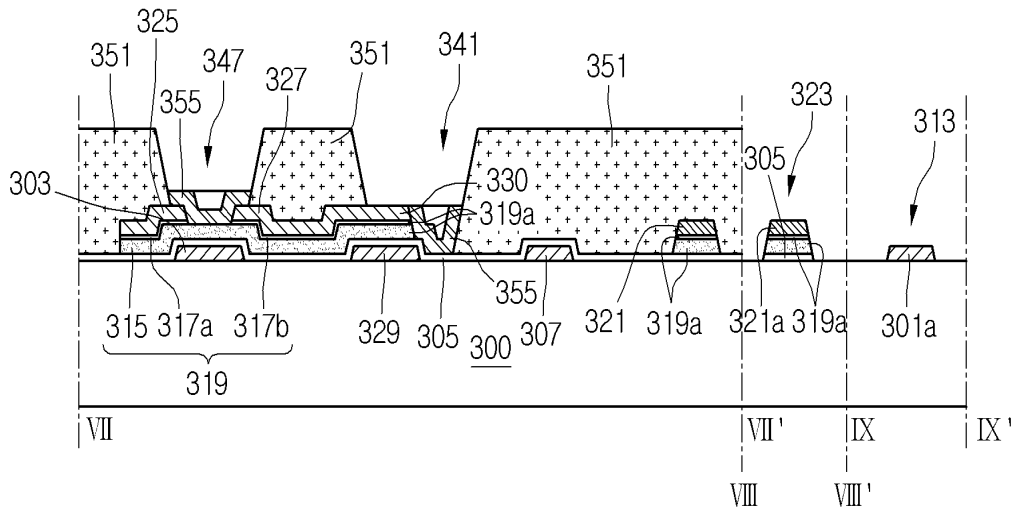
도면14d



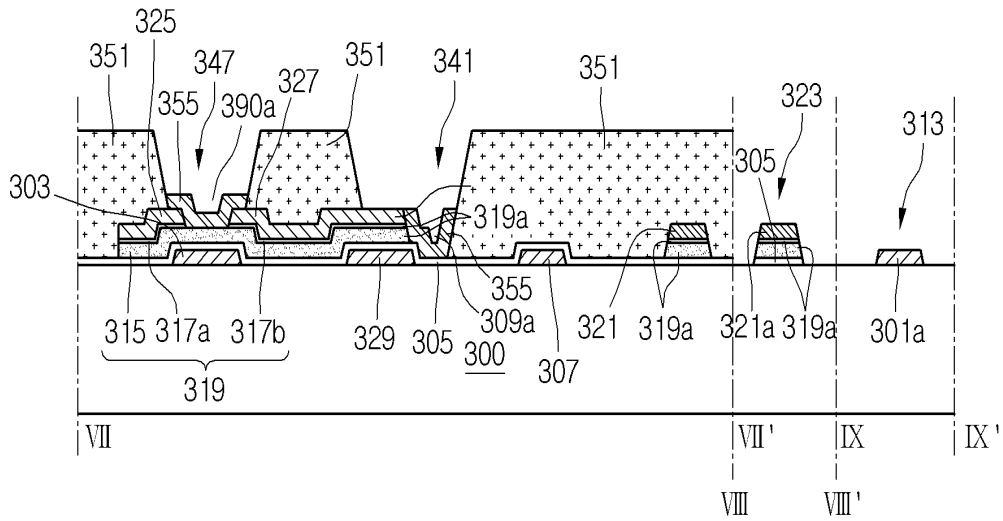
도면14e



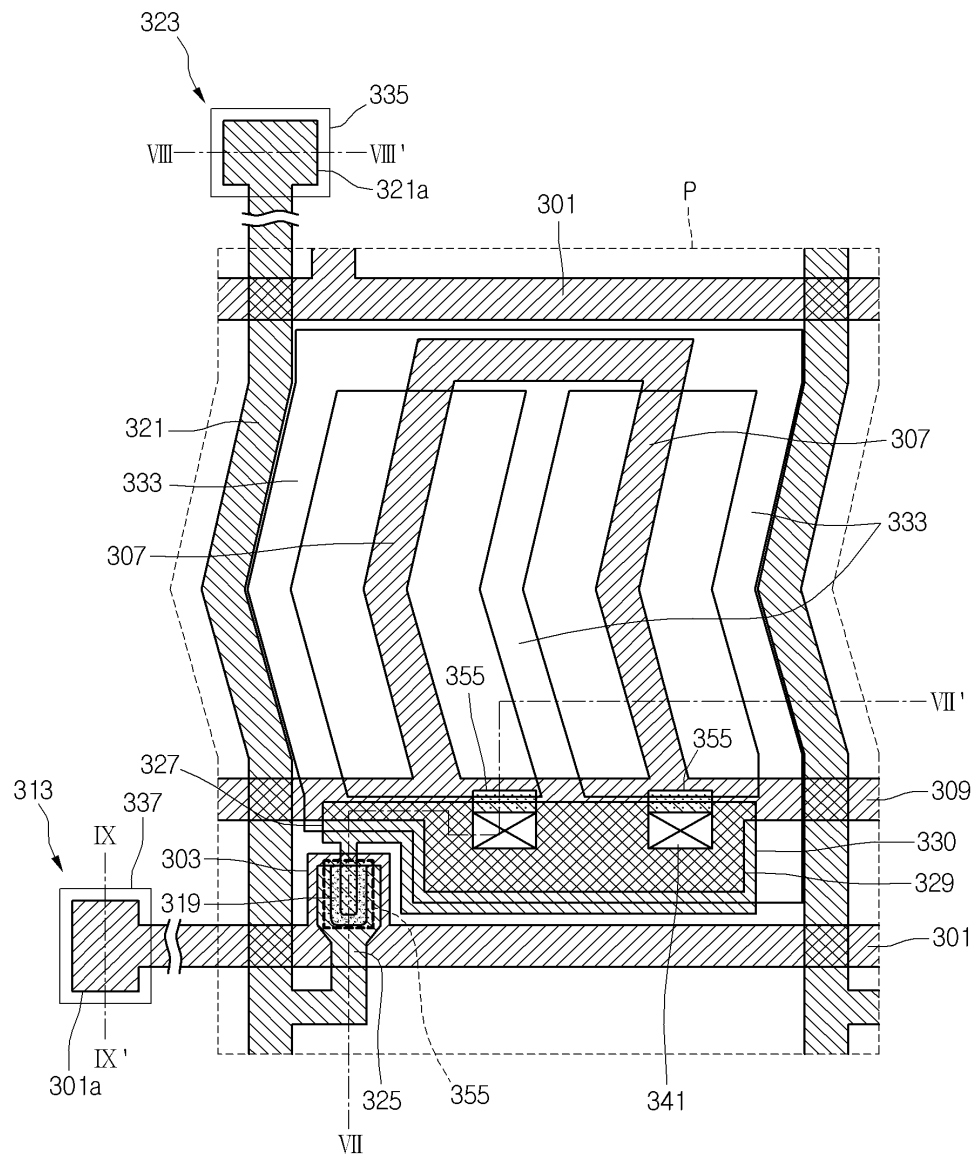
도면14f



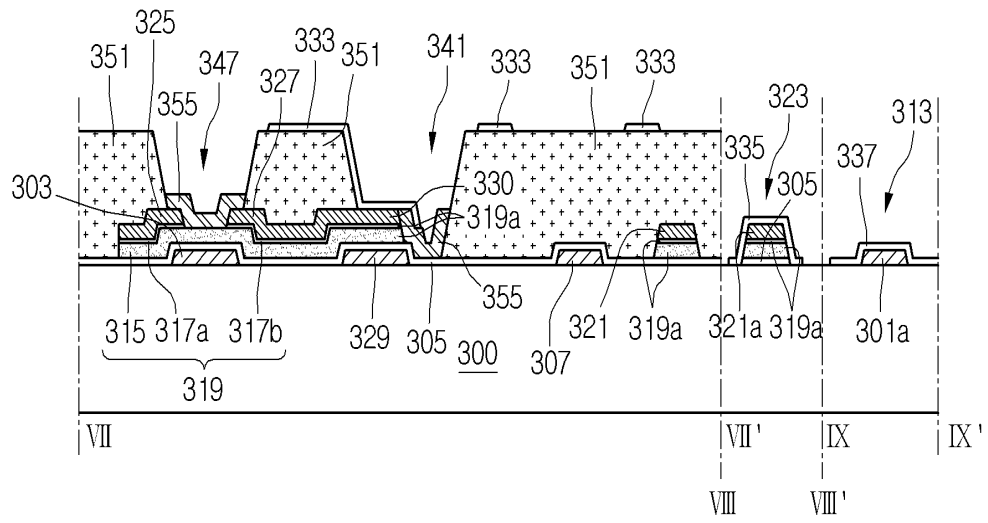
도면14g



도면15a



도면15b



专利名称(译)	标题：液晶显示装置及其制造方法		
公开(公告)号	KR101347014B1	公开(公告)日	2014-01-07
申请号	KR1020060119506	申请日	2006-11-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	OH JAE YOUNG		
发明人	OH, JAE YOUNG		
IPC分类号	G02F1/1343 G02F G02F1/136		
CPC分类号	G02F1/133345 G02F1/1343 G02F1/136 G02F2001/13625 G02F2201/50		
其他公开文献	KR1020080049200A		
外部链接	Espacenet		

摘要(译)

提供一种液晶显示装置及其制造方法，以通过放置在第一电极之间的第一保护层获得足够的分离距离，以减小寄生电容，增加开口率并降低功耗。液晶显示装置包括栅极布线（201），栅极电极（203），数据布线（221），半导体层（219），源极电极，漏极电极，第一和第二保护层，以及第一电极（233）。半导体层在栅极电极上具有沟道区。漏电极与源电极分离以暴露沟道区域。第一保护层具有通道开口部分（247）。第二保护层通过通道开口部分覆盖通道区域。第一电极与漏电极连接。公共布线（209）形成在与栅极布线相同的方向上。交替地形成第一电极和第二电极（207）。

