



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년01월28일
(11) 등록번호 10-0880223
(24) 등록일자 2009년01월16일

(51) Int. Cl.⁹

G09G 3/36 (2006.01) G09G 3/20 (2006.01)
G02F 1/133 (2006.01) H03K 19/00 (2006.01)

(21) 출원번호 10-2007-0089154

(22) 출원일자 2007년09월03일

심사청구일자 2007년09월03일

(56) 선행기술조사문헌

KR1020070070818 A

KR1020060124432 A

KR1020040017157 A

(73) 특허권자

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

박만규

서울 은평구 수색동 16-2번지 수색아파트 201호

오승철

서울 성북구 안암동3가 대광빌라 4동 204호

조순동

경상북도 구미시 도량동 112번지 한빛타운

106/1403

(74) 대리인

김용인, 박영복

전체 청구항 수 : 총 12 항

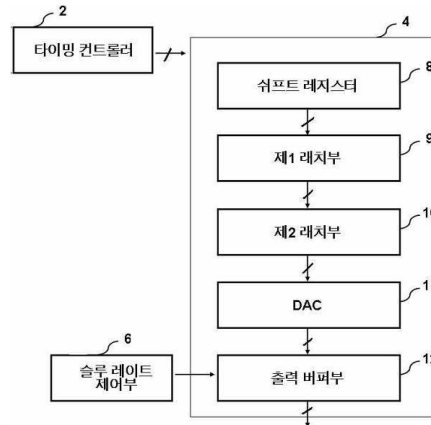
심사관 : 이성현

(54) 액정 표시 장치의 데이터 구동 장치 및 방법

(57) 요약

본 발명은 데이터 드라이버의 피크 전류를 감소시키기 위하여, 데이터 출력 신호의 슬루 레이트를 다르게 제어하여 데이터 드라이버의 출력 타이밍을 분산시킨다. 이에 따라, 데이터 드라이버의 피크 전류가 분산되면서 감소하게 되므로 피크 전류로 인한 EMI 노이즈 및 소비 전력을 감소시키고, 액정 표시 장치를 안정적으로 구동할 수 있다.

대표도 - 도2



특허청구의 범위

청구항 1

데이터 라인들을 다수의 데이터 블록으로 구분하고, 상기 데이터 라인들로 출력되는 데이터 신호의 슬루 레이트를 상기 데이터 블록 별로 다르게 설정하는 슬루 레이트 제어부와;

상기 데이터 블록 별로 다른 슬루 레이트에 응답하여 상기 데이터 신호의 출력 타이밍을 분산시키는 데이터 드라이버를 구비하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 2

청구항 1에 있어서,

상기 데이터 드라이버는 상기 데이터 라인과 각각 접속된 출력버퍼와,

다수의 바이어스 전압을 생성하여 공급하는 바이어스 전압 공급부를 포함하고,

상기 슬루 레이트 제어부는 상기 데이터 블록 별로 상기 출력 버퍼에 공급되는 바이어스 전압을 서로 다르게 선택하여 상기 슬루 레이트를 서로 다르게 설정하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 3

청구항 1에 있어서,

상기 데이터 드라이버는 상기 데이터 라인과 각각 접속된 출력버퍼를 포함하고,

상기 슬루 레이트 제어부는 상기 출력버퍼의 크기를 제어하여 상기 슬루 레이트를 서로 다르게 설정하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 4

청구항 3에 있어서,

상기 출력버퍼는 상기 데이터 라인과 접속된 제1 및 제2 출력부와,

상기 슬루 레이트 제어부의 제어에 응답하여 상기 제1 출력부에 상기 제2 출력부를 선택적으로 병렬 접속시켜서 상기 출력버퍼의 크기를 조절하는 스위치부를 포함하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 5

청구항 1에 있어서,

상기 데이터 드라이버 각각의 출력 라인과 상기 데이터 라인 사이에 병렬 접속된 다수의 출력 스위치를 포함하고,

상기 슬루 레이트 제어부는 각 데이터 라인과 병렬 접속되어서 턴-온된 출력 스위치의 수를 조절하여 상기 슬루 레이트를 서로 다르게 설정하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 6

청구항 2, 3, 5 중 어느 한 청구항에 있어서,

상기 슬루 레이트 제어부는 상기 데이터 신호의 슬루 레이트를 일정 주기마다 가변시키는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 7

청구항 6에 있어서,

상기 슬루 레이트 제어부는 한 프레임 주기를 갖는 게이트 스타트 펄스와, 각 수평기간 마다 극성 반전되는 극성 제어 신호 중 어느 하나를 분주시킨 분주 신호를 이용하여 상기 일정 주기마다 상기 슬루 레이트를 가변시키

는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 8

청구항 1에 있어서,

상기 슬루 레이트 제어부는 정극성 데이터 신호와 부극성 데이터 신호의 슬루 레이트를 비대칭되게 설정하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 9

청구항 1에 있어서,

상기 슬루 레이트 제어부는 오드 데이터 라인과 이븐 데이터 라인의 슬루 레이트를 서로 다르게 설정하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 장치.

청구항 10

데이터 라인들을 다수의 데이터 블록으로 구분하는 단계와,

상기 데이터 라인들로 출력되는 데이터 신호의 슬루 레이트를 상기 데이터 블록 별로 다르게 설정하여 상기 데이터 신호의 출력 타이밍을 분산시키는 단계를 포함하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 방법.

청구항 11

청구항 10에 있어서,

상기 데이터 신호의 슬루 레이트를 일정 주기마다 가변시키는 단계를 추가로 포함하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 방법.

청구항 12

청구항 10에 있어서,

상기 데이터 라인들에 공급되는 정극성 데이터 신호와 부극성 데이터 신호의 슬루 레이트를 비대칭되게 설정하는 것을 특징으로 하는 액정 표시 장치의 데이터 구동 방법.

명세서

발명의 상세한 설명

기술분야

<1> 본 발명은 액정 표시 장치에 관한 것으로, 특히 데이터 드라이버의 출력 피크 전류를 감소시킴으로써 전자기적 간섭 노이즈를 최소화할 수 있는 액정 표시 장치의 데이터 구동 장치 및 방법에 관한 것이다.

배경기술

- <2> 액정 표시 장치는 액정의 전기적 및 광학적 특성을 이용하여 영상을 표시한다. 액정은 굴절율, 유전율 등이 분자 장축 방향과 단축 방향에 따라 서로 다른 이방성 성질을 갖고 분자 배열과 광학적 성질을 쉽게 조절할 수 있다. 이를 이용한 액정 표시 장치는 전계의 크기에 따라 액정 분자들의 배열 방향을 가변시켜 광 투과율을 조절함으로써 영상을 표시한다.
- <3> 액정 표시 장치는 다수의 화소들이 매트릭스 형태로 배열된 액정 패널과, 액정 패널의 게이트 라인을 구동하는 게이트 드라이버와, 액정 패널의 데이터 라인을 구동하는 데이터 드라이버 등을 포함한다.
- <4> 액정 패널의 각 화소는 데이터 신호에 따라 광투과율을 조절하는 적, 녹, 청 서브화소의 조합으로 원하는 색을 구현한다. 각 서브화소는 게이트 라인 및 데이터 라인과 접속된 박막 트랜지스터, 박막 트랜지스터와 접속된 액정 커패시터를 구비한다. 액정 커패시터는 박막 트랜지스터를 통해 화소 전극에 공급된 데이터 신호와, 공통 전극에 공급된 공통 전압과의 차전압을 충전하고 충전된 전압에 따라 액정을 구동하여 광투과율을 조절한다.

- <5> 게이트 드라이버는 액정 패널의 게이트 라인들을 순차적으로 구동한다.
- <6> 데이터 드라이버는 게이트 라인들 각각이 구동될 때마다 디지털 데이터 신호를 아날로그 데이터 신호로 변환하여 액정 패널의 데이터 라인들로 공급한다. 이때, 데이터 드라이버는 도 1에 도시된 바와 같이 소스 출력 이네이블 신호에 응답하여 한 수평 라인에 해당하는 데이터 신호들(Vout)을 동시 출력한다. 종래의 데이터 드라이버에서 출력되는 데이터 신호들(Vout)은 일정한 슬루 레이트를 갖는다. 데이터 신호들(Vout)의 동시 출력으로 인하여, 데이터 드라이버의 출력 타이밍에서 출력 전류(Iout)가 급격히 상승하는 피크 전류가 발생한다.
- <7> 데이터 드라이버의 높은 피크 전류로 인하여 종래의 액정 표시 장치에서는 전자기적 간섭(Electromagnetic Interference; 이하 EMI) 노이즈가 발생하는 문제점이 있다. 액정 표시 장치가 대형화되면서 데이터 드라이버의 출력 채널 및 로드가 증가하고, 이에 따라 데이터 드라이버의 피크 전류가 더욱 증가하여 EMI 노이즈가 더욱 증가되는 문제점이 있다. 또한, 데이터 드라이버의 높은 피크 전류는 소비 전력을 증가시키고, 액정 패널에도 영향을 주어 게이트 라인 및 게이트 드라이버를 오동작시키는 원인이 되기도 한다.

발명의 내용

해결 하고자하는 과제

- <8> 따라서, 본 발명의 해결하고자 하는 과제는 데이터 드라이버의 피크 전류를 분산시켜서 EMI 노이즈 및 소비 전력을 감소시키고, 액정 표시 장치를 안정적으로 구동할 수 있는 액정 표시 장치의 데이터 구동 장치 및 방법을 제공하는 것이다.

과제 해결수단

- <9> 이를 위하여, 본 발명에 따른 액정 표시 장치의 데이터 구동 장치는 데이터 라인들을 다수의 데이터 블록으로 구분하고, 상기 데이터 라인들로 출력되는 데이터 신호의 슬루 레이트를 상기 데이터 블록 별로 다르게 설정하는 슬루 레이트 제어부와; 상기 데이터 블록 별로 다른 슬루 레이트에 응답하여 상기 데이터 신호의 출력 타이밍을 분산시키는 데이터 드라이버를 구비한다.
- <10> 상기 데이터 드라이버는 상기 데이터 라인과 각각 접속된 출력버퍼와, 다수의 바이어스 전압을 생성하여 공급하는 바이어스 전압 공급부를 포함하고, 상기 슬루 레이트 제어부는 상기 데이터 블록 별로 상기 출력 버퍼에 공급되는 바이어스 전압을 서로 다르게 선택하여 상기 슬루 레이트를 서로 다르게 설정한다.
- <11> 상기 데이터 드라이버는 상기 데이터 라인과 각각 접속된 출력버퍼를 포함하고, 상기 슬루 레이트 제어부는 상기 출력버퍼의 크기를 제어하여 상기 슬루 레이트를 서로 다르게 설정한다.
- <12> 상기 출력버퍼는 상기 데이터 라인과 접속된 제1 및 제2 출력부와, 상기 슬루 레이트 제어부의 제어에 응답하여 상기 제1 출력부에 상기 제2 출력부를 선택적으로 병렬 접속시켜서 상기 출력버퍼의 크기를 조절하는 스위치부를 포함한다.
- <13> 상기 데이터 드라이버는 출력 라인과 상기 데이터 라인 사이에 각각 접속된 출력 스위치를 포함하고, 상기 각 출력 스위치는 상기 각 데이터 라인과 병렬 접속된 다수의 스위치를 구비하고, 상기 슬루 레이트 제어부는 각 데이터 라인과 병렬 접속되어서 턴-온된 스위치의 수를 조절하여 상기 슬루 레이트를 서로 다르게 설정한다.
- <14> 상기 슬루 레이트 제어부는 상기 데이터 신호의 슬루 레이트를 일정 주기마다 가변시킨다. 이를 위하여, 상기 슬루 레이트 제어부는 한 프레임 주기를 갖는 게이트 스타트 펄스와, 각 수평기간 마다 극성 반전되는 극성 제어 신호 중 어느 하나를 분주시킨 분주 신호를 이용한다.
- <15> 상기 슬루 레이트 제어부는 정극성 데이터 신호와 부극성 데이터 신호의 슬루 레이트를 비대칭되게 설정한다.
- <16> 슬루 레이트 제어부는 오드 데이터 라인과 이븐 데이터 라인의 슬루 레이트를 서로 다르게 설정한다.
- <17> 본 발명의 다른 특징에 따른 액정 표시 장치의 데이터 구동 방법은 데이터 라인들을 다수의 데이터 블록으로 구분하는 단계와, 상기 데이터 라인들로 출력되는 데이터 신호의 슬루 레이트를 상기 데이터 블록 별로 다르게 설정하여 상기 데이터 신호의 출력 타이밍을 분산시키는 단계를 포함한다. 또한, 상기 데이터 신호의 슬루 레이트를 일정 주기마다 가변시키는 단계를 추가로 포함한다.

효과

<18> 본 발명에 따른 액정 표시 장치의 데이터 구동 장치 및 방법은 데이터 출력 신호의 슬루 레이트를 다르게 제어하여 출력 타이밍을 분산시킴으로써 데이터 드라이버의 피크 전류가 분산되면서 감소되게 한다. 이에 따라, 데이터 드라이버의 피크 전류로 인한 EMI와 소비 전력을 감소시킬 수 있고, 게이트 라인 및 게이트 드라이버의 오동작을 방지할 수 있다.

<19> 또한, 본 발명에 따른 액정 표시 장치의 데이터 구동 장치 및 방법은 일정한 주기로 슬루 레이트를 변경하여 슬루 레이트 편차를 보상함으로써 슬루 레이트 차이로 인한 데이터 충전량 편차를 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

<20> 상기 특징 외에 본 발명의 다른 특징 및 이점들은 첨부 도면을 참조한 본 발명의 바람직한 실시예에 대한 설명을 통하여 명백하게 드러나게 될 것이다.

<21> 도 2는 본 발명의 실시 예에 따른 액정 표시 장치의 데이터 구동 장치를 개략적으로 도시한 블록도이고, 도 3은 도 2에 도시된 데이터 구동 장치의 구동 파형도이다.

<22> 도 2에 도시된 액정 표시 장치의 데이터 구동 장치는 다수의 제어 신호들과 영상 데이터를 공급하는 타이밍 컨트롤러(2)와, 타이밍 컨트롤러(2)의 제어에 의해 액정 패널의 데이터 라인들(DL)을 구동하는 데이터 드라이버(4)와, 데이터 드라이버(4)의 출력 타이밍 분산을 위하여, 데이터 출력 신호들이 서로 다른 다수의 슬루 레이트를 갖도록 제어하는 슬루 레이트 제어부(6)를 구비한다. 여기서, 슬루 레이트 제어부(6)는 데이터 드라이버(4)에 내장될 수 있다.

<23> 타이밍 컨트롤러(2)는 외부로부터의 영상 데이터를 정렬하여 데이터 드라이버(4)로 공급한다. 또한, 타이밍 컨트롤러(2)는 외부로부터의 동기 신호, 예를 들면 데이터의 유효 구간을 알리는 데이터 이네이블 신호, 데이터의 전송 주파수를 결정하는 도트 클럭을 이용하여 데이터 드라이버(4)를 제어하는 다수의 데이터 제어 신호를 생성하여 공급하고, 이때 외부로부터의 수평 동기 신호와 수직 동기 신호를 더 이용하기도 한다. 다수의 데이터 제어 신호는 데이터 드라이버(4)의 데이터 출력기간을 제어하는 소스 출력 이네이블 신호(SOE), 데이터 샘플링의 시작을 지시하는 소스 스타트 펄스, 데이터의 샘플링 타이밍을 제어하는 소스 쉬프트 클럭, 데이터 전압의 극성을 제어하는 극성 제어 신호 등을 포함한다.

<24> 데이터 드라이버(4)는 쉬프트 레지스터(8), 제1 및 제2 래치부(9, 10), 디지털-아날로그 변환부(이하, DAC)(11), 출력버퍼부(12)를 포함한다. 데이터 드라이버(4)는 다수의 데이터 집적 회로로 구성되어 데이터 라인들(DL)을 분할 구동한다.

<25> 쉬프트 레지스터(8)는 한 수평기간에서 타이밍 컨트롤러(2)로부터의 소스 스타트 펄스를 소스 쉬프트 클럭에 따라 쉬프트시키면서 순차적인 샘플링 신호를 생성한다. 제1 래치부(9)는 쉬프트 레지스터(8)로부터의 샘플링 신호에 응답하여 타이밍 컨트롤러(2)로부터의 데이터를 순차적으로 래치한다. 제2 래치부(10)는 제1 래치부(9)에 순차적으로 래치된 한 수평 라인분의 데이터를 소스 출력 이네이블 신호의 라이징 타임에서 병렬 래치하여 DAC(11)로 공급한다. DAC(11)는 제2 래치부(10)로부터의 디지털 데이터를 아날로그 데이터 신호로 변환하여 출력한다.

<26> 출력 버퍼부(12)는 소스 출력 이네이블 신호(SOE)의 폴링 타임에 응답하여 DAC(11)로부터의 데이터 신호를 데이터 라인들(DL)로 출력한다. 데이터 라인들(DL)은 다수의 데이터 블록으로 분할되고, 출력 버퍼부(12)는 슬루 레이트 제어부(6)의 제어에 응답하여 데이터 블록 단위로 데이터 출력의 슬루 레이트를 서로 다르게 설정한다. 예를 들면, 슬루 레이트 제어부(6)는 데이터 집적 회로 별로 서로 다른 슬루 레이트를 갖게 하거나, 각 데이터 집적 회로 내에서 오드 데이터 라인 블록과 이븐 데이터 라인 블록이 서로 다른 슬루 레이트를 갖도록 출력 버퍼부(12)를 제어할 수 있다. 서로 다른 슬루 레이트에 의해, 데이터 출력(Vout) 타이밍이 분산되므로 출력 전류(Iout)의 피크치가 분산되면서 감소한다. 도 3을 참조하면, 각 데이터 집적 회로의 출력 전압들(Vout)이 A 슬루 레이트와 B 슬루 레이트로 분산되어서 공급되므로 출력 전류(Iout)의 피크치가 분산되면서 감소하였음을 알 수 있다. 이에 따라, 본 발명은 출력 전류(Iout)의 피크치로 인한 EMI 노이즈와 소비전력을 감소시키고 액정 패널의 오동작을 방지할 수 있다.

<27> 또한, 각 데이터 집적 회로에서 출력되는 출력 전압(Vout)의 슬루 레이트는 일정한 주기에 응답하여 가변할 수 있다. 도 4를 참조하면, 데이터 집적 회로에서 각 데이터 라인에 공급되는 출력 전압(Vout)의 슬루 레이트가, 각 수평기간마다 극성이 반전되는, 즉 2 수평 주기를 갖는 극성 제어 신호(POL)에 응답하여 A 슬루 레이트와 B 슬루 레이트를 교번하면서 가변될 수 있다. 각 데이터 라인 상에서 출력 전압(Vout)의 슬루 레이트가 고정되지

않고 일정 주기로 가변되므로 슬루 레이트의 편차를 보상하여 데이터 충전량 편차를 방지할 수 있다. 한편, 상기 출력 전압(Vout)에서 슬루 레이트는 도 4와 달리 다수의 수평 라인 단위로 가변하거나, 한 프레임 또는 다수의 프레임 단위로 가변할 수 있다.

- <28> 도 5는 도 2에 도시된 출력버퍼부(12)에 포함된 다수의 출력 버퍼들 중 하나의 출력 버퍼(BF)를 도시한 것이다.
- <29> 도 5에 도시된 출력 버퍼(BF)는 출력 전압이 반전 입력 단자로 피드백되면서 DAC(11)에서 비반전 단자로 공급된 입력 전압을 추종하는 출력 전압을 출력 스위치(SW)를 통해 데이터 라인(DL)으로 공급한다. 바이어스 전압 공급부(24)는 다수의 바이어스 전압을 생성하고, 다수의 바이어스 전압 중 적어도 하나를 선택하여 출력 버퍼(BF)로 공급한다.
- <30> 출력 전압의 슬루 레이트는 도 6에 도시된 바와 같이 출력 전압의 가변치(ΔV)에 대한 라이징 타임(Δt)의 비($\Delta V/\Delta t$)로 결정된다. 따라서, 슬루 레이트 제어부(6)는 바이어스 전압 공급부(24)로부터 출력 버퍼(BF)로 공급되는 바이어스 전압을 조절함으로써 슬루 레이트를 가변시킬 수 있다. 또한 슬루 레이트 제어부(6)는 출력 버퍼(BF)의 출력단 크기를 조절함으로써 슬루 레이트를 가변시키거나, 출력 스위치(SW)의 크기를 조절함으로써 슬루 레이트를 가변시킬 수 있다. 또한, 슬루 레이트 제어부(6)는 출력 버퍼(BF)의 바이어스 전압을 조절하는 방법, 출력 버퍼(BF)의 출력단 크기를 조절하는 방법, 출력 스위치(SW)의 크기를 조절하는 방법 중 적어도 하나를 이용하여 슬루 레이트를 다르게 설정할 수 있다. 또한, 슬루 레이트 제어부(6)는 정극성 출력 전압의 슬루 레이트와 부극성 출력 전압의 슬루 레이트를 비대칭으로 설정할 수 있다.
- <31> 먼저, 도 5를 참조하여 출력 스위치(SW)의 크기를 조절하여 슬루 레이트를 다르게 설정하는 방법, 즉 도 3과 같이 A 및 B 슬루 레이트를 설정하는 방법을 살펴본다. 출력 스위치(SW)의 크기 조절을 위하여 출력 스위치(SW)는 도 5와 같이 출력 버퍼(BF)와 데이터 라인(DL) 사이에 병렬 접속된 제1 및 제2 스위치(S1, S2)를 구비한다. 슬루 레이트 제어부(6)는 도 3에 도시된 A 슬루 레이트를 설정하고자 하는 경우 제1 및 제2 스위치(S1, S2) 모두 턴-온시켜서 데이터 라인(DL)으로 공급되는 출력 전류를 증가시키고, 상기 A 슬루 레이트 보다 작은 B 슬루 레이트를 설정하고자 하는 경우 제1 및 제2 스위치(S1, S2) 중 하나의 스위치만 턴-온시켜서 출력 전류를 감소시킨다. 그리고, 슬루 레이트 제어부(6)는 한 프레임 주기를 갖는 게이트 스타트 펄스(GSP) 또는 2 수평 주기를 갖는 극성 제어 신호(POL)를 이용하여 프레임 또는 수평라인 단위로 슬루 레이트를 가변시킬 수 있다. 또한, 상기 게이트 스타트 펄스(GSP) 또는 극성 제어 신호(POL)를 분주시킴으로써 다수의 프레임 또는 다수의 수평라인 단위로 슬루 레이트를 가변시킬 수 있다. 출력 스위치(SW)가 병렬 접속된 다수의 스위치를 구비하는 경우, 슬루 레이트 제어부(6)는 턴-온된 스위치의 수를 조절하여 슬루 레이트를 조절할 수 있다. 이때, 슬루 레이트는 턴-온된 스위치의 수가 많을 수록 증가한다.
- <32> 도 7은 본 발명의 다른 실시 예에 따른 바이어스 전압 제어로 슬루 레이트를 서로 다르게 조절하는 출력 버퍼부를 도시한 것이다.
- <33> 도 7에 도시된 바이어스 전압 공급부(24)는 서로 다른 바이어스 전압(Vref1, Vref2)을 생성하여 출력한다. 슬루 레이트 제어부(20)는 제1 출력버퍼(BF1)에 서로 다른 바이어스 전압(Vref1, Vref2)을 선택하여 공급하는 제1 및 제2 스위치(S1, S2)와, 제2 출력버퍼(BF2)에 상기 제1 및 제2 스위치(S1, S2)와 상반된 순서로 서로 다른 바이어스 전압(Vref1, Vref2)을 선택하여 공급하는 제3 및 제4 스위치(S3, S4)와, 상기 제1 내지 제4 스위치(S1~S4)를 제어하는 분주회로(30)를 구비한다.
- <34> 분주 회로(30)는 게이트 쉬프트 클럭(GSP) 또는 극성 제어 신호(POL)를 원하는 수로 분주된 분주 신호를 출력한다.
- <35> 제1 출력버퍼(BF1)에 병렬 접속된 제1 및 제2 스위치(S1, S2)는 PMOS 및 NMOS 트랜지스터로 각각 구현되고, 상기 분주 회로(30)의 분주 신호에 응답하여 일정 주기로 제1 바이어스 전압(Vref1)과 제2 바이어스 전압(Vref2)을 교번적으로 선택하여 제1 출력버퍼(BF)로 출력한다. 제1 바이어스 전압(Vref1)이 제2 바이어스 전압(Vref2)보다 크다고 가정하고, 제1 출력 버퍼(BF1)에 제1 스위치(S1)를 통해 제1 바이어스 전압(Vref1)이 공급되면 제1 출력 버퍼(BF1)는 도 3에 도시된 A 슬루 레이트를 갖는 출력 전압(Vout)을 출력하고, 제2 스위치(S2)를 통해 제2 바이어스 전압(Vref2)이 공급되는 B 슬루 레이트를 갖는 출력 전압(Vout)을 출력한다.
- <36> 제2 출력버퍼(BF2)에 병렬 접속된 제3 및 제4 스위치(S3, S4)는 상기 제1 및 제2 스위치(S1, S2)와 대칭된 NMOS 및 PMOS 트랜지스터로 각각 구현된다. 따라서, 제3 및 제4 스위치(S3, S4)는 상기 분주 회로(30)의 분주 신호에 응답하여 상기 제1 및 제2 스위치(S1, S2)와 상반되게 제1 바이어스 전압(Vref1)과 제2 바이어스 전압(Vref2)을 교번적으로 선택하여 제2 출력버퍼(BF2)로 출력한다. 따라서, 제1 출력버퍼(BF1)가 제1 바이어스 전압(Vref1)에

응답하여 A 슬루 레이트로 설정되면 제2 출력버퍼(BF2)는 제2 바이어스 전압(Vref2)에 응답하는 B 슬루 레이트로 설정되고, 제1 출력버퍼(BF1)가 제2 바이어스 전압(Vref2)에 응답하는 B 슬루 레이트로 설정되면 제2 출력버퍼(BF2)는 제1 바이어스 전압(Vref1)에 응답하여 A 슬루 레이트로 설정된다.

- <37> 이와 같이, 본 발명은 출력버퍼로 공급되는 바이어스 전압을 제어하여 슬루 레이트를 서로 다르게 설정하고, 그 슬루 레이트를 일정 주기마다 가변시킬 수 있다.
- <38> 도 8은 본 발명의 다른 실시 예에 따른 출력 버퍼의 출력단 크기의 제어로 슬루 레이트를 서로 다르게 조절하는 출력 버퍼를 도시한 것이다. 이하에서는 PMOS 트랜지스터는 PM으로, NMOS 트랜지스터는 NM으로 표기한다.
- <39> 도 8에 도시된 출력 버퍼는 입력단의 차동 증폭기(32)와, PM4 및 NM4로 구성된 제1 출력단(34)과, 분주 회로(30)에 의해 제어되는 스위치, 즉 PM6 및 PM7을 통해 제2 출력단(34)과 병렬 접속된 PM5 및 NM5로 구성된 제2 출력단(36)을 구비한다.
- <40> 차동 증폭기(32)는 NM1 및 NM2로 구성된 차동 입력단과, 제1 전원(VDD)과 제1 차동 입력단 사이에 접속된 PM1 및 PM2로 구성된 전류 미러와, 차동 입력단 NM1 및 NM2의 공통 소스 전극과 제2 전원(GND) 사이에 NM3을 포함한다. 여기서, NM3은 바이어스 전압(bias) 의해 일정 전류를 출력하는 정전류원 역할을 한다. 전류 미러는 차동 입력단의 차전압에 따라 제1 차동 증폭기의 출력 전류를 조절한다. 차동 입력단에서 NM2의 게이트 전극과 접속된 반전 입력단 Vin(-)에는 출력 버퍼의 출력단으로부터 피드백된 출력 전압(Vout)이 공급되고, NM1의 게이트 전극과 접속된 비반전 입력단 Vin(+)에는 입력 전압이 공급된다. 이에 따라 차동 증폭기(32)는 차동 입력단 NM1 및 NM2로 공급된 정극성의 입력 전압과 정극성의 출력 전압의 차전압을 증폭하고 증폭된 전류 신호를 제1 출력단(34)으로 공급하여 출력 전압(Vout)이 입력 전압(Vin)을 빠르게 추종하게 한다.
- <41> 입력 전압이 상승될 때 제1 차동 입력단에서 NM1의 드레인 전류는 증가되며, NM2의 드레인 전류가 감소되므로 제1 차동 증폭기의 출력 전압(PM2의 드레인 전압)이 감소되어 출력 전압(Vout)은 PM4의 충전 동작으로 증가한다. 그리고 출력 전압(Vout)이 입력 전압(Vin)에 수렴하면 NM2의 드레인 전류는 증가하고 NM1의 드레인 전류가 감소되므로 제1 차동 증폭기(32)의 출력 전압이 증가하여 PM4은 충전 동작을 멈추게 된다.
- <42> 분주 회로(30)는 게이트 쉬프트 클럭(GSP) 또는 극성 제어 신호(POL)를 원하는 수로 분주된 분주 신호를 출력한다.
- <43> 제1 및 제2 출력단(34, 36) 사이에 접속된 스위치 PM6 및 PM7은, 분주 회로(30)의 분주 신호에 응답하여 제2 출력단(36)이 제1 출력단(34)에 병렬 접속되게 한다. 제2 출력단(36)이 제1 출력단(34)과 병렬 접속되면 출력 전류가 증가하므로 출력 전압(Vout)은 도 3에 도시된 A 슬루 레이트를 갖고 출력된다. 반면에, 제2 출력단(36)이 제2 출력단(34)과 병렬 접속되지 않으면 출력 전류가 감소하여 출력 전압(Vout)은 도 3에 도시된 B 슬루 레이트를 갖고 출력된다. 그리고, 분주 회로(30)의 제어에 응답하여 출력 버퍼의 슬루 레이트는 일정 주기로 가변한다.
- <44> 이와 같이, 본 발명은 출력버퍼의 출력단 크기를 제어하여 슬루 레이트를 서로 다르게 설정하고, 그 슬루 레이트를 일정 주기마다 가변시킬 수 있다.
- <45> 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여 져야만 할 것이다.

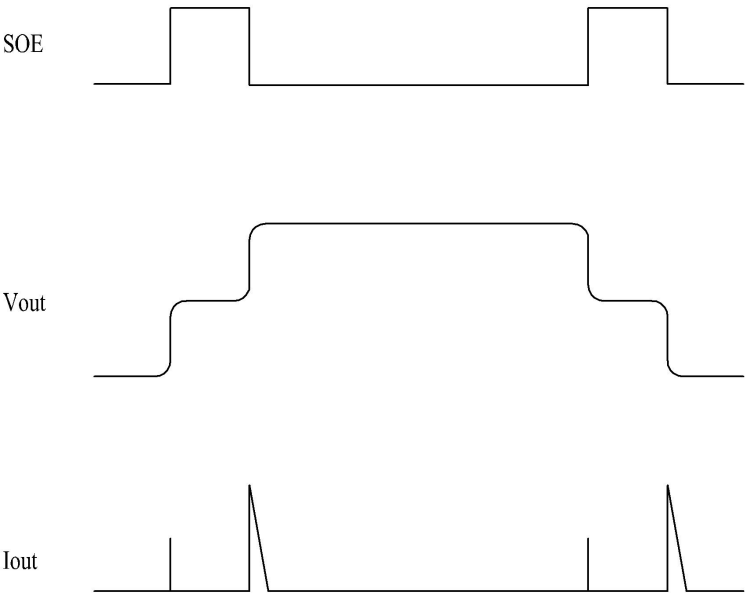
도면의 간단한 설명

- <46> 도 1의 종래 액정 표시 장치의 데이터 구동 파형도이다.
- <47> 도 2는 본 발명의 실시 예에 따른 액정 표시 장치의 데이터 구동 장치를 개략적으로 도시한 블록도이다.
- <48> 도 3은 도 2에 도시된 데이터 구동 장치의 구동 파형도이다.
- <49> 도 4는 본 발명에 따라 슬루 레이트가 일정 주기로 가변되는 구동 파형도이다.
- <50> 도 5는 본 발명에 따른 슬루 레이트 제어를 위한 출력 버퍼부를 개략적으로 나타낸 것이다.
- <51> 도 6은 슬루 레이트 원리를 설명하기 위한 도면이다.
- <52> 도 7은 본 발명의 다른 실시 예에 따른 출력 버퍼부를 개략적으로 나타낸 것이다.

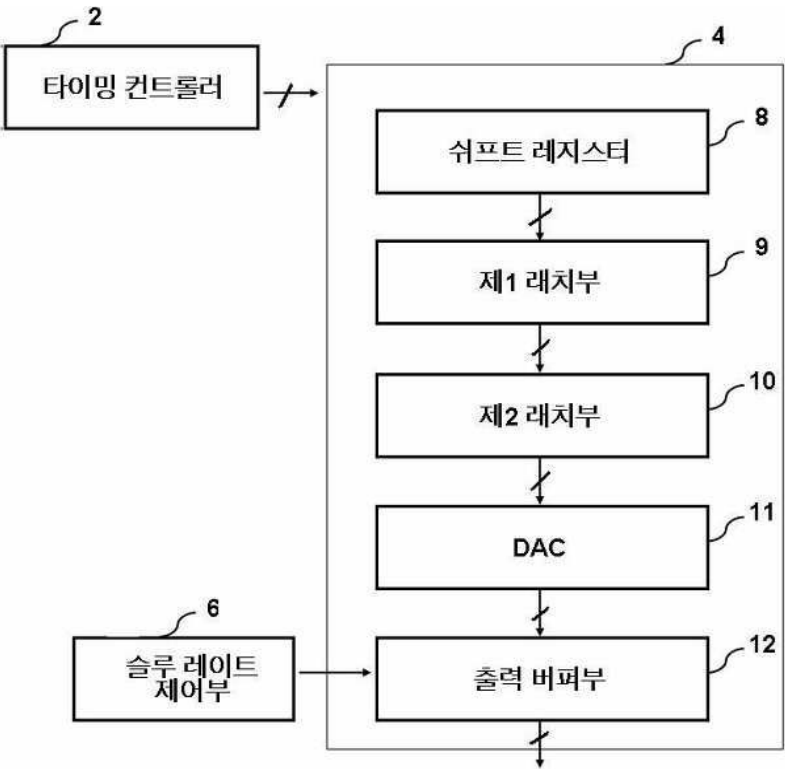
<53> 도 8은 본 발명의 또 다른 실시 예에 따른 출력 버퍼부를 개략적으로 나타낸 것이다.

도면

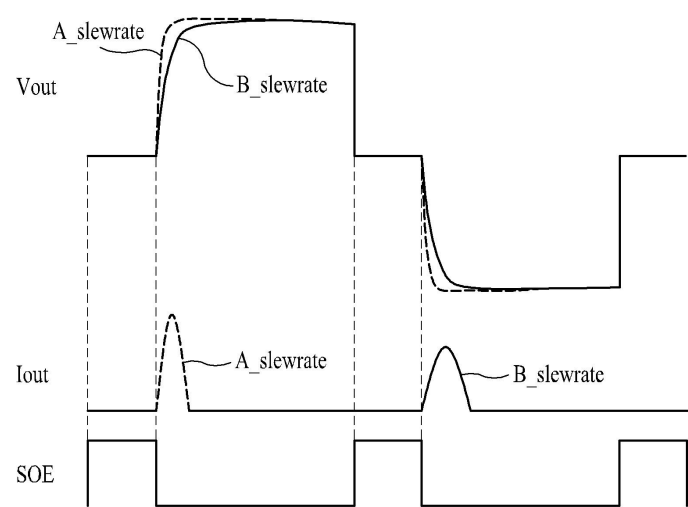
도면1



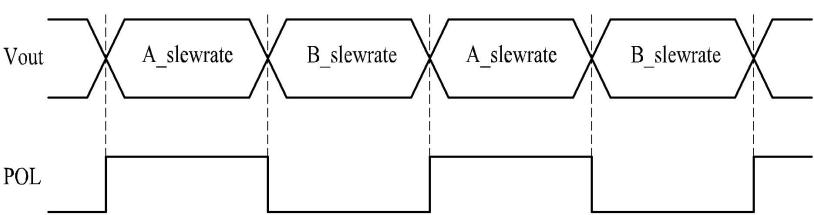
도면2



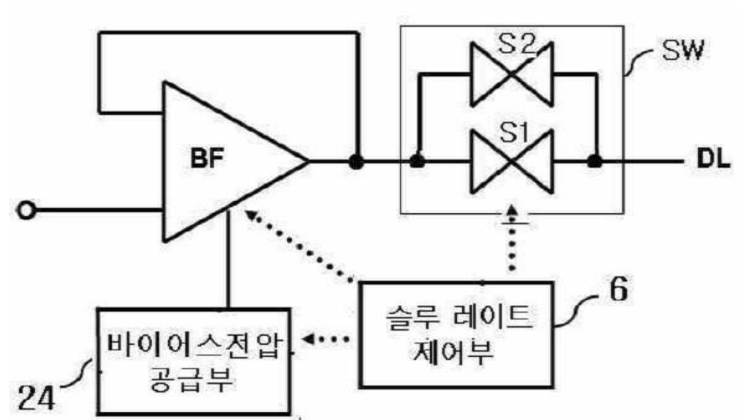
도면3



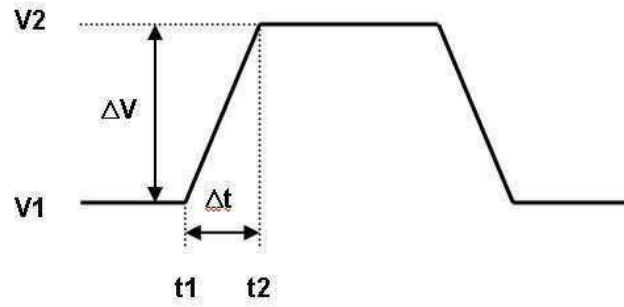
도면4



도면5

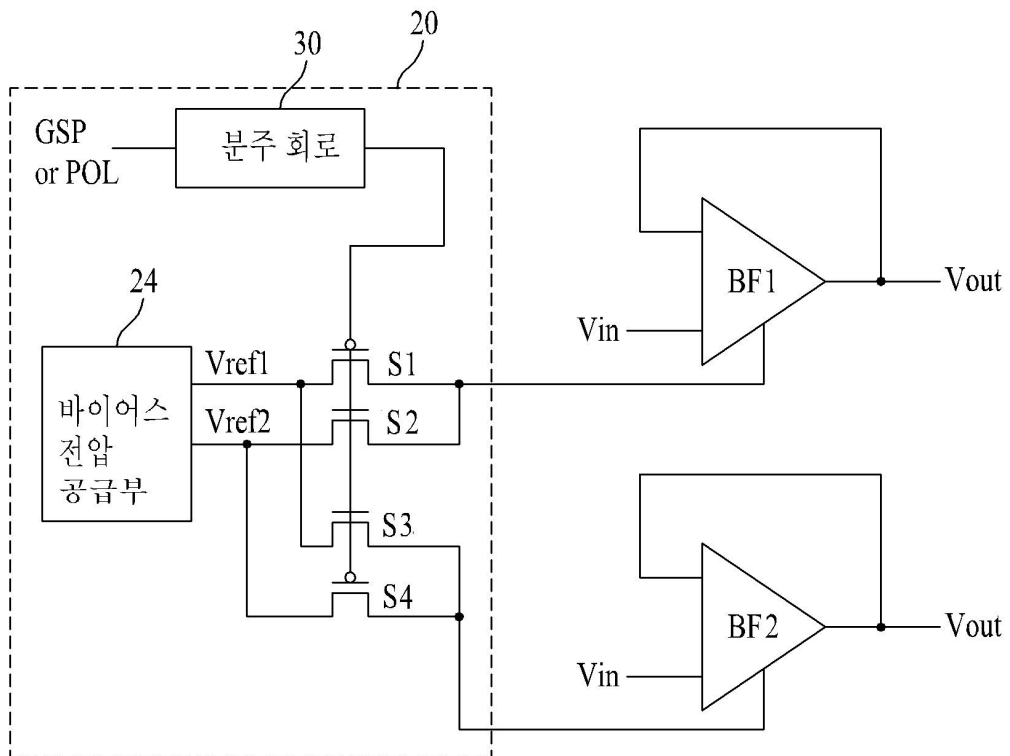


도면6

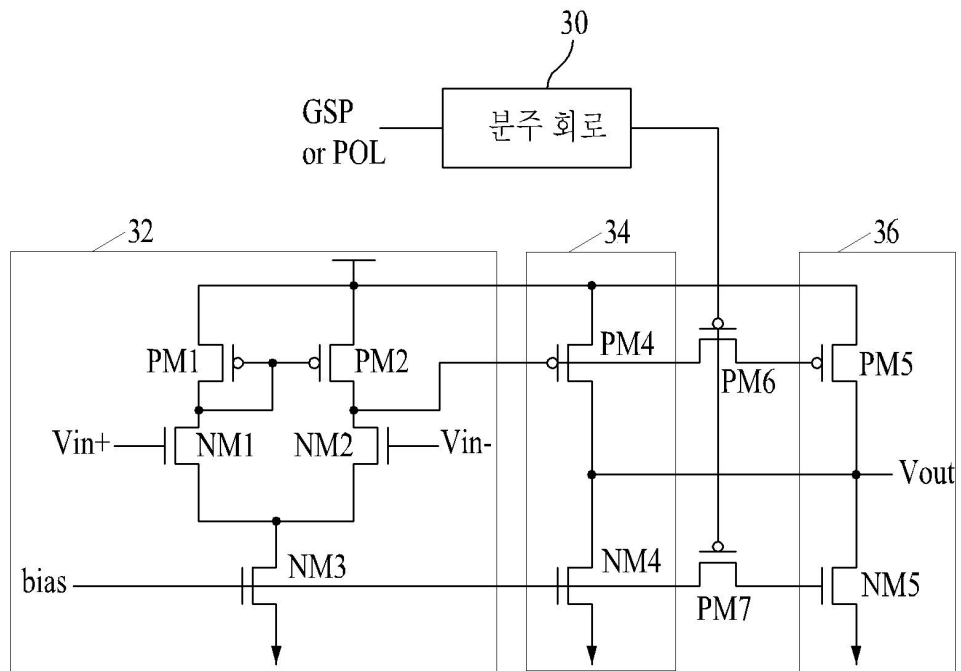


$$Slewrate = \frac{V_2 - V_1}{t_1 - t_2} = \frac{\Delta V}{\Delta t}$$

도면7



도면8



专利名称(译)	用于驱动液晶显示装置的装置和方法		
公开(公告)号	KR100880223B1	公开(公告)日	2009-01-28
申请号	KR1020070089154	申请日	2007-09-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	PARK MAN GYU 박만규 O SEUNG CHEOL 오승철 CHO SOON DONG 조순동		
发明人	박만규 오승철 조순동		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 H03K19/00		
代理人(译)	金勇 年轻的小公园		
外部链接	Espacenet		

摘要(译)

本发明通过不同地控制数据输出信号的转换速率来分配数据驱动器的输出定时，以便减小数据驱动器的峰值电流。因此，数据驱动器的峰值电流在分散的同时减小，从而降低了由于峰值电流引起的EMI噪声和功耗，并且可以稳定地驱动液晶显示装置。

