



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0001034  
(43) 공개일자 2009년01월08일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)  
G02F 1/133 (2006.01) G02F 1/13 (2006.01)

(21) 출원번호 10-2007-0065090

(22) 출원일자 2007년06월29일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울 영등포구 여의도동 20번지

(72) 발명자

임경문

경기 광명시 하안동 30 주공아파트 1014동 805호

(74) 대리인

김용인, 박영복

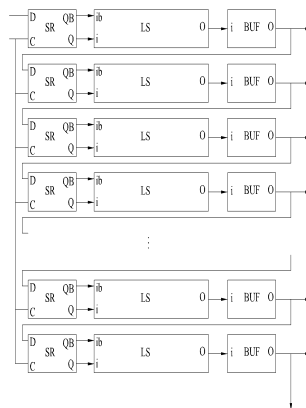
전체 청구항 수 : 총 7 항

(54) 게이트 드라이버, 이를 이용한 액정표시장치 및 액정표시장치의 게이트 드라이버의 테스트 방법

### (57) 요약

본 발명은 게이트 드라이버, 이를 이용한 액정표시장치 및 액정표시장치의 게이트 드라이버의 테스트 방법에 관한 발명으로, 특히 게이트 드라이버는 N개의 스테이지로 이루어진 게이트 드라이버에 있어서, 상기 각 스테이지에 쉬프트된 신호를 순차적으로 공급하는 쉬프트 레지스터, 상기 쉬프트 레지스터의 출력 신호를 받아 레벨을 변환하는 레벨 쉬프터, 및 상기 레벨 쉬프터의 출력 신호를 받아 버퍼링하여 게이트 라인으로 출력하는 버퍼부를 포함하여 구성되어 있고, 상기 각 스테이지의 버퍼부의 출력이 상기 다음 스테이지의 쉬프트 레지스터의 입력으로 공급되는 것을 특징으로 한다.

대표도 - 도4



## 특허청구의 범위

### 청구항 1

N개의 스테이지로 이루어진 게이트 드라이버에 있어서,  
 상기 각 스테이지에 쉬프트된 신호를 순차적으로 공급하는 쉬프트 레지스터;  
 상기 쉬프트 레지스터의 출력 신호를 받아 레벨을 변환하는 레벨 쉬프터; 및  
 상기 레벨 쉬프터의 출력 신호를 받아 버퍼링하여 게이트 라인으로 출력하는 버퍼부를 포함하여 구성되어 있고,  
 상기 각 스테이지의 버퍼부의 출력이 상기 다음 스테이지의 쉬프트 레지스터의 입력으로 공급되는 것을 특징으로 하는 게이트 드라이버.

### 청구항 2

제 1 항에 있어서,  
 상기 쉬프트 레지스터는 D-플리플롭으로 이루어진 것을 특징으로 하는 게이트 드라이버.

### 청구항 3

제 1 항에 있어서,  
 상기 각 스테이지의 버퍼부에서 상기 게이트 라인으로 출력하는 신호와 상기 다음 스테이지의 쉬프트 레지스터의 입력으로 공급되는 신호는 서로 같은 것을 특징으로 하는 게이트 드라이버.

### 청구항 4

제 1 항에 있어서,  
 상기 게이트 드라이버는 유리 기판 상에 250℃ 내지 450℃에서 형성한 폴리 실리콘을 이용한 박막 트랜지스터로 이루어는 것을 특징으로 하는 게이트 드라이버.

### 청구항 5

서로 대향하여 형성되는 하부 기판 및 상부 기판으로 이루어져 화상을 표시하는 액정패널; 및  
 상기 액정패널의 일측 가장자리에 부착하는 제 1 항 내지 제 4 항 중 어느 한 항의 게이트 드라이버로 구성됨을 특징으로 하는 액정표시장치.

### 청구항 6

제 1 항 내지 제 4 항 중 어느 한 항의 게이트 드라이버의 각 스테이지의 쉬프트 레지스터에 입력 신호를 인가하는 단계;  
 상기 마지막 스테이지의 상기 버퍼부의 출력을 측정하는 단계를 포함하여 이루어지는 것을 특징으로 하는 액정표시장치의 게이트 드라이버의 테스트 방법.

### 청구항 7

제 6 항에 있어서,  
 상기 게이트 드라이버의 상기 마지막 스테이지의 버퍼부의 출력은 상기 첫번째 스테이지의 버퍼부의 출력이 상기 N개의 스테이지에 대하여 순차적으로 쉬프트된 게이트 온 전압(VGON)이 1수평주기(1H)만큼 출력되면 상기 게이트 드라이버의 상기 N개의 스테이지가 모두 정상적으로 동작하는 것을 특징으로 하는 액정표시장치의 게이트 드라이버의 테스트 방법.

## 명세서

### 발명의 상세한 설명

## 발명의 목적

### 발명이 속하는 기술 및 그 분야의 종래기술

- <12> 본 발명은 게이트 드라이버, 이를 이용한 액정표시장치 및 액정표시장치의 게이트 드라이버의 테스트 방법에 관한 발명으로, 게이트 드라이버의 마지막 스테이지의 출력의 정상 여부를 확인함으로써 모든 스테이지가 정상적으로 동작하는지 여부를 확인할 수 있는 게이트 드라이버, 이를 이용한 액정표시장치 및 액정표시장치의 게이트 드라이버의 테스트 방법에 관한 발명이다.
- <13> 정보화 사회가 발전함에 따라 표시장치에 대한 요구도 다양한 형태로 점증하고 있으며, 이에 부응하여 근래에는 액정표시장치(Liquid Crystal Display), 플라스마표시패널(Plasma Display Panel), 전계발광표시장치(Electro Luminescent Display), 진공형광표시장치(Vacuum Fluorescent Display) 등 여러 가지 평판 표시 장치가 연구되어 왔고, 일부는 이미 여러 장비에서 표시장치로 활용되고 있다.
- <14> 그 중에, 현재 화질이 우수하고 경량, 박형, 저소비 전력의 장점으로 인하여 이동형 화상 표시장치의 용도로 CRT(Cathode Ray Tube)를 대체하면서 액정표시장치가 가장 많이 사용되고 있으며, 노트북 컴퓨터의 모니터와 같은 이동형의 용도 이외에도 방송신호를 수신하여 디스플레이하는 텔레비전, 및 컴퓨터의 모니터 등으로 다양하게 개발되고 있다.
- <15> 이와 같이 액정표시장치가 일반적인 화면 표시장치로서 다양한 부분에 사용되기 위해서는 경량, 박형, 저소비 전력의 특징을 유지하면서도 고정세, 고휘도, 대면적 등 고품위 화상을 얼마나 구현할 수 있는가에 발전의 관건이 걸려 있다고 할 수 있다.
- <16> 이하, 첨부된 도면을 참조하여 종래의 액정표시장치를 상세히 설명하면 다음과 같다.
- <17> 도 1은 종래의 액정표시장치를 나타내는 도면이고, 도 2는 종래의 게이트 드라이버를 나타내는 도면이다.
- <18> 종래의 액정표시장치는 도 1에 도시된 바와 같이 화소 매트릭스를 갖는 액정패널(2)과, 액정패널(2)의 게이트 라인들(GL1 내지 GLn)을 구동하기 위한 게이트 드라이버(4)와, 액정패널(2)의 데이터 라인들(DL1 내지 DLm)을 구동하기 위한 데이터 드라이버(6)와, 게이트 드라이버(4) 및 데이터 드라이버(6)의 구동 타이밍을 제어하기 위한 타이밍 제어부(8)를 구비한다.
- <19> 액정패널(2)은 게이트 라인들(GL)과 데이터 라인들(DL)의 교차로 정의되는 영역마다 형성된 화소들로 구성된 화소 매트릭스를 구비한다. 화소들 각각은 화소 신호에 따라 광투과량을 조절하는 액정셀(Clc)과, 액정셀(Clc)을 구동하기 위한 박막트랜지스터(TFT)들을 구비한다.
- <20> 박막트랜지스터(TFT)는 게이트 라인(GL)으로부터의 스캔 신호, 즉 게이트 하이 전압( $V_{GH}$ )이 공급되는 경우 턴-온되어 데이터 라인(DL)으로부터의 화소 신호를 액정셀( $C_{LC}$ )에 공급한다. 그리고, 박막 트랜지스터(TFT)는 게이트 라인(GL)으로부터 게이트 로우 전압( $V_{GL}$ )이 공급되는 경우 턴-오프되어 액정셀( $C_{LC}$ )에 충전된 화소 신호가 유지되게 한다.
- <21> 액정셀( $C_{LC}$ )은 등가적으로 캐패시터로 표현되며, 액정을 사이에 두고 대면하는 공통 전극과 박막트랜지스터(TFT)에 접속된 화소 전극으로 구성된다. 그리고, 액정셀( $C_{LC}$ )은 충전된 화소 신호가 다음 화소 신호가 충전될 때까지 안정적으로 유지되게 하기 위하여 스토리지 캐패시터(미도시)를 더 구비한다. 이러한 액정셀( $C_{LC}$ )은 박막트랜지스터(TFT)를 통해 충전되는 화소 신호에 따라 유전율 이방성을 가지는 액정의 배열 상태가 가변하여 광 투과율을 조절함으로써 계조를 구현하게 된다.
- <22> 게이트 드라이버(4)는 게이트 전압( $V_G$ )을 순차적으로 출력할 수 있도록 로직값(Logic Value)이 '1'인 데이터를 1라인 간격으로 이동시켜주는 쉬프트 레지스터(SR : Shift Register)와, 쉬프트 레지스터(SR)의 출력 로직값을 게이트 라인(GL)의 온/오프(On/Off) 전압으로 변환하는 레벨 쉬프터(LS : Level Shifter)와, 게이트 라인(GL)의 부하를 감안하여 레벨 쉬프터(LS)로부터의 출력 신호를 버퍼링하여 게이트 라인(GL)으로 공급하는 버퍼부(BUF : Buffer)로 구성된다.
- <23> 이때, 첫번째 스테이지에서 쉬프트 레지스터(SR)의 출력은 두번째 스테이지의 쉬프트 레지스터(SR)의 입력으로 공급되어 결과적으로 쉬프트된 펄스(pulse)를 생성하게 된다. 즉, 이전 스테이지의 쉬프트 레지스터(SR)의 출력이 다음 스테이지의 쉬프트 레지스터(SR)의 입력으로 공급되어, 마지막 스테이지까지 순차적으로 연결되어

있다.

<24> 상기와 같은 종래의 액정표시장치에서 게이트 드라이버의 정상 동작 여부를 테스트 하기 위해 마지막 스테이지의 쉬프트 레지스터(SR)의 출력을 측정할 경우, 각 스테이지의 레벨 쉬프트(LS) 및 버퍼부(BUF)의 정상 동작 여부를 알 수 없어 정확한 테스트가 이루어지지 않는다.

<25> 즉, 각 스테이지의 쉬프트 레지스터(SR)는 서로 연결되어 있으나, 레벨 쉬프트(LS) 및 버퍼부(BUF)는 다른 스테이지와의 연결이 이루어져 있지 않으므로, 상기 테스트에서는 레벨 쉬프트(LS) 또는 버퍼부(BUF)의 이상 유무를 알 수 없다는 문제점이 있다.

### 발명이 이루고자 하는 기술적 과제

<26> 본 발명은 상기와 같은 문제점을 해결하기 위해 안출한 것으로서, 게이트 드라이버의 마지막 스테이지의 버퍼부의 출력을 측정함으로써 게이트 드라이버의 모든 스테이지의 정상 동작 여부를 테스트할 수 있는 게이트 드라이버, 이를 이용한 액정표시장치 및 액정표시장치의 게이트 드라이버의 테스트 방법에 관한 발명이다.

### 발명의 구성 및 작용

<27> 상기와 같은 목적에 따른 본 발명의 게이트 드라이버는 N개의 스테이지로 이루어진 게이트 드라이버에 있어서, 상기 각 스테이지에 쉬프트된 신호를 순차적으로 공급하는 쉬프트 레지스터, 상기 쉬프트 레지스터의 출력 신호를 받아 레벨을 변환하는 레벨 쉬프트, 및 상기 레벨 쉬프트의 출력 신호를 받아 버퍼링하여 게이트 라인으로 출력하는 버퍼부를 포함하여 구성되어 있고, 상기 각 스테이지의 버퍼부의 출력이 상기 다음 스테이지의 쉬프트 레지스터의 입력으로 공급되는 것을 특징으로 한다.

<28> 상기와 같은 목적에 따른 본 발명의 액정표시장치는 서로 대향하여 형성되는 하부 기판 및 상부 기판으로 이루어져 화상을 표시하는 액정패널, 및 상기 액정패널의 일측 가장자리에 부착하는 상기 게이트 드라이버로 구성된다.

<29> 상기와 같은 목적에 따른 본 발명의 액정표시장치의 게이트 드라이버의 테스트 방법은 상기 게이트 드라이버의 각 스테이지의 쉬프트 레지스터에 입력 신호를 인가하는 단계, 상기 마지막 스테이지의 상기 버퍼부의 출력을 측정하는 단계를 포함하여 이루어진다.

<30> 이하, 첨부된 도면을 참고하여 본 발명의 게이트 드라이버 및 이를 이용한 액정표시장치를 설명하면 다음과 같다.

<31> 도 3은 본 발명의 액정표시장치를 나타내는 도면이고, 도 4 및 도 5는 본 발명의 게이트 드라이버를 나타내는 도면이며, 도 6은 본 발명의 게이트 드라이버에 인가되는 각종 신호의 타이밍을 나타내는 도면이다.

<32> 먼저, 본 발명의 액정표시장치는 서로 대향하여 형성되는 하부 기판(110)과 상부 기판(112)으로 이루어져 화상을 표시하는 액정패널과, 하부 기판(110)에 대향하여 상부 기판(112)과 겹치지 않도록 형성되는 게이트 드라이버(114)와, 하부 기판(110)의 일측에 구비된 데이터 인쇄회로기판(116)과, 데이터 인쇄회로기판(116)과 액정패널의 일측 가장자리간을 접속하는 데이터 TCP(118)와, 각 데이터 TCP(118)에 실장되는 데이터 드라이버(120)로 구성된다.

<33> 도시는 생략하였으나, 하부 기판(110) 상에 화소 영역을 정의하기 위하여 게이트 라인(도시하지 않음)과 데이터 라인(도시하지 않음)이 교차하여 배열되고, 상기 게이트 라인과 데이터 라인의 교차부위에 박막 트랜지스터가 형성된다.

<34> 상기 화소 영역에는 박막 트랜지스터에 연결되어 화소 전극(도시하지 않음)이 형성된다. 화소 전극에 대응하여 공통 전극이 형성되고, 화소 전극과 공통 전극 사이에는 전계가 발생하여 양 전극 사이에 위치하는 액정이 상기 전계에 따라 움직이게 된다. 이러한 액정의 움직임에 따라 액정표시장치의 하부에 위치한 백라이트 유닛으로부터 나오는 빛이 상부로 통과하는 양을 조절하여 화상을 표시하게 된다.

<35> 상기 액정표시장치에서 게이트 드라이버는 LDIC(Low temperature poly silicon Driver Integrated Circuit) 기술에 의하여 별도로 폴리 실리콘을 이용한 드라이버를 제작한 후 본딩(Bonding)에 의하여 패널의 가장자리에 부착한다.

<36> 이때 상기 폴리 실리콘의 제조 방법은 공정 온도에 따라 저온 공정과 고온 공정으로 나눌 수 있으며, 이들 중 고온 공정은 공정 온도가 1000℃ 근처로 절연 기판의 변형 온도 이상의 온도 조건이 요구되어, 유리 기판은 내

열성이 떨어지므로 열 저항력이 높은 고가의 석영 기판을 써야 된다는 점과, 이 고온 공정에 의한 폴리 실리콘 박막의 경우 성막시 높은 표면 조도(surface roughness)와 미세 결정립 등의 저품위 결정성으로 저온 공정에 의한 폴리 실리콘보다 소자 응용 특성이 떨어진다는 단점이 있으므로, 250℃ 내지 450℃에서 저온 증착이 가능한 비정질 실리콘을 이용하여 이를 결정화시켜 폴리 실리콘으로 형성하는 기술이 연구/개발되고 있다.

- <37> 고온 공정으로는 고상 결정화(SPC : Solid Phase Crystallization) 방법이 있고, 저온 공정은 레이저 열처리(Laser Annealing), 금속 유도 결정화(MIC : Metal Induced Crystallization) 방법이 있다.
- <38> 고상 결정화 방법은 비정질 실리콘을 고온에서 장시간 열처리하여 폴리 실리콘을 형성하는 방법이고, 레이저 열처리 방법은 비정질 실리콘 박막이 증착된 기판에 레이저를 가해서 폴리 실리콘을 성장시키는 방법이며, 금속유도 결정화 방법은 비정질 실리콘 상에 금속을 증착하여 폴리 실리콘을 형성하는 방법이다.
- <39> 본 발명의 게이트 드라이버는 복수의 스테이지로 이루어진 것으로써, 각 스테이지에 쉬프트된 신호를 순차적으로 공급하는 쉬프트 레지스터(SR : Shift Resister)와, 쉬프트 레지스터(SR)의 출력 신호를 받아 레벨을 변환하는 레벨 쉬프터(LS : Level Shifter)와, 레벨 쉬프터(LS)의 출력 신호를 받아 버퍼링하여 게이트 라인으로 출력하는 버퍼부(BUF : Buffer)로 구성되고, 각 스테이지의 버퍼부(Buf)의 출력이 다음 스테이지의 쉬프트 레지스터(SR)의 입력으로 공급되는 것을 특징으로 한다.
- <40> 상기 쉬프트 레지스터(SR)는 D-플리플롭으로 이루어진다. D-플리플롭은 1비트의 정보를 저장할 수 있는 장치로 정상 출력과 보수화된 출력(Q,Q')을 가지며, D = 0이면 출력은 0이고, D = 1이면 출력은 1로 변화한다. 또한, 클럭(Clock,C)이라는 제어입력(Triggering)을 가지며 입력 신호가 상태 변환을 일으키기 전까지는 원래의 상태를 유지한다.
- <41> 상기 각 스테이지의 버퍼부(BUF)에서 상기 게이트 라인으로 출력하는 신호와 상기 다음 스테이지의 쉬프트 레지스터(SR)의 입력으로 공급되는 신호는 서로 같다.
- <42> 도 5 및 도 6을 참고하여 본 발명의 게이트 드라이버를 더욱 자세히 설명하면 다음과 같다.
- <43> 먼저, 게이트 드라이버에 공급되는 전원으로써, 제 1 공급전압(VDD)은 충전용 전압원이고, 제 2 공급전압(VSS)은 방전용 전압원이다. 또한, 게이트 온 전압(VGON)은 액정표시장치의 게이트 라인에 연결되는 박막 트랜지스터를 온(on) 상태로 만들 수 있는 레벨의 전압이며, 게이트 오프 전압(VGOFF)은 액정표시장치의 게이트 라인에 연결되는 박막 트랜지스터를 오프(off) 상태로 만들 수 있는 레벨의 전압이다.
- <44> 이어, 게이트 드라이버에 공급되는 신호로써, 스타트 펄스(VST)는 첫번째 스테이지의 쉬프트 레지스터(SR)에 공급되어 제 1 스캔펄스(VG1)가 출력될 수 있도록 하는 신호이다. 그리고, 제 1 클럭 신호(VCK)는 데이터를 쉬프트시킬 수 있는 클럭 신호로써, 제 1 클럭 신호(VCK)의 폴링 엣지(falling edge)에서 데이터가 쉬프트된다. 또한, 제 2 클럭 신호(VCKB)는 데이터를 쉬프트시킬 수 있는 클럭 신호로써, 제 2 클럭 신호(VCKB)의 라이징 엣지(rising edge)에서 데이터가 쉬프트된다.
- <45> 이때, 제 1 클럭 신호(VCK)와 제 2 클럭 신호(VCKB)는 서로 반대되는 신호로써, 제 1 클럭 신호(VCK)가 라이징(rising)될 때 제 2 클럭 신호(VCKB)는 폴링(falling)된다. 즉, 제 1 클럭 신호(VCK)가 하이(High) 전압일 때 제 2 클럭 신호(VCKB)는 로우(Low) 전압값을 갖는다.
- <46> 상기에서 제 1 클럭 신호(VCK) 및 제 2 클럭 신호(VCKB)가 하이(high) 전압에서 로우(low) 전압으로 한 번 반복되는 기간을 1수평주기(1H)라 한다. 1수평주기(1H)가 N번 반복되어 1프레임(1 frame)을 이루게 된다.
- <47> 상기 스타트 펄스(VST)는 1프레임(1 frame)이 시작되기 전에 1수평주기(1H)동안 한 번 하이(high) 전압으로 공급되며, 나머지 구간에서는 모두 로우(low) 전압 상태이다.
- <48> 각 스테이지의 쉬프트 레지스터(SR)에는 제 1 공급전압(VDD)과 제 2 공급전압(VSS)이 공급되고, 쉬프트 레지스터(SR)에 인가되는 신호에 따라 쉬프트 레지스터(SR) 내부의 노드를 충전 또는 방전시킨다.
- <49> 첫번째 스테이지의 쉬프트 레지스터(SR)는 스타트 펄스(VST)를 인가받아, 제 1 클럭 신호(VCK)의 폴링 엣지(falling edge)에 동기되어 제 1 스캔펄스(VG1)를 출력하고, 상기 제 1 스캔펄스(VG1)는 레벨 쉬프터(LS)로 인가된다.
- <50> 상기 레벨 쉬프터(LS)는 제 1 레벨 쉬프터(LS\_up)와 제 2 레벨 쉬프터(LS\_dn)으로 이루어져 있다.
- <51> 제 1 레벨 쉬프터(LS\_up)는 하이(High) 전압의 레벨을 높이기 위한 것이고, 제 2 레벨 쉬프터(LS\_dn)는 로우



(Low) 전압의 레벨을 낮추기 위한 것이다. 이때 제 1 레벨 쉬프트(LS<sub>up</sub>)에는 게이트 온 전압(VGON)과 제 2 공급전압(VSS)이 연결되어 있고, 제 2 레벨 쉬프트(LS<sub>dn</sub>)에는 게이트 온 전압(VGON)과 게이트 오프 전압(VGOFF)이 연결되어 있다.

- <52> 쉬프트 레지스터(SR)로부터 전달된 하이(High) 전압은 제 1 레벨 쉬프트(LS<sub>up</sub>)에 의해 약 20V의 전압으로 레벨이 높아져서 게이트를 온(On) 시킬 수 있는 전압이 된다.
- <53> 그리고, 쉬프트 레지스터(SR)로부터 전달된 로우(Low) 전압은 제 2 레벨 쉬프트(LS<sub>dn</sub>)에 의해 약 -4.5V의 전압으로 레벨이 낮아져서 게이트를 오프(Off)시킬 수 있는 전압이 된다.
- <54> 즉, 제 1 레벨 쉬프트(LS<sub>up</sub>)로부터 게이트 온 전압(VGON)이 출력되고, 제 2 레벨 쉬프트(LS<sub>dn</sub>)로부터 게이트 오프 전압(VGOFF)이 출력된다. 이때, 상기에서 언급한 게이트 온 전압(VGON) 및 게이트 오프 전압(VGOFF)의 수치는 20V 및 -4.5V에 한정되는 것이 아니며, 설계에 따라 변화할 수 있는 값이다.
- <55> 상기 버퍼부(BUF)는 레벨 쉬프트(LS)의 출력을 인가받은 후, 게이트 라인의 부하를 감안하여 게이트 라인으로 게이트 신호를 공급하는 역할을 한다.
- <56> 이때 버퍼부(BUF)의 출력이 게이트 라인으로 공급되고, 또한, 상기 출력은 두번째 스테이지의 쉬프트 레지스터(SR)에 인가된다.
- <57> 두번째 스테이지의 쉬프트 레지스터(SR)는 첫번째 스테이지의 버퍼부(BUF)의 출력을 인가받아, 제 2 스캔펄스(VG2)를 출력하고, 상기 제 2 스캔펄스(VG2)는 레벨 쉬프트(LS)로 인가된다.
- <58> 제 2 스캔펄스(VG2)는 제 1 레벨 쉬프트(LS<sub>up</sub>) 및 제 2 레벨 쉬프트(LS<sub>dn</sub>)를 통해 게이트를 온/오프(On/Off)시킬 수 있는 전압으로 레벨이 변환되고, 버퍼부(BUF)를 통해 게이트 라인으로 출력이 되고, 또한, 상기 출력은 세번째 스테이지의 쉬프트 레지스터(SR)에 인가된다.
- <59> 본 발명의 게이트 드라이버의 각 스테이지는 상기에서 설명한 첫번째 스테이지 및 두번째 스테이지와 동일한 구조로 이루어져 있으며, 각 스테이지의 버퍼부(BUF)의 출력은 그 다음 스테이지의 쉬프트 레지스터(SR)에 인가되도록 연결되어 있다.
- <60> 이하에서는 본 발명의 게이트 드라이버의 테스트 방법에 대해 설명한다.
- <61> 상기에서 설명한 본 발명의 게이트 드라이버에서 각 스테이지에 제 1 공급전압(VDD), 제 2 공급전압(VSS), 게이트 온 전압(VGON), 게이트 오프 전압(VGOFF), 제 1 클럭 신호(VCK)와 제 2 클럭 신호(VCKB)를 공급하고, 첫번째 스테이지에 스타트 펄스(VST)를 인가한 후, 마지막 스테이지의 버퍼부(BUF)의 출력을 측정하여 테스트한다.
- <62> 상기에서 마지막 스테이지의 버퍼부(BUF)의 출력은 첫번째 스테이지의 버퍼부(BUF)의 출력이 N개의 스테이지에 대하여 순차적으로 쉬프트된 게이트 온 전압(VGON)이 1수평주기(1H)만큼 출력되어야 정상적인 출력이다.
- <63> 이때, 마지막 스테이지의 버퍼부(BUF)의 출력이 정상이라면 게이트 드라이버의 모든 스테이지는 정상적으로 동작하는 것이다.
- <64> 즉, 본 발명의 게이트 드라이버는 각 스테이지의 버퍼부(Buf)의 출력이 다음 스테이지의 쉬프트 레지스터(SR)의 입력으로 공급되도록 모든 스테이지가 연결되어 있으므로, 각 스테이지의 쉬프트 레지스터(SR), 레벨 쉬프트(LS), 및 버퍼부(BUF) 중 어느 하나에 불량 발생하게 되면, 다음 스테이지부터 정상적으로 동작이 되지 않으므로, 마지막 스테이지의 버퍼부(BUF)의 출력이 비정상적으로 나오게 된다. 예를 들면, 마지막 스테이지의 버퍼부(BUF)의 출력이 나오지 않거나, 의도하지 않은 타이밍에 게이트 온 전압(VGON)이 출력될 수 있다.
- <65> 따라서, 본 발명의 게이트 드라이버에서는 마지막 스테이지의 버퍼부(BUF)의 출력을 측정함으로써, 게이트 드라이버 전체를 테스트할 수 있다.
- <66> 한편, 이상에서 설명한 본 발명은 상술한 실시예 및 첨부된 도면에 한정되는 것이 아니고, 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 여러 가지 치환, 변형 및 변경 가능하다는 것이 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 있어 명백할 것이다.

### 발명의 효과

- <67> 상기한 바와 같은 본 발명에 의한 게이트 드라이버, 이를 이용한 액정표시장치 및 액정표시장치의 게이트 드라이버의 테스트 방법은 다음과 같은 효과가 있다.

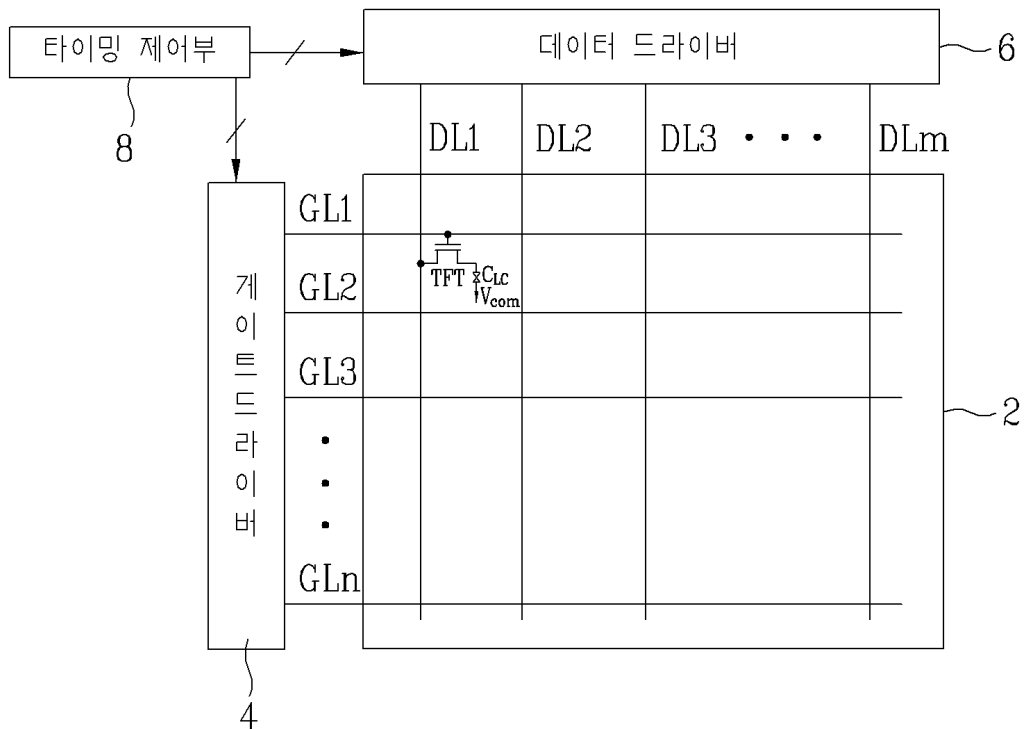
- <68> 첫째, 각 스테이지의 버퍼부(Buf)의 출력을 다음 스테이지의 쉬프트 레지스터(SR)의 입력으로 공급하여, 마지막 스테이지의 버퍼부의 출력을 측정함으로써 게이트 드라이버의 모든 스테이지의 정상 동작 여부를 테스트할 수 있는 효과가 있다.
- <69> 둘째, 마지막 스테이지의 버퍼부의 출력의 측정만으로 게이트 드라이버의 정상 동작 여부를 테스트할 수 있으므로, 테스트의 방법이 간단하고, 비용을 줄일 수 있는 효과가 있다.

### 도면의 간단한 설명

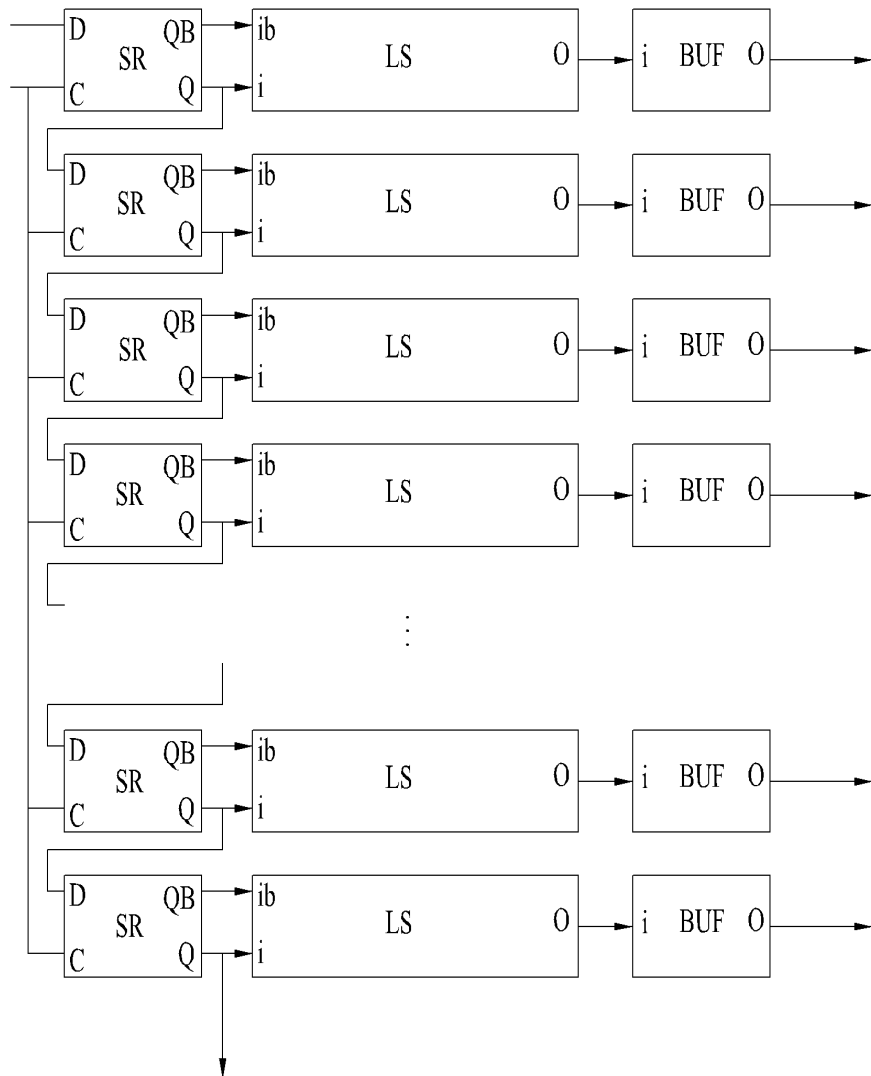
- <1> 도 1은 종래의 액정표시장치를 나타내는 도면
- <2> 도 2는 종래의 게이트 드라이버를 나타내는 도면
- <3> 도 3은 본 발명의 액정표시장치를 나타내는 도면
- <4> 도 4 및 도 5는 본 발명의 게이트 드라이버를 나타내는 도면
- <5> 도 6은 본 발명의 게이트 드라이버에 인가되는 각종 신호의 타이밍을 나타내는 도면
- <6> <도면의 주요 부호에 대한 설명>
- <7> SR : 쉬프트 레지스터
- <8> LS : 레벨 쉬프터
- <9> BUF : 버퍼부
- <10> LS<sub>up</sub> : 제 1 레벨 쉬프터
- <11> LS<sub>dn</sub> : 제 2 레벨 쉬프터

### 도면

#### 도면1

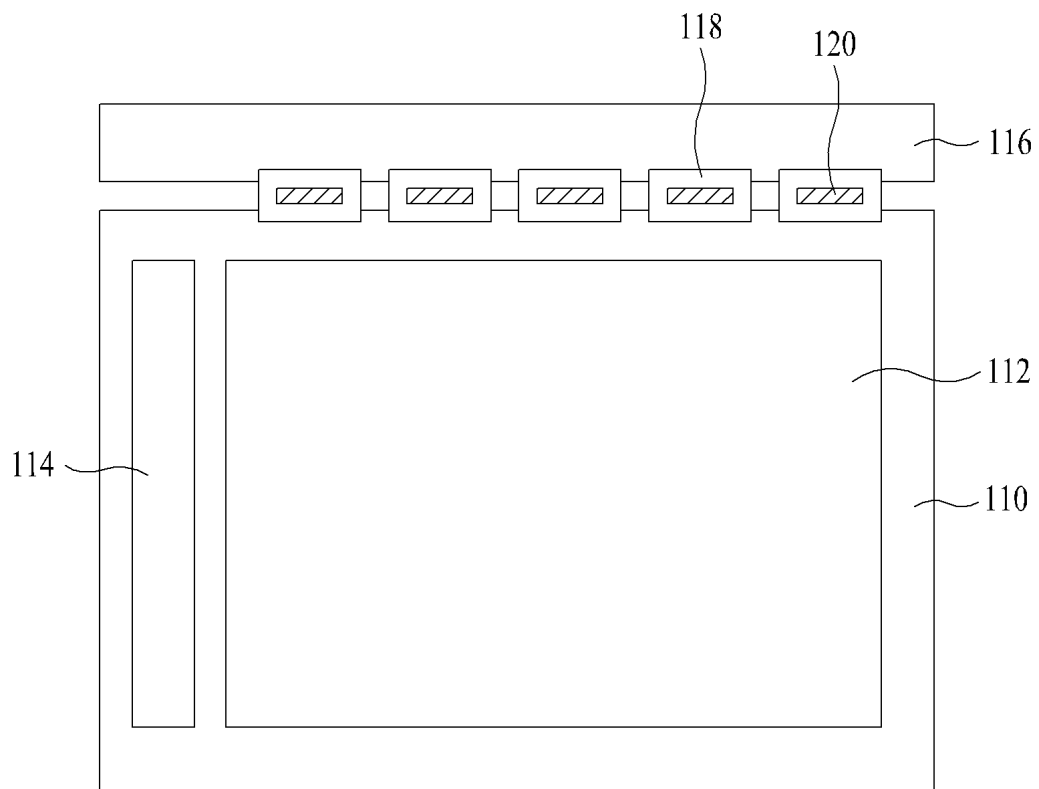


도면2

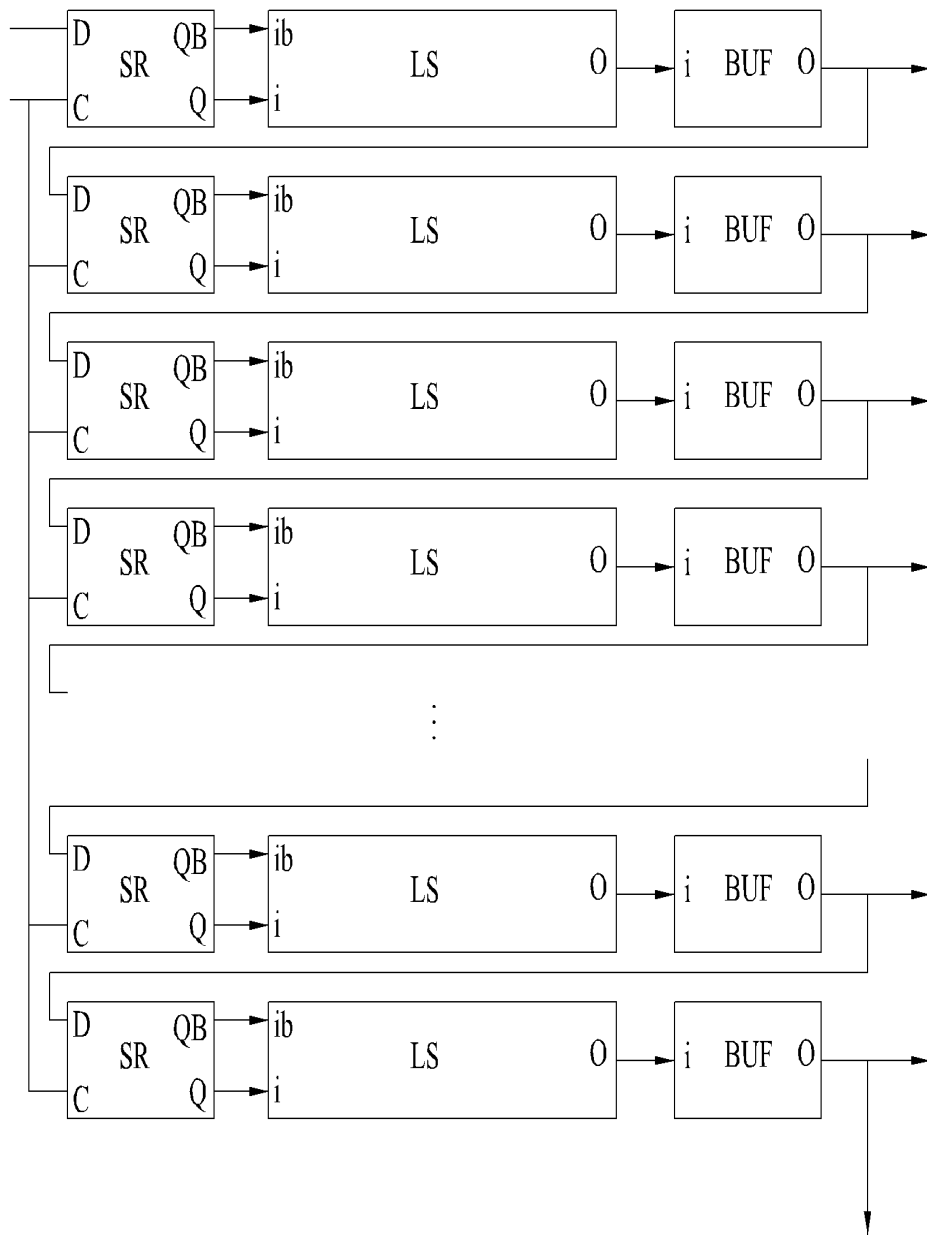




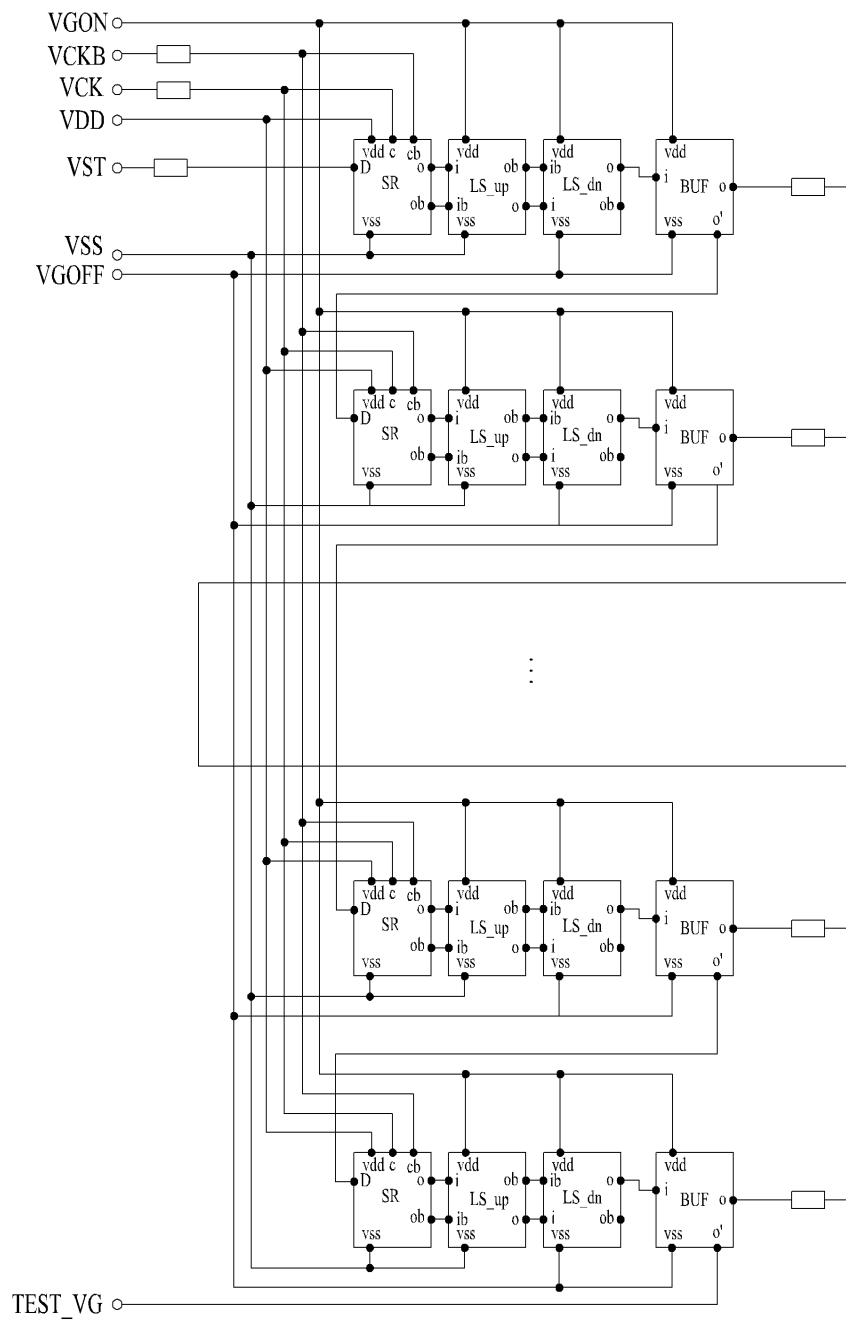
도면3



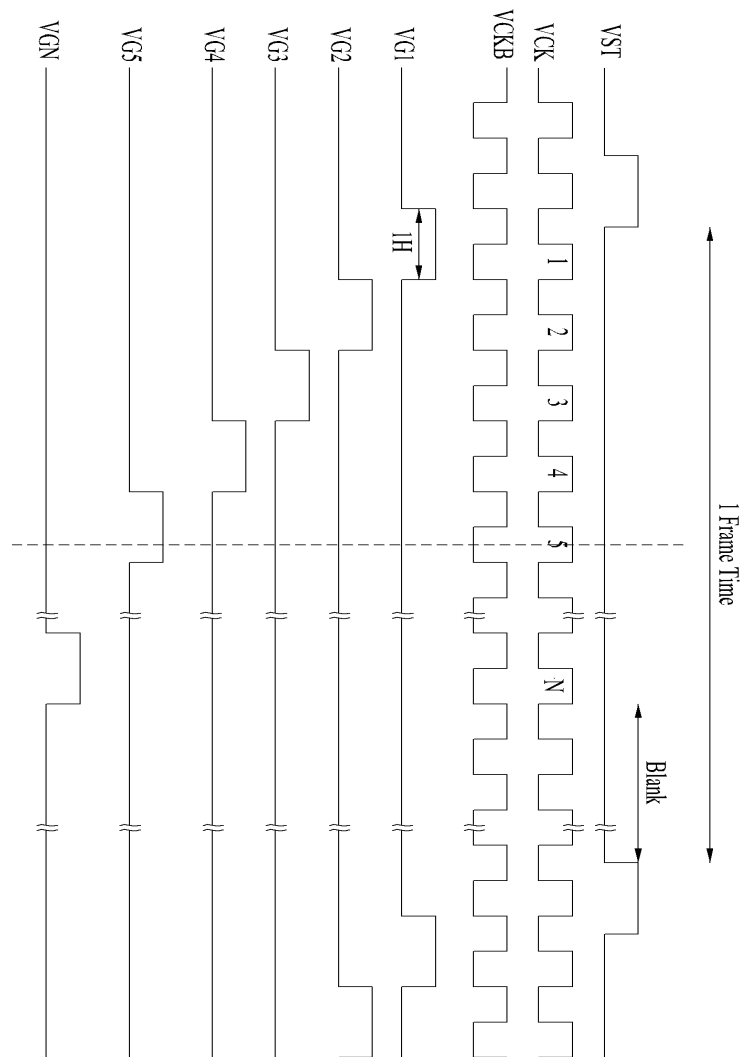
도면4



도면5



도면6



专利名称(译)	栅极驱动器，使用其的液晶显示器，以及测试液晶显示器的栅极驱动器的方法		
公开(公告)号	<a href="#">KR1020090001034A</a>	公开(公告)日	2009-01-08
申请号	KR1020070065090	申请日	2007-06-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LIM KYOUNG MOON		
发明人	LIM,KYOUNG MOON		
IPC分类号	G09G3/36 G09G3/20 G02F1/133 G02F1/13		
CPC分类号	G09G3/006 G09G3/3655 G09G3/3677 G09G2310/0286 G09G2310/0289 G09G2310/0291		
代理人(译)	金勇 年轻的小公园		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

栅极驱动器，使用该栅极驱动器的液晶显示器以及测试液晶显示装置的栅极驱动器的方法技术领域本发明涉及栅极驱动器，使用该栅极驱动器的液晶显示器以及测试液晶显示装置的栅极驱动器的方法。具体地，在具有N级的栅极驱用于接收移位寄存器的输出信号的电平移位器和用于接收移位寄存器的输出信号的电平移位器和用于接收电平移位器的输出信号并将缓冲的信号输出到栅极线的缓冲器，并且输出被提供给下一级的移位寄存器的输入。

