



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2008-0037754
(43) 공개일자 2008년05월02일

(51) Int. Cl.

G09G 3/36 (2006.01) G09G 3/20 (2006.01)

G02F 1/133 (2006.01)

(21) 출원번호 10-2006-0104763

(22) 출원일자 2006년10월27일

심사청구일자 없음

(71) 출원인

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

문승빈

서울특별시 금천구 시흥동 902-28

안보영

경기도 수원시 영통구 망포동 536-13번지 미림빌
201호

이주형

경기도 과천시 별양동 주공아파트 504동 1203호

(74) 대리인

팬코리아특허법인

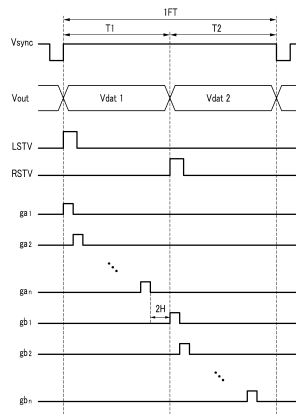
전체 청구항 수 : 총 19 항

(54) 액정 표시 장치 및 그의 구동 방법

(57) 요약

본 발명은 액정 표시 장치에 관한 것으로, 이 장치는 서로 마주하는 제1면 및 제2면을 가지며, 상기 제1면으로 영상을 표시하는 복수의 제1 화소 및 상기 제2면으로 영상을 표시하는 복수의 제2 화소를 포함하는 표시판, 상기 제1 화소 및 상기 제2 화소에 제1 및 제2 데이터 신호를 각각 공급하는 데이터 구동부, 그리고 상기 제1 및 제2 화소에 게이트 신호를 공급하는 게이트 구동부를 포함하며, 상기 게이트 구동부 및 상기 데이터 구동부는 제1 구간 동안 모든 제1 화소에 상기 게이트 신호 및 상기 제1 데이터 신호를 공급한 다음, 제2 구간 동안 모든 제2 화소에 상기 게이트 신호 및 상기 제2 데이터 신호를 공급한다. 따라서, 표시판의 양 면에 영상을 표시할 때, 한 면의 영상을 표시한 후 다른 면의 영상을 표시함으로써 데이터 구동부의 출력 버퍼가 정상 상태에 진입할 수 있는 시간을 확보할 수 있어 안정된 표시가 가능하다.

대표도 - 도8



특허청구의 범위

청구항 1

서로 마주하는 제1면 및 제2면을 가지며, 상기 제1면으로 영상을 표시하는 복수의 제1 화소 및 상기 제2면으로 영상을 표시하는 복수의 제2 화소를 포함하는 표시판,

상기 제1 화소 및 상기 제2 화소에 제1 및 제2 데이터 신호를 각각 공급하는 데이터 구동부, 그리고

상기 제1 및 제2 화소에 게이트 신호를 공급하는 게이트 구동부

를 포함하며,

상기 게이트 구동부 및 상기 데이터 구동부는 제1 구간 동안 모든 제1 화소에 상기 게이트 신호 및 상기 제1 데이터 신호를 공급한 다음, 제2 구간 동안 모든 제2 화소에 상기 게이트 신호 및 상기 제2 데이터 신호를 공급하는

액정 표시 장치.

청구항 2

제1항에서,

상기 제1 화소와 상기 제2 화소는 교대로 배열되어 있는 액정 표시 장치.

청구항 3

제1항에서,

상기 제1 화소와 연결되어 있는 복수의 제1 게이트선, 그리고

상기 제2 화소와 연결되어 있는 복수의 제2 게이트선

을 더 포함하며,

상기 제1 및 제2 게이트선은 교대로 배열되어 있는

액정 표시 장치.

청구항 4

제3항에서,

상기 제1 데이터 신호가 가질 수 있는 값의 수효는 상기 제2 데이터 신호가 가질 수 있는 값의 수효와 서로 다른 액정 표시 장치.

청구항 5

제4항에서,

상기 제1 및 제2 데이터 신호 중 하나는 두 가지 값을 가지는 액정 표시 장치.

청구항 6

제4항에서,

상기 데이터 구동부는

제1 영상 신호를 받아 상기 제1 데이터 신호를 생성하는 제1 데이터 구동 회로, 그리고

제2 영상 신호를 받아 상기 제2 데이터 신호를 생성하는 제2 데이터 구동 회로

를 포함하는

액정 표시 장치.

청구항 7

제6항에서,

상기 제1 영상 신호와 상기 제2 영상 신호는 비트수가 다른 액정 표시 장치.

청구항 8

제7항에서,

상기 제1 데이터 구동 회로는 셋 이상의 계조 전압 중 하나를 선택하여 상기 제1 데이터 신호로서 출력하고, 상기 제2 데이터 구동 회로는 두 개의 계조 전압 중 하나를 선택하여 상기 제2 데이터 신호로서 출력하는 액정 표시 장치.

청구항 9

제8항에서,

상기 제1 및 제2 데이터 구동 회로는 각각 상기 제1 데이터 신호 및 상기 제2 데이터 신호를 출력하는 출력 버퍼를 포함하는 액정 표시 장치.

청구항 10

제1항 내지 제9항 중 어느 한 항에서,

상기 게이트 구동부는,

상기 제1 구간 동안 상기 제1 게이트선에 게이트 온 전압을 인가하는 제1 게이트 구동 회로, 그리고

상기 제2 구간 동안 상기 제2 게이트선에 게이트 온 전압을 인가하는 제2 게이트 구동 회로

를 포함하는

액정 표시 장치.

청구항 11

제10항에서,

상기 제1 게이트 구동 회로와 상기 제2 게이트 구동 회로는 상기 제1 및 제2 게이트선의 반대쪽 양 끝에 위치하는 액정 표시 장치.

청구항 12

제10항에서,

상기 제1 구간과 상기 제2 구간 사이에 휴지 구간이 존재하는 액정 표시 장치.

청구항 13

제12항에서,

상기 휴지 구간은 2 수평 기간 이상인 액정 표시 장치.

청구항 14

제1항 내지 제9항 중 어느 한 항에서,

상기 제1 화소는 투과형 화소 전극을 포함하고, 상기 제2 화소는 반사형 화소 전극을 포함하는 액정 표시 장치.

청구항 15

복수의 제1 화소에 차례로 게이트 온 전압을 공급하는 단계,

상기 제1 화소에 제1 데이터 신호를 공급하여 표시판의 제1면에 영상을 표시하는 단계,

상기 제1 화소와 교대로 배치되어 있는 복수의 제2 화소에 차례로 게이트 온 전압을 공급하는 단계, 그리고
상기 제2 화소에 제2 데이터 신호를 공급하여 상기 표시판의 제2면에 영상을 표시하는 단계
를 포함하는 액정 표시 장치의 구동 방법.

청구항 16

제15항에서,

상기 제2 화소에 게이트 신호를 공급하기 전에 휴지 구간을 가지는 단계를 더 포함하는 액정 표시 장치의 구동 방법.

청구항 17

제16항에서,

상기 휴지 구간은 상기 게이트 온 전압의 지속 시간의 두 배 이상인 액정 표시 장치의 구동 방법.

청구항 18

제15항에서,

상기 제1 화소에 제1 데이터 신호를 공급하는 단계는,

셋 이상의 계조 전압 중에서 제1 영상 신호에 대응하는 계조 전압을 선택하는 단계, 그리고

상기 선택한 계조 전압을 상기 제1 데이터 신호로서 상기 제1 화소에 인가하는 단계

를 포함하며,

상기 제2 화소에 제2 데이터 신호를 공급하는 단계는,

두 개의 계조 전압 중에서 제2 영상 신호에 대응하는 계조 전압을 선택하는 단계, 그리고

상기 선택한 계조 전압을 상기 제2 데이터 신호로서 상기 제2 화소에 인가하는 단계

를 포함하는

액정 표시 장치의 구동 방법.

청구항 19

제15항에서,

상기 제1 화소는 입사광을 투과하고 상기 제2 화소는 입사광을 반사하는 액정 표시 장치의 구동 방법.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

<9>

본 발명은 액정 표시 장치에 관한 것이다.

<10>

일반적으로 액정 표시 장치는 화소 전극 및 공통 전극 등 전기장 생성 전극(field generating electrode)이 형성되어 있는 두 장의 표시판과 그 사이에 들어 있는 액정층을 포함하는 액정 표시판 조립체를 포함한다. 액정 표시 장치는 전기장 생성 전극에 전압을 인가하여 액정층에 전기장을 생성하고, 이를 통하여 액정층의 액정 분자들의 방향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

<11>

액정 표시 장치는 스스로 발광하지 못하는 수광형 표시 장치이므로 별개로 구비된 후광 장치(backlight unit)의 램프에서 나오는 빛을 액정층을 통과시키거나 자외선 등 외부에서 들어오는 빛을 액정층을 일단 통과시켰다가 다시 반사하여 액정층을 다시 통과시킨다. 전자의 경우를 투과형(transmissive) 액정 표시 장치라 하고 후자의

경우를 반사형(reflective) 액정 표시 장치라 하는데, 후자의 경우는 주로 중소형 표시 장치에 사용된다. 또한 환경에 따라 후광 장치를 사용하기도 하고 외부 광을 사용하기도 하는 반투과형 또는 반사-투과형 액정 표시 장치가 개발되어 주로 중소형 표시 장치에 적용되고 있다.

<12> 반투과형 액정 표시 장치의 경우 각 화소에 전기적으로 서로 연결된 투명 전극과 반사 전극을 두고, 후광 장치로부터 나오는 빛은 투명 전극을 통과시켜 표시에 사용하고 후광 장치의 반대 쪽에서 들어오는 외부광은 반사 전극으로 반사시켜 사용한다.

발명이 이루고자 하는 기술적 과제

<13> 휴대폰 등에서 영상을 양쪽 면에 표시하고자 할 때에는 두 개의 액정 표시판 조립체를 겹쳐서 두 액정 표시판 조립체의 바깥 면만을 표시에 사용한다. 그러므로 양쪽으로 영상을 표시할 수 있긴 하지만 두께가 두껍다.

<14> 휴대폰 등의 액정 표시 장치의 경우, 한쪽에 주 영상이 표시되는 동안 다른 한쪽에 시계 및 매뉴얼 등의 단순한 영상이 표시되는 경우가 많다. 이때, 양 쪽의 영상에 대하여 높은 비트 수의 영상 신호 및 많은 수효의 계조 전압을 사용하면 구동 회로의 크기가 증가하고 소비 전력 측면에서 불리하다.

<15> 본 발명이 이루고자 하는 기술적 과제는 양 방향으로 서로 다른 영상을 표시하면서도 소비 전류를 감소시킬 수 있는 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

<16> 이러한 기술적 과제를 이루기 위한 본 발명의 한 실시예에 따른 표시 장치는 서로 마주하는 제1면 및 제2면을 가지며, 상기 제1면으로 영상을 표시하는 복수의 제1 화소 및 상기 제2면으로 영상을 표시하는 복수의 제2 화소를 포함하는 표시판, 상기 제1 화소 및 상기 제2 화소에 제1 및 제2 데이터 신호를 각각 공급하는 데이터 구동부, 그리고 상기 제1 및 제2 화소에 게이트 신호를 공급하는 게이트 구동부를 포함하며, 상기 게이트 구동부 및 상기 데이터 구동부는 제1 구간 동안 모든 제1 화소에 상기 게이트 신호 및 상기 제1 데이터 신호를 공급한 다음, 제2 구간 동안 모든 제2 화소에 상기 게이트 신호 및 상기 제2 데이터 신호를 공급한다.

<17> 상기 제1 화소와 상기 제2 화소는 교대로 배열되어 있을 수 있다.

<18> 상기 제1 화소와 연결되어 있는 복수의 제1 게이트선, 그리고 상기 제2 화소와 연결되어 있는 복수의 제2 게이트선을 더 포함하며, 상기 제1 및 제2 게이트선은 교대로 배열되어 있을 수 있다.

<19> 상기 제1 데이터 신호가 가질 수 있는 값의 수효는 상기 제2 데이터 신호가 가질 수 있는 값의 수효와 서로 다를 수 있다.

<20> 상기 제1 및 제2 데이터 신호 중 하나는 두 가지 값을 가질 수 있다.

<21> 상기 데이터 구동부는 제1 영상 신호를 받아 상기 제1 데이터 신호를 생성하는 제1 데이터 구동 회로, 그리고 제2 영상 신호를 받아 상기 제2 데이터 신호를 생성하는 제2 데이터 구동 회로를 포함할 수 있다.

<22> 상기 제1 영상 신호와 상기 제2 영상 신호는 비트수가 다를 수 있다.

<23> 상기 제1 데이터 구동 회로는 셋 이상의 계조 전압 중 하나를 선택하여 상기 제1 데이터 신호로서 출력하고, 상기 제2 데이터 구동 회로는 두 개의 계조 전압 중 하나를 선택하여 상기 제2 데이터 신호로서 출력할 수 있다.

<24> 상기 제1 및 제2 데이터 구동 회로는 각각 상기 제1 데이터 신호 및 상기 제2 데이터 신호를 출력하는 출력 버퍼를 포함할 수 있다.

<25> 상기 게이트 구동부는, 상기 제1 구간 동안 상기 제1 게이트선에 게이트 온 전압을 인가하는 제1 게이트 구동 회로, 그리고 상기 제2 구간 동안 상기 제2 게이트선에 게이트 온 전압을 인가하는 제2 게이트 구동 회로를 포함할 수 있다.

<26> 상기 제1 게이트 구동 회로와 상기 제2 게이트 구동 회로는 상기 제1 및 제2 게이트선의 반대쪽 양 끝에 위치할 수 있다.

<27> 상기 제1 구간과 상기 제2 구간 사이에 휴지 구간이 존재할 수 있다.

<28> 상기 휴지 구간은 2 수평 기간 이상일 수 있다.

- <29> 상기 제1 화소는 투과형 화소 전극을 포함하고, 상기 제2 화소는 반사형 화소 전극을 포함할 수 있다.
- <30> 또한, 본 발명의 한 실시예에 따른 액정 표시 장치의 구동 방법은 복수의 제1 화소에 차례로 게이트 온 전압을 공급하는 단계, 상기 제1 화소에 제1 데이터 신호를 공급하여 표시판의 제1면에 영상을 표시하는 단계, 상기 제1 화소와 교대로 배치되어 있는 복수의 제2 화소에 차례로 게이트 온 전압을 공급하는 단계, 그리고 상기 제2 화소에 제2 데이터 신호를 공급하여 상기 표시판의 제2면에 영상을 표시하는 단계를 포함한다.
- <31> 상기 제2 화소에 게이트 신호를 공급하기 전에 휴지 구간을 가지는 단계를 더 포함할 수 있다.
- <32> 상기 휴지 구간은 상기 게이트 온 전압의 지속 시간의 두 배 이상일 수 있다.
- <33> 상기 제1 화소에 제1 데이터 신호를 공급하는 단계는, 셋 이상의 계조 전압 중에서 제1 영상 신호에 대응하는 계조 전압을 선택하는 단계, 그리고 상기 선택한 계조 전압을 상기 제1 데이터 신호로서 상기 제1 화소에 인가하는 단계를 포함하며, 상기 제2 화소에 제2 데이터 신호를 공급하는 단계는, 두 개의 계조 전압 중에서 제2 영상 신호에 대응하는 계조 전압을 선택하는 단계, 그리고 상기 선택한 계조 전압을 상기 제2 데이터 신호로서 상기 제2 화소에 인가하는 단계를 포함할 수 있다.
- <34> 상기 제1 화소는 입사광을 투과하고, 상기 제2 화소는 입사광을 반사할 수 있다.
- <35> 첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다.
- <36> 도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.
- <37> 이제 본 발명의 실시예에 따른 표시 장치에 대하여 첨부한 도면을 참고로 하여 상세하게 설명한다.
- <38> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치에서 한 화소의 등가 회로도이다.
- <39> 도 1을 참고하면, 본 발명의 한 실시예에 따른 액정 표시 장치는 액정 표시판 조립체(liquid crystal panel assembly)(300), 게이트 구동부(400), 데이터 구동부(500), 계조 전압 생성부(800), 조명부(900) 및 신호 제어부(600)를 포함한다.
- <40> 도 1을 참고하면, 액정 표시판 조립체(300)는 등가 회로로 볼 때 복수의 신호선(G_1-G_{2n} , D_1-D_m)과 이에 연결되어 있으며 대략 행렬의 형태로 배열된 복수 쌍의 제1 및 제2 화소(pixel)(PXa, PXb)를 포함한다. 반면, 도 2에 도시한 구조로 볼 때 액정 표시판 조립체(300)는 서로 마주하는 하부 및 상부 표시판(100, 200)과 그 사이에 들어 있는 액정층(3)을 포함한다.
- <41> 신호선(G_1-G_{2n} , D_1-D_m)은 하부 표시판(100)에 구비되어 있으며, 게이트 신호("주사 신호"라고도 함)를 전달하는 복수 쌍의 제1 및 제2 게이트선(Ga_1-Ga_n , Gb_1-Gb_n)과 데이터 전압을 전달하는 복수의 데이터선(D_1-D_m)을 포함한다. 게이트선(Ga_1-Ga_n , Gb_1-Gb_n)은 대략 행 방향으로 뻗으며 서로가 거의 평행하고, 데이터선(D_1-D_m)은 대략 열 방향으로 뻗으며 서로가 거의 평행하다.
- <42> 제1 화소(PXa)와 제2 화소(PXb)는 액정 표시판 조립체(300)의 서로 반대 쪽 면에 영상을 표시한다. 예를 들어 제1 화소(PXa)가 액정 표시판 조립체(300)의 뒷면에 영상을 표시한다면 제2 화소(PXb)는 앞면에 영상을 표시하며 그 반대일 수도 있다.
- <43> 도 2를 참고하면, 한 쌍을 이루는 제1 및 제2 화소(PXa, PXb)는 각각의 게이트선(GLa , GLb)에 연결되어 있고, 하나의 데이터선(DL)에 동시에 연결되어 있다. 각 화소(PXa/PXb)는 신호선(GLa/GLb , DL)에 연결된 스위칭 소자(Qa/Qb)와 이에 연결된 액정 축전기(liquid crystal capacitor)(Clca/Clcb) 및 유지 축전기(Csta/Cstb)를 포함한다.
- <44> 스위칭 소자(Qa/Qb)는 하부 표시판(100)에 구비되어 있는 박막 트랜지스터 등의 삼단자 소자로서, 그 제어 단자는 게이트선(GLa/GLb)과 연결되어 있고, 입력 단자는 데이터선(DL)과 연결되어 있으며, 출력 단자는 액정 축전기(Clca/Clcb) 및 유지 축전기(Csta/Cstb)와 연결되어 있다.

- <45> 액정 축전기(Clca/Clcb)는 하부 표시판(100)의 제1/제2 화소 전극(191a/191b)과 상부 표시판(200)의 공통 전극(270)을 두 단자로 하며 두 전극(191a/191b, 270) 사이의 액정층(3)은 유전체로서 기능한다. 화소 전극(191a/191b)은 스위칭 소자(Qa/Qb)와 연결되며 공통 전극(270)은 상부 표시판(200)의 전면에 형성되어 있고 공통 전압(Vcom)을 인가 받는다. 도 2에서와는 달리 공통 전극(270)이 하부 표시판(100)에 구비되는 경우도 있으며 이때에는 화소 전극(191a/191b)과 공통 전극(270) 중 적어도 하나가 선형 또는 막대형으로 만들어질 수 있다. 두 화소 전극(191a, 191b) 중 하나는 투과형, 다른 하나는 반사형 전극일 수 있다. 예를 들어, 제1 화소 전극(191a)은 투명한 투과형 전극이고 제2 화소 전극(191b)은 반사형 전극일 수 있다.
- <46> 액정 축전기(Clca/Clcb)의 보조적인 역할을 하는 유지 축전기(Csta/Cstb)는 하부 표시판(100)에 구비된 별개의 신호선(도시하지 않음)과 화소 전극(191a/191b)이 절연체를 사이에 두고 중첩되어 이루어지며 이 별개의 신호선에는 공통 전압(Vcom) 따위의 정해진 전압이 인가된다.
- <47> 한편, 색 표시를 구현하기 위해서는 각 화소(PXa, PXb) 쌍이 기본색(primary color) 중 하나를 고유하게 표시하거나(공간 분할) 각 화소(PX) 쌍이 시간에 따라 번갈아 기본색을 표시하게(시간 분할) 하여 이들 기본색의 공간적, 시간적 합으로 원하는 색상이 인식되도록 한다. 기본색의 예로는 적색, 녹색, 청색 등 삼원색을 들 수 있다. 도 2는 공간 분할의 한 예로서 한 쌍의 화소(PXa, PXb)가 화소 전극(191a, 191b)에 대응하는 상부 표시판(200)의 영역에 기본색 중 하나를 나타내는 색 필터(230)를 구비함을 보여주고 있다. 도 2와는 달리 색 필터(230)는 하부 표시판(100)의 화소 전극(191a, 191b) 위 또는 아래에 둘 수도 있다.
- <48> 액정 표시판 조립체(300)에는 적어도 하나의 편광자(도시하지 않음)가 구비되어 있다.
- <49> 그러면 본 발명의 한 실시예에 따른 액정 표시판 조립체(300)의 상세 구조에 대하여 도 3 내지 도 5를 참조하여 상세하게 설명한다.
- <50> 도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이고, 도 4는 도3의 액정 표시판 조립체를 IV-IV선을 따라 잘라낸 단면도이며, 도 5는 도3의 액정 표시판 조립체를 V-V선을 따라 잘라낸 단면도이다.
- <51> 본 실시예에 따른 액정 표시판 조립체(300)는 서로 마주하는 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200), 그리고 두 표시판(100, 200) 사이에 들어 있는 액정층(3)을 포함한다.
- <52> 먼저, 박막 트랜지스터 표시판(100)에 대하여 설명한다.
- <53> 투명한 유리 또는 플라스틱 따위로 만들어진 절연 기판(110) 위에 복수 쌍의 제1 및 제2 게이트선(gate line)(121a, 121b) 및 복수의 유지 전극선(storage electrode line)(131)이 형성되어 있다.
- <54> 제1 및 제2 게이트선(121a, 121b)은 주로 가로 방향으로 뻗으며 교대로 배치되어 있다. 제1 게이트선(121a)은 아래로 돌출한 복수의 제1 게이트 전극(124a) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(129a)을 포함한다. 제2 게이트선(124b)은 제1 게이트선(121a)의 아래 쪽에 위치하며, 위로 돌출한 복수의 제2 게이트 전극(124b) 및 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(129b)을 포함한다. 게이트 신호를 생성하는 게이트 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 게이트 구동 회로가 기판(110) 위에 집적되어 있는 경우 게이트선(121a, 121b)이 연장되어 이와 직접 연결될 수 있다.
- <55> 유지 전극선(131)은 소정의 전압을 인가 받으며 게이트선(121a, 121b)과 거의 나란하게 뻗는다. 각 유지 전극선(131)은 제1 게이트선(121a)과 제2 게이트선(121b) 사이에 위치하며 아래 쪽에 위치한 제2 게이트선(121b)에 가깝다. 유지 전극선(131)은 게이트선(121a, 121b)에 비하여 너비가 넓으며, 위로 튀어나와 있으며 교대로 배열된 복수의 돌출부(projection)(137, 138)를 포함한다. 그러나 유지 전극선(131)의 모양 및 배치는 여러 가지로 변형될 수 있다.
- <56> 게이트선(121a, 121b) 및 유지 전극선(131)은 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열 금속, 은(Ag)이나 은 합금 등 은 계열 금속, 구리(Cu)나 구리 합금 등 구리 계열 금속, 몰리브덴(Mo)이나 몰리브덴 합금 등 몰리브덴 계열 금속, 크롬(Cr), 탄탈륨(Ta) 및 티타늄(Ti) 따위로 만들어질 수 있다. 그러나 이들은 물리적 성질이 다른 두 개의 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수도 있다. 이 중 한 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 비저항(resistivity)이 낮은 금속, 예를 들면 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속 등으로 만들어진다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 물리적, 화학적, 전기적 접촉 특성이 우수한 물질, 이를테면 몰리브덴

계열 금속, 크롬, 탄탈륨, 티타늄 등으로 만들어진다. 이러한 조합의 좋은 예로는 크롬 하부막과 알루미늄 (합금) 상부막 및 알루미늄 (합금) 하부막과 몰리브덴 (합금) 상부막을 들 수 있다. 그러나 게이트선(121a, 121b) 및 유지 전극선(131)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.

- <57> 게이트선(121a, 121b) 및 유지 전극선(131)의 측면은 기판(110) 면에 대하여 경사져 있으며 그 경사각은 약 30° 내지 약 80° 인 것이 바람직하다.
- <58> 게이트선(121a, 121b) 및 유지 전극선(131) 위에는 질화규소(SiNx) 또는 산화규소(SiOx) 따위로 만들어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.
- <59> 게이트 절연막(140) 위에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 또는 다결정 규소(polysilicon) 등으로 만들어진 복수의 제1 및 제2 섬형 반도체(154a, 154b)가 형성되어 있다. 반도체(154a, 154b)는 각각의 게이트 전극(124a, 124b) 위에 위치한다.
- <60> 제1 반도체(154a) 위에는 복수 쌍의 제1 섬형 저항성 접촉 부재(ohmic contact)(163a, 165a)가 형성되어 있고, 제2 반도체(154b) 위에는 복수 쌍의 제2 섬형 저항성 접촉 부재(163b, 165b)가 형성되어 있다. 저항성 접촉 부재(163a, 163b, 165a, 165b)는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어지거나 실리사이드(silicide)로 만들어질 수 있다.
- <61> 반도체(154a, 154b)와 저항성 접촉 부재(163a, 163b, 165a, 165b)의 측면 역시 기판(110) 면에 대하여 경사져 있으며 경사각은 30° 내지 80° 정도이다.
- <62> 저항성 접촉 부재(163a, 163b, 165a, 165b) 및 게이트 절연막(140) 위에는 복수의 데이터선(data line)(171)과 복수의 제1 및 제2 드레인 전극(drain electrode)(175a, 175b)이 형성되어 있다.
- <63> 데이터선(171)은 데이터 신호를 전달하며 주로 세로 방향으로 뻗어 게이트선(121a, 121b) 및 유지 전극선(131)과 교차한다. 각 데이터선(171)은 게이트 전극(124a, 124b)을 향하여 뻗은 복수의 제1 및 제2 소스 전극(source electrode)(173a, 173b)과 다른 층 또는 외부 구동 회로와의 접속을 위한 넓은 끝 부분(179)을 포함한다. 데이터 신호를 생성하는 데이터 구동 회로(도시하지 않음)는 기판(110) 위에 부착되는 가요성 인쇄 회로막(도시하지 않음) 위에 장착되거나, 기판(110) 위에 직접 장착되거나, 기판(110)에 집적될 수 있다. 데이터 구동 회로가 기판(110) 위에 집적되어 있는 경우, 데이터선(171)이 연장되어 이와 직접 연결될 수 있다.
- <64> 제1 및 제2 드레인 전극(175a, 175b)은 데이터선(171)과 분리되어 있으며 각각 제1 및 제2 게이트 전극(124a, 124b)을 중심으로 제1 및 제2 소스 전극(173a, 173b)과 마주한다. 각 드레인 전극(175a, 175b)은 넓은 확장부(177a, 177b)를 가지는 한 쪽 끝 부분과 막대형인 다른 쪽 끝 부분을 포함한다. 넓은 확장부(177a, 177b)는 유지 전극선(131)과 중첩하며, 막대형 끝 부분은 소스 전극(173a, 173b)과 마주한다.
- <65> 하나의 게이트 전극(124a/124b), 하나의 소스 전극(173a/173b) 및 하나의 드레인 전극(175a/175b)은 반도체(154a/154b)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173a/173b)과 드레인 전극(175a/175b) 사이의 반도체(154a/154b)에 형성된다.
- <66> 데이터선(171) 및 드레인 전극(175a, 175b)은 몰리브덴, 크롬, 탄탈륨 및 티타늄 등 내화성 금속(refractory metal) 또는 이들의 합금으로 만들어지는 것이 바람직하며, 내화성 금속막(도시하지 않음)과 저저항 도전막(도시하지 않음)을 포함하는 다중막 구조를 가질 수 있다. 다중막 구조의 예로는 크롬 또는 몰리브덴 (합금) 하부막과 알루미늄 (합금) 상부막의 이중막, 몰리브덴 (합금) 하부막과 알루미늄 (합금) 중간막과 몰리브덴 (합금) 상부막의 삼중막을 들 수 있다. 그러나 데이터선(171) 및 드레인 전극(175a, 175b)은 이외에도 여러 가지 다양한 금속 또는 도전체로 만들어질 수 있다.
- <67> 데이터선(171) 및 드레인 전극(175a, 175b) 또한 그 측면이 기판(110) 면에 대하여 30° 내지 80° 정도의 경사각으로 기울어진 것이 바람직하다.
- <68> 저항성 접촉 부재(163a, 163b, 165a, 165b)는 그 아래의 반도체(154a, 154b)와 그 위의 데이터선(171) 및 드레인 전극(175a, 175b) 사이에만 존재하며 이들 사이의 접촉 저항을 낮추어 준다. 반도체(154a/154b)에는 소스 전극(173a/173b)과 드레인 전극(175a/175b) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175a, 175b)으로 가리지 않고 노출된 부분이 있다.
- <69> 데이터선(171), 드레인 전극(175a, 175b) 및 노출된 반도체(154) 부분 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 질화규소나 산화규소 따위의 무기 절연물로 만들어진 하부막(180q)과 유기

절연물로 만들어진 상부막(180q)을 포함한다. 상부 보호막(180q)은 4.0 이하의 유전 상수를 가지는 것이 바람직하고, 감광성(photosensitivity)을 가질 수도 있으며 그 표면에는 요철이 형성되어 있다. 그러나 보호막(180)은 무기 절연물 또는 유기 절연물 따위로 만들어진 단일막 구조를 가질 수도 있다.

- <70> 보호막(180)에는 데이터선(171)의 끝 부분(179)을 드러내는 복수의 접촉 구멍(contact hole)(182)과 제1 및 제2 드레인 전극(175a, 175b)의 확장부(177a, 177b)를 드러내는 복수의 접촉 구멍(contact hole)(185a, 185b)이 형성되어 있으며, 보호막(180)과 게이트 절연막(140)에는 게이트선(121a, 121b)의 끝 부분(129a, 129b)을 드러내는 복수의 접촉 구멍(181a, 181b)이 형성되어 있다.
- <71> 보호막(180) 위에는 복수 쌍의 제1 및 제2 화소 전극(191a, 191b) 및 복수의 접촉 보조 부재(contact assistant)(81a, 81b, 82)가 형성되어 있다.
- <72> 제1 화소 전극(191a)과 제2 화소 전극(191a)은 보호막(180)의 요철을 따라 굴곡이 저 있으며, 서로 분리되어 있다. 제2 화소 전극(191b)은 투명 전극(192) 및 그 위의 반사 전극(194)을 포함한다. 투명 전극(192)은 생략될 수 있다.
- <73> 제1 화소 전극(191a)과 투명 전극(192)은 ITO 또는 IZO 등의 투명한 도전 물질로 만들어지고, 반사 전극(194)은 알루미늄, 은, 크롬 또는 그 합금 등의 반사성 금속으로 만들어진다. 그러나 반사 전극(194)은 알루미늄, 은 또는 그 합금 등 저저항 반사성 상부막(도시하지 않음)과 폴리브덴 계열 금속, 크롬, 탄탈륨 및 티타늄 등 ITO 또는 IZO와 접촉 특성이 좋은 하부막(도시하지 않음)의 이중막 구조를 가질 수 있다.
- <74> 제1 화소 전극(191a)은 접촉 구멍(185a)을 통하여 제1 드레인 전극(175a)과 물리적·전기적으로 연결되어 있으며, 제1 드레인 전극(175a)으로부터 데이터 전압을 인가 받는다. 제2 화소 전극(191b)은 접촉 구멍(185b)을 통하여 제2 드레인 전극(175b)과 물리적·전기적으로 연결되어 있으며, 제2 드레인 전극(175b)으로부터 데이터 전압을 인가 받는다. 데이터 전압이 인가된 제1/제2 화소 전극(191a/191b)은 공통 전압(common voltage)을 인가 받는 공통 전극 표시판(200)의 공통 전극(common electrode)(270)과 함께 전기장을 생성함으로써 두 전극(191a/191b, 270) 사이의 액정층(3)의 액정 분자의 방향을 각각 결정한다. 이와 같이 결정된 액정 분자의 방향에 따라 액정층(3)을 통과하는 빛의 편광이 달라진다. 제1/제2 화소 전극(191a/191b)과 공통 전극(270)은 액정 축전기를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지한다.
- <75> 박막 트랜지스터 표시판(100), 공통 전극 표시판(200) 및 액정층(3) 등을 포함하는 반투과형 액정 표시판 조립체(300)는 제1 화소 전극(191a) 및 제2 화소 전극(191b)에 의하여 각각 정의되는 투과 영역 및 반사 영역으로 구획될 수 있다.
- <76> 투과 영역에서는 액정 표시판 조립체(300)의 앞면, 즉 공통 전극 표시판(200) 쪽에서 입사된 빛이 액정층(3)을 통과하여 뒷면, 즉 박막 트랜지스터 표시판(100) 쪽으로 나옴으로써 표시를 수행한다. 반사 영역에서는 앞면에서 들어온 빛이 액정층(3)으로 들어왔다가 제2 화소 전극(191b)에 의하여 반사되어 액정층(3)을 다시 통과하여 앞면으로 나옴으로써 표시를 수행한다. 이때, 제2 화소 전극(191b)의 굴곡은 빛의 반사 효율을 높여 준다.
- <77> 제1/제2 화소 전극(191a/191b) 및 이와 연결된 제1/제2 드레인 전극(175a/175b)의 확장부(177a/177b)는 돌출부(137)를 비롯한 유지 전극선(131)과 중첩하여 액정 축전기의 전압 유지 능력을 강화하는 유지 축전기를 이룬다. 이때, 유지 전극선(131)의 일부는 제1 드레인 전극(175a)의 확장부(177a)와 중첩하고, 다른 일부는 제2 드레인 전극(175b) 확장부(177b)와 중첩한다. 이와 같이 제1 화소 전극(191a) 또는 제2 화소 전극(191b)을 가지는 2개의 화소(PXa, PXb)의 유지 축전기를 하나의 유지 전극선(131)을 통하여 형성함으로써 투과율을 확보할 수 있다.
- <78> 접촉 보조 부재(81a, 81b, 82)는 각각 접촉 구멍(181a, 181b, 182)을 통하여 게이트선(121a, 121b)의 끝 부분(129a, 129b) 및 데이터선(171)의 끝 부분(179)과 연결된다. 접촉 보조 부재(81a, 81b, 82)는 게이트선(121a, 121b)의 끝 부분(129a, 129b) 및 데이터선(171)의 끝 부분(179)과 외부 장치와의 접촉성을 보완하고 이들을 보호한다.
- <79> 다음으로 공통 전극 표시판(200)에 대하여 설명한다.
- <80> 투명한 유리 또는 플라스틱 등으로 만들어진 절연 기판(210) 위에 차광 부재(light blocking member)(220)가 형성되어 있다. 차광 부재(220)는 블랙 매트릭스(black matrix)라고도 하며, 제1 화소 전극(191a) 및 제2 화소 전극(191b)과 마주하는 복수의 개구 영역을 정의하는 한편 제1 화소 전극(191a) 및 제2 화소 전극(191b) 사이의 빛샘을 막아 준다.
- <81> 기판(210) 위에는 또한 복수의 색필터(color filter)(230)가 형성되어 있으며, 차광 부재(220)로 둘러싸인 개구

영역 내에 거의 다 들어가도록 배치되어 있다. 색필터(230)는 제1 화소 전극(191a) 및 제2 화소 전극(191b)을 따라 세로 방향으로 길게 뻗어 띠(stripe)를 이룰 수 있다. 각 색필터(230)는 적색, 녹색 및 청색의 삼원색 등 기본색(primary color) 중 하나를 표시할 수 있다.

- <82> 색필터(230) 및 차광 부재(220) 위에는 덮개막(overcoat)(250)이 형성되어 있다. 덮개막(250)은 (유기) 절연물로 만들어질 수 있으며, 색필터(230)를 보호하고 색필터(230)가 노출되는 것을 방지하며 평탄면을 제공한다. 덮개막(250)은 생략될 수 있다.
- <83> 덮개막(250) 위에는 공통 전극(270)이 형성되어 있다. 공통 전극(270)은 ITO나 IZO 등 투명한 도전 도전체로 만들어지는 것이 바람직하다.
- <84> 표시판(100, 200)의 안쪽 면 위에는 액정층(3)을 배향하기 위한 배향막(alignment layer)(도시하지 않음)이 도포되어 있으며, 표시판(100, 200)의 안쪽 또는 바깥쪽 면에는 하나 이상의 편광자(polarizer)(도시하지 않음)가 구비되어 있다.
- <85> 액정층(3)은 수직 배향 또는 수평 배향되어 있을 수 있다.
- <86> 액정 표시판 조립체(300)는 또한 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)을 떠받쳐서 둘 사이에 간극(間隙)을 만드는 복수의 탄성 간격재(spacer)(도시하지 않음)를 더 포함한다.
- <87> 액정 표시판 조립체(300)는 또한 박막 트랜지스터 표시판(100)과 공통 전극 표시판(200)을 결합하는 밀봉재(sealant)(도시하지 않음)를 더 포함할 수 있다. 밀봉재는 공통 전극 표시판(200)의 가장자리에 위치한다.
- <88> 조명부(900)는, 도 4에 나타난 바와 같이, 액정 표시판 조립체(300)의 박막 트랜지스터 표시판(100)보다 공통 전극 표시판(200) 쪽에 가깝게 위치하여, 공통 전극 표시판(200) 쪽에서 박막 트랜지스터 표시판(100) 쪽으로 빛을 조사한다. 조명부(900)는 빛을 생성하는 광원(도시하지 않음)과 광원에서 생성된 빛을 액정 표시판 조립체(300) 쪽으로 유도 및 확산하는 도광판(도시하지 않음), 광학 시트(도시하지 않음) 등을 포함할 수 있다. 도광판은 공통 전극 표시판(200)과 유사한 외형을 가질 수 있고 광학 시트는 도광판과 공통 전극 표시판(200) 사이에 위치할 수 있다. 광원으로는 형광 램프나 발광 다이오드(light emitting diode, LED) 등을 사용할 수 있으며, 도광판의 측면에 배치될 수 있다.
- <89> 다시 도 1을 참고하면, 계조 전압 생성부(800)는 화소(PX)의 투과율과 관련된 두 별의 계조 전압 집합(또는 기준 계조 전압 집합)을 생성한다. 두 별 중 한 별은 공통 전압(Vcom)에 대하여 양의 값을 가지고 다른 한 별은 음의 값을 가진다.
- <90> 데이터 구동부(500)는 액정 표시판 조립체(300)의 데이터선(D₁-D_m)과 연결되어 있으며, 데이터 전압을 생성하여 데이터선(D₁-D_m)에 인가한다.
- <91> 게이트 구동부(400)는 제1 및 제2 게이트 구동 회로(400L, 400R)를 포함하며, 각각의 게이트 구동 회로(400L, 400R)는 액정 표시판 조립체(300)의 게이트선(Ga₁-Ga_n, Gb₁-Gb_n)과 연결되어 게이트 온 전압(Von)과 게이트 오프 전압(Voff)의 조합으로 이루어진 게이트 신호를 게이트선(Ga₁-Ga_n, Gb₁-Gb_n)에 인가한다.
- <92> 제1 게이트 구동 회로(400L)는 액정 표시판 조립체(300)의 왼쪽 가장자리 부근에 위치하며, 제1 게이트선(Ga₁-Ga_n)에 게이트 신호를 인가하고, 제2 게이트 구동 회로(400R)는 액정 표시판 조립체(300)의 오른쪽 가장자리 부근에 위치하며, 제2 게이트선(Gb₁-Gb_n)에 게이트 신호를 인가한다. 제1 게이트 구동 회로(400L) 및 제2 게이트 구동 회로(400R)는 액정 표시판 조립체(300)의 가장 위쪽에 위치한 게이트선(Ga₁/Gb₁)부터 게이트 온 전압(Von)을 인가하기 시작하며, 한 쪽 게이트 구동 회로(400L/400R)가 마지막 게이트선(Ga_n/Gb_n)으로 게이트 온 전압(Von)을 공급한 후 다른 쪽 게이트 구동 회로(400R/400L)가 가장 위쪽에 위치한 게이트선(Gb₁/Ga₁)으로 게이트 온 전압(Von)을 인가하기 시작한다.
- <93> 신호 제어부(600)는 게이트 구동부(400) 및 데이터 구동부(500) 등을 제어한다.
- <94> 이러한 구동 장치(400, 500, 600, 800) 각각은 적어도 하나의 집적 회로 칩의 형태로 액정 표시판 조립체(300) 위에 직접 장착되거나, 가요성 인쇄 회로막(flexible printed circuit film)(도시하지 않음) 위에 장착되어 TCP(tape carrier package)의 형태로 액정 표시판 조립체(300)에 부착되거나, 별도의 인쇄 회로 기판(printed circuit board)(도시하지 않음) 위에 장착될 수도 있다. 이와는 달리, 이들 구동 장치(400, 500, 600, 800)가

신호선($G_{a1}-G_{an}$, $G_{b1}-G_{bn}$, D_1-D_m) 및 박막 트랜지스터 스위칭 소자(Q_a , Q_b) 따위와 함께 액정 표시판 조립체(300)에 집적될 수도 있다. 또한, 구동 장치(400, 500, 600, 800)는 단일 칩으로 집적될 수 있으며, 이 경우 이들 중 적어도 하나 또는 이들을 이루는 적어도 하나의 회로 소자가 단일 칩 바깥에 있을 수 있다.

<95> 그러면 이러한 액정 표시 장치의 동작에 대하여 상세하게 설명한다.

<96> 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 입력 영상 신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호를 수신한다. 입력 영상 신호(R, G, B)는 각 화소(PXa, PXb)의 휘도(luminance) 정보를 담고 있으며 휘도는 정해진 수효, 예를 들면 1024(=210), 256(=28) 또는 64(=26) 개의 계조(gray)를 가지고 있다. 입력 제어 신호의 예로는 수직 동기 신호(Vsync)와 수평 동기 신호(Hsync), 메인 클럭 신호(MCLK), 데이터 인에이블 신호(DE) 등이 있다.

<97> 신호 제어부(600)는 입력 영상 신호(R, G, B)와 입력 제어 신호를 기초로 입력 영상 신호(R, G, B)를 액정 표시판 조립체(300)의 동작 조건에 맞게 적절히 처리하고 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성한 후, 게이트 제어 신호(CONT1)를 게이트 구동부(400)로 내보내고 데이터 제어 신호(CONT2)와 처리한 영상 신호(DAT1, DAT2)를 데이터 구동부(500)로 내보낸다.

<98> 게이트 제어 신호(CONT1)는 주사 시작을 지시하는 주사 시작 신호(LSTV, RSTV)와 게이트 온 전압(Von)의 출력 주기를 제어하는 적어도 하나의 클럭 신호를 포함한다. 게이트 제어 신호(CONT1)는 또한 게이트 온 전압(Von)의 지속 시간을 한정하는 출력 인에이블 신호(OE)를 더 포함할 수 있다.

<99> 데이터 제어 신호(CONT2)는 한 행의 화소(PX)에 대한 디지털 영상 신호(DAT1, DAT2)의 전송 시작을 알리는 수평 동기 시작 신호(STH)와 데이터선(D_1-D_m)에 아날로그 데이터 전압을 인가하라는 로드 신호(LOAD) 및 데이터 클럭 신호(HCLK)를 포함한다. 데이터 제어 신호(CONT2)는 또한 공통 전압(Vcom)에 대한 데이터 전압의 극성(이하 "공통 전압에 대한 데이터 전압의 극성"을 줄여 "데이터 전압의 극성"이라 함)을 반전시키는 반전 신호(RVS)를 더 포함할 수 있다.

<100> 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 데이터 구동부(500)는 한 행의 화소(PXa, PXb)에 대한 디지털 영상 신호(DAT1, DAT2)를 수신하고, 각 디지털 영상 신호(DAT1, DAT2)에 대응하는 계조 전압을 선택함으로써 디지털 영상 신호(DAT1, DAT2)를 아날로그 데이터 전압으로 변환한 다음, 이를 해당 데이터선(D_1-D_m)에 인가한다.

<101> 게이트 구동부(400)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트선($G_{a1}-G_{an}$, $G_{b1}-G_{bn}$)에 인가하여 이 게이트선($G_{a1}-G_{an}$, $G_{b1}-G_{bn}$)에 연결된 스위칭 소자(Q_a , Q_b)를 턴 온시킨다. 그러면, 데이터선(D_1-D_m)에 인가된 데이터 전압이 턴 온된 스위칭 소자(Q_a , Q_b)를 통하여 해당 화소(PXa, PXb)에 인가된다.

<102> 화소(PXa, PXb)에 인가된 데이터 전압과 공통 전압(Vcom)의 차이는 액정 축전기(C1c)의 충전 전압, 즉 화소 전압으로서 나타난다. 액정 분자들은 화소 전압의 크기에 따라 그 배열을 달리하며 이에 따라 액정층(3)을 통과하는 빛의 편광이 변화한다. 이러한 편광의 변화는 편광자에 의하여 빛의 투과율 변화로 나타나며, 이를 통해 화소(PXa, PXb)는 영상 신호(DAT)의 계조가 나타내는 휘도를 표시한다.

<103> 1 수평 주기["1H"라고도 쓰며, 수평 동기 신호(Hsync) 및 데이터 인에이블 신호(DE)의 한 주기와 동일함]를 단위로 하여 이러한 과정을 되풀이함으로써, 모든 제1 게이트선($G_{a1}-G_{an}$)에 대하여 차례로 게이트 온 전압(Von)을 인가하고 모든 제1 화소(PXa)에 데이터 전압을 인가하여 액정 표시판 조립체(300)의 한 면에 한 프레임(frame)의 영상을 표시한 다음, 모든 제2 게이트선($G_{b1}-G_{bn}$)에 대하여 차례로 게이트 온 전압(Von)을 인가하고 모든 제2 화소(PXa)에 데이터 전압을 인가하여 액정 표시판 조립체(300)의 다른 면에 한 프레임(frame)의 영상을 표시한다.

<104> 한 프레임이 끝나면 다음 프레임이 시작되고 각 화소(PX)에 인가되는 데이터 전압의 극성이 이전 프레임에서의 극성과 반대가 되도록 데이터 구동부(500)에 인가되는 반전 신호(RVS)의 상태가 제어된다("프레임 반전"). 이 때, 한 프레임 내에서도 반전 신호(RVS)의 특성에 따라 한 데이터선을 통하여 흐르는 데이터 전압의 극성이 주기적으로 바뀌거나(보기: 행 반전, 점 반전), 한 화소행에 인가되는 데이터 전압의 극성도 서로 다를 수 있다(보기: 열 반전, 점 반전).

- <105> 한편, 액정 표시판 조립체(300)의 양쪽 면에 영상을 표시하는 경우, 한 쪽 면에는 전화, 게임 또는 카메라 등의 복잡한 영상을 표시하고, 다른 쪽 면에는 시계 또는 메뉴얼 등의 단순한 영상을 표시할 수 있다. 이와 같은 경우에는 복잡한 영상을 나타내는 일반 영상 신호(DAT1)는 계조 수가 많고, 단순한 영상을 나타내는 단순 영상 신호(DAT2)는 계조 수가 적어도 된다. 따라서 복잡한 영상을 나타내는 일반 영상 신호(DAT1)의 비트 수는 높고, 단순한 영상을 나타내는 단순 영상 신호(DAT2)의 비트 수는 낮을 수 있다.
- <106> 그러면, 이러한 경우에 적용할 수 있는 데이터 구동부(500)의 예에 대하여 도 6을 참고하여 상세하게 설명한다.
- <107> 먼저, 본 발명의 한 실시예에 따른 데이터 구동부(500)는 도 6에 도시한 데이터 구동 칩(510)을 적어도 하나 포함할 수 있다.
- <108> 데이터 구동 칩(510)은 복잡한 영상에 상응하는 일반 데이터 전압(Vdat1)을 생성하는 일반 데이터 구동 회로(520) 및 단순한 영상에 상응하는 단순 데이터 전압(Vdat2)을 생성하는 단순 데이터 구동 회로(530)를 포함한다. 단순 데이터 전압(Vdat2)은 적은 수의 값, 예를 들면 두 가지 값을 가질 수 있고, 일반 데이터 전압(Vdat1)은 단순 데이터 전압(Vdat2)보다 많은 수효의 값을 가질 수 있다.
- <109> 일반 데이터 구동 회로(520)는 차례로 연결되어 있는 시프트 레지스터(shift register)(521), 래치(latch)(523), 디지털-아날로그 변환부(digital-to-analog converter)(525) 및 출력 버퍼(output buffer)(527)를 포함한다.
- <110> 시프트 레지스터(521)는 수평 동기 시작 신호(STH)(또는 시프트 클럭 신호)가 들어오면 데이터 클럭 신호(HCLK)에 따라 일반 영상 신호(DAT1)를 래치(523)에 전달한다.
- <111> 래치(523)는 일반 영상 신호(DAT1)를 기억하며, 로드 신호(LOAD)에 따라 디지털-아날로그 변환부(525)에 기억하고 있는 일반 영상 신호(DAT1)를 내보낸다.
- <112> 디지털-아날로그 변환부(525)는 계조 전압 생성부(800)로부터 계조 전압을 공급 받으며, 디지털 일반 영상 신호(DAT1)를 아날로그 데이터 전압으로 변환하여 출력 버퍼(527)로 내보낸다.
- <113> 출력 버퍼(527)는 디지털-아날로그 변환부(525)로부터의 출력 전압을 일반 데이터 전압(Vdat1)으로서 데이터선(D₁-D_m)에 출력하며, 이를 1 수평 주기 동안 유지한다.
- <114> 단순 데이터 구동 회로(530)는 제1 전압(V1)과 제2 전압(V2)을 공급받고, 단순 영상 신호(DAT2)에 따라 제1 및 제2 전압(V1, V2) 중 하나의 전압을 선택하여 단순 데이터 전압(Vdat2)으로서 출력한다.
- <115> 이러한 단순 데이터 구동 회로(530)는 또한 선택된 제1 또는 제2 전압(V1, V2)을 단순 데이터 전압(Vdat2)으로서 데이터선(D₁-D_m)에 출력하며, 이를 1 수평 주기 동안 유지하는 출력 버퍼(도시하지 않음)를 포함한다.
- <116> 단순 데이터 구동 회로(530)는 단순한 선택 회로로 구현될 수 있으며, 그 회로의 크기는 일반 데이터 구동 회로(520)에 비해 매우 작으므로, 소비 전력 또한 작다.
- <117> 다음으로 도 7을 참조하여 본 발명의 한 실시예에 따른 게이트 구동부(400)에 대하여 상세히 설명한다.
- <118> 도 7에 도시한 게이트 구동부(400)는 액정 표시판 조립체(300)의 왼쪽에 위치한 제1 게이트 구동 회로(400L)와 오른쪽에 위치한 제2 게이트 구동 회로(400R)를 포함하는 시프트 레지스터이다. 각각의 게이트 구동 회로(400L/400R)는 일렬로 배열되어 있는 복수의 스테이지(410L/410R)를 포함한다.
- <119> 게이트 구동부(400)에는 수직 동기 시작 신호(LSTV, RSTV), 제1 및 제2 클럭 신호(CLK1, CLK2) 및 게이트 오프 전압(Voff)이 입력된다. 제1 클럭 신호(CLK1)와 제2 클럭 신호(CLK2)는 서로 반전된 신호일 수 있으며, 화소(PXa, PXb)의 스위칭 소자(Qa, Qb)를 구동할 수 있도록 각 클럭 신호(CLK1, CLK2)의 하이 레벨 전압은 게이트 온 전압(Von)과 같고 로우 레벨 전압은 게이트 오프 전압(Voff)과 같을 수 있다.
- <120> 각 스테이지(410L, 410R)는 세트 단자(S), 리세트 단자(R), 게이트 전압 단자(GV), 출력 단자(OUT), 그리고 제1 및 제2 클럭 단자(CK1, CK2)를 포함한다.
- <121> 각 스테이지(410L, 410R), 예를 들면 제1 게이트 구동 회로(400L)에 위치한 j번째 스테이지(STjL)의 세트 단자(S)에는 전단 스테이지[ST(j-1)L]의 게이트 출력, 즉 전단 게이트 출력[Gout(j-1)L]이, 리세트 단자(R)에는 후단 스테이지[ST(j+1)L]의 게이트 출력, 즉 후단 게이트 출력[Gout(j+1)]이 입력되고, 제1 및 제2 클럭 단자(CK1, CK2)에는 제1 및 제2 클럭 신호(CLK1, CLK2)가 각각 입력된다. 출력 단자(OUT)는 제1 게이트선(Ga₁-

G_{a_n})으로 게이트 출력[Gout(j)L]을 내보낸다.

- <122> 한편, 예를 들어, 제2 게이트 구동 회로(400L)에 위치한 (j)번째 스테이지[ST(j)R]의 경우, 세트 단자(S)에 전단 게이트 출력[Gout(j-1)R]이 입력되고 리세트 단자(R)에 후단 게이트 출력[Gout(j+1)R]이 입력되며, 출력 단자(OUT)로 게이트 출력[Gout(j)R]을 내보낸다.
- <123> 제1 및 제2 게이트 구동 회로(400L, 400R)의 각 스테이지는 연속한 스테이지와 반대로 클록 신호(CLK1, CLK2)가 입력된다. 즉, j번째 스테이지[STjL]와 반대로 (j+1)번째 스테이지[ST(j+1)L]의 제1 클록 단자(CK1)에는 제2 클록 신호(CLK2)가 입력되고, 제2 클록 단자(CK2)에는 제1 클록 신호(CLK1)가 각각 입력된다.
- <124> 이때, 인접한 스테이지(410L, 410R)의 신호 전달은 실제로는 게이트선($G_{a_1}-G_{a_n}$, $G_{b_1}-G_{b_n}$)을 통하여 이루어질 수 있다. 따라서 각 스테이지(410L, 410R)는 세 개의 게이트선($G_{a_1}-G_{a_n}$, $G_{b_1}-G_{b_n}$)과 연결되어, 그 중 한 게이트선($G_{a_1}-G_{a_n}$, $G_{b_1}-G_{b_n}$)으로는 게이트 출력을 내보내고 나머지 두 게이트선($G_{a_1}-G_{a_n}$, $G_{b_1}-G_{b_n}$)으로는 전단 게이트 출력 및 후단 게이트 출력을 받을 수 있다.
- <125> 본 발명의 다른 실시예에 따르면, 전단 및 후단 스테이지에 출력되는 캐리 신호를 내보내는 별개의 출력 단자를 각 스테이지에 하나 더 둘 수 있으며, 출력 단자(OUT)에 연결되는 버퍼를 더 둘 수도 있다.
- <126> 정리하면, 제1 및 제2 게이트 구동 회로(400L, 400R)는 독립적으로 구동되며, 양 게이트 구동 회로(400L, 400R)의 각 스테이지(410L, 410R)는 전단 게이트 출력과 후단 게이트 출력에 기초하고 제1 및 제2 클록 신호(CLK1, CLK2)에 동기하여 게이트 출력을 생성한다. 단, 각각의 첫 번째 스테이지(ST1)에는 전단 게이트 출력 대신 수직 동기 시작 신호(LSTV, RSTV)가 입력되어 사용된다.
- <127> 이하에서는 도 8을 참고하여, 도 6의 데이터 구동부 및 도 7의 게이트 구동부를 가지는 액정 표시 장치의 동작에 대하여 상세하게 설명한다.
- <128> 복수의 제1 화소(PXa)가 복잡한 영상을 표시하고 복수의 제2 화소(PXb)가 단순한 영상을 표시하는 경우, 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 한 프레임의 선행 반 프레임(T1) 동안 복잡한 영상에 상응하는 일반 영상 신호(DAT1)를 입력 영상 신호(R, G, B)로서 수신하고, 이의 표시를 제어하는 입력 제어 신호를 수신한다.
- <129> 신호 제어부(600)는 일반 영상 신호(DAT1)를 처리하여 일반 데이터 구동 회로(520)로 내보낸다.
- <130> 일반 데이터 구동 회로(520)는 각 일반 영상 신호(DAT1)에 대응하는 계조 전압을 선택함으로써 디지털 일반 영상 신호(DAT1)를 아날로그 일반 데이터 전압(Vdat1)으로 변환한 다음, 이를 해당 데이터선(D_1-D_m)에 인가한다.
- <131> 이때, 제1 게이트 구동 회로(400L)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 제1 게이트선($G_{a_1}-G_{a_n}$)에 차례로 인가하여 제1 게이트선($G_{a_1}-G_{a_n}$)에 연결된 스위칭 소자(Qa)를 턴 온시킨다. 그러면, 일반 데이터 전압(Vdat1)이 해당 제1 화소(PXa)에 인가되어 제1 화소(PXa)는 일반 영상 신호(DAT1)의 계조가 나타내는 휘도를 표시한다.
- <132> 한편, 제2 게이트 구동 회로(400R)는 주사 시작 신호(RSTV)가 공급되지 않아 게이트 온 전압(Von)을 출력하지 않는다.
- <133> 제1 게이트 구동 회로(400L)가 제1 게이트선($G_{a_1}-G_{a_n}$)으로 게이트 온 전압(Von)의 출력을 마치면, 신호 제어부(600)는 소정의 블랭킹(blanking) 구간을 가진 후 제2 게이트 구동 회로(400R)에 주사 시작 신호(RSTV)를 출력한다.
- <134> 이와 같은 블랭킹 구간 동안 일반 데이터 구동 회로(520)가 오프되고, 단순 데이터 구동 회로(530)가 턴 온되어 단순 데이터 구동 회로(530)의 출력 버퍼(도시하지 않음)는 정상 상태(steady state)로 진입한다. 이러한 블랭킹 구간은 2 수평 기간 이상일 수 있다.
- <135> 블랭킹 구간이 끝나면, 후행 반 프레임(T2) 동안 신호 제어부(600)는 외부의 그래픽 제어기(도시하지 않음)로부터 단순한 영상에 상응하는 단순 영상 신호(DAT2)를 입력 영상 신호(R, G, B)로서 수신한다.
- <136> 신호 제어부(600)로부터의 데이터 제어 신호(CONT2)에 따라, 단순 데이터 구동 회로(530)는 한 행의 제2 화소(PXb)에 대한 단순 영상 신호(DAT2)를 수신하고, 각 단순 영상 신호(DAT2)에 대응하는 제1 전압(V1) 또는 제2

전압(V2)을 선택하여 단순 데이터 전압(Vdat2)으로서 이를 해당 데이터선(D₁-D_m)에 인가한다.

- <137> 제2 게이트 구동 회로(400R)는 신호 제어부(600)로부터의 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(V_{on})을 제2 게이트선(Gb₁-Gb_m)에 차례로 인가한다. 그러면, 단순 데이터 전압(Vdat2)이 해당 화소(PXb)에 인가되어 제2 화소(PXb)는 단순한 영상을 표시한다.
- <138> 단순 영상 신호(DAT2)가 1 비트의 디지털 신호인 경우, 적색, 녹색 및 청색의 색필터를 가지는 3개의 제2 화소(PXb)가 조합된 한 도트(dot)가 나타낼 수 있는 색의 수효는 8가지이며, 8가지 색의 조합으로 시계 또는 매뉴얼 등과 같은 단순한 영상의 표시가 가능하다.
- <139> 따라서 두 가지 다른 종류의 화소(PXa, PXb)가 서로 다른 영상을 액정 표시판 조립체(300)의 앞면 및 뒷면에 표시할 수 있다. 앞면과 뒷면의 영상은 그 크기가 동일하지 않을 수 있으며, 이는 설계에 따라 다양할 수 있다.

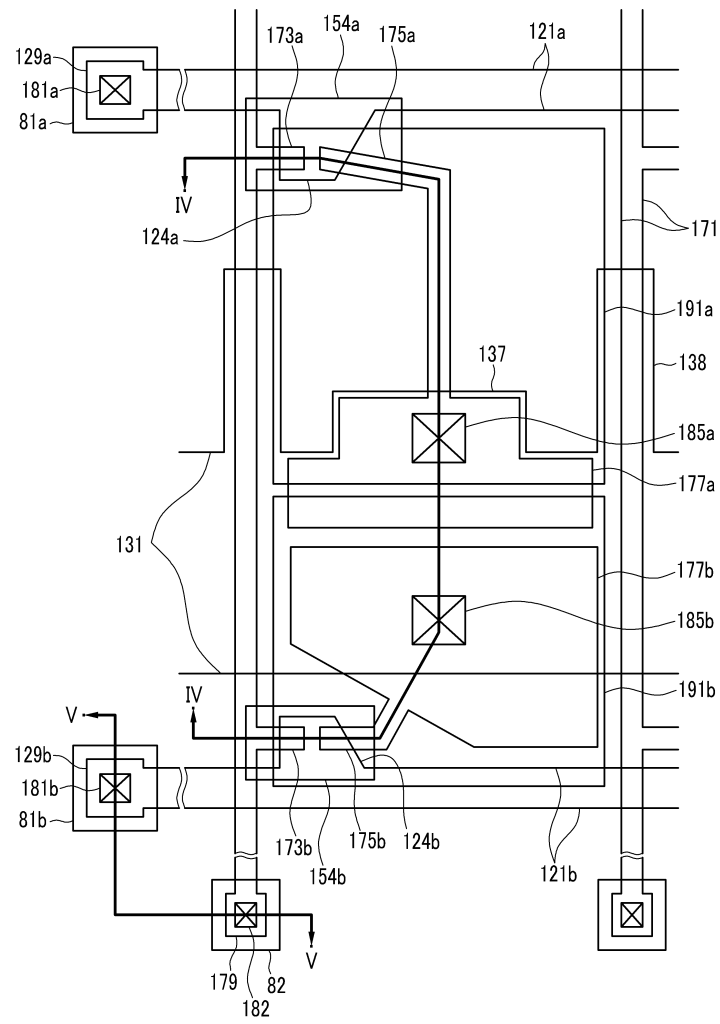
발명의 효과

- <140> 이와 같이, 본 발명에 따르면, 표시판의 양 면에 영상을 표시할 때, 한 면의 영상을 표시한 후 다른 면의 영상을 표시함으로써 데이터 구동부의 출력 버퍼가 정상 상태에 진입할 수 있는 시간을 확보할 수 있어 안정된 표시가 가능하다.
- <141> 이상에서 본 발명의 바람직한 실시예에 대하여 상세하게 설명하였지만 본 발명의 권리범위는 이에 한정되는 것은 아니고 다음의 청구범위에서 정의하고 있는 본 발명의 기본 개념을 이용한 당업자의 여러 변형 및 개량 형태 또한 본 발명의 권리범위에 속하는 것이다.

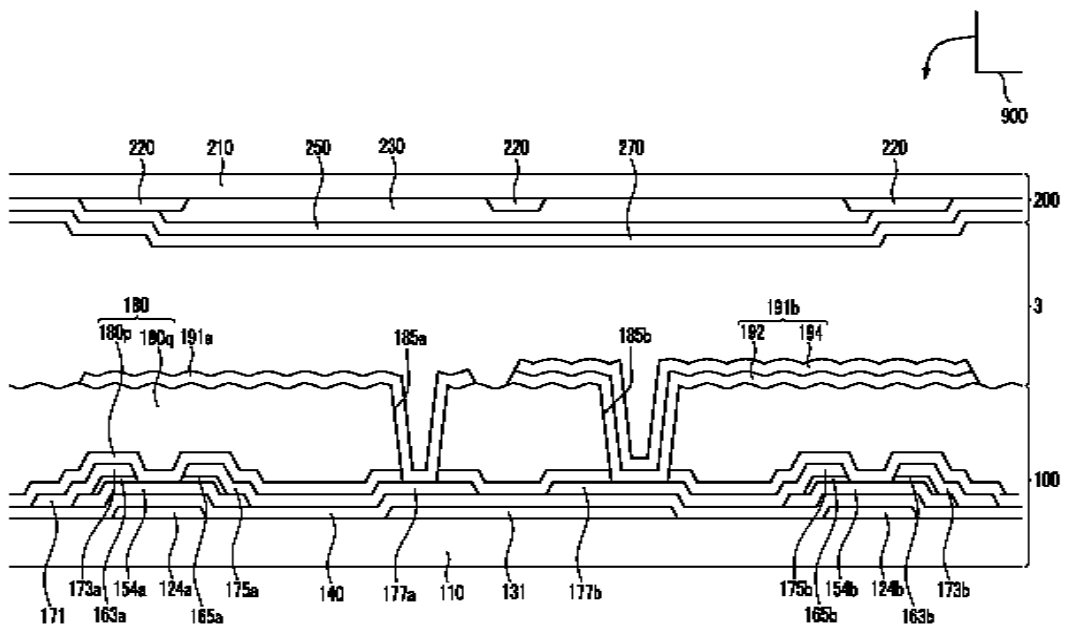
도면의 간단한 설명

- <1> 도 1은 본 발명의 한 실시예에 따른 액정 표시 장치의 블록도이다.
- <2> 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치의 한 화소에 대한 등가 회로도이다.
- <3> 도 3은 본 발명의 한 실시예에 따른 액정 표시판 조립체의 배치도이다.
- <4> 도 4는 도3의 액정 표시판 조립체를 IV-IV선을 따라 잘라낸 단면도이다.
- <5> 도 5는 도3의 액정 표시판 조립체를 V-V선을 따라 잘라낸 단면도이다.
- <6> 도 6은 본 발명의 한 실시예에 따른 데이터 구동부의 블록도이다.
- <7> 도 7은 본 발명의 한 실시예에 따른 게이트 구동부의 블록도이다.
- <8> 도 8은 본 발명의 한 실시예에 따른 액정 표시 장치의 동작을 나타내는 신호 파형도이다.

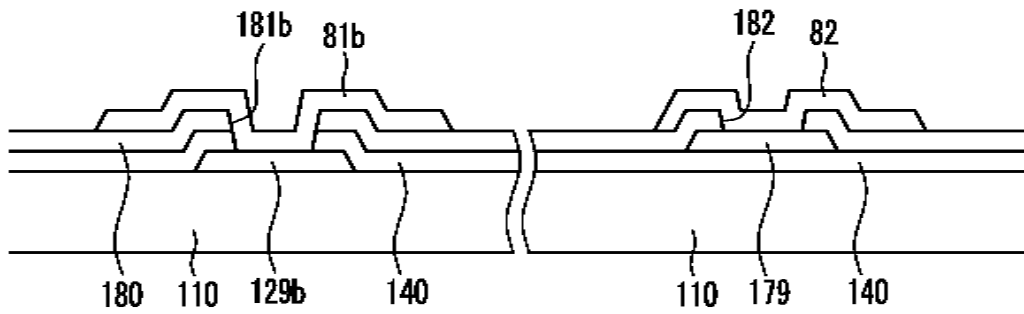
도면3



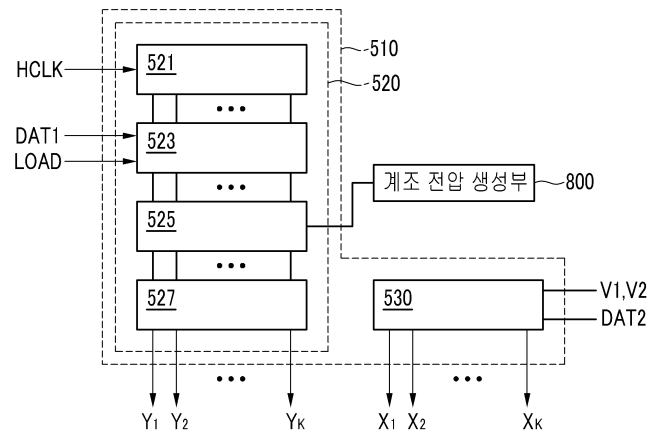
도면4



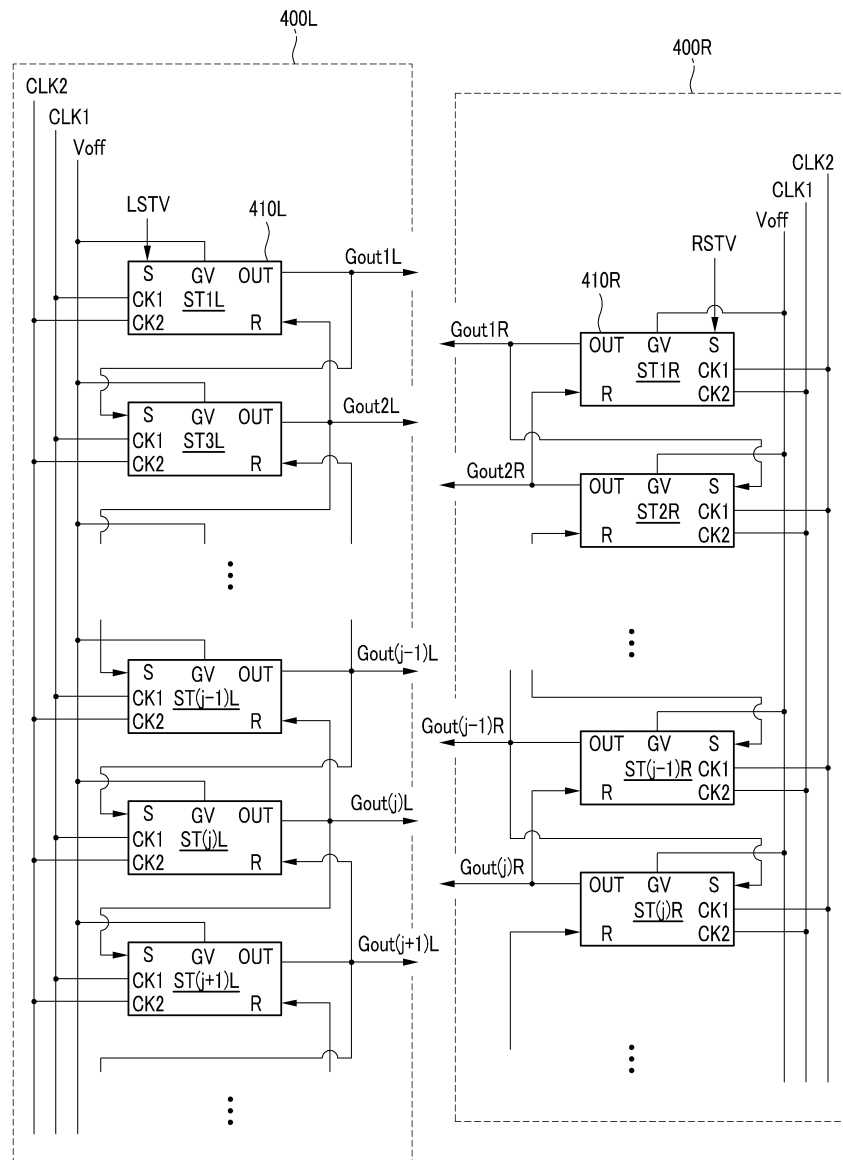
도면5



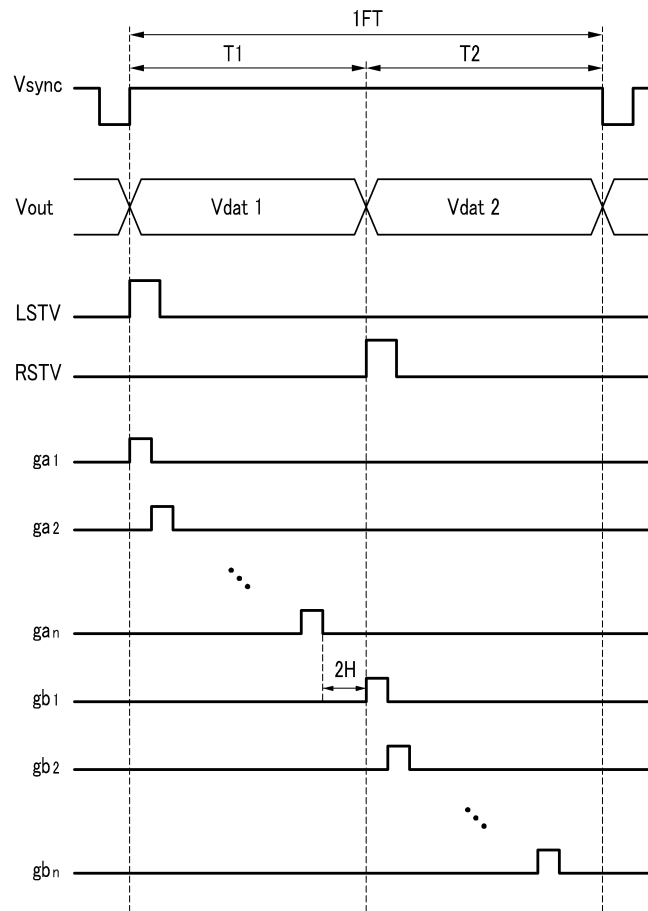
도면6



도면7



도면8



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020080037754A	公开(公告)日	2008-05-02
申请号	KR1020060104763	申请日	2006-10-27
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	MOON SEUNG BIN 문승빈 AN BO YOUNG 안보영 LEE JOO HYUNG 이주형		
发明人	문승빈 안보영 이주형		
IPC分类号	G09G3/36 G09G3/20 G02F1/133		
CPC分类号	G09G2300/0443 G09G2300/0852 G09G3/3677 G09G2300/0861 G02F1/133555 G09G2310/0286 G09G3/3688 G09G3/3648 G09G2300/0426		
外部链接	Espacenet		

摘要(译)

本发明涉及液晶显示器。并且该装置具有彼此面对的第一侧和第二侧。并且在第二部分的所有第二像素中提供栅极信号，并且第二数据信号，栅极驱动单元和数据驱动器将栅极信号和第一数据信号提供给第一相位的所有第一像素和第二相应数据的第二数据信号用于向第一和第二像素提供栅极信号的驱动器供应和栅极驱动单元被暗示到由第一侧指示图像的多个第一像素和包括指示图像到第二侧的多个第二像素的显示面板，以及第一像素和第二个像素。因此，当在指示一页图像之后通过指示另一表面或平面的图像来指示显示面板的两侧中的图像时，可以确保数据驱动器的输出缓冲器可以进入稳定状态的时间。稳定的显示是可能的。液晶显示器，透反射，透射区域，反射区域，8色。

