(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.
G02F 1/133 (2006.01)

(11) 공개번호 10-2007-0066196
(43) 공개일자 2007년06월27일

(21) 출원번호 10-2005-0127067
(22) 출원일자 2005년12월21일
심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 남형식
인천 연수구 옥련동 우성아파트 105동 605호

(74) 대리인 권혁수
송윤호
오세준

전체 청구항 수 : 총 12 항

(54) 이엠아이 감소 액정 표시 장치

(57) 요약

액정 표시 장치는 픽셀 데이터를 저장하기 위한 메모리, 그리고 외부로부터 입력된 현재 프레임 픽셀 데이터와 상기 메모리로부터의 이전 프레임 픽셀 데이터가 서로 다를 때 상기 현재 프레임 픽셀 데이터에 대응하는 과구동 픽셀 데이터를 액정 패널로 제공하고, 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장하는 타이밍 컨트롤러를 포함한다. 액정 표시 장치는 모든 픽셀 데이터를 메모리에 저장하지 않고, 현재 프레임 픽셀 데이터와 이전 프레임 픽셀 데이터가 다른 경우에만 현재 프레임 픽셀 데이터를 메모리에 저장함으로써 메모리에 대한 액세스 횟수가 감소된다.

대표도

도 3

특허청구의 범위

청구항 1.

액정 패널과;

픽셀 데이터를 저장하기 위한 메모리; 그리고

외부로부터 입력된 현재 프레임 픽셀 데이터와 상기 메모리로부터의 이전 프레임 픽셀 데이터가 서로 다를 때 상기 현재 프레임 픽셀 데이터에 대응하는 과구동 픽셀 데이터를 상기 액정 패널로 제공하고, 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장하는 타이밍 컨트롤러를 포함하는 액정 표시 장치.

청구항 2.

제 1 항에 있어서,

상기 타이밍 컨트롤러는,

상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터가 같을 때 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장하지 않는 액정 표시 장치.

청구항 3.

제 1 항에 있어서,

상기 타이밍 컨트롤러는,

상기 현재 프레임 픽셀 데이터를 소정 시간 지연시키는 지연 회로와;

상기 메모리로부터 상기 이전 프레임 픽셀 데이터를 독출하는 메모리 컨트롤러; 그리고

상기 현재 프레임 픽셀 데이터와 상기 메모리 컨트롤러로부터의 상기 이전 프레임 픽셀 데이터를 비교해서 비교 신호 및 구동 픽셀 데이터를 출력하는 구동 픽셀 데이터 발생기를 포함하되;

상기 메모리 컨트롤러는,

상기 비교 신호에 응답해서 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장하는 액정 표시 장치.

청구항 4.

제 3 항에 있어서,

싱기 구동 픽셀 데이터 발생기는,

상기 현재 프레임 픽셀 데이터와 상기 메모리 컨트롤러로부터의 상기 이전 프레임 픽셀 데이터가 서로 다를 때 상기 현재 프레임 픽셀 데이터에 대응하는 과구동 픽셀 데이터를 상기 구동 픽셀 데이터로서 출력하고,

상기 현재 프레임 픽셀 데이터와 상기 메모리 컨트롤러로부터의 상기 이전 프레임 픽셀 데이터가 같을 때 상기 현재 프레임 픽셀 데이터를 상기 구동 픽셀 데이터로서 출력하는 액정 표시 장치.

청구항 5.

제 1 항에 있어서,

상기 픽셀 데이터는 1 픽셀에 대한 데이터인 액정 표시 장치.

청구항 6.

제 1 항에 있어서,

상기 픽셀 데이터는 복수의 픽셀들에 대한 데이터인 액정 표시 장치.

청구항 7.

제 1 항에 있어서,

상기 픽셀 데이터는 1 수평 라인에 대한 데이터인 액정 표시 장치.

청구항 8.

현재 프레임 픽셀 데이터를 입력하는 단계와;

메모리로부터 이전 프레임 픽셀 데이터를 독출하는 단계와;

상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터를 비교하는 단계; 그리고

상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터가 다를 때 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 9.

제 8 항에 있어서,

상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터가 다를 때 상기 현재 프레임 픽셀 데이터에 대응하는 과구동 픽셀 데이터를 출력하는 단계를 더 포함하는 액정 표시 장치의 구동 방법.

청구항 10.

제 8 항에 있어서,

상기 현재 프레임 픽셀 데이터를 소정 지연 시간동안 지연시켜서 지연된 픽셀 데이터를 출력하는 단계를 더 포함하는 액정 표시 장치의 구동 방법.

청구항 11.

제 10 항에 있어서,

상기 지연 시간은 상기 픽셀 데이터의 크기에 비례하는 액정 표시 장치의 구동 방법.

청구항 12.

제 10 항에 있어서,

상기 저장 단계는,

상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터가 다를 때 상기 지연된 픽셀 데이터를 상기 메모리에 저장하는 단계를 포함하는 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로, 좀 더 구체적으로는 EMI(electro-magnetic interference)가 감소된 액정 표시 장치 및 그것의 구동 방법에 관한 것이다.

액정 표시 장치는 두 기판 사이에 주입되어 있는 이방성 유전율을 갖는 액정 물질에 전계(electric field)를 인가하고 이 전계의 세기를 조절하여 기판에 투과되는 빛의 양을 조절함으로써 원하는 화상 신호를 얻는 표시 장치이다. 액정 표시 장치를 구성하는 투명 유리 기판 중 하나의 내부 표면에는 다수의 화소 전극이 매트릭스 형태로 배열되며, 다른 유리 기판의 내부 표면에는 화소 전극들에 각각 대응하는 다수의 대향 전극이 배열된다. 각 화소 전극과 대향 전극을 구성하는 전극 쌍들은 그 사이에 주입된 액정 물질과 함께 액정 셀을 구성하며, 각 전극 쌍으로의 전압 인가를 통해 액정 셀의 광 전달 특성(light transmission characteristic)이 선택적으로 제어되어 의도하는 화상 표시가 이루어진다.

이러한 액정 표시 장치는 휴대가 간편한 플랫 패널(flat panel)형 디스플레이 중에서 대표적인 것으로서, 이 중에서도 박막 트랜지스터(thin film transistor: TFT)를 스위칭 소자로 이용한 박막 트랜지스터-액정 표시 장치가 주로 이용되고 있다.

박막 트랜지스터-액정 표시 장치에서 박막 트랜지스터는 행렬의 형태로 배열되어 있는 다수의 화소에 각각 대응하여 형성되는 것이 일반적이며, 각각의 화소에는 박막 트랜지스터의 제어에 따라 화상 신호가 전달되는 화소 전극이 각각 형성되어 있다. 또한, 박막 트랜지스터 기판에는 게이트 구동 집적 회로의 출력 단자와 각각 연결되어 화소를 제어하기 위해 게이트 신호를 공급하는 게이트 라인과, 데이터 구동 집적 회로의 출력 단자와 각각 연결되어 화상 신호를 공급하며 게이트 라인과 교차하여 행렬의 화소를 정의하는 데이터 라인이 매트릭스 형태로 형성되어 있으며 이러한 게이트 라인과 데이터 라인은 화소의 화소 전극과 박막 트랜지스터를 통하여 각각 연결되어 있다.

이와 같은 배열의 액정 패널의 동작 원리는 다음과 같다. 게이트 라인들에 순차적으로 펄스를 인가하고, 소스 라인에 영상 데이터에 대응하는 전압을 인가함으로써 패널의 모든 화소를 구동할 수 있다. 한 프레임의 화상이 표시되고 난 후 연속적으로 다음 프레임을 표시함으로써 동영상 표시가 가능하게 된다.

액정 커패시터는 소스 라인을 통해 인가된 전압에 따라 액정의 광 투과 특성을 변화시켜 통과하는 빛의 양을 조절한다. 액정 커패시터에 인가된 전하들은 한 프레임(frame)동안 유지되어야 하나 액정 커패시터 하나만으로는 어려우므로 보조 용량 커패시터는 이를 보조하여 전하를 저장하는 역할을 한다.

액정 커패시터는 일정 거리를 두고 위치한 두 전극 사이에 액정이 유전체로서 채워져 있다. 액정 커패시터(C_{LC})의 커패시턴스는 액정의 유전율, 전극의 면적 그리고 전극 사이의 거리등에 의해 결정된다. 또한, 액정 커패시터는 전극 사이에 있는 액정의 상태에 따라 유전율이 변하고, 따라서 커패시턴스 값도 변하게 된다. 즉, 액정의 상태는 인가된 전압의 크기에 따라 결정되므로 결국 액정 커패시터의 커패시턴스는 인가 전압의 함수가 된다.

잘 알려진 바와 같이, 액정은 응답 속도가 느리다. 즉, 액정 커패시터의 양단에 소정의 전압을 인가해서 원하는 밝기(luminance)를 얻기까지는 수 프레임이 소요된다. 이러한 문제를 해결하기 위하여 과구동(over driving) 방식이 사용되기도 한다. 과구동 방식은 원하는 밝기에 대응하는 전압보다 높은 전압을 액정 커패시터의 양단에 인가해서 액정의 반응 속도를 향상시키는 것이다.

과구동 방식을 구현하기 위해서는 이전 프레임의 픽셀 데이터를 메모리에 저장한 후 이전 프레임의 픽셀 데이터와 현재 프레임의 픽셀 데이터를 비교하는 과정이 필요하다. 이와 같이 매 픽셀마다 메모리를 액세스하는 것은 액정 표시 장치의 전력 소모를 증가시킬 뿐만 아니라 EMI 증가시킨다.

발명이 이루고자 하는 기술적 과제

따라서 본 발명의 목적은 전력 소모 및 EMI를 감소시킬 수 있는 액정 표시 장치를 제공하는 데 있다.

본 발명의 다른 목적은 전력 상술한 액정 표시 장치를 적절히 구동할 수 있는 액정 표시 장치의 구동 방법을 제공하는 데 있다.

발명의 구성

상술한 바와 같은 목적을 달성하기 위한 본 발명의 특징에 의하면, 액정 표시 장치는: 액정 패널과, 픽셀 데이터를 저장하기 위한 메모리, 그리고 외부로부터 입력된 현재 프레임 픽셀 데이터와 상기 메모리로부터의 이전 프레임 픽셀 데이터가 서로 다를 때 상기 현재 프레임 픽셀 데이터에 대응하는 과구동 픽셀 데이터를 상기 액정 패널로 제공하고, 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장하는 타이밍 컨트롤러를 포함한다.

상기 타이밍 컨트롤러는, 상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터가 같을 때 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장하는다.

상기 타이밍 컨트롤러는, 상기 현재 프레임 픽셀 데이터를 소정 시간 지연시키는 지연 회로와, 상기 메모리로부터 상기 이전 프레임 픽셀 데이터를 독출하는 메모리 컨트롤러, 그리고 상기 현재 프레임 픽셀 데이터와 상기 메모리 컨트롤러로부터의 상기 이전 프레임 픽셀 데이터를 비교해서 비교 신호 및 구동 픽셀 데이터를 출력하는 구동 픽셀 데이터 발생기를 포함한다. 상기 메모리 컨트롤러는, 상기 비교 신호에 응답해서 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장한다.

싱기 구동 픽셀 데이터 발생기는, 상기 현재 프레임 픽셀 데이터와 상기 메모리 컨트롤러로부터의 상기 이전 프레임 픽셀 데이터가 서로 다를 때 상기 현재 프레임 픽셀 데이터에 대응하는 과구동 픽셀 데이터를 상기 구동 픽셀 데이터로서 출력하고, 상기 현재 프레임 픽셀 데이터와 상기 메모리 컨트롤러로부터의 상기 이전 프레임 픽셀 데이터가 같을 때 상기 현재 프레임 픽셀 데이터를 상기 구동 픽셀 데이터로서 출력한다.

상기 픽셀 데이터는 1 픽셀에 대한 데이터일 수 있으며 또는 복수의 픽셀들에 대한 데이터일 수 있고 또는 1 수평 라인에 대한 데이터일 수 있다.

본 발명의 다른 특징에 따른 액정 표시 장치의 구동 방법은: 현재 프레임 픽셀 데이터를 입력하는 단계와, 메모리로부터 이전 프레임 픽셀 데이터를 독출하는 단계와, 상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터를 비교하는 단계, 그리고 상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터가 다를 때 상기 현재 프레임 픽셀 데이터를 상기 메모리에 저장하는 단계를 포함한다.

상기 구동 방법은 상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터가 다를 때 상기 현재 프레임 픽셀 데이터에 대응하는 과구동 픽셀 데이터를 출력하는 단계를 더 포함한다.

상기 구동 방법은 상기 현재 프레임 픽셀 데이터를 소정의 지연 시간동안 지연시켜서 지연된 픽셀 데이터를 출력하는 단계를 더 포함하며, 상기 지연 시간은 상기 픽셀 데이터의 크기에 비례한다.

상기 저장 단계는, 상기 현재 프레임 픽셀 데이터와 상기 이전 프레임 픽셀 데이터가 다를 때 상기 지연된 픽셀 데이터를 상기 메모리에 저장하는 단계를 포함한다.

이하 본 발명의 바람직한 실시예를 첨부된 도면들을 참조하여 상세히 설명한다.

도 1은 본 발명의 바람직한 실시예에 따른 액정 표시 장치의 구성을 보여주는 도면이다.

도 1을 참조하면, 액정 표시 장치(100)는 타이밍 컨트롤러(110), 메모리(120), 게이트 드라이버(130), 소스 드라이버(140) 그리고 액정 패널(150)을 포함한다.

액정 패널(150)은 복수의 게이트 라인들(G1-Gn)과, 게이트 라인들에 교차하는 복수의 데이터 라인들(D1-Dm)과, 게이트 라인 및 데이터 라인에 의해 정의된 영역에 형성된 픽셀을 포함하며, 픽셀들은 매트릭스 구조로 배치되어 있다. 각 픽셀은

게이트 라인과 데이터 라인에 게이트 전극 및 소스 전극이 각각 연결되는 박막 트랜지스터(미 도시됨)와, 박막 트랜지스터의 드레인 전극에 연결되는 액정 커패시터(미 도시됨) 및 스토리지 커패시터(미 도시됨)를 포함한다. 이러한 픽셀 구조에서는, 게이트 드라이버(130)에 의해서 게이트 라인들이 순차적으로 선택되고, 선택된 게이트 라인에 게이트 온 전압이 펄스 형태로 인가되면, 게이트 라인에 연결된 픽셀의 박막 트랜지스터가 턴 온되고, 이어서 소스 드라이버(140)에 의해 각 데이터 라인에 픽셀 정보를 포함하는 전압이 인가된다. 이 전압은 해당 픽셀의 박막 트랜지스터를 거쳐 액정 커패시터와 스토리지 커패시터에 인가되며, 액정 및 스토리지 커패시터들이 구동됨으로써 소정의 표시 동작이 이루어진다.

타이밍 컨트롤러(110)는 외부 장치로부터 입력되는 픽셀 데이터(RGB), 수평 동기 신호(H_SYNC), 수직 동기 신호(V_SYNC), 클럭 신호(MCLK) 및 데이터 인에이블 신호(DE)를 입력받는다. 타이밍 컨트롤러(110)는 소스 드라이버(140)와의 인터페이스 사양에 맞도록 데이터 포맷(format)을 변환한 구동 픽셀 데이터(RGB') 및 제어 신호들(CTRL1)을 소스 드라이버(140)로 출력한다. 제어 신호들(CTRL1)은 수평 동기 시작 신호(start horizontal), 클럭 신호 및 라인 래치 신호를 포함한다.

또한, 타이밍 컨트롤러(110)는 수직 동기 시작 신호(start vertical), 게이트 클럭 신호, 및 출력 인에이블 신호 등의 제어 신호들(CTRL2)을 게이트 드라이버(130)로 출력한다.

소스 드라이버(140)는 타이밍 컨트롤러(110)로부터 제공되는 구동 픽셀 데이터(RGB')와 제어 신호들(CTRL1)에 응답해서 액정 패널(150)의 데이터 라인들(D1-Dm)을 구동하기 위한 신호들을 발생한다. 일반적으로 소스 드라이버(140)는 복수의 집적 회로들로 구성된다.

게이트 드라이버(130)는 타이밍 컨트롤러(110)로부터 제공되는 제어 신호들(CTRL2)에 응답해서 액정 패널(150)의 게이트 라인들(G1-Gn)을 순차적으로 스캐닝한다. 여기서, 스캐닝이란 게이트 라인에 게이트 온 전압을 순차적으로 인가하여 게이트 온 전압이 인가된 게이트 라인의 픽셀을 데이터 기록이 가능한 상태로 만드는 것을 말한다.

메모리(120)는 타이밍 컨트롤러(110)의 제어에 따라서 자신에 저장된 이전 프레임 픽셀 데이터를 타이밍 컨트롤러(110)로 출력하고, 타이밍 컨트롤러(110)를 통해 외부로부터 입력된 현재 프레임 픽셀 데이터를 저장한다. 메모리(120)는 액정 패널(150)을 구성하는 액정 커패시터들의 반응 속도를 향상시키기 위한 과구동을 위해서 사용된다.

도 2a 내지 도 2d는 과구동 동작을 설명하기 위해 목표 밝기와 구동 전압의 관계의 일 예를 보여주는 도면들이다. 도 2a 및 도 2c는 과구동을 적용하지 않았을 때 목표 밝기와 구동 전압의 관계를 보여주고 있고, 도 2b 및 도 2d는 과구동을 적용했을 때 목표 밝기와 구동 전압의 관계를 보여주고 있다.

도 2a 및 도 2c에서 알 수 있는 바와 같이, n번째 프레임(Fn)에서 목표 밝기($L_{target1}$)에 대응하는 구동 전압($V_{target1}$)을 소정 픽셀로 제공하는 경우 3 프레임만에 목표 밝기($L_{target1}$)에 도달함을 알 수 있다.

도 2b 및 도 2d를 참조하면, n번째 프레임(Fn)에서 목표 밝기($L_{target2}$)에 대응하는 구동 전압($V_{target1}$)보다 높은 과구동 전압($V_{target2}$)을 소정 픽셀로 제공하는 경우 1 또는 2 프레임만에 목표 밝기($L_{target1}$)에 도달함을 알 수 있다.

이와 같이 액정의 응답 속도를 향상시키기 위해서 소정 픽셀에 과구동 전압을 인가하기 위해서는 이전 프레임 픽셀 데이터와 현재 프레임 픽셀 데이터의 비교가 필요하다.

도 2a 내지 도 2d에 도시된 예에서는 두 프레임들(Fn-1, Fn)의 픽셀 데이터가 서로 다르므로, 프레임(Fn)에서 액정 패널(150) 내 소정 액정 커패시터는 현재 프레임(Fn)의 픽셀 데이터에 대응하는 과구동 전압으로 구동되어야 한다. 또한, 두 프레임들(Fn, Fn+1)의 픽셀 데이터는 동일하므로, 프레임(Fn+1)에서 액정 패널(150) 내 소정 액정 커패시터는 현재 프레임(Fn+1)의 픽셀 데이터에 대응하는 전압으로 구동되어야 한다.

도 3은 본 발명의 바람직한 실시예에 따른 타이밍 컨트롤러(110)의 회로 구성을 보여주는 도면이다. 타이밍 컨트롤러(110)는 도 3에 도시된 구성뿐만 아니라 다양한 회로들을 더 포함하나 본 명세서에서는 이전 프레임 픽셀 데이터와 현재 프레임 픽셀 데이터를 비교해서 구동 픽셀 신호를 출력하는 기능과 관련있는 회로 구성들만을 도시하고 설명한다.

도 3을 참조하면, 타이밍 컨트롤러(110)는 지연 회로(310), 메모리 컨트롤러(320) 그리고 구동 픽셀 데이터 발생기(330)를 포함한다. 지연 회로(310)는 외부로부터 입력되는 픽셀 데이터(RGBn)를 소정 시간 지연시켜서 지연된 픽셀 데이터(RGBdn)를 출력한다.

메모리 컨트롤러(320)는 메모리(120)에 저장된 이전 프레임 픽셀 데이터를 독출하고, 독출된 이전 프레임 픽셀 데이터를 구동 픽셀 데이터 발생기(330)로 제공한다. 또한, 메모리 컨트롤러(320)는 구동 픽셀 데이터 발생기(330)로부터의 비교 신호(COMP)에 응답해서 기입 인에이블 신호(WE)를 인에이블하는 것에 의해 지연 회로(310)로부터의 지연된 픽셀 데이터(RGBdn)를 메모리(120)에 저장한다.

구동 픽셀 데이터 발생기(330)는 외부로부터 입력된 현재 프레임 픽셀 데이터(RGBn)와 메모리 컨트롤러(320)를 통해 메모리(120)로부터 독출된 이전 프레임 픽셀 데이터(RGBn-1)를 비교하고, 두 픽셀 데이터가 다를 때 현재 프레임 픽셀 데이터(RGBn)에 대응하는 과구동 픽셀 데이터를 구동 픽셀 데이터(RGBn')로서 출력하는 DCC(Dynamic Capacitance compensation) 기능을 수행한다. 또한 구동 픽셀 데이터 발생기(330)는 현재 프레임 픽셀 데이터(RGBn)와 이전 프레임 픽셀 데이터(RGBn-1)의 비교 결과에 대응하는 비교 신호(COMP)를 메모리 컨트롤러(320)로 제공한다.

도 4는 도 3에 도시된 타이밍 컨트롤러(110)의 동작시 사용되는 신호들의 타이밍도이다.

도 3 및 도 4를 참조하면, 현재 프레임 픽셀 데이터(RGBn)가 a, b, c, d, e 순으로 순차적으로 입력되고, 메모리 컨트롤러(320)를 통해 메모리(120)로부터 이전 프레임 픽셀 데이터(RGBn-1)가 a, b, f, g, e 순으로 독출된다고 가정하자. 구동 픽셀 데이터 발생기(330)는 현재 프레임 픽셀 데이터(RGBn)와 이전 프레임 픽셀 데이터(RGBn-1)가 일치하는 구간 즉, 픽셀 데이터 a, b, e에서 하이 레벨이고, 나머지 구간에서 로우 레벨이다.

메모리 컨트롤러(320)는 구동 픽셀 데이터 발생기(330)로부터의 비교 신호(COMP)에 응답해서 지연 회로(310)로부터의 지연 픽셀 데이터(RGBdn)가 메모리(120)에 저장되도록 기입 인에이블 신호(WE)를 인에이블한다. 그러므로 현재 프레임 픽셀 데이터(RGBn) c 및 d만 메모리(120)에 새롭게 저장되고, 이미 메모리(120)에 저장되어 있는 a, b 및 e는 그대로 유지된다.

도 3 및 도 4에 도시된 예에서, 픽셀 데이터 a, b, c, d, e, f, g 각각은 하나의 픽셀에 대응하는 데이터이고, 지연 회로(310)의 지연 시간은 한 픽셀 데이터가 입력되는 주기 즉, 1 픽셀 클럭 주기이다. 메모리 컨트롤러(320)는 매 픽셀 클럭마다 메모리(120)로부터 이전 프레임 픽셀 데이터(RGBn-1)를 독출하고, 구동 픽셀 데이터 발생기(330) 또한 매 픽셀 클럭마다 현재 프레임 픽셀 데이터(RGBn)와 이전 프레임 픽셀 데이터(RGBn-1)를 비교한다.

다른 실시예에서, 픽셀 데이터 a, b, c, d, e, f, g 각각은 복수(k)의 픽셀들에 대한 데이터 또는 1 수평 라인에 대한 픽셀 데이터일 수 있다. 이 때 지연 회로(310)의 지연 시간은 k 픽셀 클럭 주기 또는 1 수평 라인에 대응하는 m 픽셀 주기이다.

지연 회로(310)의 지연 시간은 구동 픽셀 데이터 발생기(330)가 현재 프레임 픽셀 데이터(RGBn)와 이전 프레임 픽셀 데이터(RGBn-1)를 비교해서 비교 신호(COMP)를 출력하는데 소요되는 시간을 보상하기 위한 시간이다.

한편, 구동 픽셀 데이터 발생기(330)는 현재 프레임 픽셀 데이터(RGBn)와 이전 프레임 픽셀 데이터(RGBn-1)가 다른 픽셀 데이터 c 및 d를 과구동하기 위해 픽셀 데이터 c 및 d에 대응하는 과구동 픽셀 데이터를 구동 픽셀 데이터(RGBn')로서 출력하고, 현재 프레임 픽셀 데이터(RGBn)와 이전 프레임 픽셀 데이터(RGBn-1)가 동일한 픽셀 데이터 a, b 및 e는 구동 픽셀 데이터(RGBn')로서 출력한다.

그러므로 과구동 방식을 채용한 본 발명의 액정 표시 장치(100)는 모든 픽셀 데이터를 메모리(120)에 저장하지 않고, 현재 프레임 픽셀 데이터(RGBn)와 이전 프레임 픽셀 데이터(RGBn-1)가 다른 경우에만 현재 프레임 픽셀 데이터를 메모리(120)에 저장함으로써 메모리(120)에 대한 액세스 횟수가 감소된다. 그러므로, 액정 표시 장치(100)에서 소모되는 전력 및 EMI가 감소된다.

도 5는 본 발명의 바람직한 실시예에 따른 액정 표시 장치의 동작 수순을 보여주는 플로우차트이다.

도 5를 참조하면, 단계 500에서, 현재 프레임 픽셀 데이터(RGBn)가 구동 픽셀 데이터 발생기(330) 및 지연 회로(310)로 입력된다.

단계 510에서, 메모리 컨트롤러(320)는 이전 프레임 픽셀 데이터(RGBn-1)를 독출해서 구동 픽셀 데이터 발생기(330)로 제공한다.

단계 520에서, 구동 픽셀 데이터 발생기(330)는 현재 프레임 픽셀 데이터(RGBn)와 이전 프레임 픽셀 데이터(RGBn-1)를 비교하고, 비교 신호(COMP)를 출력한다.

단계 530에서, 메모리 컨트롤러(320)는 비교 신호(COMP)에 응답해서 지연 회로(310)로부터의 지연된 픽셀 데이터(RGBdn)를 메모리(120)에 저장한다.

이상에서, 본 발명에 따른 회로의 구성 및 동작을 상기한 설명 및 도면에 따라 도시하였지만 이는 예를 들어 설명한 것에 불과하며 본 발명의 기술적 사상을 벗어나지 않는 범위 내에서 다양한 변화 및 변경할 수 있는 것은 물론이다.

발명의 효과

이와 같은 본 발명에 의하면 현재 프레임 픽셀 데이터와 이전 프레임 픽셀 데이터가 같을 때에는 현재 프레임 픽셀 데이터가 메모리에 저장되지 않는다. 특히, 과구동 방식을 채용한 액정 표시 장치에서, 모든 픽셀 데이터가 메모리에 저장되지 않고, 현재 프레임 픽셀 데이터와 이전 프레임 픽셀 데이터가 다른 경우에만 현재 프레임 픽셀 데이터가 메모리에 저장됨으로써 메모리에 대한 액세스 횟수가 감소된다. 그러므로, 액정 표시 장치에서 소모되는 전력 및 EMI가 감소된다.

도면의 간단한 설명

도 1은 본 발명의 바람직한 실시예에 따른 액정 표시 장치의 구성을 보여주는 도면;

도 2a 내지 도 2d는 과구동 동작을 설명하기 위해 목표 밝기와 구동 전압의 관계의 일 예를 보여주는 도면들;

도 3은 본 발명의 바람직한 실시예에 따른 타이밍 컨트롤러(110)의 회로 구성을 보여주는 도면;

도 4는 도 3에 도시된 타이밍 컨트롤러(110)의 동작시 사용되는 신호들의 타이밍도; 그리고

도 5는 본 발명의 바람직한 실시예에 따른 액정 표시 장치의 동작 수순을 보여주는 플로우차트이다.

*도면의 주요 부분에 대한 설명

100 : 액정 표시 장치 110 : 타이밍 컨트롤러

120 : 메모리 130 : 게이트 드라이버

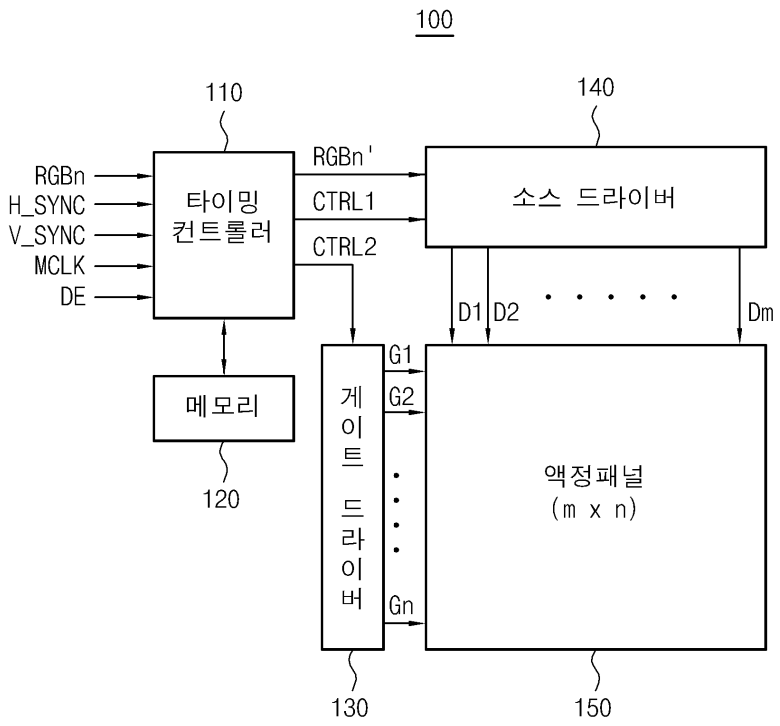
140 : 소스 드라이버 150 : 액정 패널

310 : 지연 회로 320 : 메모리 컨트롤러

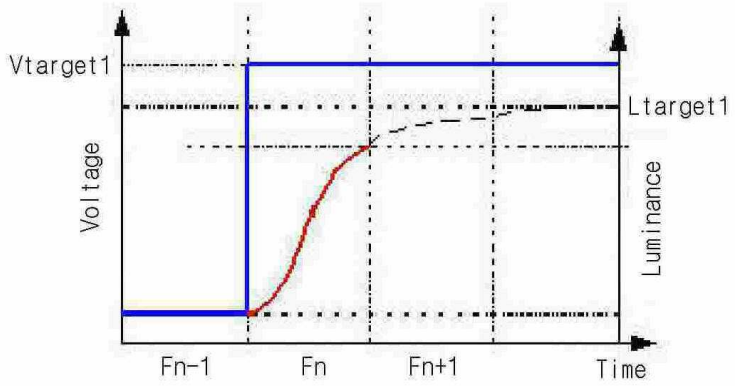
330 : 구동 픽셀 데이터 발생기

도면

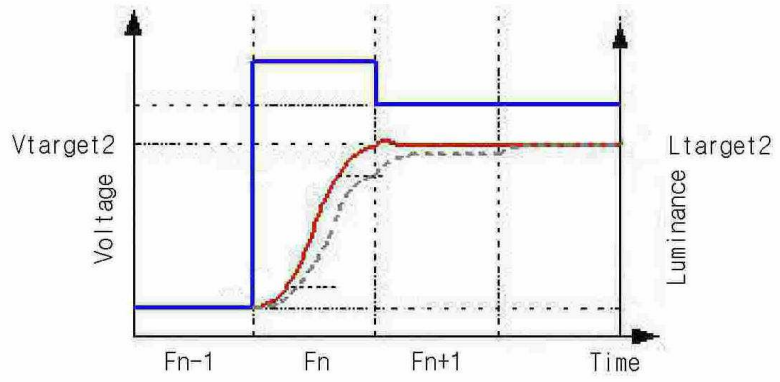
도면1



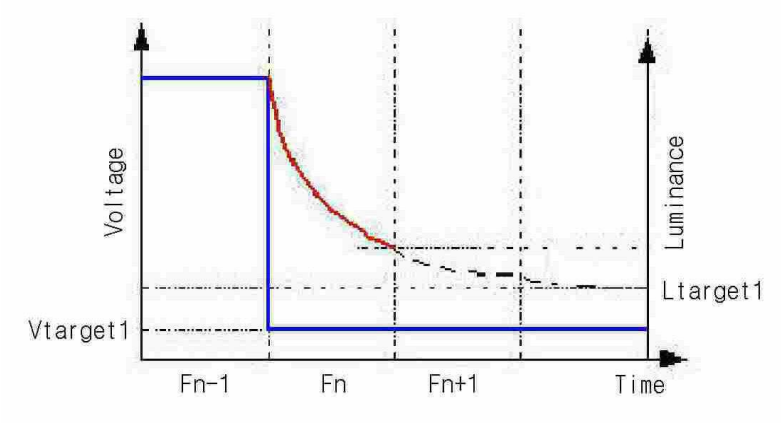
도면2a



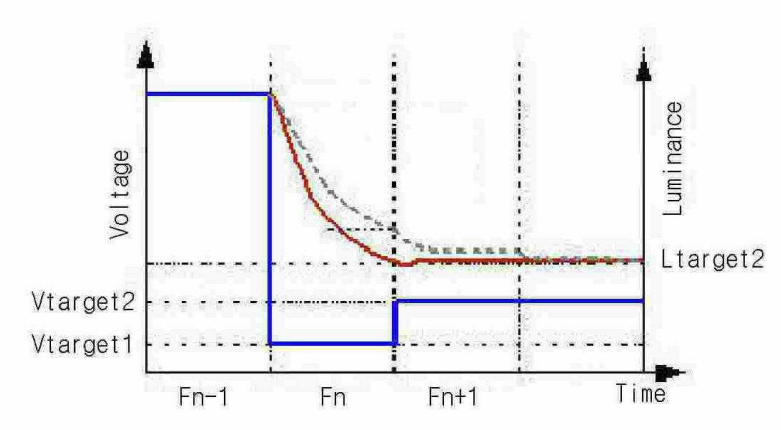
도면2b



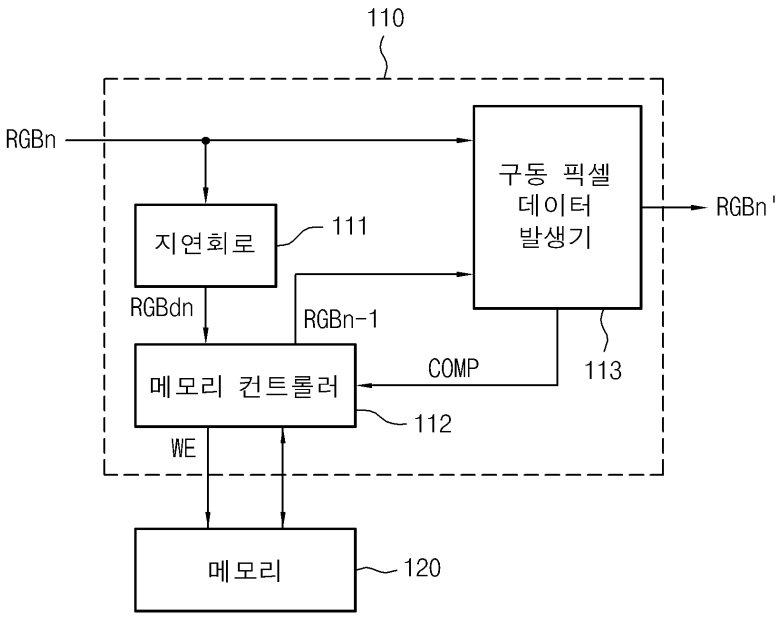
도면2c



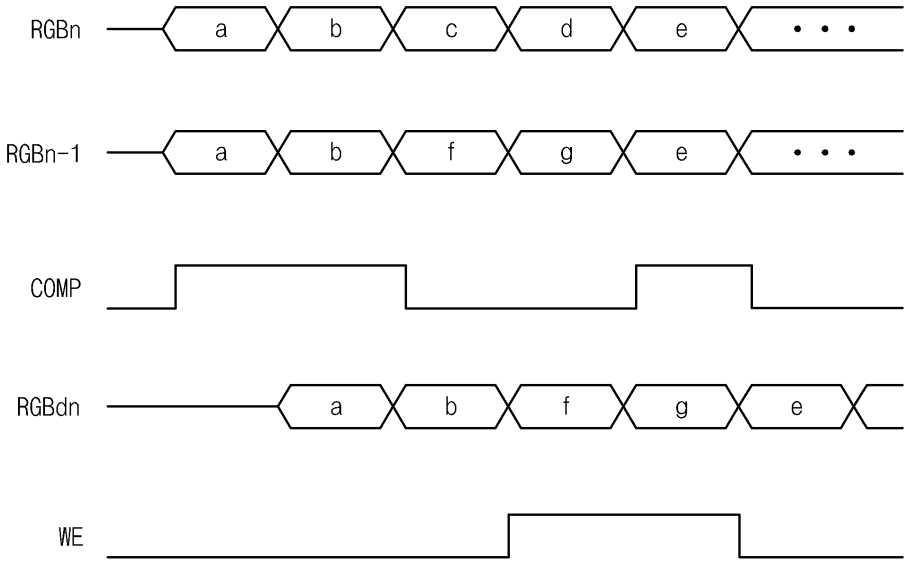
도면2d



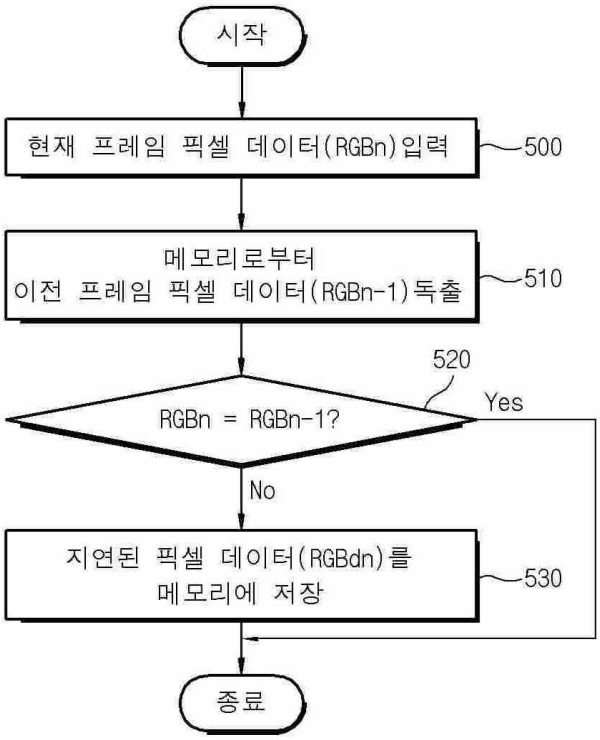
도면3



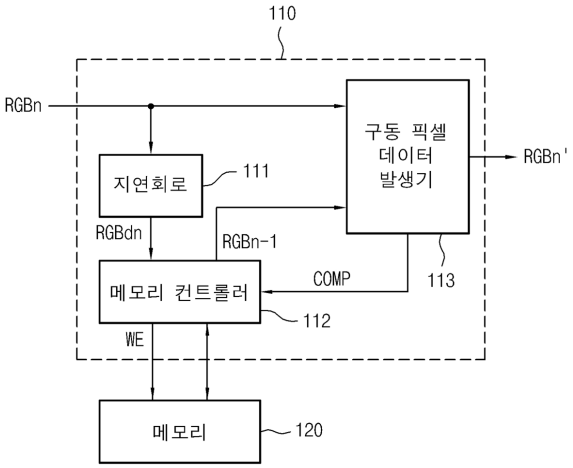
도면4


RGBn
a
b
c
d
e
• • •
RGBn-1
a
b
f
g
e
• • •
COMP
RGBdn
a
b
f
g
e
WE

도면5


시작
현재 프레임 픽셀 데이터(RGBn)입력
500
메모리로부터
이전 프레임 픽셀 데이터(RGBn-1)독출
510
520
RGBn = RGBn-1?
Yes
No
지연된 픽셀 데이터(RGBdn)를
메모리에 저장
530
종료

专利名称(译)	IMAGE减少液晶显示器		
公开(公告)号	KR1020070066196A	公开(公告)日	2007-06-27
申请号	KR1020050127067	申请日	2005-12-21
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	NAM HYOUNG SIK		
发明人	NAM,HYOUNG SIK		
IPC分类号	G02F1/133		
CPC分类号	G02F1/133 G02F2001/133334 G09G3/3611 G09G2310/08		
代理人(译)	KWON，HYUK SOO SE JUN OH 宋，云何		
外部链接	Espacenet		

摘要(译)

液晶显示器包括存储像素数据的存储器，从外部输入的当前帧像素数据，以及提供与当前帧像素数据相对应的过驱动像素数据的时序控制器，来自存储器的前一帧像素数据与液晶面板不同。将当前帧像素数据存储在存储器中。关于液晶显示器，在具有不同的当前帧像素数据和先前帧像素数据的情况下，通过将当前帧像素数据存储在存储器中，所有像素数据都不存储在存储器中，减少了关于存储器的访问频率。