



(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。 Int. Cl.

G09G 3/36 (2006.01)

G09G 3/20 (2006.01)

(11) 공개번호 10-2007-0038788

(43) 공개일자 2007년04월11일

(21) 출원번호 10-2005-0094072

(22) 출원일자 2005년10월06일

심사청구일자 없음

(71) 출원인 삼성전자주식회사
경기도 수원시 영통구 매탄동 416

(72) 발명자 허일국
경기 용인시 죽전2동 한솔노블빌리지아파트 103동 1002호
계명하
서울 동작구 본동 한강쌍용아파트 102동 808호

(74) 대리인 정상빈
김동진

전체 청구항 수 : 총 10 항

(54) 액정 표시 장치 및 그의 구동 방법

(57) 요약

계조 전압별 공통 전압의 크기를 조절하여 응답 속도를 개선할 수 있는 액정 표시 장치 및 그의 구동 방법이 제공된다. 액정 표시 장치는, 다수의 게이트 라인, 다수의 데이터 라인 및 이방성 유전율을 가지는 액정을 구비하는 액정 패널과, 게이트 라인에 게이트 온/오프 전압을 전달하는 게이트 구동부와, 화상 신호에 대응하는 정극성 및 부극성의 계조 전압을 데이터 라인에 전달하는 데이터 구동부와, 하나의 화상 신호에 대응하는 정극성 계조 전압과 부극성 계조 전압의 크기가 실질적으로 동일하도록 액정 패널에 공통 전압을 전달하는 구동 전압 발생부를 포함한다.

대표도

도 3

특허청구의 범위

청구항 1.

다수의 게이트 라인, 다수의 데이터 라인 및 이방성 유전율을 가지는 액정을 구비하는 액정 패널;

상기 게이트 라인에 게이트 온/오프 전압을 전달하는 게이트 구동부;

화상 신호에 대응하는 정극성 및 부극성의 계조 전압을 상기 데이터 라인에 전달하는 데이터 구동부; 및

하나의 상기 화상 신호에 대응하는 상기 정극성 계조 전압과 상기 부극성 계조 전압의 크기가 실질적으로 동일하도록 상기 액정 패널에 공통 전압을 전달하는 구동 전압 발생부를 포함하는 액정 표시 장치.

청구항 2.

제1 항에 있어서,

상기 공통 전압은 상기 계조 전압에 따라 크기가 조정되는 액정 표시 장치.

청구항 3.

제2 항에 있어서,

상기 공통 전압은 출력 저항값을 다르게 설정하여 상기 계조 전압의 크기에 따라 미세하게 조정되는 액정 표시 장치.

청구항 4.

제1 항에 있어서,

상기 액정은 8~15의 유전율 이방성 값을 가지는 액정 표시 장치.

청구항 5.

제1 항에 있어서,

상기 액정은 50~60의 회전 점성을 가지는 액정 표시 장치.

청구항 6.

제1 항에 있어서,

상기 액정 패널의 셀 갭은 3.5~4.0 μm 인 액정 표시 장치.

청구항 7.

제1 항에 있어서,

상기 게이트 온/오프 전압은 0.2~4.2V인 액정 표시 장치.

청구항 8.

다수의 게이트 라인, 다수의 데이터 라인 및 이방성 유전율을 가지는 액정을 구비하는 액정 패널을 준비하는 단계;

상기 게이트 라인에 게이트 온/오프 전압을 전달하는 단계;

화상 신호에 대응하는 정극성 및 부극성의 계조 전압을 상기 데이터 라인에 전달하는 단계; 및

하나의 상기 화상 신호에 대응하는 상기 정극성 계조 전압과 상기 부극성 계조 전압의 크기가 실질적으로 동일하도록 상기 액정 패널에 공통 전압을 전달하는 단계를 포함하는 액정 표시 장치의 구동 방법.

청구항 9.

제8 항에 있어서,

상기 공통 전압을 전달하는 단계는 상기 계조 전압에 따라 크기를 다르게 하는 단계인 액정 표시 장치의 구동 방법.

청구항 10.

제9 항에 있어서,

상기 공통 전압은 출력 저항값을 다르게 설정하여 상기 계조 전압의 크기에 따라 미세하게 조정하는 액정 표시 장치의 구동 방법.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치 및 그의 구동 방법에 관한 것으로, 보다 상세하게는 고속 응답 액정 표시 장치 및 그의 구동 방법에 관한 것이다.

근래 들어 액정 표시 장치가 디스플레이 수단으로 각광받고 있다.

액정 표시 장치는 두 표시판 사이에 주입되어 있는 이방성 유전율을 가지는 액정 물질에 전기장(electric field)을 인가하고, 이 전기장의 세기를 조절하여 표시판에 투과되는 빛의 양을 조절함으로써 원하는 화상 신호를 얻는 표시 장치이다.

이러한 액정 표시 장치는 표시판 상에 서로 평행한 복수의 게이트 라인과 이 게이트 라인에 절연되어 교차하는 복수의 데이터 라인이 형성되며, 이들 게이트 라인과 데이터 라인에 의해 둘러싸인 영역이 하나의 화소를 규정한다. 각 화소의 게이트 라인과 데이터 라인이 교차하는 부분에는 박막 트랜지스터(Thin Film Transistor; TFT)가 형성된다.

이러한 액정 표시 장치를 구동시키기 위해서는 게이트 라인을 순차적으로 구동시킴과 동시에 구동하는 게이트 라인에 연결된 박막 트랜지스터의 소스 전극에 인가될 데이터 전압을 데이터 라인을 통해 인가한다. 이 때, 박막 트랜지스터에 형성된 화소에 동일 방향의 전기장이 계속해서 인가됨에 따라 발생하는 액정의 열화를 방지하기 위해 데이터 전압을 매 프레임마다 공통 전압에 대해 극성이 반전되도록 한다. 이러한 데이터 전압의 극성을 반전시키는 액정 표시 장치의 구동 방식을 반전 구동 방식이라 한다.

그러나 액정 표시 장치의 게이트 라인과 데이터 라인은 저항 성분과 기생 용량 성분을 가지고 있으며, 이에 따라 이 두 값의 곱에 의해 결정되는 시정수만큼의 게이트 및 데이터 전압의 지연이 생기게 되어 킥백 전압이 발생하게 되고, 이러한 킥백 전압에 의해 커스프(cusp)가 발생하여 액정 표시 장치의 응답 속도가 느려지는 문제가 발생한다.

발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는, 액정의 응답 속도를 개선한 액정 표시 장치를 제공하고자 하는 것이다.

본 발명이 이루고자 하는 다른 기술적 과제는, 이러한 액정 표시 장치의 구동 방법을 제공하고자 하는 것이다.

본 발명의 기술적 과제들은 이상에서 언급한 기술적 과제들로 제한되지 않으며, 언급되지 않은 또 다른 기술적 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

발명의 구성

상기 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치는, 다수의 게이트 라인, 다수의 데이터 라인 및 이방성 유전율을 가지는 액정을 구비하는 액정 패널과, 게이트 라인에 게이트 온/오프 전압을 전달하는 게이트 구동부와, 화상 신호에 대응하는 정극성 및 부극성의 계조 전압을 데이터 라인에 전달하는 데이터 구동부와, 하나의 화상 신호에 대응하는 정극성 계조 전압과 부극성 계조 전압의 크기가 실질적으로 동일하도록 액정 패널에 공통 전압을 전달하는 구동 전압 발생부를 포함한다.

상기 다른 기술적 과제를 달성하기 위한 본 발명의 일 실시예에 따른 액정 표시 장치의 구동 방법은, 다수의 게이트 라인, 다수의 데이터 라인 및 이방성 유전율을 가지는 액정을 구비하는 액정 패널을 준비하는 단계와, 게이트 라인에 게이트 온/오프 전압을 전달하는 단계와, 화상 신호에 대응하는 정극성 및 부극성의 계조 전압을 상기 데이터 라인에 전달하는 단계와, 하나의 화상 신호에 대응하는 정극성 계조 전압과 부극성 계조 전압의 크기가 실질적으로 동일하도록 액정 패널에 공통 전압을 전달하는 단계를 포함한다.

기타 실시예들의 구체적인 사항들은 상세한 설명 및 도면들에 포함되어 있다.

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 수 있으며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하고, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

이하 첨부된 도면을 참조하여 본 발명의 실시예들을 상세히 설명한다.

도 1은 액정 표시 장치의 한 화소 부분에 대한 등가 회로를 나타낸 도면이고, 도 2는 킥백 전압에 의한 데이터 전압의 왜곡을 나타낸 파형도이다.

TN(Twisted Nematic) 액정을 사용하는 NW(Nomally White)모드의 응답 시간은 다음과 같은 식으로 나타낼 수 있다. 응답 시간이란, 계조가 변화할 때 두 계조의 휘도 차이가 10% 에서 90%로 바뀌는데 소요되는 시간을 의미한다.

[수학식 1]

$$\tau_{ON} = \gamma_1 d^2 * \frac{1}{\epsilon_0 \Delta \epsilon (V^2 - V_c^2)}$$

$$\tau_{off} = \frac{\gamma_1 d^2}{\pi^2 K_2}$$

여기서, τ_{ON} 은 화이트(white)에서 블랙(black)으로 전환될 때의 응답 시간을 나타내고, τ_{off} 는 블랙에서 화이트로 전환될 때의 응답 시간을 나타낸다. 또한 d는 셀 갭(cell gap), γ_1 은 액정의 회전 점도, $\Delta \epsilon$ 은 액정의 유전율 이방성, V는 인가 전압, V_c 는 액정의 문턱 전압, K_2 는 액정의 탄성 계수를 나타낸다.

여기서 액정 패널이 저전압 구동(블랙 전압=3.3V ~ 3.8V)으로 동작하기 위해 $\Delta\epsilon$ 은 $8 \leq \Delta\epsilon \leq 15$ 의 범위 값을 가져야하며 이 때, γ 은 50~60의 범위로 제조되어야 한다. 또한 액정 패널의 고속 응답 속도를 달성하기 위해 액정 패널은 셀 갭(d)이 4.0 μ m 이하로 제작되어야 하며, V와 Vc는 0.2~4.2V로 제작되어야 한다.

[수학식 1]은 액정 패널에 인가되는 전압의 세기가 일정하게 유지될 수 있는 경우에만 성립한다. 그런데 실제 박막 트랜지스터 표시판을 이용하여 액정 패널에 전압을 인가하는 경우에는 전압의 세기가 일정하게 유지되지 않기 때문에 응답 시간은 상기한 인자들의 영향으로 인해 정확히 [수학식 1]과 같이 결정되지는 않는다.

도 1을 참조하면, 박막 트랜지스터(10)의 게이트 전극(g), 소스 전극(s), 드레인 전극(d)은 각각 게이트 라인(Gn, Gn-1), 데이터 라인(Dm, Dm+1), 화소 전극(p)에 연결되고, 화소 전극(p)과 공통 전극(Com) 사이에는 액정 물질이 형성되는데 이를 등가적으로 액정 용량(Clc)으로 나타내었다. 그리고, 화소 전극(p)과 전단 게이트 라인(Gn-1) 사이에는 축적 용량(Cst)이 형성되며, 게이트 전극(g)과 드레인 전극(d) 사이에는 오정렬(misalignment) 등에 기인한 기생 용량(Cgd)이 생긴다. 액정 용량(Clc)과 축적 용량(Cst)은 액정 표시 장치가 구동해야 하는 부하로서 작용한다.

따라서, 화소(p)의 동작은 게이트 라인(Gn)에 연결된 게이트 전극(g)에 게이트 온(On) 전압을 인가하면, 박막 트랜지스터(10)는 턴 온(turn-on)하여 도통 상태가 되고, 이 때 화상 신호를 나타내는 데이터 전압이 소스 전극(s)을 통해 인가하여 이 데이터 전압이 드레인 전극(d)에 인가된다. 그러면 데이터 전압은 화소 전극(p)을 통해 각각 액정 용량(Clc)과 축적 용량(Cst)에 인가되고, 화소 전극(p)과 공통 전극(Com)의 전압 차에 의해 전계가 형성된다.

그런데 박막 트랜지스터(10)가 온 상태로 된 경우에 액정 용량(Clc) 및 축적 용량(Cst)에 인가된 전압은 박막 트랜지스터(10)가 오프 상태로 된 후에도 계속 지속되어야 하나, 게이트 라인(Gn, Gn-1) 및 데이터 라인(Dm, Dm+1)의 지연에 의해 형성된 기생 용량(Cgd) 때문에 화소 전극(p)에 인가된 전압은 왜곡이 생기게 된다. 이와 같이 왜곡된 전압이 킥백(kick-back) 전압이다.

이때의 킥백 전압은 다음의 [수학식 2]로 구할 수 있다.

[수학식 2]

$$\Delta V = \frac{C_{gd}}{C_{gd} + C_{st} + C_{lc}} \Delta V_g = \frac{C_{gd}}{C_{gd} + C_{st} + C_{lc}} (V_{on} - V_{off})$$

여기서 V_g 는 게이트 전압의 변화량 즉, 게이트 온 전압(V_{on})과 게이트 오프 전압(V_{off})의 차를 의미한다.

이러한 킥백 전압에 의한 왜곡 현상은 데이터 전압의 극성에 관계없이 항상 화소 전극(p)의 전압을 끌어내리는 방향으로 작용하게 되며, 이를 도 2에 도시하였다.

도 2를 참조하면, V_g , V_d 및 V_p 는 각각 게이트 전압, 데이터 전압 및 화소 전극의 전압을 나타내며, V_{com} 및 ΔV 는 각각 공통 전극 전압(공통 전압) 및 킥백 전압을 나타낸다. 도 2에서 점선으로 도시한 바와 같이, 이상적인 액정 표시 장치에서는 게이트 전압(V_g)이 온(On)일 때 데이터 전압(V_d)이 화소 전극에 인가되어 게이트 전압이 오프로 되는 경우에도 데이터 전압을 유지한다. 그러나 도 2의 실선으로 도시한 바와 같이, 게이트 전압이 바뀌는 부분 즉, 게이트 전압이 온에서 오프로 되는 부분에서는 킥백 전압(ΔV)의 영향으로 화소 전압(V_p)이 킥백 전압(ΔV)만큼 아래쪽으로 내려가게 된다.

따라서 실제 화소에 인가되는 전압(V_p)은 도 2의 빗금친 영역과 같이 킥백 전압(ΔV) 성분이 포함된 전압을 나타내게 된다.

또한 킥백 전압(ΔV)은 각 계조별 데이터 전압에 따라 그 크기가 다르다. 다시 말하면, 액정 표시 장치는 화상을 표시하기 위해 64그레이(gray)의 계조 전압을 생성하는데, 이러한 계조 전압은 각각 그 크기가 다르다. 예를 들어 노멀리 화이트(Normally White)모드에서 제1 계조 전압은 블랙(black) 전압이며, 제64 계조 전압은 화이트(white) 전압이다. 이 때, 화이트 전압은 대략 0.3V 정도이며, 블랙 전압은 대략 4.0V 정도이다.

여기서 킥백 전압(ΔV)은 각 계조별 전압에 공통적으로 발생하며, 각각 다른 값을 가진다. 예를 들어 TN(Twisted Nematic) 액정을 사용하며, 노멀리 화이트 모드인 액정 표시 장치에서의 각 계조별 킥백 전압(ΔV)은 화이트 계조 전압일 때 가장 큰 값을 가지며, 블랙 계조 전압일 때 가장 작은 값을 가진다.

또한 화이트 계조에서 발생하는 킥백 전압(ΔV)은 액정 표시 장치의 응답 속도를 지연시키는 요인이 된다.

이러한 화이트 킥백 전압을 보정하기 위해서 공통 전압의 조절이 필요하며, 이 때 공통 전압은 액정 패널에 인가되는 정극성 계조 전압과 부극성 계조 전압의 크기가 실질적으로 동일하도록 하는 전압값이다.

이러한 공통 전압에 대해 도 3 및 도 4를 참조하여 상세히 설명한다.

도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 구성도이고, 도 4는 도 3의 공통 전압과 각 계조별 전압에 대한 파형도이다.

도 3을 참조하면, 액정 표시 장치는 액정 패널(310), 게이트 구동부(320), 데이터 구동부(330), 구동 전압 발생부(340), 신호 제어부(350) 및 계조 전압 발생부(335) 등을 포함하여 구성된다.

액정 패널(310)은 다수의 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)과 다수의 데이터 라인(D_1, D_2, \dots, D_m)에 연결되어 있는 다수의 화소들을 포함하며, 각 화소는 다수의 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)과 다수의 데이터 라인(D_1, D_2, \dots, D_m)에 연결된 박막 트랜지스터(M)와 이에 연결된 액정 용량(Clc) 및 유지 용량(Cst)를 포함한다. 이에 대한 설명은 도 2를 참조하여 상술한 바와 같다.

행 방향으로 형성되어 있는 다수의 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)은 박막 트랜지스터(M)에 게이트 신호를 전달하며, 열 방향으로 형성되어 있는 다수의 데이터 라인(D_1, D_2, \dots, D_m)은 박막 트랜지스터(M)에 데이터 신호에 해당하는 계조 전압을 전달한다. 그리고 박막 트랜지스터(M)는 삼단자 소자로서, 제어 단자는 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)에 연결되어 있고, 입력 단자는 데이터 라인(D_1, D_2, \dots, D_m)에 연결되어 있으며, 출력 단자는 액정 용량(Clc)과 유지 용량(Cst)에 연결되어 있다. 또한 액정 용량(Clc)은 박막 트랜지스터(M)의 출력 단자와 공통 전극(미도시) 사이에 연결되어 있다.

게이트 구동부(320)는 다수의 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)에 연결되어 있고, 박막 트랜지스터(M)를 활성화시키는 게이트 신호를 다수의 게이트 라인($G_1, G_2, \dots, G_{n-1}, G_n$)으로 제공하며, 데이터 구동부(330)는 다수의 데이터 라인(D_1, D_2, \dots, D_m)에 연결되어 있다. 여기에서 박막 트랜지스터(M)는 모스 트랜지스터가 이용되며, 이러한 모스 트랜지스터는 폴리실리콘을 채널 영역으로 하여 구현될 수 있다. 그리고 게이트 구동부(320)나 데이터 구동부(330)도 모스 트랜지스터로 구현된다.

일반적으로 박막 트랜지스터(M)가 형성되어 있는 표시판에 대향하는 대향 표시판에는 공통 전극과 컬러 필터가 형성되며, 두 표시판 사이에 액정이 봉입됨으로써 액정 패널(310)이 구성된다.

여기서, 도면에 도시되지는 않았으나 박막 트랜지스터(M)는 게이트 전극, 소오스 전극, 드레인 전극, 반도체층 및 저항성 접촉층 등으로 구성되며, 드레인 전극이 화소 전극과 연결되어 단위 화소(P)를 이룬다. 그리고, 이러한 구조를 갖는 박막 트랜지스터(M)는 게이트 라인을 통해 게이트 전극에 게이트 신호가 인가되면 데이터 라인에 인가된 데이터 신호가 저항성 접촉층 및 반도체층을 통해 소오스 전극에서 드레인 전극으로 전달됨으로써 동작한다. 즉, 소오스 전극에 데이터 신호가 인가되면, 소오스 전극과 연결된 화소 전극에 이와 대응되는 전압이 인가되는데, 이로 인해 화소 전극과 공통 전극 사이에 전압차가 발생한다. 그리고 화소 전극과 공통 전극의 전압 차이로 인해 그 사이에 개재된 액정의 분자 배열이 변화되면서 화소의 광 투과량이 변하게 되어 각각의 화소별로 인가된 데이터 신호의 차에 따라 화소의 색상 차이가 발생된다. 이와 같은 색상 차이를 이용하여 액정 표시 장치의 화면을 컨트롤 할 수 있게 된다.

여기서, 소오스 전극에 인가되는 데이터 신호는 데이터 구동부(330)로부터 제공된다. 게이트 전극에 인가되는 게이트 신호는 게이트 구동부(320)로부터 제공된다.

게이트 구동부(320)는 게이트 전극을 활성화(Von) 또는 비활성화(Voff) 시키는 게이트 신호를 다수의 게이트 라인에 순차적으로 제공한다. 그러면 데이터 구동부(330)는 게이트 신호가 인가되는 타이밍에 맞추어 데이터 신호에 해당하는 계조 전압을 다수의 데이터 라인에 제공한다. 데이터 구동부(330)와 게이트 구동부(320) 사이의 타이밍 동기화(synchronizing)는 신호 제어부(350) 등에 의해 수행된다.

이를 좀 더 자세히 살펴보면 다음과 같다.

신호 제어부(350)는 외부의 그래픽 제어기(미도시)로부터 RGB 영상신호(R, G, B) 및 이의 표시를 제어하는 입력 제어 신호, 예를 들면 수직 동기 신호(Vsync), 수평 동기 신호(Hsync), 메인 클럭(MCLK) 및 데이터 인에이블 신호(DE) 등을 제공받는다. 또한 신호 제어부(350)는 입력 제어 신호를 기초로 게이트 제어 신호(CONT1) 및 데이터 제어 신호(CONT2) 등을 생성하고, 영상 신호(R, G, B)를 액정 패널(310)의 동작 조건에 맞게 적절히 처리한다. 그 다음, 게이트 제어 신호(CONT1)는 게이트 구동부(320)에, 데이터 제어 신호(CONT2) 및 처리된 영상 신호(R', G', B')는 데이터 구동부(330)에 각각 제공한다.

게이트 제어 신호(CONT1)는 게이트 온 펄스의 출력 시작을 지시하는 수직 동기 시작 신호(STV), 게이트 온 펄스의 출력 시기를 제어하는 게이트 클럭 신호(CPV) 및 게이트 온 펄스의 폭을 한정하는 출력 인에이블 신호(OE) 등을 포함할 수 있다.

그리고 데이터 제어 신호(CONT2)는 영상 데이터(R', G', B')의 입력 시작을 지시하는 수평 동기 시작 신호(STH), 데이터 라인에 해당 데이터 전압을 인가하라는 로드 신호(LOAD), 공통 전압(Vcom)에 대한 데이터 전압의 극성을 반전시키는 반전 신호(RVS) 및 데이터 클럭 신호(HCLK) 등을 포함할 수 있다.

데이터 구동부(330)는 신호 제어부(350)로부터의 데이터 제어 신호(CONT2)에 따라 한 행의 화소에 대응하는 영상 데이터(R', G', B')를 차례로 입력받아 쉬프트 시키고, 계조 전압 발생부(335)로부터의 계조 전압 중 각 영상 데이터(R', G', B')에 대응하는 계조 전압을 선택함으로써 영상 데이터(R', G', B')를 해당 데이터 전압으로 변환시켜 이를 해당 데이터 라인에 인가하는 기능을 수행한다.

게이트 구동부(320)는 스캔 구동부라고도 불리우며, 신호 제어부(350)로부터 전달된 게이트 제어 신호(CONT1)에 따라 게이트 온 전압(Von)을 게이트 라인에 인가하여 해당 게이트 라인에 연결된 박막 트랜지스터(M)를 턴 온(turn-on) 시킨다. 그러면 앞서 설명된 데이터 전압이 턴 온된 박막 트랜지스터(M)를 통해 해당 화소에 인가된다.

계조 전압 발생부(335)는 외부로부터 제공되는 영상 데이터(R, G, B)의 비트 수에 따라 등분된 계조 전압을 발생시켜 데이터 구동부(330)에 전달한다. 이 때, 계조 전압 발생부(335)는 화소의 투과율과 관련된 두 별의 복수 계조 전압을 생성하는데, 두 별 중 한 별은 공통 전압(Vcom)에 대해 정극성의 값을 가지고 다른 한 별은 부극성의 값을 가진다. 또한 이러한 정극성 계조 전압과 부극성 계조 전압은 공통 전압(Vcom)에 의해 그 크기가 실질적으로 동일하게 된다.

구동 전압 발생부(340)는 박막 트랜지스터(M)의 게이트 전극을 온으로 하는 Von 전압과 게이트 전극을 오프로 하는 Voff 전압을 생성하며, 박막 트랜지스터(M) 내의 데이터 전압차의 기준이 되는 Vcom 전압도 생성한다. 이러한 Vcom 전압은 각 화소의 공통 전극으로 제공되며, 각 계조 전압별로 최적의 공통 전압이 되도록 한다. 즉, 모든 계조에서 정극성 계조 전압과 부극성 계조 전압의 크기가 동일하게 하여 정극성 계조 전압과 부극성 계조 전압의 비대칭에 의한 커스프(cusp)를 방지한다.

도 4를 참조하면, 액정 표시 장치의 데이터 구동부에 전달되는 계조 전압은 각 계조별로 그 전위가 다르다. 예를 들어 노멀리 화이트 모드에서 64그레이의 계조 전압이 데이터 구동부에 전달될 때, 화이트 계조를 나타내는 계조 전압(64gray)은 블랙 계조를 나타내는 계조 전압(1gray)에 비해 작은 값을 가진다. 따라서, 각 계조 전압의 정극성과 부극성이 대칭이 되도록 하기 위해서 공통 전압(Vcom, Vcom1, Vcom2)을 조절할 필요가 있다. 이러한 공통 전압(Vcom, Vcom1, Vcom2)의 조절을 간단히 살펴보면 다음과 같다.

우선, 중심 계조인 32그레이(gray) 계조 전압(410)을 기준으로 공통 전압(Vcom)을 결정한다(도 4의 a). 그 후 스플릿(split) 테스트를 통해 화이트 계조를 나타내는 계조 전압(64gray)(420)과 블랙 계조를 나타내는 계조 전압(1gray)(430)의 공통 전압(Vcom1, Vcom2)을 결정한다(도 4의 b, c). 이 때, 화이트 계조를 나타내는 계조 전압(64gray)(420)에서의 공통 전압(Vcom1)은 32그레이(gray) 계조 전압(410)에서의 공통 전압(Vcom)에 비해 ΔV 값 만큼 다운(down)되어 입력되고(도 4의 b), 블랙 계조를 나타내는 계조 전압(1gray)(430)에서의 공통 전압(Vcom2)은 32그레이(gray) 계조 전압

(410)에서의 공통 전압(V_{com})에 비해 ΔV 값 만큼 업(up)되어 입력된다(도 4의 c). 여기서 ΔV 값은 소정의 저항값에 의해 결정된다. 즉, 구동 전압 발생부에서 공통 전압이 출력될 때, 소정의 값을 가지는 출력 저항을 이용하여 각 계조별 계조 전압에 대한 공통 전압의 크기를 조절한다.

이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자는 본 발명이 그 기술적 사상이나 필수적인 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다.

발명의 효과

상술한 바와 같이 본 발명에 따른 액정 표시 장치 및 그의 구동 방법에 의하면, 계조 전압별 공통 전압의 크기를 조절하여 액정 표시 장치의 응답 속도를 개선할 수 있다.

도면의 간단한 설명

도 1은 액정 표시 장치의 한 화소 부분에 대한 등가 회로를 나타낸 도면이다.

도 2는 킥백 전압에 의한 데이터 전압의 왜곡을 나타낸 파형도이다.

도 3은 본 발명의 일 실시예에 따른 액정 표시 장치의 개략적인 구성도이다.

도 4는 도 3에 의한 공통 전압과 각 계조별 전압에 대한 파형도이다.

(도면의 주요부분에 대한 부호의 설명)

10: 박막 트랜지스터 310: 액정 패널

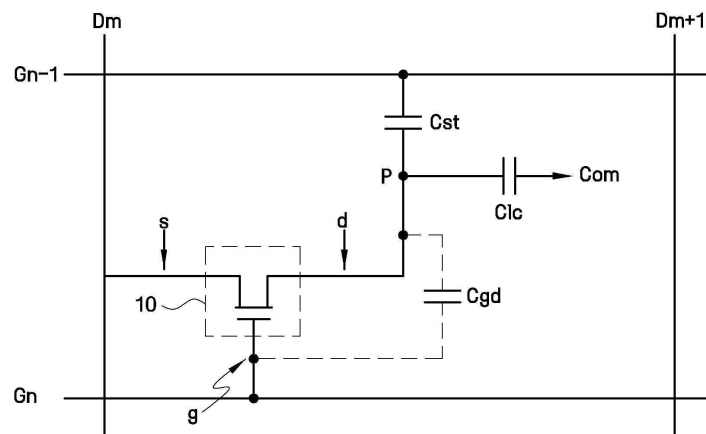
320: 게이트 구동부 330: 데이터 구동부

335: 계조 전압 발생부 340: 구동 전압 발생부

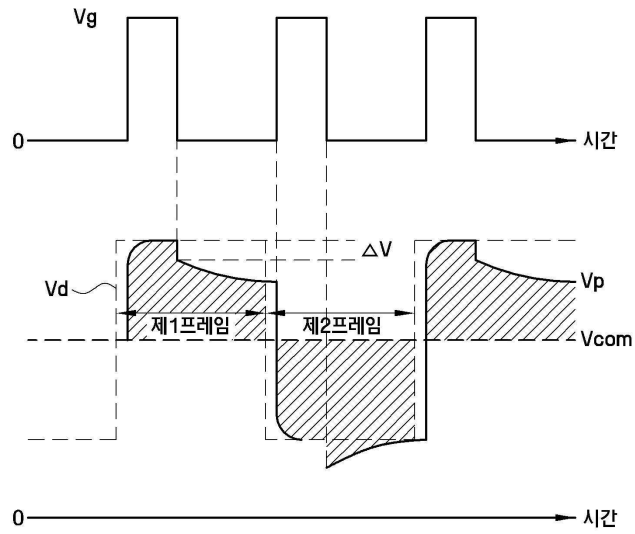
350: 신호 제어부

도면

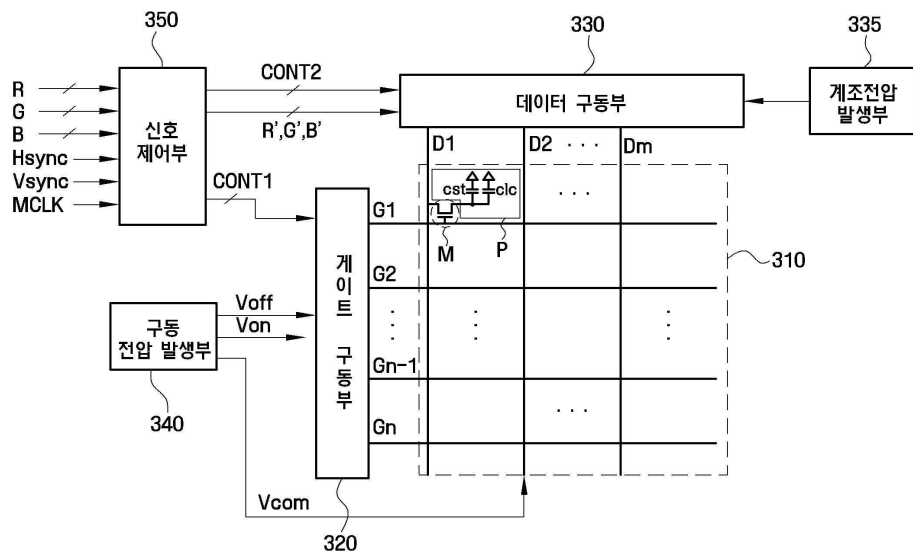
도면1



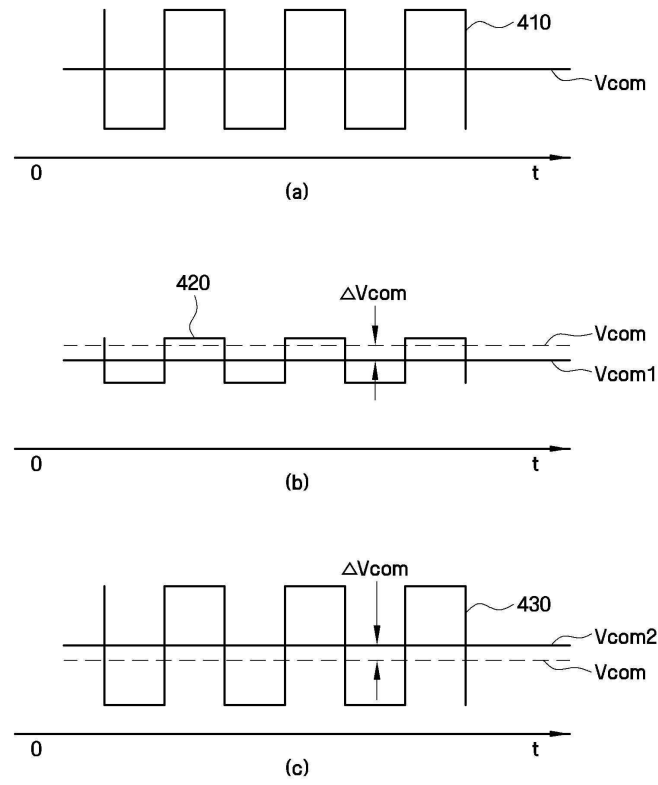
도면2



도면3



도면4



专利名称(译)	液晶显示器及其驱动方法		
公开(公告)号	KR1020070038788A	公开(公告)日	2007-04-11
申请号	KR1020050094072	申请日	2005-10-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	HUH IL KOOK 허일국 KYE MYEONG HA 계명하		
发明人	허일국 계명하		
IPC分类号	G09G3/36 G09G3/20		
CPC分类号	G09G3/3406 G02F1/133603 G09G3/2022 G09G3/3696		
代理人(译)	JEONG , SANG BIN		
外部链接	Espacenet		

摘要(译)

提供了一种液晶显示装置及其驱动方法，用于控制灰度电压公共电压的大小并提高响应速度。液晶显示器包括多条栅极线和多条数据线，配备有具有各向异性介电率的液晶的液晶面板，以及将栅极导通/截止电压传输到栅极线的栅极驱动单元，以及直线对应于图像信号的极性，以及将公共电压传送到液晶面板的驱动电压产生单元的负灰度电压和相应的正灰度电压的大小在材料上是相同的。液晶显示器，公共电压和灰度电压。

