

## (19)대한민국특허청(KR)

### (12) 공개특허공보(A)

(51) Int. Cl.

*G02F 1/1337* (2006.01)*G02F 1/1343* (2006.01)

(11) 공개번호

10-2006-0080763

(43) 공개일자

2006년07월11일

(21) 출원번호 10-2005-0001209

(22) 출원일자 2005년01월06일

(71) 출원인 삼성전자주식회사  
경기도 수원시 영통구 매탄동 416

(72) 발명자 김주한  
경기도 용인시 구성읍 보정리 삼성7차아파트 704동 402호

(74) 대리인 유미특허법인

심사청구 : 없음

#### (54) 액정 표시 장치

##### 요약

본 발명의 실시예에 따른 액정 표시 장치는 제1 신호선, 제1 신호선과 절연되어 교차하는 제2 신호선, 제1 신호선과 제2 신호선으로 둘러싸인 화소 영역마다 형성되어 있는 화소 전극 및 제1 신호선, 제2 신호선, 화소 전극에 삼단자가 연결된 박막 트랜지스터를 포함하는 제1 표시판, 화소 전극과 마주하는 공통 전극이 형성되어 있는 제2 표시판, 제1 표시판과 제2 표시판 사이에 형성되어 있는 액정층, 제1 표시판 또는 제2 표시판에 형성되어 있으며, 제1 신호선과 나란한 중심선으로 분할되는 화소 전극의 상반면과 하반면을 복수의 영역으로 분할하는 도메인 분할 수단, 그리고 제1 표시판 및 제2 표시판에 각각 형성되어 서로 중첩하고 있으며, 영역의 중앙에 도메인 분할 수단과 평행하게 배치되어 있는 제1 및 제2 전계 제어 수단을 포함한다.

##### 대표도

도 6

##### 색인어

투과율, 디스크리네이션, 응답속도, 개구율, 도메인

##### 명세서

##### 도면의 간단한 설명

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 배치도이고,

도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 배치도이고,

도 3은 도 1 및 도 2의 표시판을 포함하는 액정 표시 장치의 구조를 배치도이고,

도 4 및 도 5는 도 3의 액정 표시 장치를 IV-IV' 선 및 V-V' 선을 따라 잘라 도시한 각각의 단면도이고,

도 6은 본 발명의 실시예에 따른 액정 표시 장치에서 절개부와 액정 분자의 구조를 구체적으로 도시한 모식도이고,

도 7은 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고,

도 8은 본 발명의 다른 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 구조를 도시한 배치도이고,

도 9는 도 7 및 도 8의 두 표시판을 포함하는 액정 표시 장치의 구조를 도시한 배치도이고,

도 10은 도 9의 액정 표시 장치를 X-X' 선을 따라 잘라 도시한 각각의 단면도이고,

도 11은 본 발명의 다른 실시예에 따른 액정 표시 장치에서 절개부와 액정 분자의 구조를 구체적으로 도시한 모식도이다.

## 발명의 상세한 설명

### 발명의 목적

#### 발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정 표시 장치에 관한 것으로서, 특히 광시야각을 얻기 위하여 화소를 복수의 도메인으로 분할하는 액정 표시 장치에 관한 것이다.

액정 표시 장치는 현재 가장 널리 사용되고 있는 평판 표시 장치 중 하나로서, 화소 전극과 공통 전극 등 전계 생성 전극이 형성되어 있는 두 장의 표시판과 그 사이에 삽입되어 있는 액정층으로 이루어지며, 전계 생성 전극에 전압을 인가하여 액정층에 전계를 생성하고 이를 통하여 액정층의 액정 분자들의 배향을 결정하고 입사광의 편광을 제어함으로써 영상을 표시한다.

그 중에서도 전계가 인가되지 않은 상태에서 액정 분자의 장축을 상하 표시판에 대하여 수직을 이루도록 배열한 수직 배향 모드 액정 표시 장치는 대비비가 크고 광시야각 구현이 용이하여 각광받고 있다.

수직 배향 모드 액정 표시 장치에서 광시야각을 구현하기 위한 수단으로는 전계 생성 전극에 절개부를 형성하는 방법과 전계 생성 전극 위에 돌기를 형성하는 방법 등이 있다. 절개부와 돌기로 액정 분자가 기우는 방향을 결정할 수 있으므로, 이들을 사용하여 액정 분자의 경사 방향을 여러 방향으로 분산시킴으로써 광시야각을 확보할 수 있다.

그러나, 돌기나 절개 패턴의 중심에서는 액정 분자가 배열되어 액정 배열이 깨져 액정 분자의 배열이 불연속적으로 이루어져, 디스크리네이션(disclination)지며, 이로 인하여 화소의 투과율이 감소하거나 불규칙하게 변하게 되어 실질적인 개구율이 감소하거나 응답 속도가 저하되며, 잔상 등의 문제점이 발생하게 된다.

#### 발명이 이루고자 하는 기술적 과제

본 발명이 이루고자 하는 기술적 과제는 화소의 안정적으로 투과율을 확보하여 개구율을 극대화하고 액정의 응답 속도를 향상시킬 수 있는 액정 표시 장치를 제공하는 것이다.

### 발명의 구성 및 작용

이러한 과제를 해결하기 위하여 본 발명에는 화소 전극과 공통 전극의 전계 제어 수단이 서로 중첩하여 배치되어 있다.

본 발명의 실시예에 따른 액정 표시 장치는 제1 신호선, 제1 신호선과 절연되어 교차하는 제2 신호선, 제1 신호선과 제2 신호선으로 둘러싸인 화소 영역마다 형성되어 있는 화소 전극 및 제1 신호선, 제2 신호선, 화소 전극에 삼단자가 연결된 박막 트랜지스터를 포함하는 제1 표시판, 화소 전극과 마주하는 공통 전극이 형성되어 있는 제2 표시판, 제1 표시판과 제2

표시판 사이에 형성되어 있는 액정층, 제1 표시판 또는 제2 표시판에 형성되어 있으며, 제1 신호선과 나란한 중심선으로 분할되는 화소 전극의 상반면과 하반면을 복수의 영역으로 분할하는 도메인 분할 수단, 그리고 제1 표시판 및 제2 표시판에 각각 형성되어 서로 중첩하고 있으며, 영역의 중앙에 도메인 분할 수단과 평행하게 배치되어 있는 제1 및 제2 전계 제어 수단을 포함한다.

도메인 분할 수단은 제1 표시판에 형성되어 있으며, 제1 전계 제어 수단은 제2 전계 제어 수단보다 도메인 분할 수단으로부터 멀리 배치되어 있을 수 있다.

이때, 도메인 분할 수단으로부터 먼 제2 전계 제어 수단의 경계선은 제1 전계 제어 수단의 두 경계선 안에 위치하며, 도메인 분할 수단으로부터 먼 제1 전계 제어 수단의 경계선 사이의 간격은 도메인 분할 수단으로부터 먼 제2 전계 제어 수단의 경계선과 도메인 분할 수단에 인접한 제1 전계 제어 수단의 경계선 사이의 간격보다 작은 것이 바람직하다. 도메인 분할 수단 또는 제1 및 제2 전계 제어 수단은 공통 전극 또는 화소 전극이 가지는 절개부 또는 절개부와 평행한 화소 전극의 경계인 것이 바람직하다.

도메인 분할 수단은 제2 표시판에 형성되어 있으며, 제1 전계 제어 수단은 제2 전계 제어 수단보다 도메인 분할 수단에 인접하게 배치되어 있을 수 있다. 도메인 분할 수단으로부터 먼 제1 전계 제어 수단의 경계선은 제2 전계 제어 수단의 두 경계선 안에 위치하며, 도메인 분할 수단으로부터 먼 제1 전계 제어 수단의 경계선 사이의 간격은 도메인 분할 수단으로부터 먼 제2 전계 제어 수단의 경계선과 도메인 분할 수단에 인접한 제2 전계 제어 수단의 경계선 사이의 간격보다 작은 것이 바람직하다.

도메인 분할 수단 또는 제1 및 제2 전계 제어 수단은 공통 전극 또는 상기 화소 전극이 가지는 절개부 또는 절개부와 평행한 화소 전극의 경계인 것이 바람직하다.

도메인 분할 수단은 제1 신호선에 대하여 실질적으로  $\pm 45^\circ$ 를 이루는 것이 바람직하고, 도메인 분할 수단은 화소의 상하 이등분선에 대하여 실질적으로 거울상 대칭을 이루는 것이 바람직하다.

첨부한 도면을 참고로 하여 본 발명의 실시예에 대하여 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자가 용이하게 실시할 수 있도록 상세히 설명한다. 그러나 본 발명은 여러 가지 상이한 형태로 구현될 수 있으며 여기에서 설명하는 실시예에 한정되지 않는다.

도면에서 여러 층 및 영역을 명확하게 표현하기 위하여 두께를 확대하여 나타내었다. 명세서 전체를 통하여 유사한 부분에 대해서는 동일한 도면 부호를 붙였다. 층, 막, 영역, 판 등의 부분이 다른 부분 "위에" 있다고 할 때, 이는 다른 부분 "바로 위에" 있는 경우뿐 아니라 그 중간에 또 다른 부분이 있는 경우도 포함한다. 반대로 어떤 부분이 다른 부분 "바로 위에" 있다고 할 때에는 중간에 다른 부분이 없는 것을 뜻한다.

그러면 도면을 참고로 하여 본 발명의 실시예에 따른 표시판 및 이를 포함하는 다중 도메인 액정 표시 장치에 대하여 설명한다.

도 1은 본 발명의 한 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고, 도 2는 본 발명의 한 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 구조를 도시한 배치도이고, 도 3은 본 발명의 도 1 및 도 2의 표시판을 정렬하여 완성한 한 실시예에 따른 액정 표시 장치의 구조를 도시한 배치도이고, 도 4 및 도 5는 도 3의 액정 표시 장치를 IV-IV' 선 및 V-V' 선을 따라 잘라 도시한 각각의 단면도이고, 도 6은 본 발명의 실시예에 따른 액정 표시 장치에서 절개부와 액정 분자의 배열 구조를 구체적으로 도시한 모식도이다.

본 발명의 실시예에 따른 액정 표시 장치는 박막 트랜지스터 표시판(100), 공통 전극 표시판(200), 이들 두 표시판(100, 200) 사이에 삽입되어 있는 액정층(3)을 포함한다.

먼저, 도 1, 도 3 내지 도 5를 참고로 하여 박막 트랜지스터 표시판(100)에 대하여 상세하게 설명한다.

절연 기판(110) 위에 게이트 신호를 전달하는 복수의 게이트선(gate line)(121)과 복수의 유지 전극선(storage electrodes lines)(131)이 형성되어 있다.

게이트선(121)은 주로 가로 방향으로 뻗어 있고 서로 분리되어 있으며, 게이트 신호를 전달한다. 각 게이트선(121)은 복수의 게이트 전극(gate electrode)(124)을 이루는 돌출부와 다른 층 또는 외부 장치의 접속을 위한 넓은 끝 부분(129)을 가진다.

각 유지 전극선(131)은 주로 가로 방향으로 뻗어 있고 제1 내지 제4 유지 전극(133a, 133b, 133c, 133d)을 이루는 복수의 가지 집합을 포함한다. 제1 유지 전극(133a)과 제2 유지 전극(133b)은 세로 방향으로 뻗어 있고, 제3 및 제4 유지 전극(133c, 133d)은 사선 방향으로 뻗어 있으며 제2 유지 전극(133b)의 양단에 연결되어 있으며, 서로 인접하게 제1 유지 전극(133a)에 연결되어 있다. 제3 및 제4 유지 전극(133c, 133d)은 인접한 두 게이트선(121) 사이의 중앙선에 대하여 반전 대칭을 이룬다. 유지 전극선(131)에는 액정 표시 장치의 공통 전극 표시판(200)의 공통 전극(270)에 인가되는 공통 전압 등 소정의 전압이 인가된다. 유지 전극선(131)은 서로 이웃하는 한 별의 제1 내지 제4 유지 전극(133a, 133b, 133c, 133d)을 연결하는 연결부(133e)를 포함한다.

게이트선(121) 및 유지 전극선(131)은 알루미늄 계열 금속, 은 계열 금속, 구리 계열 금속, 몰리브덴 계열 금속, 크롬, 티타늄, 탄탈륨 따위로 이루어지는 것이 바람직하며, 단일막 구조를 가지거나 다층막 구조로 이루어질 수 있다. 다층막, 예를 들어 물리적 성질이 다른 두 개의 막, 즉 하부막과 그 위의 상부막을 포함할 수 있다. 하나의 도전막은 신호 지연이나 전압 강하를 줄일 수 있도록 낮은 비저항(resistivity)의 금속, 예를 들면 알루미늄(Al)이나 알루미늄 합금 등 알루미늄 계열의 금속, 은(Ag)이나 은 합금 등 은 계열의 금속, 구리(Cu)나 구리 합금 등 구리 계열의 금속으로 이루어질 수 있다. 이와는 달리, 다른 도전막은 다른 물질, 특히 ITO(indium tin oxide) 및 IZO(indium zinc oxide)와의 접촉 특성이 우수한 물질, 이를테면 크롬, 몰리브덴(Mo), 몰리브덴 합금, 탄탈륨(Ta), 또는 티타늄(Ti) 등으로 이루어질 수 있다. 두 도전막의 좋은 예로는 크롬/알루미늄-네오디뮴(Nd) 합금 또는 몰리브덴 또는 몰리브덴 합금/알루미늄 합금을 들 수 있다.

또한 게이트선(121) 및 유지 전극선(131)의 측면은 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 약 30-80°인 것이 바람직하다.

게이트선(121) 및 유지 전극선(131) 위에는 질화규소( $\text{SiN}_x$ ) 따위로 이루어진 게이트 절연막(gate insulating layer)(140)이 형성되어 있다.

게이트 절연막(140) 상부에는 수소화 비정질 규소(hydrogenated amorphous silicon)(비정질 규소는 약칭 a-Si로 씀) 등으로 이루어진 복수의 선형 반도체(151)가 형성되어 있다. 각각의 선형 반도체(151)는 주로 세로 방향으로 뻗어 있으며, 이로부터 복수의 돌출부(154)가 게이트 전극(124)을 향하여 뻗어 나와 있다. 돌출부(154)는 게이트선(121) 및 유지 전극선(131)의 상부까지 확장되어 있다. 선형 반도체(151)는 유지 전극선(131)의 연결부(133e)가 지나가는 데이터선(171) 하부에서 넓은 폭으로 확장되어 유지 전극선(131)의 일부를 완전히 덮는 것이 바람직하다.

반도체(151)의 상부에는 실리사이드(silicide) 또는 인 따위의 n형 불순물이 고농도로 도핑되어 있는 n+ 수소화 비정질 규소 따위의 물질로 만들어진 복수의 선형 및 점형 저항성 접촉 부재(ohmic contact)(161, 165)가 형성되어 있다. 선형 접촉 부재(161)는 복수의 돌출부(163)를 가지고 있으며, 이 돌출부(163)와 점형 저항성 접촉 부재(165)는 쌍을 이루어 반도체(154) 위에 배치되어 있는데, 게이트 전극(124)을 중심으로 서로 마주한다.

반도체(151)와 저항성 접촉 부재(161, 165)의 측면 역시 기판(110)의 표면에 대하여 경사져 있으며 그 경사각은 30-80°인 것이 바람직하다.

저항 접촉 부재(161, 165) 및 게이트 절연막(140) 위에는 각각 복수의 데이터선(data line)(171)과 이로부터 분리되어 있는 복수의 드레인 전극(drain electrode)(175)이 형성되어 있다.

데이터선(171)은 주로 세로 방향으로 뻗어 게이트선(121) 및 유지 전극선(131)과 교차하며 데이터 전압(data voltage)을 전달한다. 각 데이터선(171)은 다른 층 또는 외부 장치와의 접속을 위한 넓은 끝 부분(179)을 가지고 있다.

각각의 드레인 전극(175)은 넓은 폭으로 확장되어 있는 확장부를 포함한다. 데이터선(171) 각각은 복수의 돌출부를 포함하며, 이 돌출부는 반도체(154) 상부에 위치하는 드레인 전극(175)의 한쪽 끝 부분을 일부 둘러싸도록 휘어져 소스 전극(173)을 이룬다. 하나의 게이트 전극(124), 하나의 소스 전극(173) 및 하나의 드레인 전극(175)은 반도체의 돌출부(154)와 함께 하나의 박막 트랜지스터(thin film transistor, TFT)를 이루며, 박막 트랜지스터의 채널(channel)은 소스 전극(173)과 드레인 전극(175) 사이의 돌출부(154)에 형성된다.

또한, 데이터선(171)과 동일한 층에는 게이트선(121) 위에 위치하는 복수의 다리부 금속편(under-bridge metal piece)(178)이 형성되어 있는데, 이러한 다리부 금속편(178)은 게이트선(121)과 중첩하여 배치되어 있다.

데이터선(171) 및 드레인 전극(175)도 게이트선(121)을 이루는 도전 물질을 포함하고, 크롬 또는 몰리브덴 계열의 금속, 탄탈륨 및 티타늄 등 내화성 금속을 포함하는 것이 바람직하며, 내화성 금속 따위의 하부막(도시하지 않음)과 그 위에 위치한 저저항 물질의 상부막(도시하지 않음)으로 이루어진 다층막 구조를 가질 수 있다.

데이터선(171) 및 드레인 전극(175)도 게이트선(121) 및 유지 전극선(131)과 마찬가지로 그 측면이 약 30-80°의 각도로 각각 경사져 있다.

저항성 접촉 부재(161, 165)는 그 하부의 반도체(151)와 그 상부의 데이터선(171) 및 드레인 전극(175) 사이에만 존재하며 접촉 저항을 낮추어 주는 역할을 한다. 선형의 반도체(151)는 소스 전극(173)과 드레인 전극(175) 사이를 비롯하여 데이터선(171) 및 드레인 전극(175)에 가리지 않고 노출된 부분을 가지고 있다.

데이터선(171) 및 드레인 전극(175)과 이들로 덮이지 않고 노출된 반도체(151) 부분의 위에는 보호막(passivation layer)(180)이 형성되어 있다. 보호막(180)은 평탄화 특성이 우수하며 감광성(photosensitivity)을 가지는 유기 물질, 플라즈마 화학 기상 증착(plasma enhanced chemical vapor deposition, PECVD)으로 형성되는 a-Si:C:O, a-Si:O:F 등 4.0 이하의 저유전율 절연 물질, 또는 무기 물질인 질화 규소나 산화 규소 따위로 이루어진 것이 바람직하다.

보호막(180)에는 드레인 전극(175)의 확장부와 데이터선(171)의 끝 부분(179)을 각각 드러내는 복수의 접촉 구멍(contact hole)(182, 185)이 형성되어 있으며, 게이트 절연막(140)과 함께 게이트선(121)의 끝 부분(129) 및 유지 전극선(131)의 일부를 드러내는 복수의 접촉 구멍(181, 183a, 183b)이 형성되어 있다. 접촉 구멍(181, 182, 183a, 183b, 185)은 다각형 또는 원 모양 등 다양한 모양으로 만들어질 수 있다. 접촉 구멍(181, 182, 183a, 183b, 185)의 측면은 30° 내지 85°의 각도로 기울어져 있거나 계단형일 수 있다.

보호막(180) 위에는 ITO 또는 IZO로 이루어진 복수의 화소 전극(pixel electrode)(190), 유지 전극선 연결 다리(83) 및 복수의 접촉 보조 부재(contact assistant)(81, 82)가 형성되어 있다. 이와는 달리, 화소 전극(190)은 투명한 도전성 폴리머로 만들어질 수도 있고, 반사형 액정 표시 장치의 경우에는 화소 전극(190)이 불투명한 반사성 금속으로 만들어질 수도 있다. 이 경우, 접촉 보조 부재(81, 82)는 화소 전극(190)과 다른 물질, 예를 들면 ITO나 IZO로 만들어질 수 있다.

유지 전극선 연결 다리(83)는 게이트선(121)과 소스 전극(173)을 가로지르며, 접촉 구멍(183a, 183b)을 통하여 게이트선(121)을 사이에 두고 반대쪽에 위치하는 제1 유지 전극(133a)의 노출된 끝 부분과 유지 전극선(131)의 노출된 부분에 연결되어 있다. 유지 전극(133a, 133b)을 비롯한 유지 전극선(131)은 유지 전극선 연결 다리(83) 및 금속편(178)과 게이트선(121)이나 데이터선(171) 또는 박막 트랜지스터의 결합을 수리하는 데 사용할 수 있다. 게이트선(121)을 수리할 때에는 게이트선(121)과 유지 전극선 연결 다리(83)의 교차점을 레이저 조사하여 게이트선(121)과 유지 전극선 연결 다리(83)를 전기적으로 연결함으로써 게이트선(121)과 유지 전극선(131)을 전기적으로 연결시킨다. 이 때 금속편(178)은 게이트선(121)과 유지 배선 연결 다리(83)의 전기적 연결을 강화한다.

화소 전극(190)은 접촉 구멍(185)을 통하여 드레인 전극(175)과 물리적·전기적으로 연결되어 드레인 전극(175)으로부터 데이터 전압을 인가 받는다.

데이터 전압이 인가된 화소 전극(190)은 공통 전극(270)과 함께 전기장을 생성함으로써 액정층(3)의 액정 분자(310)를 재배열시킨다.

화소 전극(190)과 공통 전극(270)은 축전기[이하 “액정 축전기(liquid crystal capacitor)”라 함]를 이루어 박막 트랜지스터가 턴 오프된 후에도 인가된 전압을 유지하는데, 전압 유지 능력을 강화하기 위하여 액정 축전기와 병렬로 연결된 다른 축전기를 두며 이를 유지 축전기(storage capacitor)라 한다. 유지 축전기는 화소 전극(190)과 유지 전극선(131)의 중첩 등으로 만들어지며, 유지 축전기의 정전 용량, 즉 유지 용량을 늘리기 위하여, 유지 전극선(131)에 유지 전극(133a, 133b, 133c)을 둔다. 도면에는 미도시되어 있으나, 화소 전극(190)에 연결된 드레인 전극(175)은 연장 및 확장하여 유지 전극(131)과 중첩시킴으로써 유지 축전기의 단자 사이의 거리를 가깝게 하고 중첩 면적을 크게 할 수 있다.

각 화소 전극(190)은 왼쪽 모퉁이에서 모따기되어 있으며, 모따기된 빗변은 게이트선(121)에 대하여 약 45도의 각도를 이룬다.

화소 전극(190)은 중앙 절개부(91, 92), 하부 절개부(93a, 94a) 및 상부 절개부(93b, 94b)를 가지며, 화소 전극(190)은 이들 절개부(91, 92, 93a, 93b, 94a, 94b)에 의하여 복수의 영역으로 분할된다. 절개부(91, 92, 93a, 93b, 94a, 94b)는 화소 전극(190)을 게이트선(121)과 평행하게 이등분하는 가로 중심선에 대하여 거의 반전 대칭을 이루고 있다.

하부 및 상부 절개부(93a, 93b, 94a, 94b)는 대략 화소 전극(190)의 오른쪽 변에서부터 왼쪽 변으로 비스듬하게 뻗어 있으며, 화소 전극(190)의 가로 중심선에 대하여 하반면과 상반면에 각각 위치하고 있다. 하부 및 상부 절개부(93a, 93b, 94a, 94b)는 게이트선(121)에 대하여  $\pm$ 약 45도의 각도를 이루며 서로 수직하게 뻗어 있다.

하나의 중앙 절개부(91)는 화소 전극(190)의 중앙에 배치되어 있으며 오른쪽 변 쪽에 입구를 가지고 있다. 중앙 절개부(91)의 입구는 하부 절개부(92a)와 상부 절개부(92b)에 각각 거의 평행한 한 쌍의 빗변을 가지고 있다. 다른 하나의 중앙 절개부(92)는 화소 전극(190)의 하반면과 상반면에 각각 위치하여 비스듬하게 뻗어 있는 두 절개부가 서로 연결되어 "<" 모양을 이룬다.

따라서, 화소 전극의 하반면은 하부 절개부(93a)에 의하여 두 개의 영역으로 나누어지고, 상반면 또한 상부 절개부(93b)에 의하여 두 개의 영역으로 분할되며, 나머지 하부 및 상부 절개부(92, 94a, 94b)는 분할된 두 영역의 거의 중앙에 각각 위치한다. 이 때, 영역의 수효 또는 절개부의 수효는 화소의 크기, 화소 전극의 가로변과 세로 변의 길이 비, 액정층(3)의 종류나 특성 등 설계 요소에 따라서 달라지며, 기울어진 방향도 달라질 수 있다.

접촉 보조 부재(81, 82)는 접촉 구멍(181, 182)을 통하여 각각 데이터선(171) 및 게이트선(121)의 끝 부분(129, 179)과 연결된다. 접촉 보조 부재(81, 82)는 데이터선(171) 및 게이트선(121)의 끝 부분(179, 129)과 외부 장치와의 접촉성을 보완하고 이들을 보호하는 역할을 한다.

다음, 도 2 내지 도 5를 참고로 하여, 공통 전극 표시판(200)에 대하여 설명한다.

투명한 유리 등으로 이루어진 절연 기관(210) 위에 차광 부재(220)가 형성되어 있다. 차광 부재(220)는 화소 전극(190)과 마주보며 화소 전극(190)과 거의 동일한 모양을 가지는 복수의 개구부(225)를 가지고 있으며, 게이트선(121) 및 데이터선(171)에 대응하는 부분과 박막 트랜지스터에 대응하는 부분으로 이루어지는 것이 바람직하다.

기관(210) 위에는 또한 복수의 색필터(230)가 형성되어 있으며 차광 부재(230)로 둘러싸인 영역 내에 대부분 위치한다. 색필터(230)는 화소 전극(190)을 따라서 세로 방향으로 길게 뻗을 수 있다. 색필터(230)는 적색, 녹색 및 청색 등의 원색 중 하나를 표시할 수 있다.

색필터(230)의 위에는 덮개막(250)이 형성되어 있다.

덮개막(250)의 위에는 ITO, IZO 등의 투명한 도전체 따위로 이루어진 공통 전극(270)이 형성되어 있다.

공통 전극(270)은 복수 별의 절개부(71, 72a, 72b) 집합을 가진다.

한 별의 절개부(71, 72a, 72b)는 하나의 화소 전극(190)과 마주 보며 중앙 절개부(71), 하부 절개부(72a) 및 상부 절개부(72b)를 포함한다. 이때, 공통 전극(270)의 중앙 절개부(71)는 화소 전극(190)의 중앙 절개부(92)와 일부 중첩하며, 공통 전극(270)의 상부 및 하부 절개부(72a, 72b)는 화소 전극(190)의 상부 및 하부 절개부(94a, 94b)와 일부 중첩하며, 절개부(93a, 93b)와 화소 전극(190)의 모따기된 빗변 사이에 위치한다. 또한, 각 절개부(71, 72a, 72b)는 화소 전극의 하부 절개부(94a) 또는 상부 절개부(94b)와 평행하게 뻗은 적어도 하나의 사선부를 포함한다.

하부 및 상부 절개부(72a, 72b) 각각은 대략 화소 전극의 왼쪽 변에서 위쪽 또는 아래쪽 변을 향하여 뻗은 사선부, 그리고 사선부의 각 끝에서부터 화소 전극의 변을 따라 변과 중첩하면서 뻗으며 사선부와 둔각을 이루는 가로부 및 세로부를 포함한다.

중앙 절개부(71)는 대략 화소 전극의 왼쪽 변에서부터 가로 방향으로 뻗은 중앙 가로부, 이 중앙 가로부의 끝에서 중앙 가로부와 빗각을 이루며 화소 전극의 오른쪽 변을 향하여 뻗은 한 쌍의 사선부, 그리고 사선부의 각 끝에서부터 화소 전극의 오른쪽 변을 따라 오른쪽 변과 중첩하면서 뻗으며 사선부와 둔각을 이루는 종단 세로부를 포함한다.

이때, 공통 전극(270)의 절개부(71, 72a, 72b)는 화소 전극(190)의 절개부(91, 94a, 94b) 사이 또는 절개부(93a, 93b)와 화소 전극(190)의 모따기된 빗변 사이에 배치되어 화소 전극(190)의 절개부 중 일부(92, 94a, 94b)와 중첩한다. 화소 전극(190)의 상반면과 하반면을 두 영역으로 분할하는 절개부(93a, 93b)로부터 멀리 위치하는 공통 전극(270)의 절개부(71, 72a, 72b) 사선부 경계는 분할된 두 영역의 중앙에 각각 위치하는 화소 전극(190)의 절개부(92, 94a, 94b)를 통하여 드러나 있다. 도 6에서 보는 바와 같이, 분할된 두 영역의 중심으로부터 멀리 위치하는 절개부(92, 94a, 94b)의 경계선과 절개부(92, 94a, 94b)를 통하여 드러난 절개부(71, 72a, 72b)의 경계 사이의 간격(a)은 분할된 두 영역의 중심에 인접하게 위치하는 절개부(92, 94a, 94b)의 경계선과 절개부(92, 94a, 94b)를 통하여 드러난 절개부(71, 72a, 72b)의 경계 사이의 간격(b)보다 작은 것이 바람직하다.

절개부(71, 72a, 72b)의 수효 및 방향 또한 설계 요소에 따라 달라질 수 있으며, 차광 부재(220)가 절개부(71, 72a, 72b)와 중첩하여 절개부(71, 72a, 72b) 부근의 빛샘을 차단할 수 있다.

두 표시판(100, 200)의 안쪽 면에는 수직 배향막(11, 21)이 각각 도포되어 있고, 바깥쪽 면에는 편광판(12, 22)이 각각 구비되어 있다. 두 편광판(12, 22)의 투과축은 직교하며 이중 한 투과축은 게이트선(121)에 대하여 나란하다. 반사형 액정 표시 장치의 경우에는 두 개의 편광판(12, 22) 중 하나가 생략될 수 있다.

배향막(11, 21)은 수평 배향막일 수 있다.

표시판(100, 200)과 편광자(12, 22)의 사이에는 각각 액정층(3)의 지연값을 보상하기 위한 위상 지연 필름(retardation film)이 깔 수 있다. 위상 지연 필름은 복굴절성(birefringence)을 가지며 액정층(3)의 복굴절성을 역으로 보상하는 역할을 한다. 지연 필름으로는 일축성 또는 이축성 광학 필름을 사용할 수 있으며, 특히 음성(negative) 일축성 광학 필름을 사용할 수 있다.

액정 표시 장치는 또한 편광자(12, 22), 위상 지연 필름, 표시판(100, 200) 및 액정층(3)에 빛을 공급하는 조명부(backlight unit)를 포함할 수 있다.

박막 트랜지스터 표시판(100)과 공통 전극 표시판(200) 사이에는 절연 물질로 이루어져 있으며, 두 표시판(100, 200)의 간격을 일정하게 유지하기 위한 기관 간격재(도시하지 않음)가 형성될 수 있다.

액정층(3)은 음의 유전율 이방성을 가지며, 액정층(3)의 액정 분자(310)는 전계가 없는 상태에서 그 장축이 두 표시판의 표면에 대하여 수직을 이루도록 배향되어 있다. 따라서 입사광은 직교 편광자(12, 22)를 통과하지 못하고 차단된다.

공통 전극(270)에 공통 전압을 인가하고 화소 전극(190)에 데이터 전압을 인가하면 표시판의 표면에 거의 수직인 전계가 생성된다. 액정 분자(310)들은 전계에 응답하여 그 장축이 전계의 방향에 수직을 이루도록 방향을 바꾸고자 한다. 한편, 공통 전극(270) 및 화소 전극(190)의 절개부(71, 72a, 72b, 91, 92, 93a, 93b, 94a, 94b)와 이들과 평행한 화소 전극(190)의 빗변은 전계를 왜곡하여 액정 분자들의 경사 방향을 결정하는 수평 성분을 만들어낸다. 전계의 수평 성분은 절개부(71, 72a, 72b, 91, 92, 93a, 93b, 94a, 94b)의 변과 화소 전극(190)의 빗변에 수직이다.

이러한 전계를 통하여 절개부(71, 72a, 72b, 91, 92, 93a, 93b, 94a, 94b)는 액정층(3)의 액정 분자가 기울어지는 방향을 제어한다. 이때, 화소 전극(190)을 상반면과 하반면을 두 영역으로 각각 분할하는 절개부(93a, 93b)에 의한 전계에 의해서는 도 6에서 보는 바와 같이 서로 반대 방향으로 액정 분자(310)가 기울어진다. 그런데, 공통 전극(270)의 절개부(71, 72a, 72b)는 화소 전극(190)의 절개부 일부(92, 94a, 94b)와 중첩하며, 분할된 두 영역의 중심으로부터 멀리 위치하는 절개부(92, 94a, 94b)의 경계선과 절개부(92, 94a, 94b)를 통하여 드러난 절개부(71, 72a, 72b)의 경계 사이의 간격(a)이 분할된 두 영역의 중심에 인접하게 위치하는 절개부(92, 94a, 94b)의 경계선과 절개부(92, 94a, 94b)를 통하여 드러난 절개부(71, 72a, 72b)의 경계 사이의 간격(b)보다 작기 때문에 도 6의 점선과 같이 전계가 형성되어 절개부(93a, 93b)의 전계로 인해 기울어진 방향과 동일하게 액정 분자(310)들은 연속적으로 기울어지게 된다. 따라서, 화소 전극(190)의 절개부(93a, 93b)와 왼쪽 빗변에 의하여 정의되는 각 도메인 내에 있는 액정 분자는 절개부(93a, 93b)를 중심으로 서로 반대 방향이면서 절개부(93a, 93b)의 길이 방향에 대하여 수직을 이루는 방향으로 기울어진다. 각 도메인의 가장 긴 변 2개는 거의 나란하고 게이트선(121)과 약  $\pm 45^\circ$ 를 이루며, 도메인 내에서 액정 분자 대부분은 4방향으로 기울어진다.

따라서, 본 발명의 실시예에 따른 액정 표시 장치에서는 공통 전극(270)의 절개부(71, 72a, 72b)에 화소 전극(190)의 절개부(92, 94a, 94b)를 중첩하여 배치함으로써 액정 분자(310)가 서로 반대 방향으로 배열하는 경계면이 형성되는 것을 최소화할 수 있다. 따라서, 디스크리네이션이 발생하는 것을 최소화할 수 있으며, 이를 통하여 화소의 투과율을 안정적으로 확보하고 개구율을 극대화할 수 있으며, 액정 분자(310)의 응답 속도를 향상시킬 수 있다.

또한, 본 발명의 실시예에 따른 액정 표시 장치에서는 각각의 도메인 내에서 액정 분자(310)들은 서로 다른 4 방향으로 기울어져 시야각이 확장된다.

절개부(91, 92a, 92b, 71, 72a, 72b)의 너비는 약 9 $\mu$ m 내지 약 12 $\mu$ m인 것이 바람직하다.

적어도 하나의 절개부(91, 92a, 92b, 71, 72a, 72b)는 돌기(protrusion)(도시하지 않음)나 함몰부(depression)(도시하지 않음)로 대체할 수 있다. 돌기는 유기물 또는 무기물로 만들어질 수 있고 전계 생성 전극(190, 270)의 위 또는 아래에 배치될 수 있으며 그 너비는 약 5 $\mu$ m 내지 약 10 $\mu$ m인 것이 바람직하다.

절개부(91, 92, 93a, 93b, 94a, 94b, 71, 72a, 72b)의 모양 및 배치는 변형될 수 있다.

한편, 액정 분자(310)들의 경사 방향과 편광자(12, 22)의 투과축이 45도를 이루면 최고 휘도를 얻을 수 있는데, 본 실시예의 경우 모든 도메인에서 액정 분자(310)들의 경사 방향이 게이트선(121)과 45°의 각을 이루며 게이트선(121)은 표시판(100, 200)의 가장자리와 수직 또는 수평이다. 따라서 본 실시예의 경우 편광자(12, 22)의 투과축을 표시판(100, 200)의 가장자리에 대하여 수직 또는 평행이 되도록 부착하면 최고 휘도를 얻을 수 있을 뿐 아니라 편광자(12, 22)를 저렴하게 제조할 수 있다.

도 7은 본 발명의 다른 실시예에 따른 액정 표시 장치용 박막 트랜지스터 표시판의 구조를 도시한 배치도이고, 도 8은 본 발명의 다른 실시예에 따른 액정 표시 장치용 공통 전극 표시판의 구조를 도시한 배치도이고, 도 9는 도 7 및 도 8의 두 표시판을 포함하는 액정 표시 장치의 구조를 도시한 배치도이고, 도 10은 도 9의 액정 표시 장치를 X-X' 선을 따라 잘라 도시한 각각의 단면도이고, 도 11은 본 발명의 다른 실시예에 따른 액정 표시 장치에서 절개부와 액정 분자의 구조를 구체적으로 도시한 모식도이다.

본 실시예에 따른 액정 표시 장치도 박막 트랜지스터 표시판(100), 공통 전극 표시판(200), 이들 두 표시판(100, 200) 사이에 삽입되어 있는 액정층(3), 두 표시판(100, 200)의 바깥 면에 부착되어 있는 한 쌍의 편광자(12, 22)를 포함한다.

본 실시예에 따른 표시판(100, 200)의 층상 구조는 도 1 내지 도 6과 거의 동일하다.

박막 트랜지스터 표시판(100)에 대하여 설명하자면, 게이트 전극(124)을 포함하는 복수의 게이트선(121) 및 제1 내지 제4 유지 전극(133a, 133b, 133c, 133d) 및 연결부(133e)를 각각 포함하는 복수의 유지 전극선(131)이 기판(110) 위에 형성되어 있고, 그 위에 게이트 절연막(140), 돌출부(154)를 포함하는 선형 반도체(151) 및 돌출부(163)를 포함하는 복수의 선형 저항성 접촉 부재(161) 및 복수의 섬형 저항성 접촉 부재(165)가 차례로 형성되어 있다. 소스 전극(173)을 포함하는 복수의 데이터선(171), 복수의 드레인 전극(175) 및 복수의 금속편(178)이 저항성 접촉 부재(161, 165) 위에 형성되어 있고, 보호막(180)이 그 위에 형성되어 있으며, 보호막(180) 및 게이트 절연막(140)에는 복수의 접촉 구멍(181, 182, 183a, 183b, 185)이 형성되어 있다. 보호막(180) 위에는 복수의 화소 전극(190), 유지 전극선 연결 다리(83) 및 복수의 접촉 보조 부재(81, 82)가 형성되어 있고, 그 위에는 배향막(11)이 도포되어 있다.

공통 전극 표시판(200)에 대하여 설명하자면, 차광 부재(220), 복수의 색필터(230), 덮개막(250), 공통 전극(270) 및 배향막(21)이 절연 기판(210) 위에 형성되어 있다.

그러나, 반도체(151)는 박막 트랜지스터가 위치하는 돌출부(154)를 제외하면 데이터선(171), 드레인 전극(175) 및 그 하부의 저항성 접촉 부재(161, 165)와 실질적으로 동일한 평면 형태를 가지고 있다. 구체적으로는, 선형 반도체(151)는 데이터선(171) 및 드레인 전극(175)과 그 하부의 저항성 접촉 부재(161, 165)의 아래에 존재하는 부분 외에도 소스 전극(173)과 드레인 전극(175) 사이에 이들에 가리지 않고 노출된 부분을 가지고 있다.

또한, 앞의 실시예와 달리 화소 전극(190)은 중앙 절개부(91)와 상부 및 하부 절개부(92a, 92b)를 가지며, 공통 전극(270)은 중앙 절개부(71, 72, 73)와 상부 및 하부 절개부(74a, 74b)를 가진다. 이때, 화소 전극(190)의 상반면과 하반면 각각을



두 영역으로 분할하며 화소 전극(190)의 빗변과 함께 도메인을 정의하는 도메인 규제 수단은 공통 전극(270)의 중앙 절개부(73)이며, 분할된 두 영역의 중심에서는 화소 전극(190)의 절개부(91, 92a, 92b)와 공통 전극(270)의 절개부(72, 74a, 74b)의 사선부가 서로 중첩한다.

이와 같은 본 실시예에 따른 액정 표시 장치에서는 도 11에서 보는 바와 같이 공통 전극(270)의 절개부(73)로 인하여 형성되는 전기장(점선)에 의해 액정 분자는 서로 반대 방향으로 배열되지만, 공통 전극(270)의 절개부(72, 74a, 74b)와 화소 전극(190)의 절개부 일부(91, 92a, 92b)가 중첩하여, 점선과 같이 전계가 형성되어 절개부(73)의 전계로 인해 6기울어진 방향과 동일하게 액정 분자(310)들은 연속적으로 기울어지게 된다.

따라서, 본 실시예에 따른 액정 표시 장치에서도 앞의 실시예와 같이 디스크리네이션이 발생하는 것을 최소화할 수 있으며, 이를 통하여 화소의 투과율을 안정적으로 확보하고 개구율을 극대화할 수 있으며, 액정 분자(310)의 응답 속도를 향상시킬 수 있다.

이러한 박막 트랜지스터를 본 발명의 한 실시예에 따라 제조하는 방법에서는 데이터선(171) 및 드레인 전극(175)과 반도체(151) 및 저항성 접촉 부재(161, 165)를 한 번의 사진 공정으로 형성한다.

이러한 사진 공정에서 사용하는 감광막 패턴은 위치에 따라 두께가 다르며, 특히 두께가 작아지는 순서로 제1 부분과 제2 부분을 포함한다. 제1 부분은 데이터선 및 드레인 전극이 차지하는 배선 영역에 위치하며, 제2 부분은 박막 트랜지스터의 채널 영역에 위치한다.

위치에 따라 감광막 패턴의 두께를 달리하는 방법으로 여러 가지가 있을 수 있는데, 예를 들면 광마스크에 투명 영역(transparent area) 및 차광 영역(light blocking area) 외에 반투명 영역(translucent area)을 두는 방법이 있다. 반투명 영역에는 슬릿(slit) 패턴, 격자 패턴(lattice pattern) 또는 투과율이 중간이거나 두께가 중간인 박막이 구비된다. 슬릿 패턴을 사용할 때에는, 슬릿의 폭이나 슬릿 사이의 간격이 사진 공정에 사용하는 노광기의 분해능(resolution)보다 작은 것이 바람직하다. 다른 예로는 리플로우가 가능한 감광막을 사용하는 방법이 있다. 즉, 투명 영역과 차광 영역만을 지닌 통상의 노광 마스크로 리플로우 가능한 감광막 패턴을 형성한 다음 리플로우시켜 감광막이 잔류하지 않은 영역으로 흘러내리도록 함으로써 얇은 부분을 형성하는 것이다.

이와 같이 하면 한 번의 사진 공정을 줄일 수 있으므로 제조 방법이 간단해진다.

### 발명의 효과

이상과 같이, 본 발명의 실시예에서는 액정 분자의 기울기를 제어하는 도메인 제어 수단을 서로 중첩시킴으로써 디스크리네이션이 발생하는 것을 최소화할 수 있으며, 이를 통하여 화소의 투과율을 안정적으로 확보하고 개구율을 극대화할 수 있으며, 액정 분자의 응답 속도를 향상시킬 수 있다.

이상에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

### (57) 청구의 범위

#### 청구항 1.

제1 신호선, 상기 제1 신호선과 절연되어 교차하는 제2 신호선, 상기 제1 신호선과 상기 제2 신호선으로 둘러싸인 화소 영역마다 형성되어 있는 화소 전극 및 상기 제1 신호선, 상기 제2 신호선, 상기 화소 전극에 삼단자가 연결된 박막 트랜지스터를 포함하는 제1 표시판,

상기 화소 전극과 마주하는 공통 전극이 형성되어 있는 제2 표시판,

상기 제1 표시판과 상기 제2 표시판 사이에 형성되어 있는 액정층,

상기 제1 표시판 또는 상기 제2 표시판에 형성되어 있으며, 상기 제1 신호선과 나란한 중심선으로 분할되는 상기 화소 전극의 상반면과 하반면을 복수의 영역으로 분할하는 도메인 분할 수단,

상기 제1 표시판 및 상기 제2 표시판에 각각 형성되어 서로 중첩하고 있으며, 상기 영역의 중앙에 상기 도메인 분할 수단과 평행하게 배치되어 있는 제1 및 제2 전계 제어 수단

을 포함하는 액정 표시 장치.

## 청구항 2.

제1항에서,

상기 도메인 분할 수단은 상기 제1 표시판에 형성되어 있으며, 상기 제1 전계 제어 수단은 상기 제2 전계 제어 수단보다 상기 도메인 분할 수단으로부터 멀리 배치되어 있는 액정 표시 장치.

## 청구항 3.

제2항에서,

상기 도메인 분할 수단으로부터 먼 상기 제2 전계 제어 수단의 경계선은 상기 제1 전계 제어 수단의 두 경계선 안에 위치하는 액정 표시 장치.

## 청구항 4.

제3항에서,

상기 도메인 분할 수단으로부터 먼 상기 제1 전계 수단의 경계선과 상기 도메인 분할 수단으로부터 먼 상기 제2 전계 제어 수단의 경계선 사이의 간격은 상기 도메인 분할 수단으로부터 먼 상기 제2 전계 수단의 경계선과 상기 도메인 분할 수단에 인접한 상기 제1 전계 제어 수단의 경계선 사이의 간격보다 작은 액정 표시 장치.

## 청구항 5.

제4항에서,

상기 도메인 분할 수단 또는 상기 제1 및 제2 전계 제어 수단은 상기 공통 전극 또는 상기 화소 전극이 가지는 절개부 또는 상기 절개부와 평행한 상기 화소 전극의 경계인 액정 표시 장치.

## 청구항 6.

제1항에서,

상기 도메인 분할 수단은 상기 제2 표시판에 형성되어 있으며, 상기 제1 전계 제어 수단은 상기 제2 전계 제어 수단보다 상기 도메인 분할 수단에 인접하게 배치되어 있는 액정 표시 장치.

## 청구항 7.

제6항에서,

상기 도메인 분할 수단으로부터 먼 상기 제1 전계 제어 수단의 경계선은 상기 제2 전계 제어 수단의 두 경계선 안에 위치하는 액정 표시 장치.

## 청구항 8.

제7항에서,

상기 도메인 분할 수단으로부터 먼 상기 제1 전계 수단과 상기 도메인 분할 수단으로부터 먼 상기 제2 전계 제어 수단의 경계선 사이의 간격은 상기 도메인 분할 수단으로부터 먼 상기 제1 전계 수단의 경계선과 상기 도메인 분할 수단에 인접한 상기 제2 전계 제어 수단의 경계선 사이의 간격보다 작은 액정 표시 장치.

## 청구항 9.

제4항에서,

상기 도메인 분할 수단 또는 상기 제1 및 제2 전계 제어 수단은 상기 공통 전극 또는 상기 화소 전극이 가지는 절개부 또는 상기 절개부와 평행한 상기 화소 전극의 경계인 액정 표시 장치.

## 청구항 10.

제1항에서,

상기 도메인 분할 수단은 상기 제1 신호선에 대하여 실질적으로  $\pm 45^\circ$ 를 이루는 액정 표시 장치.

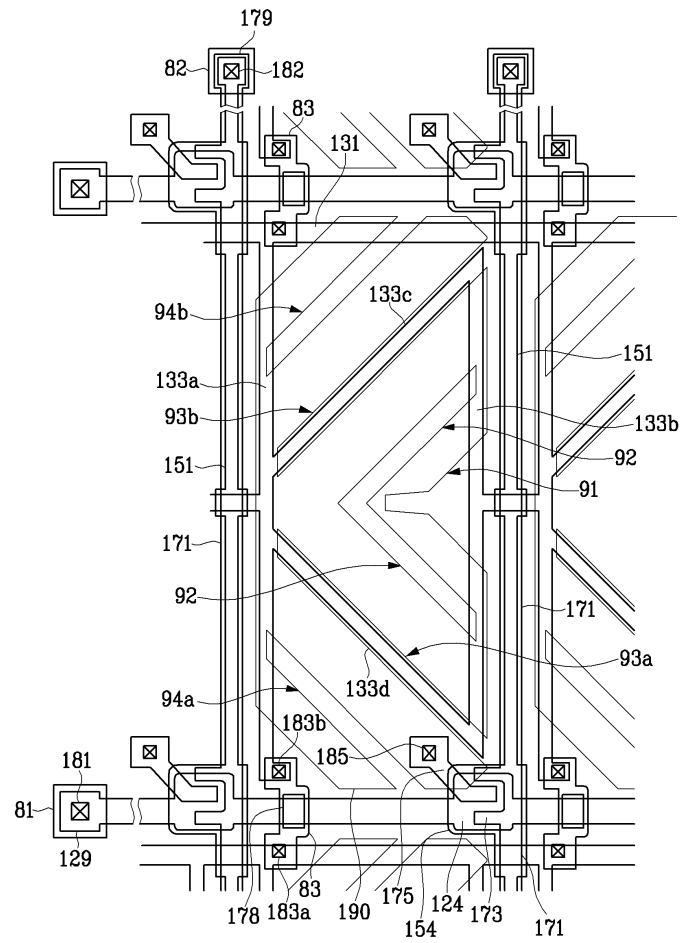
## 청구항 11.

제10항에서,

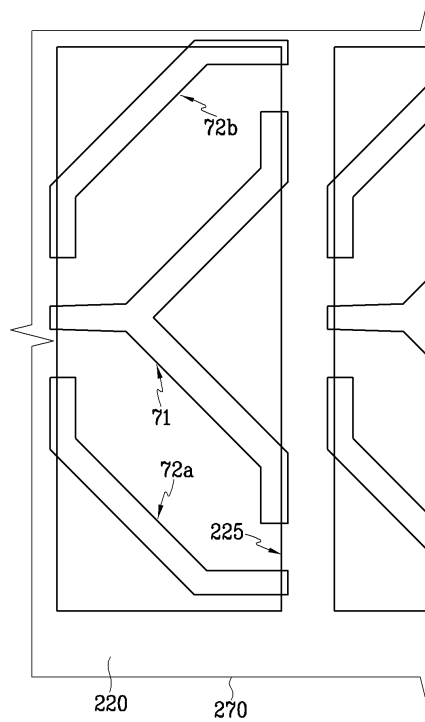
상기 도메인 분할 수단은 상기 화소의 상하 이등분선에 대하여 실질적으로 거울상 대칭을 이루는 액정 표시 장치.

도면

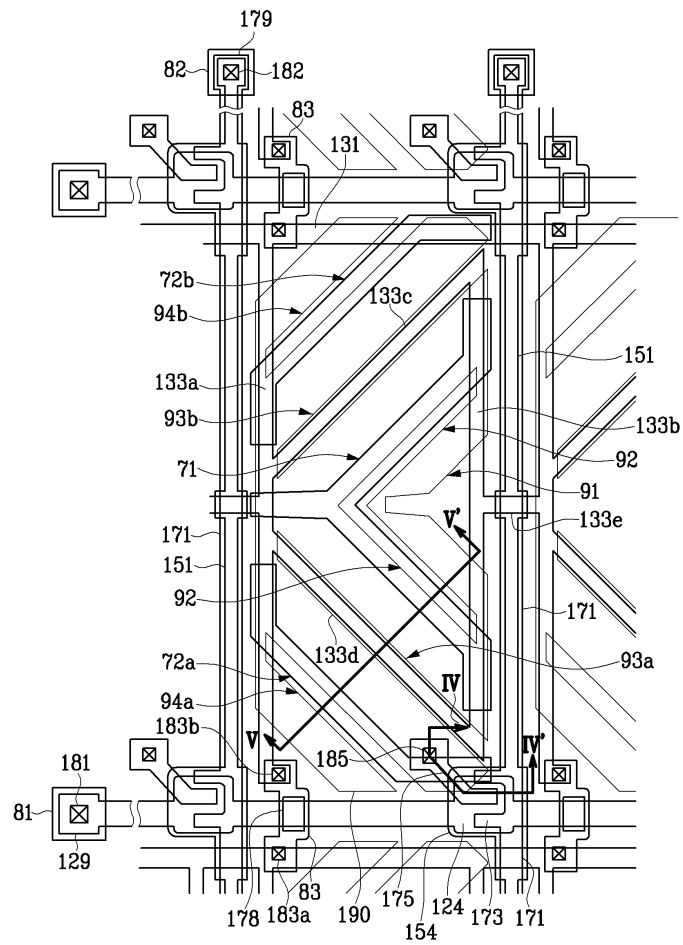
도면1



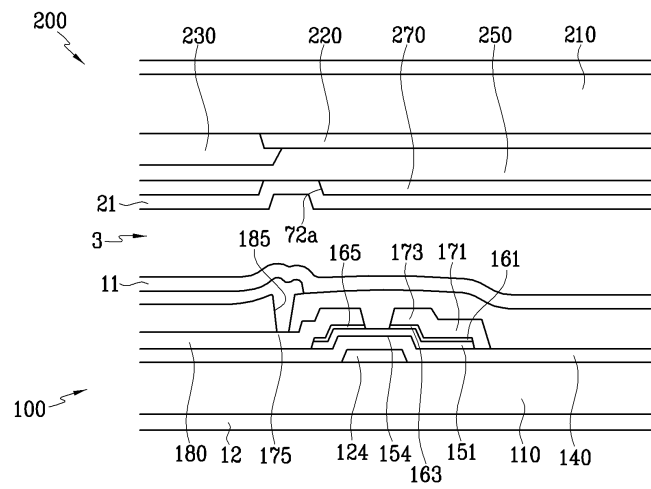
도면2



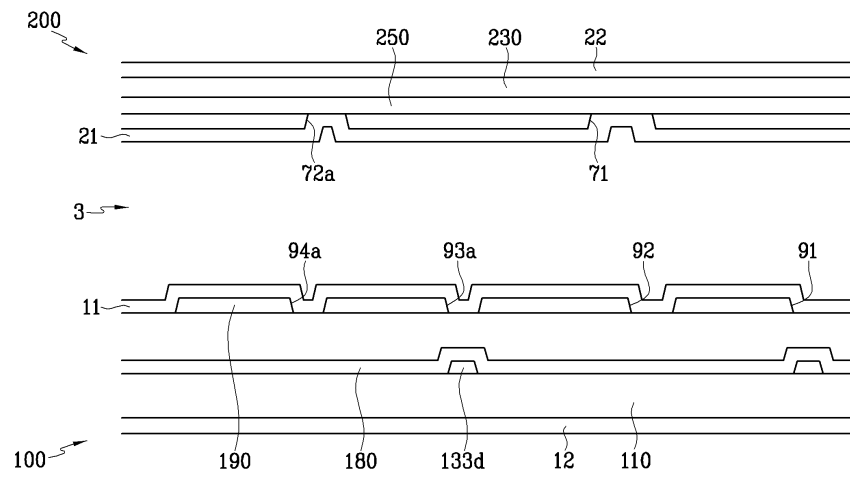
도면3



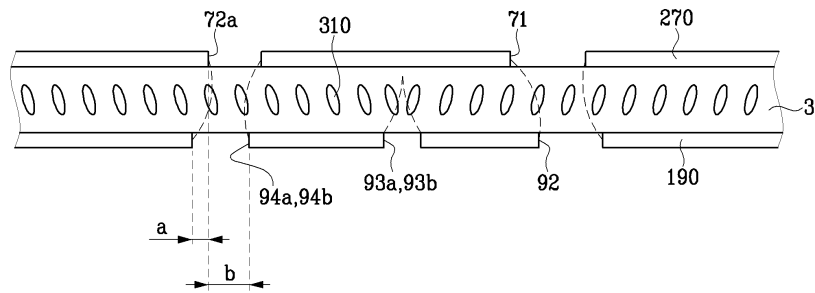
도면4



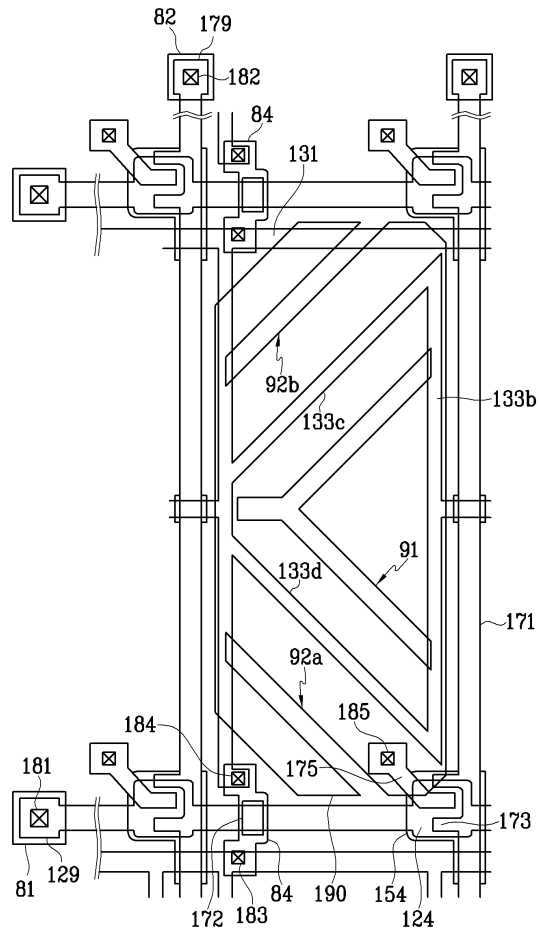
도면5



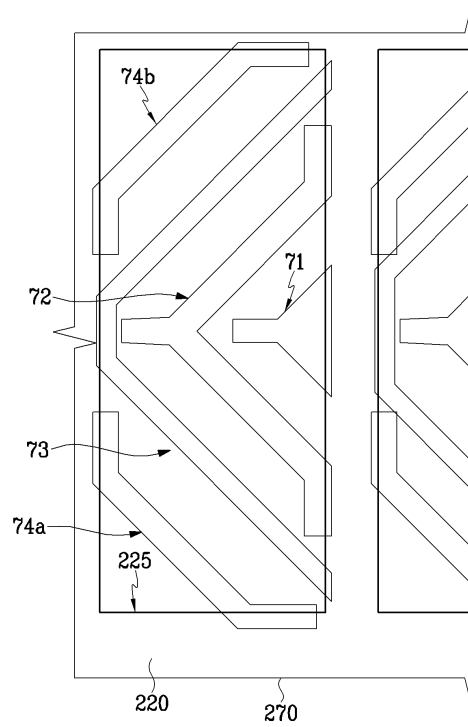
도면6



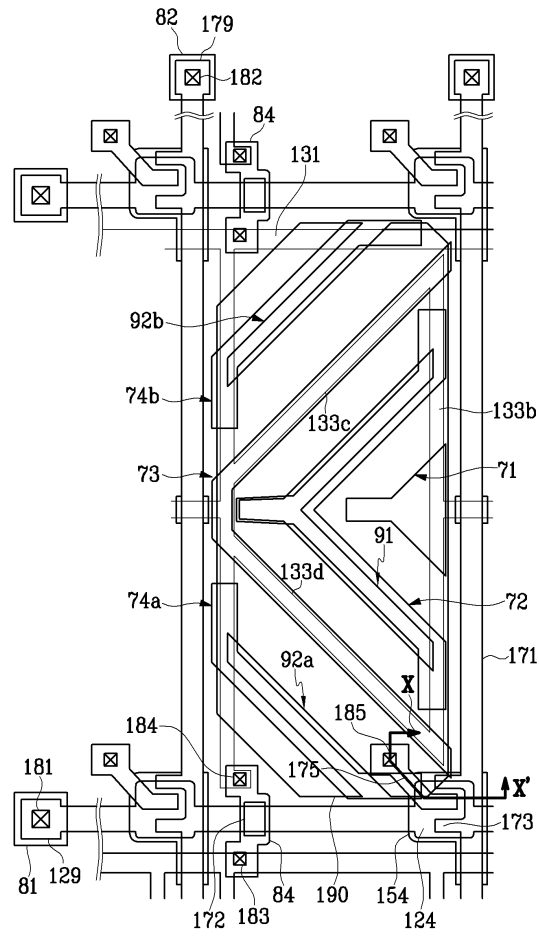
도면7



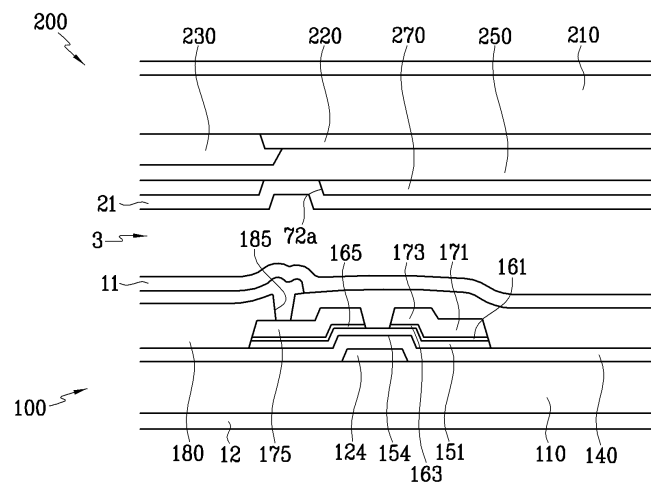
도면8



도면9

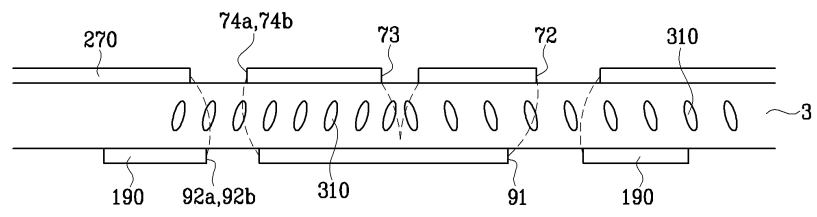


도면10





도면11



专利名称(译)	液晶显示器		
公开(公告)号	<a href="#">KR1020060080763A</a>	公开(公告)日	2006-07-11
申请号	KR1020050001209	申请日	2005-01-06
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	KIM JOOHAN		
发明人	KIM,JOOHAN		
IPC分类号	G02F1/1337 G02F1/1343		
CPC分类号	G02F1/13743 G02F1/136286		
外部链接	<a href="#">Espacenet</a>		

#### 摘要(译)

根据本发明实施例的液晶显示器包括第一信号线，与第一信号线绝缘并与之交叉的第二信号线，以及形成在两者之间形成的液晶层的第一和第二场控制装置。形成第二显示面板，其中形成相反方向的公共电极，第一显示面板和第二显示面板，以及第一显示面板或第二显示面板，分别以分区域的方法形成，将像素电极的上半平面和下半平面划分为与第一信号线成直线的中心线分成第一显示面板和第二显示面板的多个区域，并且它重叠并平行地布置在中心区域划分方法的区域。透射率，向错，响应速度，孔径比，域。

