(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.^{7}
G02F 1/136

(11) 공개번호 10-2004-0087978
(43) 공개일자 2004년10월15일

(21) 출원번호 10-2004-0070199 (분할)
(22) 출원일자 2004년09월03일
(62) 원출원 특허 10-2001-0070351
원출원일자 : 2001년11월13일 심사청구일자 2001년11월13일

(30) 우선권주장 JP-P-2000-00364559 2000년11월30일 일본(JP)

(71) 출원인 엔이씨 엘씨디 테크놀로지스, 엘티디.
일본 가나가와껭 가와사끼시 나까하라구 시모누마베 1753

(72) 발명자 사쿠라이히로시
일본 도쿄도 미나토구 시바 5-7-1 닛뽄덴끼 가부시끼가이샤 내

이케노히데노리
일본 도쿄도 미나토구 시바 5-7-1 닛뽄덴끼 가부시끼가이샤 내

야마구치유이치
일본 도쿄도 미나토구 시바 5-7-1 닛뽄덴끼 가부시끼가이샤 내

카노히로시
일본 도쿄도 미나토구 시바 5-7-1 닛뽄덴끼 가부시끼가이샤 내

(74) 대리인 최달용

심사청구 : 없음

(54) 반사형 액정표시장치

요약

본 발명은 PR(포토리소그래피)공정을 삭감하여도 양호한 표시기능을 갖는 반사형 액정표시장치 및 그 제조방법을 제공하는 것으로서, 이를 위한 수단으로, 반사형 액정표시장치의 제조방법에 있어서, (a) 제1 마스크를 이용하여 소스/드레인 배선을 형성하는 공정과, (b) 제2 마스크를 이용하여 박막트랜지스터 영역 및 게이트 배선을 형성하는 공정과, (c) 제3 마스크를 이용하여 패시베이션막의 트랜지스터용의 개구부를 형성하는 공정과, (d) 제4 마스크를 이용하여 하프톤 노광법에 의해 층간절연막의 표면에 요철면과 트랜지스터용의 개구부를 형성하는 공정과, (e) 제5 마스크를 이용하여 패시베이션막 및 층간절연막 각각의 트랜지스터용의 개구부를 통해 상기 소스 배선과 전기적으로 접속하는 반사전극을 형성하는 공정을 포함하는 것을 특징으로 한다.

대표도

도 7

색인어

트랜지스터부, 보호소자부, 절연성 기판, 드레인 버스라인

명세서

도면의 간단한 설명

도 1은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 회로도.

도 2는 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조공정을 모식적으로 도시한 제1 상면도.

도 3은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조공정을 모식적으로 도시한 제2 상면도.

도 4는 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조공정을 모식적으로 도시한 제3 상면도.

도 5는 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조공정을 모식적으로 도시한 제4 상면도.

도 6은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조공정을 모식적으로 도시한 제5 상면도.

도 7은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 트랜지스터부의 제조공정을 모식적으로 도시한 공정 단면도(A-A'사이).

도 8은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 스토리지 커패시터부의 제조공정(B-B'사이)을 모식적으로 도시한 공정 단면도.

도 9는 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 회로도.

도 10은 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 트랜지스터부의 제조공정을 모식적으로 도시한 공정 단면도.

도 11은 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 보호회로부의 제조공정을 모식적으로 도시한 제1 상면도.

도 12는 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 보호회로부의 제조공정을 모식적으로 도시한 제2 상면도.

도 13은 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 보호회로부의 제조공정을 모식적으로 도시한 제3 상면도.

도 14는 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 보호회로부의 제조공정을 모식적으로 도시한 제4 상면도.

도 15는 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 보호회로부의 제조공정을 모식적으로 도시한 제5 상면도.

도 16은 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 보호회로부의 제조공정을 모식적으로 도시한 제6 상면도.

도 17은 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 층간절연막의 표면처리공정을 모식적으로 도시한 공정 단면도.

도 18은 종래의 한예에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조방법을 도시한 플로우차트.

(도면의 주요부분에 대한 부호의 설명)

1 : 액티브 매트릭스 기판 2 : 트랜지스터부

3 : 스토리지 커패시터부(축적 용량부) 4 : 보호소자부

10 : 절연성 기판 21 : 드레인 버스라인

22 : 소스전극(소스전극층) 23 : 드레인전극

24 : 용량전극 25 : 드레인단자부

26 : 소스/드레인 배선(보호회로용) 30 : 실리콘층

40 : 게이트절연막 51 : 게이트 버스라인

52 : 게이트전극(게이트전극층) 53 : 게이트단자부

54 : 보호 버스라인 55 : 보호전극

56 : 보호단자부 61 : 패시베이션막

62 : 층간절연막 63 : 드레인전극용 콘택 홀

64 : 용량전극용 콘택 홀 65 : 보호전극용 콘택 홀

71 : 반사전극(반사전극층) 72 : 단락 배선

81 : 액정 91 : 코먼전위 공급단자

92 : 코먼전극

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 반사형 액정표시장치 및 그 제조방법에 관한 것으로서, 특히 PR공정을 삭감하여도 양호한 표시기능을 갖는 반사형 액정표시장치 및 그 제조방법에 관한 것이다.

(종래의 기술)

반사형 액정표시장치는 휴대단말용의 표시장치로서 이용되고 있다. 이 반사형 액정표시장치는 외부로부터 입사한 광을 장치 내부에 구비된 반사판으로 반사시키고 이 반사광을 표시 광원으로서 이용함으로써 광원에 백라이트를 불필요하게 하고 있다. 그 결과 반사형 액정표시장치는 투과형 액정표시장치보다 저소비전력화, 박형화, 경량화를 달성하는데 유효하다.

반사형 액정표시장치의 기본 구조는 TN(트위스티드 네마틱)방식, 1장 편광판방식, STN(슈퍼트위스티드 네마틱)방식, GH(게스트호스트)방식, PDLC(고분자분산)방식, 콜레스테릭(cholesteric)방식 등을 이용한 액정과 이것을 스위칭하기 위한 소자와 액정 셀 내부 또는 외부에 마련한 반사판으로 이루어진다.

이러한 반사형 액정표시장치는 박막트랜지스터 또는 금속/절연막/금속구조 다이오드를 트랜지스터로서 이용한 액티브 매트릭스 구동방식을 채용함으로써 고세밀 · 고화질도 실현된다.

또한, 최적의 반사특성을 갖는 반사판을 구비하면 넓은 각도로부터의 입사광에 대하여 표시화면에 수직한 방향으로

산란하는 광의 강도를 증가시키는데 유효하 여 보다 밝은 표시를 얻을 수 있다.

종래에 있어서 밝고 고품위의 표시가 가능한 반사형 액정표시장치를 제조하기 위해서는 고성능의 트랜지스터와 고성능의 반사판을 동일 절연성 기판상에 형성하는 것이 요구되어 많은 성막공정, 포토리소그래피 공정(PR공정) 및 에칭공정 등이 필요하게 되어 있다.

보다 밝은 표시를 얻기 위한 반사판의 제작방법의 종래의 1예로서 층간절연막으로 덮고 그 표면을 요철로 형성하고 다시 이 요철을 갖는 막상에 은(銀) 등의 반사막을 형성하여 반사판으로 하는 방법이 고안되어 있다(예를 들면, 일본 특허공개 평10-319422호 공보 참조). 이러한 반사형 액정표시장치의 제조방법에 있어서의 공정을 나타낸다. 도 18은 종래의 한예에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조방법을 도시한 플로우차트이다.

도 18을 참조하면, 이 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조방법에서는 PR공정을 요하는 공정으로서 s1공정의 게이트 버스 배선 및 게이트전극의 형성에서 1PR, s3공정의 콘택층 및 반도체층의 형성에서 2PR, s4공정의 소스전극, 드레인전극 및 소스 버스 배선의 형성에서 1PR, s6공정의 콘택 홀 형성에서 1PR, s7공정의 레지스트 도포 및 그 패터닝에서 1PR, s8공정의 볼록부의 형성에서 1PR, s9공정의 반사전극의 형성에서 1PR로서 합계 8PR공정을 필요로 한다. 이와 같이 PR공정이 많으면 반사형 액정표시장치의 제조 가격이 높고 따라서 단가가 높다는 문제가 있었다.

이상과 같은 사정을 감안하여 PR공정수의 삭감에 의해 제조 가격의 저하를 실현하고 또한, 고휘도 및 고품위 표시성능을 실현함으로써 고휘도 반사형 액정표시장치를 낮은 가격으로 제공하는 것이 요망되고 있다.

발명이 이루고자 하는 기술적 과제

본 발명의 목적은 PR공정을 삭감하여도 양호한 표시기능을 갖는 반사형 액정표시장치 및 그 제조방법을 제공하는 것이다.

(과제를 해결하기 위한 수단)

본 발명의 제1 시점에 있어서는, 반사형 액정표시장치의 제조방법에 있어서, (a) 절연성 기판상에 저저항의 금속층을 퇴적하고 제1 마스크를 이용하여 소스/드레인 배선을 형성하는 공정과, (b) 상기 소스/드레인 배선을 포함하는 상기 절연성 기판상에 실리콘층, 게이트절연막 및 게이트전극층의 순서로 적층하고 제2 마스크를 이용하여 박막트랜지스터 영역 및 게이트 배선을 형성하는 공정과, (c) 상기 소스/드레인 배선, 상기 박막트랜지스터 영역 및 상기 게이트 배선을 포함하는 상기 절연성 기판상에 패시베이션막을 퇴적하고 제3 마스크를 이용하여 상기 소스 배선상의 소정 위치에 상기 패시베이션막을 관통하는 트랜지스터용의 개구부를 형성하는 공정과, (d) 상기 패시베이션막상에 층간절연막을 퇴적하고 제4 마스크를 이용하여 상기 층간절연막의 표면에 요철면을 형성함과 함께 상기 패시베이션막의 트랜지스터용의 개구부와 대응하는 위치에 상기 층간절연막을 관통하는 트랜지스터용의 개구부를 형성하는 공정과, (e) 상기 층간절연막의 요철면에 따라서 반사성의 금속을 퇴적하고 제5 마스크를 이용하여 상기 패시베이션막 및 상기 층간절연막 각각의 트랜지스터용의 개구부를 통해 상기 소스 배선과 전기적으로 접속하는 반사전극을 형성하는 공정을 포함하는 것을 특징으로 한다.

본 발명의 제2 시점에 있어서는, 반사형 액정표시장치의 제조방법에 있어서, (a) 절연성 기판상에게 저저항의 금속층을 퇴적하고 제1 마스크를 이용하여 소스/드레인 배선을 형성하는 공정과, (b) 상기 소스/드레인 배선을 포함하는 상기 절연성 기판상에 실리콘층, 게이트절연막 및 게이트전극층의 순서로 적층하고 제2 마스크를 이용하여 박막트랜지스터 영역 및 게이트 배선을 형성하는 공정과, (c) 상기 소스/드레인 배선, 상기 박막트랜지스터 영역 및 상기 게이트 배선을 포함하는 상기 절연성기극상에 패시베이션막 및 층간절연막의 순서로 퇴적하고 제3 마스크를 이용하여 상기 층간절연막의 표면에 요철면을 형성함과 함께 상기 소스 배선상의 소정 위치에 상기 층간절연막을 관통하는 트랜지스터용의 개구부를 형성하는 공정과, (d) 상기 층간절연막을 마스크로 이용하여 상기 층간절연막의 트랜지스터용의 개구부와 대응하는 위치에 상기 패시베이션막을 관통하는 트랜지스터용의 개구부를 형성하는 공정과, (e) 상기 층간절연막의 요철면에 따라서 반사성의 금속을 퇴적하고 제4 마스크를 이용하여 상기 패시베이션막 및 상기 층간절연막 각각의 트랜지스터용의 개구부를 통해 상기 소스 배선과 전기적으로 접속하는 반사전극을 형성하는 공정을 포함하는 것을 특징으로 한다.

또한, 상기 반사형 액정표시장치의 제조방법에 있어서, 상기 층간절연막의 요철면 및 트랜지스터용의 개구부의 형성은 하프톤 노광법 또는 2회 노광법에 의해 형성하는 것이 바람직하다.

또한, 상기 반사형 액정표시장치의 제조방법에 있어서, 상기 층간절연막의 요철면 및 트랜지스터용의 개구부의 형성은 광의 투과량이 제어된 노광 마스크를 이용하여 형성하는 것이 바람직하다.

본 발명의 제3 시점에 있어서는, 상기 반사형 액정표시장치의 제조방법에 있어서, 상기 소스/드레인 배선을 형성할 때 용량전극을 형성하고, 상기 박막트랜지스터 영역 및 상기 게이트 배선을 형성할 때 상기 용량전극을 포함하는 상기 절연성경판상에 상기 게이트 배선을 형성하고, 상기 층간절연막 및 상기 패시베이션막 각각의 트랜지스터용의 개구부를 형성할 때 상기 용량전극상의 소정 위치에 상기 층간절연막 및 상기 패시베이션막을 관통하는 축적 용량부용의 개구부를 형성하고, 상기 반사전극을 형성할 때 상기 패시베이션막 및 상기 층간절연막 각각의 축적 용량부용의 개구부를 통해 상기 용량전극과 전기적으로 접속하게 하여 상기 반사전극을 형성하는 것을 특징으로 한다.

본 발명의 제4 시점에 있어서는, 상기 반사형 액정표시장치의 제조방법에 있어서, 상기 소스/드레인 배선을 형성할 때 보호회로용의 소스/드레인 배선을 형성하고, 상기 박막트랜지스터 영역 및 상기 게이트 배선을 형성할 때 보호전극 및 보호 배선을 형성하고, 상기 패시베이션막 및 상기 층간절연막을 형성할 때 상기 보호회로용의 소스/드레인 배선, 상기 보호전극 및 상기 보호 배선을 포함하는 상기 절연성 기판상에 상기 패시베이션막 및 상기 층간절연막을 형성하고, 상기 층간절연막 및 상기 패시베이션막 각각의 트랜지스터용의 개구부를 형성할 때 상기 보호회로용의 상기 드레인 배선, 상기 보호회로용의 소스/드레인 배선, 상기 보호전극 및 상기 보호 배선상의 소정 위치에 상기 패시베이션막 및 상기 층간절연막을 관통한 보호회로용의 개구부를 형성하고, 상기 반사전극을 형성할 때 상기 반사성의 금속에 의해 동시에 소정의 상기 보호회로용의 개구부를 통해 상기 보호회로용의 소스/드레인 배선과 상기 보호 배선을 전기적으로 접속하는 제1 단락 배선을 형성함과 함께 소정의 상기 보호회로용의 개구부를 통해 상기 드레인 배선과 상기 보호전극을 전기적으로 접속하는 제2 단락 배선을 형성하는 것을 특징으로 한다.

또한, 상기 반사형 액정표시장치의 제조방법에 있어서, 상기 층간절연막의 요철면을 형성한 후, 상기 반사성의 금속을 퇴적하기 전에 적어도 상기 층간절연막의 요철면을 열처리하는 공정을 포함하는 것이 바람직하다.

또한, 상기 반사형 액정표시장치의 제조방법에 있어서, 상기 소스/드레인 배선을 형성한 후, 실리콘층, 게이트절연막 및 게이트전극층의 순서로 적층하기 전에 적어도 상기 소스/드레인 배선을 PH_3 처리하는 공정을 포함하는 것이 바람직하다.

본 발명의 제5 시점에 있어서는, 반사형 액정표시장치에 있어서, 절연성 기판상 소정 위치에 형성된 소스/드레인 배선과, 상기 소스/드레인 배선을 포함하는 상기 절연성 기판상 소정 위치에 실리콘층, 게이트절연막 및 게이트전극 금속층의 순서로 기판의 법선방향에서 보아 개략 겹치도록 퇴적한 적층체를 이루어 형성된 박막트랜지스터 영역 및 게이트 배선과, 상기 소스/드레인 배선, 상기 박막트랜지스터 영역 및 상기 게이트 배선을 포함하는 상기 절연성 기판상에 형성됨과 함께 상기 소스 배선상의 소정 위치를 관통해 형성된 트랜지스터용의 개구부를 갖는 패 시베이션막과, 상기 패시베이션막상에 형성됨과 함께 표면에 요철면이 형성되고 상기 요철면의 형성과 동시에 상기 패시베이션막의 트랜지스터용의 개구부와 대응하는 위치에서 관통해 형성된 트랜지스터용의 개구부를 갖는 층간절연막과, 상기 층간절연막상에 형성됨과 함께 상기 층간절연막의 표면에 따라서 요철을 구비하며 상기 패시베이션막 및 상기 층간절연막 각각의 트랜지스터용의 개구부를 통해 상기 소스 배선과 전기적으로 접속하는 반사전극을 구비하는 것을 특징으로 한다.

본 발명의 제6 시점에 있어서는, 상기 반사형 액정표시장치에 있어서, 상기 소스/드레인 배선의 형성과 동시에 절연성 기판상 소정 위치에 형성된 용량전극을 구비하며, 상기 박막트랜지스터 영역의 형성과 동시에 상기 용량전극을 포함하는 상기 절연성 기판상 소정 위치에 실리콘층, 게이트절연막 및 게이트전극 금속층의 순서로 기판의 법선방향에서 보아 개략 겹치도록 퇴적한 적층체를 이루어 형성된 축적 용량부를 구비하며, 상기 패시베이션막은 상기 축적 용량부를 포함하는 상기 절연성 기판상에 형성됨과 함께 상기 패시베이션막의 트랜지스터용의 개구부의 형성과 동시에 상기 용량전극상의 소정 위치에서 관통해 형성된 축적 용량부용의 개구부를 구비하며, 상기 층간절연막은 상기 요철면의 형성과 동시에 상기 패시베이션막의 축적 용량부용의 개구부와 대응하는 위치에서 관통해 형성된 축적 용량부용의 개구부를 구비하며, 상기 반사전극은 상기 패시베이션막 및 상기 층간절연막 각각의 축적 용량부용의 개구부를 통해 상기 용량전극과 전기적으로 접속하는 것을 특징으로 한다.

본 발명의 제7 시점에 있어서는, 상기 반사형 액정표시장치에 있어서, 상기 소스/드레인 배선의 형성과 동시에 상기 절연성 기판상 소정 위치에 형성된 보호회로용의 소스/드레인 배선을 구비하며, 상기 박막트랜지스터 영역의 형성과 동시에 상기 보호회로용의 소스/드레인 배선을 포함하는 상기 절연성 기판상 소정 위치에 실리콘층, 게이트절연막 및 게이트전극 금속층의 순서로 기판의 법선방향에서 보아 개략 겹치도록 퇴적한 적층형태를 이루어 형성된 보호전극 및 보호 배선을 구비하며, 상기 패시베이션막은 상기 보호전극 및 상기 보호 배선을 포함하는 상기 절연성 기판상에 형성됨과 함께 상기 패시베이션막의 트랜지스터용의 개구부의 형성과 동시에 상기 드레인 배선, 상기 보호회로용의 소스/드레인 배선, 상기 보호전극 및 상기 보호 배선상의 소정 위치에서 관통해 형성된 보호회로용의 개구부를 구비하며, 상기 층간절연막은 상기 요철면의 형성과 동시에 상기 패시베이션막의 보호회로용의 개구부와 대응하는 위치에서 관통해 형성된 보호회로용의 개구부를 구비하며, 상기 반사전극의 형성과 동시에 상기 층간절연막상의 소정 위치에 형성됨과 함께 소정의 상기 패시베이션막 및 상기 층간절연막 각각의 보호회로용의 개구부를 통해 상기 보호회로용의 소스/드레인 배선과 상기 보호 배선과 전기적으로 접속하는 제1 단락 배선을 구비하며, 상기 반사전극의 형성과 동시에 상기 층간절연막상의 소정 위치에 형성됨과 함께 소정의 상기 패시베이션막 및 상기 층간절연막 각각의 보호회로용의 개구부를 통해 상기 드레인 배선과 상기 보호전극과 전기적으로 접속하는 제2 단락 배선을 갖는 것을 특

징으로 한다.

또한, 상기 반사형 액정표시장치에 있어서, 상기 소스/드레인 배선, 상기 용 량전극 내지 상기 보호회로용의 소스/드레인 배선은 PH_3 처리되어 있는 것이 바람직하다.

발명의 구성 및 작용

반사형 액정표시장치의 제조방법에 있어서, (a) 절연성 기판상에 저저항의 금속층을 퇴적하고 제1 마스크를 이용하여 소스/드레인 배선을 형성하는 공정과, (b) 상기 소스/드레인 배선을 포함하는 상기 절연성 기판상에 실리콘층, 게이트 절연막 및 게이트전극층의 순서로 적층하고 제2 마스크를 이용하여 박막트랜지스터 영역 및 게이트 배선을 형성하는 공정과, (c) 상기 소스/드레인 배선, 상기 박막트랜지스터 영역 및 상기 게이트 배선을 포함하는 상기 절연성 기판상에 패시베이션막을 퇴적하고 제3 마스크를 이용하여 상기 소스 배선상의 소정 위치에 상기 패시베이션막을 관통하는 트랜지스터용의 개구부를 형성하는 공정과, (d) 상기 패시베이션막상에 층간절연막을 퇴적하고 제4 마스크를 이용하여 하프톤 노광법에 의해 상기 층간절연막의 표면에 요철면을 형성함과 함께 상기 패시베이션막의 트랜지스터용의 개구부와 대응하는 위치에 상기 층간절연막을 관통하는 트랜지스터용의 개구부를 형성하는 공정과, (e) 상기 층간절연막의 요철면에 따라서 반사성의 금속을 퇴적하고 제5 마스크를 이용하여 상기 패시베이션막 및 상기 층간절연막 각각의 트랜지스터용의 개구부를 통해 상기 소스 배선과 전기적으로 접속하는 반사전극을 형성하는 공정을 포함함에 의해, 소스/드레인 배선의 형성으로부터 반사전극의 형성 까지에 합계 5PR로 끝나게 되어 종래의 제조방법에 있어서의 PR 공정보다 대폭 삭감할 수 있다.

또한, 반사형 액정표시장치의 제조방법에 있어서, (a) 절연성 기판상에 저저항의 금속층을 퇴적하고 제1 마스크를 이용하여 소스/드레인 배선을 형성하는 공정과, (b) 상기 소스/드레인 배선을 포함하는 상기 절연성 기판상에 실리콘층, 게이트절연막 및 게이트전극층의 순서로 적층하고 제2 마스크를 이용하여 박막트랜지스터 영역 및 게이트 배선을 형성하는 공정과, (c) 상기 소스/드레인 배선, 상기 박막트랜지스터 영역 및 상기 게이트 배선을 포함하는 상기 절연성 기판상에 패시베이션막 및 층간절연막의 순서로 퇴적하고 제3 마스크를 이용하여 하프톤 노광법에 의해 상기 층간절연막의 표면에 요철면을 형성함과 함께 상기 소스 배선상의 소정 위치에 상기 층간절연막을 관통하는 트랜지스터용의 개구부를 형성하는 공정과, (d) 상기 층간절연막을 마스크로 이용하여 상기 층간절연막의 트랜지스터용의 개구부와 대응하는 위치에 상기 패시베이션막을 관통하는 트랜지스터용의 개구부를 형성하는 공정과, (e) 상기 층간절연막의 요철면에 따라서 반사성의 금속을 퇴적하고 제4 마스크를 이용하여 상기 패시베이션막 및 상기 층간절연막 각각의 트랜지스터용의 개구부를 통해 상기 소스 배선과 전기적으로 접속하는 반사전극을 형성하는 공정을 포함함에 의해, 소스/드레인 배선의 형성으로부터 반사전극의 형성까지에 합계 4PR로 끝나게 되어 더욱 PR공정을 삭감할 수 있다.

또한, PR공정을 늘리는 일이 없이 동시에 용량전극부나 보호회로를 형성하는 것도 가능하다.

본 발명의 실시예 1을 도면을 이용하여 설명한다. 도 1은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 회로도이고 도 2 내지 6은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조공정을 모식적으로 도시한 상면도로서 1화소를 뽑아낸 것이다. 또한, 도 7은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 트랜지스터부의 제조공정을 모식적으로 도시한 공정 단면도로서 도 2 내지 도 6의 A-A'선에 있어서의 단면을 도시한 것이다. 또한, 도 8은 본 발명의 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 스토리지 커패시터부의 제조공정을 모식적으로 도시한 공정 단면도로서 도 2 내지 도 6의 B-B'선에 있어서의 단면을 도시한 것이다.

실시예 1에 관한 액티브 매트릭스 기판은 액정을 액티브 매트릭스 기판에 마련한 반사전극과 대향하는 대향기판에 마련한 투명전극으로 구동하는 반사형 액정표시장치용의 기판이다. 이 액티브 매트릭스 기판은 순(順)스태거형(톱게이트형)의 박막트랜지스터(TFT)를 구비하고 있다.

액티브 매트릭스 기판(1)은 도 1의 회로도에 도시한 바와 같이, 절연성 기판(10)상에 서로 교차하는 복수의 게이트 버스라인(51)과 복수의 드레인 버스라인(21), 이들이 교차하는 개소에 배치된 복수의 트랜지스터부(2) 및 반사전극(도시생략)을 구비하고 있다. 또한, 복수의 게이트 버스라인(51)과 드레인 버스라인(21)의 종단(終端)은 절연성 기판(10)의 주변부에 각각 배치되어 기판 외부에서 구동신호가 공급되는 게이트단자부(53) 및 드레인단자부(25)가 각각 형성되어 있다. 또한, 절연성 기판(10)에는 그 모서리부에 코먼전위 공급단자(91)가 형성되어 있다. 이 코먼전위 공급단자(91)는 이 액티브 매트릭스 기판(1)과 대향하여 액정(81)을 끼워지지하는 대향기판(도시생략)에 형성되는 코먼전극(92)에 전위를 공급하기 위한 것이다. 또한, 각 트랜지스터부(2)와 인접하는 게이트 버스라인(51)과의 사이에는 스토리지 커패시터부(축적 용량부)(3)가 형성되어 있다. 스토리지 커패시터부(3)는 화소에 기록된 전위를 1프레임시간 일정하게 유지하기 위해 이용된다.

실시예 1에 있어서의 액티브 매트릭스 기판의 트랜지스터부의 구조는 도 7에 도시한 바와 같이, 절연성 기판(10)상의

소정 위치에 소스/드레인전극(22, 23)을 구비하며, 소스/드레인전극(22, 23)의 상대하는 측 및 절연성 기판(10)의 위에 활성층이 되는 실리콘층(30), 게이트절연막(40) 및 게이트전극(52)이 개략 겹치도록 퇴적된 적층체를 구비하며, 절연성 기판(10)상에 소스/드레인전극(22, 23), 실리콘층(30), 게이트절연막(40) 및 게이트전극(52)에 의해 형성된 트랜지스터부(2)를 포함하는 절연성 기판상을 덮는 패시베이션막(61)을 구비하며, 패시베이션막(61)상에 표면이 요철인 층간절연막(62)을 구비하며, 소스전극(22) 상의 소정 위치에 패시베이션막(61) 및 층간절연막(62)을 관통하는 콘택 홀(63)를 구비하며, 층간절연막(62)상에 콘택 홀(63)을 통해 소스전극(22)과 전기적으로 접속하는 반사전극(71)을 갖는다. 실리콘층(30), 게이트절연막(40) 및 게이트전극(52)이 개략 겹치도록 퇴적된 적층체의 게이트 전극은 도 3의 게이트 버스라인(51) 및 게이트전극(52)에 대응한다. 드레인전극(23)은 도 2, 도 3 등의 드레인 버스라인(21)에 대응한다.

다음에, 도 2 내지 도 8을 참조하여 실시예 1에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 제조 방법을 설명한다.

우선 도 2, 도 7의 (a) 및 도 8의 (a)에 도시한 바와 같이 SiO_2 등의 절연성 기판(10)의 위에 Cr, Mo, Ta 등의 저저항의 금속으로 이루어지는 소스/드레인전극층을 약 150nm(1500Å)의 두께로 성막하고 PR공정 및 에칭공정에 의해 소스/드레인전극(22, 23)(드레인 버스라인(21)을 포함한다) 및 이들과 분리한 용량전극(24)을 형성한다. 소스/드레인전극층의 성막 조건으로서 예를 들면, 스퍼터링법을 이용하여 Ar 가스를 100sccm의 유량으로 공급하고 Cr를 온도: 150℃, 압력: 0.3Pa, 파워: 7kw의 조건으로 성막함에 의해 달성할 수 있다. 또한, 소스/드레인전극 등의 패턴형성 조건으로서 예를 들면, 습식 에칭법을 이용하여 Cr막을 질산제2세륨암모늄 5%, 질산 20%, 40°C의 용액으로 100초간 처리함에 의해 달성할 수 있다.

다음에 소스/드레인전극(22, 23) 등을 형성한 후에 도면상에는 나타나 있지 않지만 소스/드레인전극(22, 23)을 PH_3 처리하는 것이 바람직하다. PH_3 처리의 조건으로서 예를 들면, 플라즈마 CVD법을 이용하여 PH_3 가스를 1000sccm의 유량으로 공급하고 RF: 50W, 압력: 150Pa, 온도: 250°C로 60초간 처리함에 의해 달성할 수 있다. PH_3 처리를 행함에 의해 소스/드레인 메탈상에 선택적으로 인(燐)이 퇴적되고 후에 a-Si를 성막한 때에 메탈/a-Si 계면에서 n^+ a-Si층이 형성됨으로써 양호한 접속상태가 얻어짐과 더불어 메탈/a-Si 계면에서의 저항을 낮게 할 수 있다.

다음에 도 3, 도 7의 (b) 및 도 8의 (b)에 도시한 바와 같이, 절연성 기판 (10)상에 소스/드레인전극(22, 23)(드레인 버스라인(21), 용량전극(24)을 포함한다)을 덮도록 하여 a-Si 등으로 이루어지는 실리콘층(30)을 약 30nm(300Å)의 두께로 성막하고 계속해서 실리콘층(30)상에 SiN_X 또는 SiO_2 등으로 이루어지는 게이트절연막(40)을 약 50nm(500Å)의 두께로 성막하고 계속해서 게이트절연막(40)상에 Cr, Mo, Ta 등의 금속으로 이루어지는 게이트전극층(52)을 성막하고 PR공정 및 에칭공정에 의해 불필요한 영역의 실리콘층, 게이트절연막 및 게이트전극층을 에칭을 행하여 실리콘층(30), 게이트절연막(40) 및 게이트전극(52)이 개략 겹치도록 퇴적한 적층체(게이트 버스라인(51)을 포함한다)를 형성한다. 여기서 PH_3 처리, 실리콘층의 성막 및 게이트절연막의 성막은 이 순서로 연속적으로 행하여진다. 또한, 실리콘층의 형성 및 게이트절연막의 형성도 이 순서로 연속적으로 행하여진다. 이와 같이 실리콘 박막의 성막 후 연속해서 게이트절연막(40)을 성막함에 의해 실리콘층(30)의 성막 직후에 에칭하는 것(역스태거형 구조의 경우)에 비하여 실리콘층(30)의 오염을 방지할 수 있는 점에서 이점이 있다. 또한, 이러한 연속적 에칭을 행함에 의해 실리콘층(30), 게이트절연막(40) 및 게이트전극층(52)으로 이루어지는 적층체의 형성이 1PR로 끝나게 되어 제조공정을 간략화 할 수 있다.

여기서 실리콘층의 성막 조건으로서 예를 들면, 플라즈마 CVD법을 이용하여 SiH_4 가스를 300sccm 및 H_2 가스를 800sccm의 유량으로 공급하고 RF: 50W, 압력: 100Pa, 온도: 250°C의 조건으로 처리함에 의해 a-Si층이 성막될 수 있다.

또한, 게이트절연막의 성막 조건으로서 예를 들면, 플라즈마 CVD법을 이용하 여 SiH_4 가스를 30sccm, NH_3 가스를 80sccm 및 N_2 가스를 850sccm의 유량으로 공급하고 RF: 500W, 압력: 200Pa, 온도: 250°C의 조건으로 처리함에 의해 SiN_X 층이 성막될 수 있다.

또한, 게이트전극층의 성막 조건으로서 예를 들면, 스퍼터링법을 이용하여 Ar 가스를 100sccm의 유량으로 공급하고 Cr를 온도: 150°C, 압력:0.3Pa, 파워: 7kw의 조건으로 성막 함에 의해 달성할 수 있다.

또한, 게이트전극 등의 형성 조건으로서 예를 들면, 습식 에칭법을 이용하여 Cr막을 질산제2세륨암모늄 5%, 질산 20%, 40°C의 용액으로 100초간 처리함에 의해 달성할 수 있다.

또한, 게이트절연막의 형성 조건으로서 예를 들면, 건식 에칭법을 이용하여 SF_4 가스를 50sccm 및 He 가스를 150sccm의 유량으로 공급하고 SiN_X 층을 RF: 1200W, 압력: 30Pa에서 500초간 처리함에 의해 달성할 수 있다.

또한, 실리콘층의 형성 조건으로서 예를 들면, 건식 에칭법을 이용하여 SiF_4 가스를 200sccm, He 가스를 300sccm

및 HCl 가스를 200sccm의 유량으로 공급하고 a-Si 층을 RF: 850W, 압력: 30Pa에서 100초간 처리함에 의해 달성할 수 있다.

다음에 도 4, 도 7의 (c) 및 도 8의 (c)에 도시한 바와 같이 절연성 기판(10)상에 트랜지스터부(2), 드레인 버스라인(21) 및 게이트 버스라인(51)을 덮도록 하여 SiNx 등으로 이루어지는 패시베이션막(61)을 약 250nm(2500Å)의 두께로 성막하고 포토리소그래피공정 및 에칭공정에 의해 소스전극(22) 및 용량전극(24) 각각 의 위의 소정 위치에 패시베이션막(61)을 관통한 콘택 홀(63, 64)을 형성한다.

여기서 패시베이션막의 성막 조건으로서 예를 들면, 플라즈마 CVD법을 이용하여 SiH_4 가스를 200sccm, NH_3 가스를 1000sccm, H_2 가스를 1000sccm 및 N_2 가스를 600sccm의 유량으로 공급하고 RF: 1200W, 압력: 180Pa, 온도: 250℃의 조건으로 처리함에 의해 SiN_X 층이 성막될 수 있다.

또한, 패시베이션막의 콘택 홀의 형성 조건으로서 예를 들면, 건식 에칭법을 이용하여 SF_4 가스를 50sccm 및 He 가스를 150sccm의 유량으로 공급하고 SiN_X 층을 RF: 1200W, 압력: 7Pa에서 100초간 처리함에 의해 달성할 수 있다. 또한, 본 실시예에서는 공정관리상의 형편과 현실성 때문에 게이트절연막과 패시베이션막을 같은 조성의 것으로 했지만 필요에 따라 이들은 그 소요 특성에 따라서 변경할 수 있다.

다음에 도 5, 도 7의 (d) 및 도 8의 (d)에 도시한 바와 같이 패시베이션막(61)상에 감광성의 아크릴수지, 폴리이미드수지 등의 유기재료로 이루어지는 층간절연막(62)을 약 3㎛의 두께(최대 두께)로 성막하고 예를 들면, 하프톤 노광법 또는 2회 노광법 등에 의한 포토리소그래피공정 및 에칭공정에 의해 층간절연막(62)의 표면을 요철로 형성함과 함께 소스전극(22) 및 용량전극(24) 각각의 위의 소정 위치에 층간절연막(62)을 관통한 콘택 홀(63, 64)을 형성한다.

여기서 층간절연막의 성막 조건으로서 예를 들면, 재료: 감광성 아크릴수지(JSR 사제 339L)를 500rpm으로 회전 도포하고 온도: 90℃로 240초간 프리베이크하고 그 후 노광기(Canon제 MPA3000W)로 스캔 스피드: 15mm/sec으로 노광함에 의해 달성할 수 있다.

또한, 층간절연막의 요철면 및 콘택 홀의 형성 조건으로서 예를 들면, 하프톤 노광법으로서 광의 투과량이 제어된 노광 마스크를 이용하여 TMAH: 0.2%, 온도: 25℃, 100초간 처리함에 의해 달성할 수 있다. 여기서의 노광 마스크는 예를 들면, 차광재에는 막두께에 따라 광의 투과량을 변화할 수 있는 비결정성 실리콘막(광학적 밴드 갭이 1.8ev인 막)을 이용하고 이 비결정성 실리콘막의 형성에는 플라즈마 화학기상퇴적법(PECVD법)을 사용하고 마스크 기판에는 유리기판을 사용하고 그 상부에 PECVD법에 의해 0.15㎛ 성막하고 그 후 포토리소그래피 및 에칭공정에 의해 소망의 마스크 형상을 형성(상기 비결정성 실리콘 막두께를 0 내지 1.5㎛의 범위로 조정함으로써 436nm의 파장광의 투과율을 100 내지 0.1% 정도까지 제어할 수 있다)할 수 있다. 마스크 사이즈로서 예를 들면, 반사판 표면에 작성하기 위한 소망의 요철형상, 피치 2 내지 30㎛, 평면형상은 원형, 단면은 경사각도 30도 이하로 설정한다.

또한, 2회 노광법에 의한 층간절연막의 요철면 및 콘택 홀의 형성으로서는 감광성막을 절반정도 제거할 수 있는 정도의 노광량으로 1장째의 마스크를 이용하여 1회째의 노광, 2장째의 마스크를 이용하여 2회째의 노광을 행한다. 1회째, 2회째의 모두를 감광한 부분은 막이 완전히 제거되고 1회째 또는 2회째중 어느 하나만 감광한 부분은 절반정도의 막두께가 제거된다. 이와 같이 하여 계단형상의 잔막(殘膜)을 얻는다.

또한, 요철 형성 후에 층간절연막이 아크릴수지라면 220℃로 1시간의 열처리 를 행하여 요철의 표면을 매끄러운 모양으로 하는 것이 바람직하다. 또한, 층간절연막의 요철면 형성은 상기 이외의 임의의 방법(공지와 미공지에 의하지 않음)에 의할 수 있지만 최저 PR수의 것이 공정 경제상으로는 바람직하다.

다음에 도 6, 도 7의 (e) 및 도 8의 (e)에 도시한 바와 같이 층간절연막(62)상에, Al, 은(銀) 등의 고반사 재료로 이루어지는 반사전극층(71)을 약 300nm(3000Å)의 두께(층간절연막(62)의 요철부의 표면에서부터의 두께)로 콘택 홀(63, 64)을 통해 드레인전극(23) 및 용량전극(24)과 접속하게 하여 성막하고 포토리소그래피공정 및 에칭공정에 의해 반사전극(71)을 형성한다. 이 반사전극(71)은 적어도 액정 패널의 개구부에 형성된다. 반사전극(71)의 주변은 트랜지스터부(2), 게이트 버스라인(51), 드레인 버스라인(21)과 일부 겹치도록 형성하여도 좋다. 이상과 같이 하여 액티브 매트릭스 기판이 제조될 수 있다.

여기서 반사전극층의 성막 조건으로서 예를 들면, 스퍼터링법을 이용하여 Ar 가스를 100sccm의 유량으로 공급하고 Al을 온도: 200℃, 압력:0.3Pa, 파워: 5kw의 조건으로 성막함에 의해 달성할 수 있다.

또한, 반사전극 등의 형성 조건으로서 예를 들면, 습식 에칭법을 이용하여 Al막을 인산 79%, 질산 0.5%, 40℃의 용액으로 60초간 처리함에 의해 달성할 수 있다.

최종적으로는 투명전극 및 컬러필터를 구비한 대향기판 및 액티브 매트릭스 기판의 각각에 배향막을 형성한 후 액티

브 매트릭스 기판과 대향기판을 맞붙이고 이들의 기판 사이에 액정을 밀봉하여 액정층을 형성하고 이로써 반사형 액정표시장 치가 제조된다(도시생략).

다음에 본 발명의 실시예 2를 도면을 이용하여 설명한다. 도 9는 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 회로도이고, 도 10은 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 트랜지스터부의 제조공정을 모식적으로 도시한 공정 단면도이고, 도 11 내지 16은 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 보호회로부의 제조공정을 모식적으로 도시한 상면도이고, 도 17은 본 발명의 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 층간절연막의 표면처리공정을 모식적으로 도시한 공정 단면도이다. 이 반사형 액정표시장치에 이용되는 액티브 매트릭스 기판은 도 9를 참조하면 실시예 1에 있어서의 스토리지 커패시터부를 없애고 보호회로(보호소자부(4), 보호단자부(56) 및 보호 버스라인(54))를 마련한 것으로서 트랜지스터부(2)의 구조는 실시예 1과 같지만 콘택 홀을 형성할 때의 공정이 실시예 1과 다르다. 보호회로는 정전기 등에 의해 외부로부터 과전류가 입력되었을 때에, 보호소자부(4)가 온으로 되어 보호 버스라인(54)으로 전류를 도망가게 함으로써 표시에 관계하는 내부소자의 파괴를 막는 것이다.

다음에 도 10 내지 17을 참조하여 실시예 2에 관한 반사형 액정표시장치에 있어서의 액티브 매트릭스 기판의 트랜지스터부의 제조방법을 설명한다.

우선 도 10의 (a) 및 도 11에 도시한 바와 같이 실시예 1의 경우와 마찬가지 로 SiO_2 등의 절연성 기판(10)의 위에 소스/드레인전극(22, 23)(드레인 버스라인(21)을 포함한다) 및 보호회로용의 소스/드레인 배선(26)을 형성한다. 소스/드레인전극 등을 형성한 후에 도면상에는 나타나 있지 않지만 PH_3 처리를 행하여 소스/드레인전극 등의 표면에 인(燐)층을 형성하는 것이 바람직하다. 또한, 스토리지 커패시터부도 동시에 형성하는 경우엔 이 공정에서 용량전극을 형성한다.

다음에 도 10의 (b) 및 도 12 에 도시한 바와 같이, 실시예 1의 경우와 마찬가지로 절연성 기판(10)상에 소스/드레인전극(22, 23) 및 보호회로용의 소스/드레인 배선(26) 각각의 상대하는 측을 덮도록 하여 실리콘층(30), 게이트절연막(40), 게이트전극(52)(게이트 버스라인을 포함한다) 및 보호전극(55)(보호 버스라인(54)을 포함한다)을 형성한다. 이로써 트랜지스터부(2) 및 보호소자부(4)가 만들어진다. 또한, 스토리지 커패시터부도 동시에 형성하는 경우엔 이 공정에서 용량전극위를 통하도록 게이트 버스라인을 형성한다.

다음에 도 10의 (c) 및 도 13에 도시한 바와 같이, 실시예 1의 경우와 마찬가지로 절연성 기판(10)상에 트랜지스터부, 드레인 버스라인(21), 게이트 버스라인, 보호전극(55) 및 보호 버스라인(54)을 덮도록 하여 스퍼터링 또는 CVD법 등을 이용하여 SiN_X 등으로 이루어지는 패시베이션막(61)을 성막한다. 실시예 2에서는 패시베이션막(61)의 성막 후 곧바로는 콘택 홀의 형성을 하지 않는 점에서 실시예 1의 경우와 다르다. 또한, 스토리지 커패시터부도 동시에 형성하는 경우엔 이 공정에서 스토리지 커패시터부상에도 패시베이션막을 성막한다.

다음에 도 10의 (d), 도 14 및 도 17의 (a) 내지 도 17의 (c)에 도시한 바와 같이, 패시베이션막(61)상에 감광성의 아크릴수지, 폴리이미드수지 등의 유기재료로 이루어지는 층간절연막(62)을 성막하고 예를 들면, 하프톤 노광법 또는 2회 노광법 등에 의한 포토리소그래피공정 및 에칭공정에 의해 층간절연막(62)의 표면을 요철로 형성함과 함께 소스전극(22), 드레인 버스라인(21), 보호전극(55) 및 보호 버스라인(54)상으로서 패시베이션막(61)상의 소정 위치에 층간절연막(62)을 관통한 콘택 홀(63, 65)을 형성한다. 실시예 2에서는, 패시베이션막(61)에 콘택 홀을 형성하기 전에 층간절연막(62)에 콘택 홀(개구부)를 형성하는 점에서 실시예 1의 경우와 다르다. 또한, 스토리지 커패시터부도 동시에 형성하는 경우엔 이 공정에서 용량전극상의 층간절연막을 관통한 콘택 홀을 형성한다.

다음에 도 10의 (e), 도 15 및 도 17의 (d)에 도시한 바와 같이, 콘택 홀을 형성한 층간절연막(62)을 마스크로 이용하여 에칭공정에 의해 층간절연막(62)의 콘택 홀에 대응하는 소스전극(22), 드레인 버스라인(21), 보호전극(55) 및 보호 버스라인(54)상의 소정 위치에 패시베이션막(61)을 관통한 콘택 홀(63, 65)을 형성한다. 이와 같은 수법을 이용함으로써 실시예 1의 경우보다 다시 1PR을 삭감할 수 있다. 또한, 스토리지 커패시터부도 동시에 형성하는 경우엔 이 공정에서 용량전극상의 패시베이션막을 관통한 콘택 홀을 형성한다.

다음에 도 10의 (f) 및 도 16에 도시한 바와 같이 실시예 1의 경우와 마찬가지로 층간절연막(62)상의 소정 위치에 반사전극(71) 및 단락 배선(72)을 형성한다. 반사전극(71)은 소스전극(22)과 전기적으로 접속한다. 단락 배선(72)은 소정의 콘 택 홀(65)을 통해 보호회로용의 소스/드레인 배선(26)과 보호 버스라인(54)과 전기적으로 접속하고 이것과 분리되는 별도의 단락 배선(72)은 소정의 콘택 홀(65)을 통해 드레인 버스라인(21)과 보호전극(55)과 전기적으로 접속한다. 반사전극(71)은 적어도 액정 패널의 개구부에 형성된다. 반사전극(71)의 주변은 트랜지스터부, 게이트 버스라인, 드레인 버스라인과 일부 겹치도록 형성하여도 좋다. 이상과 같이 하여 액티브 매트릭스 기판이 제조될 수 있다. 또한, 스토리지 커패시터부도 동시에 형성하는 경우엔 반사전극을 용량전극과 전기적으로 접속한다.

최종적으로는 투명전극 및 컬러 필터를 구비한 대향기판 및 액티브 매트릭스 기판의 각각에 배향막을 형성한 후 액티

브 매트릭스 기판과 대향기판을 맞붙이고 이들의 기판 사이에 액정을 밀봉하여 액정층을 형성하고 이로써 반사형 액정표시장치가 제조된다(도시생략).

발명의 효과

본 발명에 의하면 종래 기술과 비교하여 소스/드레인 배선의 형성으로부터 반사전극의 형성까지 있어서 PR공정수가 대폭 삭감되어 있고(8PR→5 또는 4PR) 제조시간의 단축, 저코스트가 실현된다. 그 이유는 실리콘층, 패시베이션막 및 게이트전극층을 1PR로서 연속적으로 에칭되고 있기 때문이다. 또한, 패시베이션막과 층간절연막에 대해 표면의 요철 및 콘택 홀 각각의 형성을 1PR화 한다는 신프로세스를 도입하였기 때문이다. 또한, 층간절연막을 마스크로 하여 패시베이션막을 에칭하기 때문에 패시베이션막 에칭용의 PR공정을 삭제할 수 있기 때문이다.

또한, 본 발명에서는 층간절연막의 표면을 하프톤 노광법에 의한 PR공정 및 에칭공정에 의해 요철 형성하면 자유롭게 요철의 형상을 제어할 수 있어서 양호한 반사특성을 얻을 수 있다.

(57) 청구의 범위

청구항 1.

절연성 기판상 소정 위치에 형성된 소스/드레인 배선과,

상기 소스/드레인 배선을 포함하는 상기 절연성 기판상 소정 위치에 실리콘층, 게이트절연막 및 게이트전극 금속층의 순서로 기판의 법선(normal line)방향에서 보아 개략 겹치도록 퇴적한 적층체를 이루어 형성된 박막트랜지스터 영역 및 게이트 배선과,

상기 소스/드레인 배선, 상기 박막트랜지스터 영역 및 상기 게이트 배선을 포함하는 상기 절연성 기판상에 형성됨과 함께 상기 소스 배선상의 소정 위치를 관통해 형성된 트랜지스터용의 개구부를 갖는 패시베이션막과,

상기 패시베이션막상에 형성됨과 함께 표면에 요철면이 형성되고 상기 요철면의 형성과 동시에 상기 패시베이션막의 트랜지스터용의 개구부와 대응하는 위치에서 관통해 형성된 트랜지스터용의 개구부를 갖는 층간절연막과,

상기 층간절연막상에 형성됨과 함께 상기 층간절연막의 표면에 따라서 요철을 구비하며 상기 패시베이션막 및 상기 층간절연막 각각의 트랜지스터용의 개구부를 통해 상기 소스 배선과 전기적으로 접속하는 반사전극을 구비하는 것을 특징으로 하는 반사형 액정표시장치.

청구항 2.

제 1항에 있어서,

상기 소스/드레인 배선의 형성과 동시에 절연성 기판상 소정 위치에 형성된 용량전극을 구비하며,

상기 박막트랜지스터 영역의 형성과 동시에 상기 용량전극을 포함하는 상기 절연성 기판상 소정 위치에 실리콘층, 게이트절연막 및 게이트전극 금속층의 순서로 기판의 법선방향에서 보아 개략 겹치도록 퇴적한 적층체를 이루어 형성된 축적 용량부를 구비하며,

상기 패시베이션막은 상기 축적 용량부를 포함하는 상기 절연성 기판상에 형성됨과 함께 상기 패시베이션막의 트랜지스터용의 개구부의 형성과 동시에 상기 용량전극상의 소정 위치에서 관통해 형성된 축적 용량부용의 개구부를 구비하며,

상기 층간절연막은 상기 요철면의 형성과 동시에 상기 패시베이션막의 축적 용량부용의 개구부와 대응하는 위치에서 관통해 형성된 축적 용량부용의 개구부를 구비하며,

상기 반사전극은 상기 패시베이션막 및 상기 층간절연막 각각의 축적 용량부용의 개구부를 통해 상기 용량전극과 전기적으로 접속하는 것을 특징으로 하는 반사형 액정표시장치.

청구항 3.

제 1항에 있어서,

상기 소스/드레인 배선의 형성과 동시에 상기 절연성 기판상 소정 위치에 형성된 보호회로용의 소스/드레인 배선을 구비하며,

상기 박막트랜지스터 영역의 형성과 동시에 상기 보호회로용의 소스/드레인 배선을 포함하는 상기 절연성 기판상 소정 위치에 실리콘층, 게이트절연막 및 게이 트전극 금속층의 순서로 기판의 법선방향에서 보아 개략 겹치도록 퇴적한 적층체를 이루어 형성된 보호전극 및 보호 배선을 구비하며,

상기 패시베이션막은 상기 보호전극 및 상기 보호 배선을 포함하는 상기 절연성 기판상에 형성됨과 함께 상기 패시베이션막의 트랜지스터용의 개구부의 형성과 동시에 상기 드레인 배선, 상기 보호회로용의 소스/드레인 배선, 상기 보호전극 및 상기 보호 배선상의 소정 위치에서 관통해 형성된 보호회로용의 개구부를 구비하며,

상기 층간절연막은 상기 요철면의 형성과 동시에 상기 패시베이션막의 보호회로용의 개구부와 대응하는 위치에서 관통해 형성된 보호회로용의 개구부를 구비하며,

상기 반사전극의 형성과 동시에 상기 층간절연막상의 소정 위치에 형성됨과 함께 소정의 상기 패시베이션막 및 상기 층간절연막 각각의 보호회로용의 개구부를 통해 상기 보호회로용의 소스/드레인 배선과 상기 보호 배선과 전기적으로 접속하는 제1 단락 배선을 구비하며,

상기 반사전극의 형성과 동시에 상기 층간절연막상의 소정 위치에 형성됨과 함께 소정의 상기 패시베이션막 및 상기 층간절연막 각각의 보호회로용의 개구부를 통해 상기 드레인 배선과 상기 보호전극과 전기적으로 접속하는 제2 단락 배선을 갖는 것을 특징으로 하는 반사형 액정표시장치.

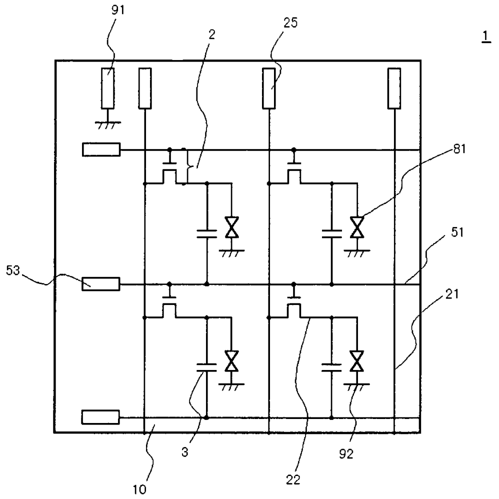
청구항 4.

제 2항 또는 제 3항에 있어서,

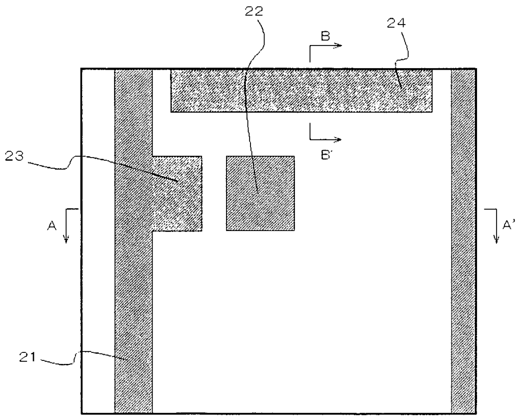
상기 소스/드레인 배선, 상기 용량전극 내지 상기 보호회로용의 소스/드레인 배선은 PH_3 처리되어 있는 것을 특징으로 하는 반사형 액정표시장치.

도면

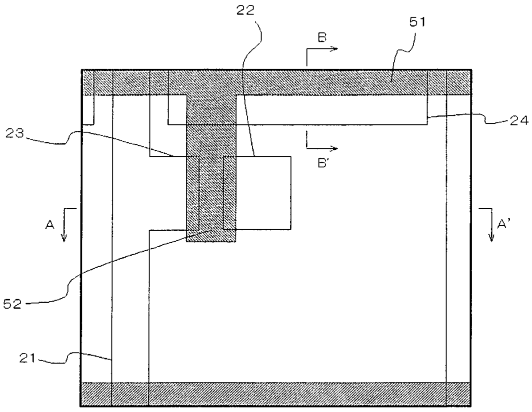
도면1



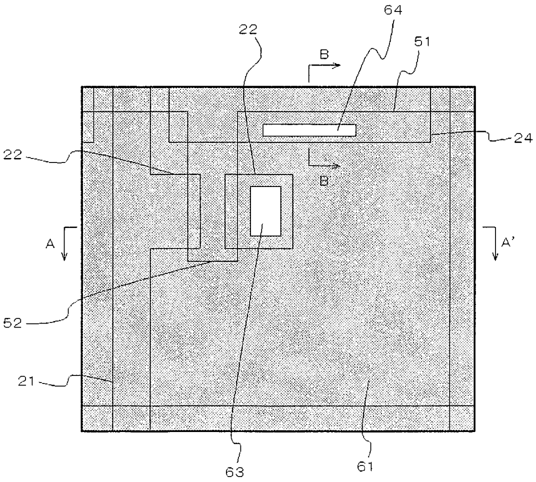
도면2


22
24
B
B'
23
A
A'
21

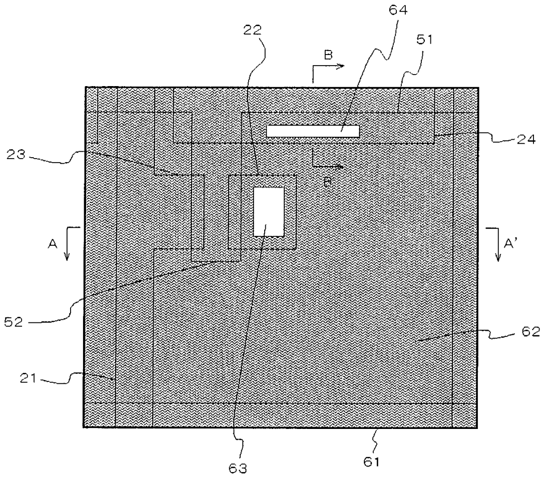
도면3


22
51
B
24
23
B'
A
A'
52
21

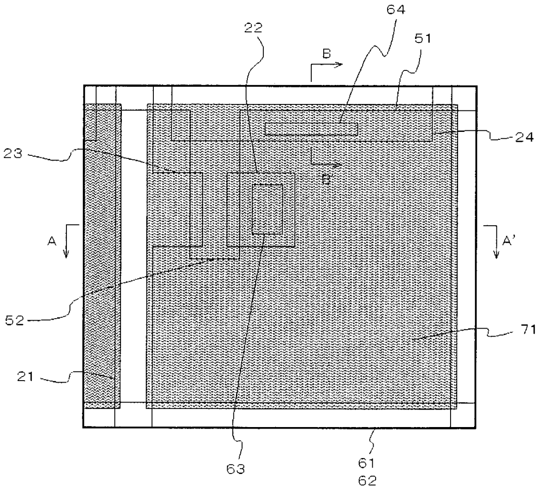
도면4


64
22
51
B
24
22
B'
A
A'
52
21
63
61

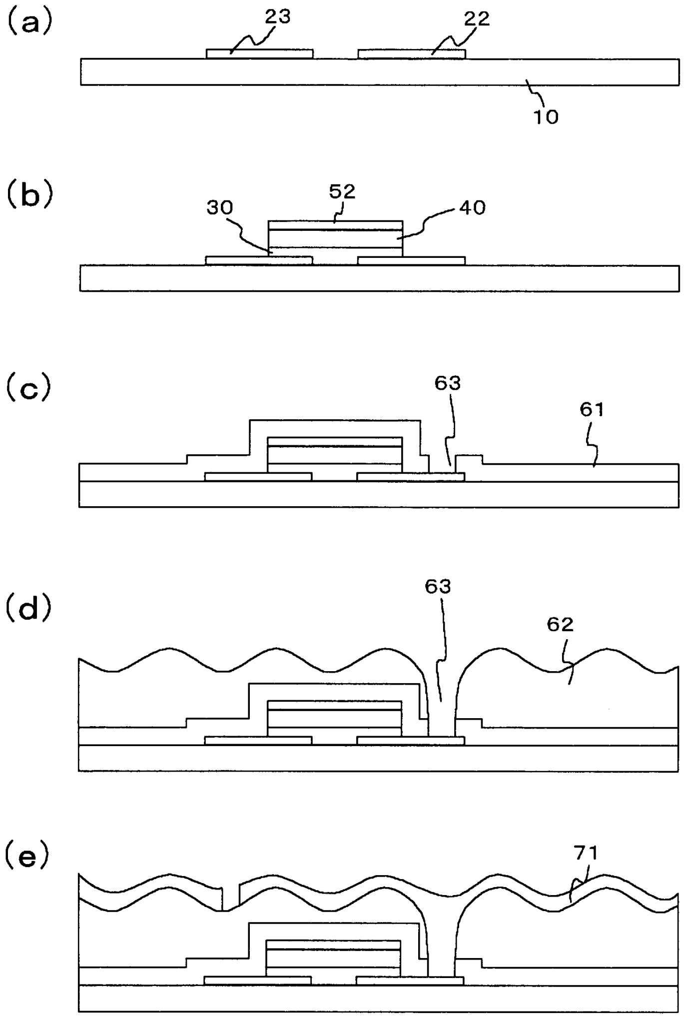
도면5


64
22
51
B
24
23
B'
A
A'
52
62
21
63
61

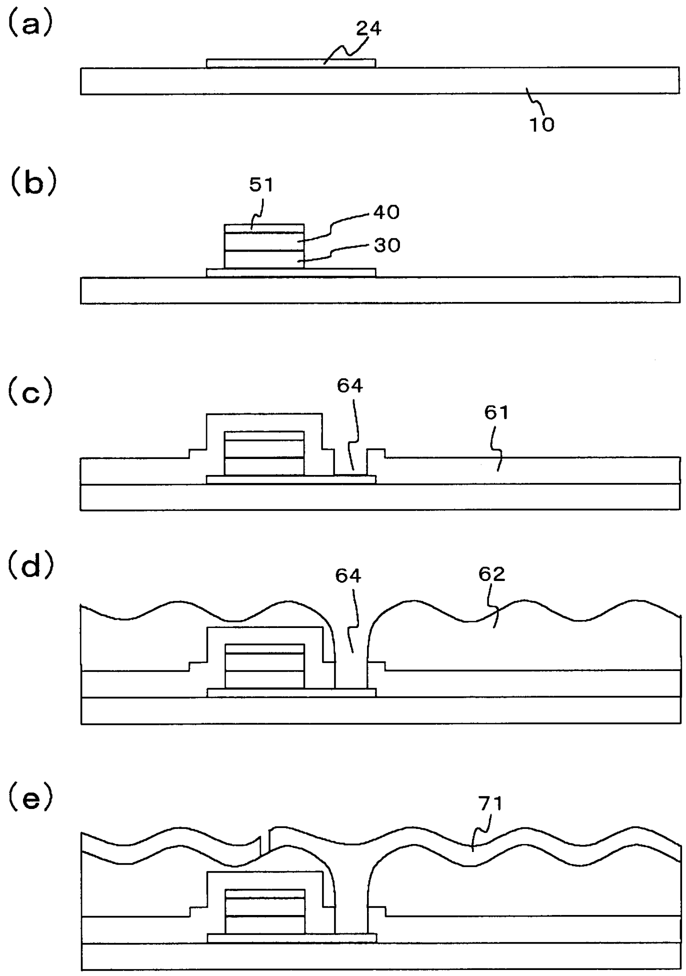
도면6


64
22
51
B
24
23
B'
A
A'
52
71
21
63
61
62

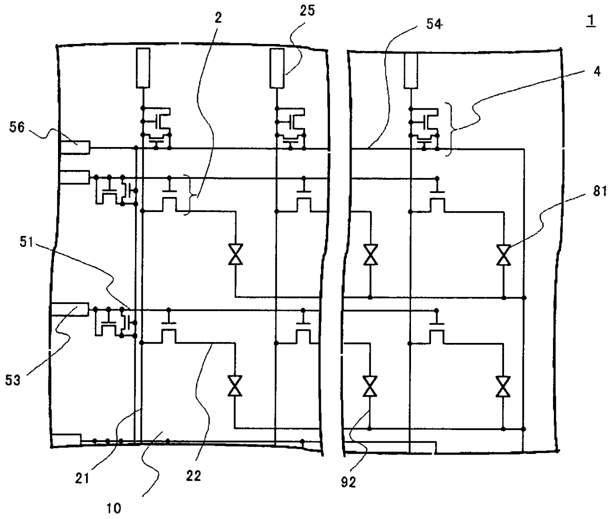
도면7



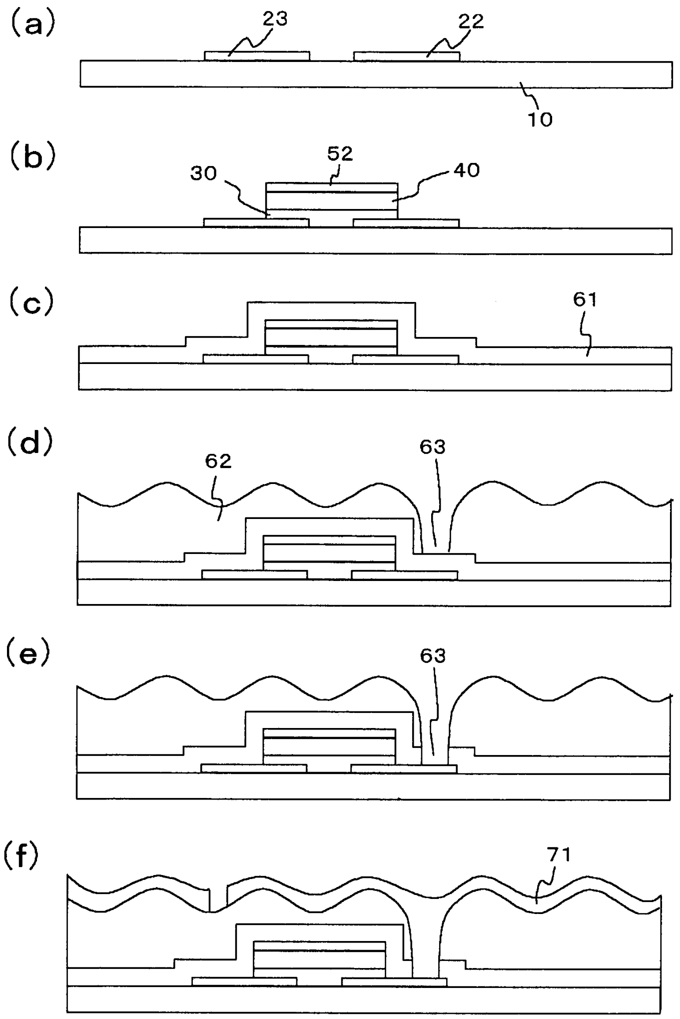
도면8



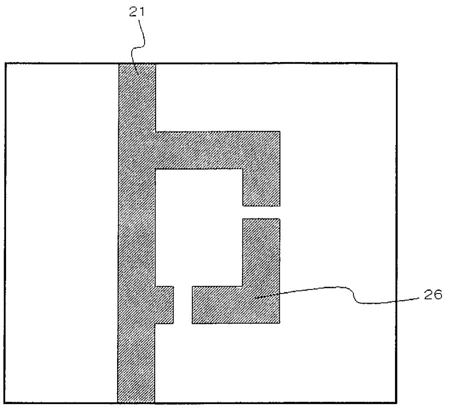
도면9



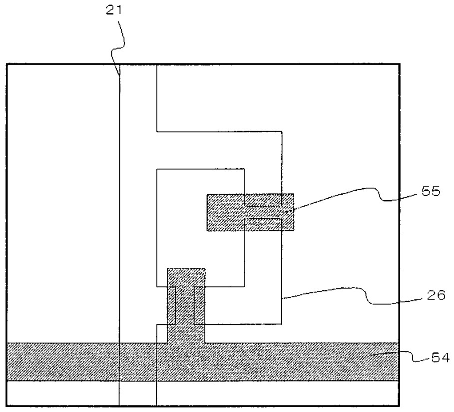
도면10



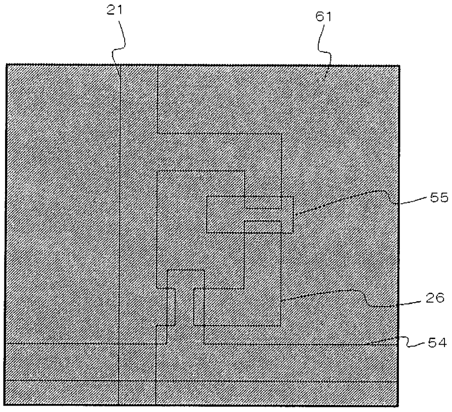
도면11



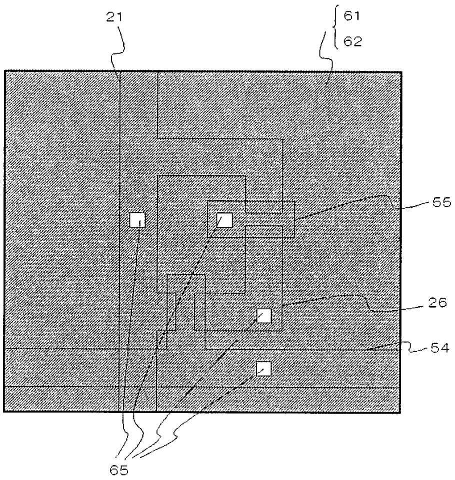
도면12



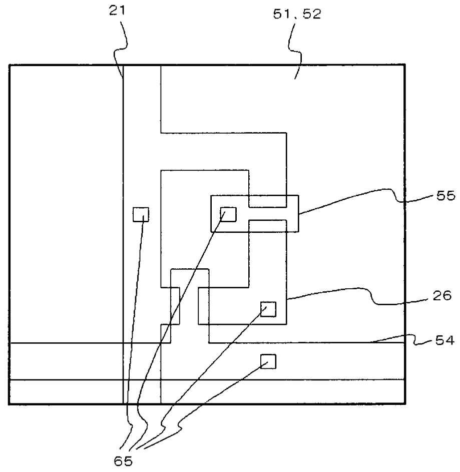
도면13



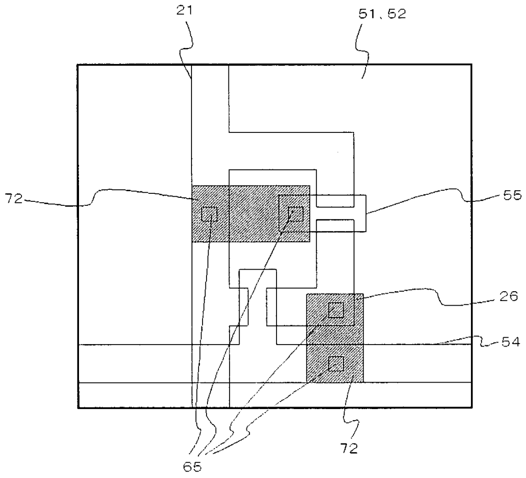
도면14



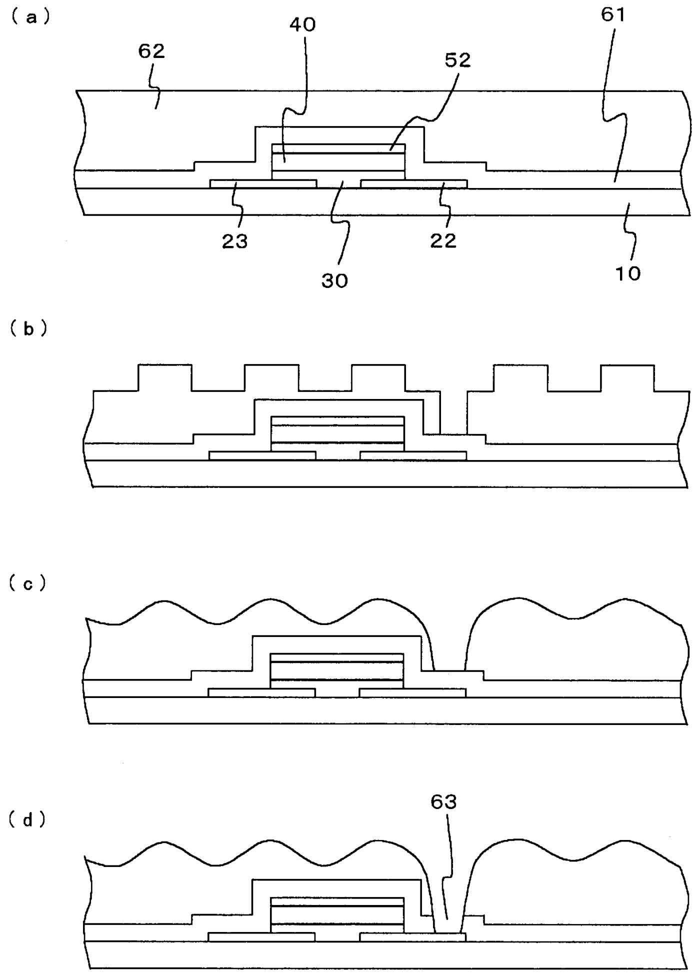
도면15



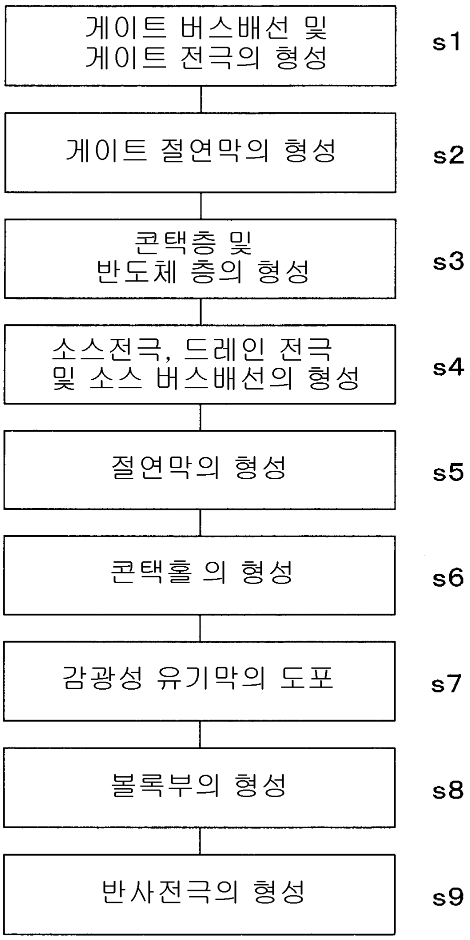
도면16



도면17



도면18


게이트 버스배선 및
게이트 전극의 형성
s1
게이트 절연막의 형성
s2
콘택층 및
반도체 층의 형성
s3
소스전극, 드레인 전극
및 소스 버스배선의 형성
s4
절연막의 형성
s5
콘택홀 의 형성
s6
감광성 유기막의 도포
s7
볼록부의 형성
s8
반사전극의 형성
s9

专利名称(译)	反光液晶显示器		
公开(公告)号	KR1020040087978A	公开(公告)日	2004-10-15
申请号	KR1020040070199	申请日	2004-09-03
[标]申请(专利权)人(译)	NEC液晶技术株式会社		
申请(专利权)人(译)	日元号技术可否让这个夏		
当前申请(专利权)人(译)	日元号技术可否让这个夏		
[标]发明人	SAKURAI HIROSHI 사쿠라이히로시 IKENO HIDENORI 이케노히데노리 YAMAGUCHI YUICHI 야마구치유이치 KANO HIROSHI 카노히로시		
发明人	사쿠라이히로시 이케노히데노리 야마구치유이치 카노히로시		
IPC分类号	G02F1/1368 G02F1/1333 G02F1/1362 H01L21/336 G02F1/1335 G02F1/1343 H01L29/786 G02F1/136		
CPC分类号	G02F2202/103 G02F2001/136231 H01L27/1214 H01L27/13 G02F2001/136236 G02F1/136227 G02F1/133553 G02F2203/02 H01L27/1248		
优先权	2000364559 2000-11-30 JP		
其他公开文献	KR100536328B1		
外部链接	Espacenet		

摘要(译)

本发明涉及到的PR（光刻法）的反射型液晶显示装置的制造方法和作为提供制造方法，通过该装置的方法中，具有即使优良的显示特性的反射型液晶显示装置，以减少步骤中，（a）通过使用第一掩模和，以及（b）使用第三掩模形成薄膜晶体管的区域，并通过使用第二掩模的栅布线，（C）的步骤中，钝化膜晶体管形成源极/漏极线的工序使用形成用于打开和，（d）的第四步骤中，（E），用于通过使用掩模的半色调曝光方法形成层间绝缘膜的表面上的不平坦的表面上的开口和一个晶体管第五掩模的处理并且形成分别通过用于钝化膜和层间绝缘膜的晶体管的开口电连接到源极布线的反射电极。 7 指数方面 晶体管部分，保护元件部分，绝缘基板，漏极总线