(19)대한민국특허청(KR)
(12) 공개특허공보(A)

(51) 。Int. Cl.^{7}
G02F 1/1343

(11) 공개번호 10-2004-0060042
(43) 공개일자 2004년07월06일

(21) 출원번호 10-2002-0086560
(22) 출원일자 2002년12월30일

(71) 출원인 엘지.필립스 엘시디 주식회사
서울 영등포구 여의도동 20번지

(72) 발명자 임병호
경상북도구미시봉곡동현대아파트101동902호

(74) 대리인 허용록

심사청구 : 없음

(54) 액정표시장치 제조방법

요약

본 발명은 액정표시장치의 4마스크 제조 공정에서 유기 물질 프린트와 전기도금 및 무전해 도금법을 적용하여 3마스크로 어레이 기판을 제조할 수 있는 액정표시장치 제조방법을 개시한다. 개시된 본 발명은 투명성 절연 기판 상에 금속막을 증착하고 포토레지스트를 도포한 후, 제 1 마스크를 사용하여 노광한 다음, 현상 및 식각하여 게이트 전극, 게이트 버스 라인, 게이트 패드를 형성하는 단계; 상기 게이트 전극, 게이트 버스 라인이 형성된 기판의 전영역 상에 게이트 절연막, 아몰포스 실리콘막, n $^+$ 도핑된 실리콘막을 차례대로 도포하여 액티브 층을 형성하는 단계; 상기 액티브 층이 형성된 기판 상에 제 1 유기 물질막을 프린트한 다음, 상기 게이트 절연막과 아몰포스 실리콘막과 n $^+$ 도핑된 실리콘막을 식각 하여 게이트 패드 영역을 오픈하는 단계; 상기 게이트 패드 영역이 오픈된 기판 상에 ITO 투명 금속을 증착한 다음, 제 2 마스크에 의한 회절 노광 방식에 따라 포토레지스트를 하프톤으로 패터닝하고 식각 하여 데이터 버스 라인, 소오스/드레인 전극, 화소 전극, 채널층, 및 오믹 콘택층을 형성하는 단계; 상기 화소 전극과, TFT가 형성된 기판 상에 제 1 보호막을 도포하고, 제 3 마스크를 사용하여 데이터 패드, 게이트 패드, 데이터 버스 라인 영역을 오픈 시키는 단계; 상기 데이터 패드, 게이트 패드, 데이터 버스 라인이 오픈된 기판 상에 상기 데이터 패드와 게이트 패드는 가리도록 제 2 유기 물질막을 프린트하고, 플레이팅 방식에 의하여 저저항 금속을 상기 데이터 버스 라인에 증착하는 단계; 및 상기 저저항 데이터 버스 라인 및 상기 제 2 유기 물질막이 형성된 기판의 전영역 상에 제 2 보호막을 도포한 다음, 상기 제 2 유기 물질막을 용해시키는 용액에 넣어 프린트된 상기 제 2 유기 물질막을 제거하여 상기 데이터 패드와 게이트 패드 영역을 오픈 시키는 단계; 를 포함하는 것을 특징으로 한다.

대표도

도 2k

색인어

액정표시장치, 화소전극, 소오스 전극, 드레인 전극, 프린트, 도금

명세서

도면의 간단한 설명

도 1a 내지 도 1d는 종래 기술에 따른 액정표시장치의 4마스크 제조 공정을 도시한 도면.

도 2a 내지 도 2k는 본 발명에 따른 액정표시장치의 3마스크 제조 공정을 도시한 도면.

도면의 주요 부분에 대한 부호의 설명

100: 하부 기판 101: 게이트 전극

103: 게이트 절연막 105: 액티브 층

107: ITO 금속막 107a: 소오스 전극

107b: 저저항 데이터 버스 라인 108: 화소 전극

109: 제 1 보호막 119: 제 2 보호막

121: 보조 커패시턴스 전극 131: 데이터 패드

132: 게이트 패드 200: 제 1 유기 물질막

400: 제 2 유기 물질막

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

본 발명은 액정표시장치 제조방법에 관한 것으로, 보다 구체적으로는 4마스크로 제조되는 액정표시장치 어레이 기판을 유기 물질 프린트법과 플레이팅(plating) 방법을 적용하여 저저항의 데이터 라인을 형성하면서 마스크 수를 절감할 수 있는 액정표시장치 제조방법에 관한 것이다.

일반적으로 현대사회가 정보 사회화로 변해 감에 따라 정보표시장치의 하나인 액정표시장치 모듈의 중요성이 점차로 증가되어 가고있다. 지금까지 가장 널리 사용되고 있는 CRT(cathode ray tube)는 성능이나 가격적인 측면에서 많은 장점을 갖고 있지만, 소형화 또는 휴대성 측면에서 많은 단점을 갖고 있다.

반면에 액정표시장치는 가격 측면에서 다소 비싸지만 소형화, 경량화, 박형화, 저 전력, 소비화 등의 장점을 갖고 있어 CRT의 단점을 극복할 수 있는 대체수단으로 주목되고 있다.

상기 액정표시장치는 박막 트랜지스터가 배열된 어레이 기판과, 레드(Red), 그린(Green), 블루(Blue) 컬러 필터 층이 형성된 컬러 필터 기판이 액정을 사이에 두고 합착된 구조를 하고 있다.

특히, 어레이 기판의 구조는 투명한 유리 기판 상에 구동신호를 인가하는 게이트 버스 라인과 그래픽 신호를 인가하는 데이터 버스 라인이 수직으로 교차 배열되어 단위 화소 영역을 한정하고, 각각의 단위 화소 영역 상에는 스위칭 동작을 하는 TFT와 ITO 화소 전극이 배치되어 있다.

그리고, 상기 게이트 버스 라인과 데이터 버스 라인의 가장자리 영역 상에는 신호인가를 위하여 패드 영역이 형성되어 있는데, 패드 영역은 PCB 기판에서 발생 하는 구동신호와 그래픽 신호들이 매트릭스 형태로 형성된 화소 영역에 인가된다.

상기와 같이 어레이 기판과 컬러 필터는 일정한 마스크 공정을 따라 금속 막과 절연막을 패터닝 하면서 식각하여 제조하는데, 상기 어레이 기판의 제조 공정은 다음과 같다.

먼저, 투명한 유리 기판 상에 금속막을 증착하고, 식각하여 게이트 버스 라인과 게이트 전극을 형성하는 제 1 마스크 공정, 계속해서 게이트 절연막, 비정질 실리콘막, 도핑된 비정질 실리콘막을 도포하여 채널층을 형성하는 제 2 마스크

공정, 상기 채널층이 형성되어 있는 기판 상에 소오스/드레인 금속막을 증착한 다음, 식각하여 소오스/드레인 전극과 데이터 버스 라인을 형성하는 제 3 마스크 공정, 소자 보호를 위하여 보호막을 도포한 다음 콘택홀을 형성하는 제 4 마스크 공정, 상기 보호막이 형성된 기판 상에 ITO 투명 금속막을 증착하고 식각하여 화소전극을 형성하는 5마스크 공정으로 제조된다.

하지만, 마스크 공정의 증가는 액정표시장치의 제조 단가를 상승시키는 원인이 되므로, 최근에는 마스크 공정을 줄이는 연구가 활발히 진행되어 채널층과 소오스/드레인 전극을 동시에 형성하는 4마스크 공정이 행해지는 추세이다.

상기와 같은, 4마스크 공정이 성공적으로 이루어지기 위하여, 소오스 드레인 전극형성과 액티브 층 영역의 형성을 동시에 하는 하프 톤 마스크를 사용하여, 포토레지스트 막을 하프톤으로 패터닝 하여 식각하는 방법이 있고, 포토레지스트 막을 노광할 때 분해능 이하의 슬릿형 패턴을 삽입한 마스크를 사용하여 식각 하는 방법을 사용한다.

도 1a 내지 도 1d는 종래 기술에 따른 액정표시장치의 4마스크 제조 공정을 도시한 도면이다.

도 1a에 도시된 바와 같이, 투명성 절연 기판 상에 Al, Cr 계열의 금속막을 스퍼터링(sputtering) 방식에 의하여 증착한 다음, 상기 금속막 상에 포토레지스트를 도포하고 마스크를 사용하여 노광한다.

상기 네가티브(negative) 포토레지스트는 마스크의 패턴을 따라 노광된 후 비투과영역을 통하여 노광되지 않는 부분의 포토레지스트 막이 식각시 현상액과 반응하여 제거되고, 상기 포지티브(positive) 포토레지스트는 정반대의 성질을 가지고 있는 것으로서, 마스크의 패턴을 따라 노광된 후 투과영역을 통하여 노광된 부분의 포토레지스트 막이 식각시 현상액과 반응하여 제거되는 성질을 가진다.

여기서는 포지티브 포토레지스트를 사용하여 노광 및 식각을 진행하는 것을 예로 하여 설명한다.

상기와 같이 마스크에 의하여 노광 공정을 진행한 후, 현상하면 식각될 영역에는 포토레지스트 막이 제거되고, 식각후 남게되는 영역 상에는 포토레지스트가 존재하게된다.

이렇게 하여 습식 식각을 진행하여 게이트 전극(1)과 게이트 버스 라인(21) 및 게이트 패드(11)를 형성한다.

액정표시장치의 구조에 따라 게이트 온 구조인 경우에는 게이트 버스 라인(21) 상에 화소 전극이 오버랩 되어 보조 커패시터를 형성하고, 기판의 가장자리 영역 상에는 상기 게이트 버스 라인(21)과 연결되며, PCB 회로로부터 구동 신호 를 인가 받는 상기 게이트 패드들(11)이 형성된다.

액정표시장치의 구조가 커먼(COMMON) 구조를 갖는 경우에는 상기 게이트 버스 라인(21) 외에 게이트 버스 라인(21)과 인접 게이트 버스 라인 사이에 공통 버스 라인을 형성하여 보조 커패시턴스를 형성하도록 한다.

상기와 같이 투명성 하부 기판(10) 상에 게이트 전극(1), 게이트 버스 라인(21), 게이트 패드(11)가 형성되면, 도 1b에 도시된 바와 같이, 게이트 절연막(3), 액정표시장치의 스위칭 소자인 TFT의 채널층(5)을 형성하는 아몰포스 실리콘막(a-Si:H), 도전 금속과의 전도율을 향상시키기 위한 오믹 콘택층(7)을 형성하는 n^+ 도핑된 아몰포스 실리콘막을 차례대로 도포한다.

상기와 같은 절연막은 PECVD 챔버내에서 증착하여 형성하는데, 이와 같은 적층되어 있는 막층을 TFT의 액티브 층이라 하고, 이후 액정표시장치 어레이 기판 상에 형성되는 TFT의 온/오프 역할을 한다.

상기 게이트 절연막(3), 아몰포스 실리콘막(a-Si:H)으로된 채널층(5), n^+ 도핑된 아몰포스 실리콘막으로된 오믹 콘택층(7)이 차례대로 도포되면, 4마스크 공정에서는 계속하여 스퍼터링(sputtering) 방식에 의하여 소오스/드레인 전극(9a, 9b)을 형성할 금속막을 증착한다.

일반적으로 상기 소오스/드레인 전극(9a, 9b)의 형성 막은 상기 게이트 전극(1)과 게이트 버스 라인(21)에 사용되는 Al 또는 Cr 계열의 금속막을 사용한다.

그런 다음 포토레지스트를 도포하고, 제 2 마스크를 사용하여 노광 및 현상하여 식각할 포토레지스트 패턴을 형성한다.

이때 사용되는 마스크의 노광 공정을 채널층 영역에서는 하프톤 패턴이 형성될 수 있도록 슬릿에 의한 회절 노광을 사용한다.

즉, 100% 전체 노광되어 현상에 의하여 없어지는 영역과, 50% 이하만 노광되어 포토레지스트이 일부(하프톤)는 존재하도록 하는 영역과, 0% 노광시켜 포토레지스트 전체가 존재하도록 한다.

따라서, 빛의 회절 노광에 의하여 투과량을 줄여 포토레지스트에 노광되는 광량을 조절함으로써 하프톤을 형성하는데, 포토레지스트의 하프톤이 형성되는 영역은 TFT의 채널층이 형성될 영역이다.

상기와 같이 하프톤으로 패터닝된 포토레지스트를 따라 습식 식각과 건식 식각을 계속해서 진행하는데, 상기 습식 식각에 의하여 소오스/드레인 전극(9a, 9b)과 데이터 버스 라인(도시하지 않음)과 데이터 패드(31)거 형성되고, 상기 건식 식각에 의하여 오믹 콘택층(7)과, 채널층(5)이 형성된다.

즉, 하나의 마스크 공정으로 인하여 상기 소오스/드레인 전극(9a, 9b), 데이터 버스 라인, 데이터 패드(31), 채널층(5)을 동시에 형성하여 마스크(mask) 수를 줄였다.

상기와 같이 액정표시장치의 TFT가 완성되면, 도 1c에 도시된 바와 같이, PECVD 챔버로 반송하여 보호막(13)을 도포한다. 상기 보호막(13)이 기판의 전영역에 도포되면 제 3 마스크 공정에 의하여 상기 드레인 전극(9b) 영역 상부에 콘택홀 을 형성하고, 게이트 패드(11)와 데이터 패드(31)의 상의 보호막(13)을 제거하여 게이트 패드(11)와 데이터 패드(31) 오픈을 시킨다.

상기 보호막(13) 상에 콘택홀과 패드 오픈을 시키는 과정도 포토레지스트를 도포한 후 노광 및 현상 공정을 진행하여 식각하여 진행한다.

그런 다음 도 1d에 도시된 바와 같이 보호막(13) 상에 콘택홀이 형성되면 ITO 투명 금속을 기판의 전영역 상에 도포하고, 포토레지스트를 도포한 다음 제 4 마스크를 사용하여 패터닝한 다음 화소 전극(15)을 형성한다.

도시된 바와 같이 오픈된 게이트 패드(11)와 데이터 패드(31) 상에는 ITO 금속막을 패터닝한 게이트 패드 패턴(25)과 데이터 패드 패턴(27)이 형성되어 외부 단자들과 콘택되어 신호를 인가할 수 있도록 되어 있고, 상기 화소 전극(15)은 게이트 버스 라인(21) 상에 오버랩 되도록 형성되어 보조 커패시턴스를 형성하도록 되어 있다.

그러나, 액정표시장치를 제조하는 공정 중에서는 마스크에 의하여 소자들을 형성하는 공정이 제조 단가에 큰 영향을 미치기 때문에 지속적으로 마스크 공정 수를 줄이는 노력이 진행되어 왔다.

따라서 3마스크 공정에 의하여 액정표시장치의 어레이 기판을 제조하게 되면, 4마스크 공정에 비하여 제조 단가를 현저히 줄일 수 있고, 이는 대량 생산에 의하여 저가격대로 수요자에게 LCD 모니터를 제공하는데 중요한 요소로 작용하고 있다.

또한, LCD의 대형화, 고화질화에 따라 게이트 버스 라인과 데이터 버스 라인 의 길이가 길어지고, 가늘어지기 때문에 저저항을 갖는 배선이 요구되어 지고 있다.

발명이 이루고자 하는 기술적 과제

본 발명은, 4마스크 공정에 의하여 제조되는 액정표시장치의 어레이 기판을 소오스/드레인 전극과 화소 전극을 ITO 금속으로 형성하면서, 어레이 기판의 제조 공정을 3마스크 공정으로 줄이면서, 저저항 배선을 형성할 수 있는 액정표시장치 제조방법을 제공함에 그 목적이 있다.

발명의 구성 및 작용

상기한 목적을 달성하기 위한, 본 발명에 따른 액정표시장치 제조방법은,

투명성 절연 기판 상에 금속막을 증착하고 포토레지스트를 도포한 후, 제 1 마스크를 사용하여 노광한 다음, 현상 및 식각하여 게이트 전극, 게이트 버스 라인, 게이트 패드를 형성하는 단계;

상기 게이트 전극, 게이트 버스 라인이 형성된 기판의 전영역 상에 게이트 절연막, 아몰포스 실리콘막, n^+ 도핑된 실리콘막을 차례대로 도포하여 액티브 층을 형성하는 단계;

상기 액티브 층이 형성된 기판 상에 제 1 유기 물질막을 프린트한 다음, 상기 게이트 절연막과 아몰포스 실리콘막과 n^+ 도핑된 실리콘막을 식각 하여 게이트 패드 영역을 오픈하는 단계;

상기 게이트 패드 영역이 오픈된 기판 상에 ITO 투명 금속을 증착한 다음, 제 2 마스크에 의한 회절 노광 방식에 따라 포토레지스트를 하프톤으로 패터닝하고 식각 하여 데이터 버스 라인, 소오스/드레인 전극, 화소 전극, 채널층, 및 오믹 콘택층을 형성하는 단계;

상기 화소 전극과, TFT가 형성된 기판 상에 제 1 보호막을 도포하고, 제 3 마스크를 사용하여 데이터 패드, 게이트 패드, 데이터 버스 라인 영역을 오픈 시키는 단계;

상기 데이터 패드, 게이트 패드, 데이터 버스 라인이 오픈된 기판 상에 상기 데이터 패드와 게이트 패드는 가리도록 제 2 유기 물질막을 프린트하고, 플레이팅 방식에 의하여 저저항 금속을 상기 데이터 버스 라인에 증착하는 단계; 및

상기 저저항 데이터 버스 라인 및 상기 제 2 유기 물질막이 형성된 기판의 전영역 상에 제 2 보호막을 도포한 다음, 상기 제 2 유기 물질막을 용해시키는 용액에 넣어 프린트된 상기 제 2 유기 물질막을 제거하여 상기 데이터 패드와 게이트 패드 영역을 오픈 시키는 단계; 를 포함하는 것을 특징으로 한다.

여기서, 상기 액티브 층 상에 형성하는 제 1 유기 물질막의 위치는 게이트 패드 영역을 제외한 기판의 전영역 상에 프린팅하고, 상기 제 2 마스크에 의하여 형성되는 화소 전극, 소오스/드레인 전극, 데이터 버스 라인은 상기 액티브 층 상에 모두 형성되며, 상기 제 2 마스크에 의하여 형성되는 화소 전극과 드레인 전극은 일체로 형성하는 것을 특징으로 한다.

특히, 상기 제 2 마스크 공정에 의하여 형성하는 소오스/드레인 전극, 데이트 버스 라인, 화소 전극은 ITO 금속으로 형성되고, 상기 데이터 버스 라인 영역 상에 증착되는 저저항 금속은 Cu, Ag, Au, Ti, W 중에서 어느 하나며, 상기 데이터 버스 라인 상에 저저항 금속은 전기 도금법 또는 무전해 도금법 중에서 어느 하나의 방법에 의하여 증착하고, 상기 제 2 유기 물질막 상에 도포된 제 2 보호막은 상기 제 2 유기 물질막이 용해되어 제거될 때 함께 제거되는 것을 특징으로 한다.

본 발명에 의하면, 4마스크에 의한 액정표시장치 어레이 기판 제조에서 유기 물질 프린트 기법과 소오스/드레인 전극과 화소 전극의 이체 형성, 플레이팅(전기도금법, 무전해 도금법) 기법을 적용하여 1마스크 공정을 줄여 3마스크 공정에 의하여 저저항 배선이 형성된 어레이 기판을 제조할 수 있다.

이하, 첨부한 도면에 의거하여 본 발명의 바람직한 실시 예를 자세히 설명하도록 한다.

도 2a 내지 도 2k는 본 발명에 따른 액정표시장치의 3마스크 제조 공정을 도시한 도면이다.

도 2a에 도시된 바와 같이, 투명성 하부 기판(100) 상에 Al, Cr 계열의 금속막을 스퍼터링 방식에 의하여 증착한 다음, 상기 금속막 상에 포토레지스트를 도포하고 제 1 마스크를 사용하여 노광한다.

상기와 같이 마스크에 의하여 노광 공정을 진행한 후, 현상하면 식각될 영역에는 포토레지스트 막이 제거되고, 식각후 남게되는 영역 상에는 포토레지스트가 존재하게된다.

이렇게 하여 금속막인 경우에는 습식 식각을 진행하여 게이트 전극(101)과 게이트 버스 라인(121) 및 게이트 패드(111)를 형성한다.

상기와 같이 상기 게이트 전극(101), 게이트 버스 라인(121), 게이트 패드(111)가 형성되면, 도 2b의 (2)에 도시된 바와 같이, 상기 게이트 전극(101)등이 형성된 하부 기판(100)의 전영역 상에 게이트 절연막(103)을 도포하고, 계속해서 액정표시장치의 TFT의 채널층을 형성하는 아몰포스 실리콘막(a-Si:H), 오믹 콘택층을 형성하는 n^+ 도핑된 아몰포스 실리콘막을 차례로 도포하여 액티브 층(105)을 형성한다.

상기와 같이 적층되는 절연막층들(103, 105)은 PECVD 챔버내에서 증착하여 형성하는데, 이후 액정표시장치 어레이 기판 상에 형성되는 TFT의 채널층과 오믹 콘택층 역할을 하게된다.

상기 게이트 절연막(103), 아몰포스 실리콘막(a-Si:H)과 n^+ 도핑된 아몰포스 실리콘막으로 구성된 액티브 층(105)이 형성되면, 유기 물질막(200)을 게이트 패드(111) 영역을 제외하고 상기 하부 기판(100)의 전영역 상에 프린트(print)하게 된다.

도 2b의 (1)에 의한 도면은 상기 유기 물질막(200)이 프린트되는 영역과 프린트되지 않은 영역을 표시하였다 매트릭스 형태의 화소 영역이 형성될 영역에 대하여는 상기 유기 물질막이 프린트되고, 그 외의 영역의 프린트되지 않아 액티브 층이 오픈된 상태에 있다.

상기 유기 물질막(200)을 따라 건식 식각 공정을 진행하여 게이트 패드(111) 영역 상에 도포되어 있던 액티브 층(105)을 오픈시킨다.

그런 다음, 도 2c에 도시된 바와 같이 프린트되어진 유기 물질막을 제거시킨 다음, 기판의 전영역 상에 ITO 투명 금속막(107)을 스퍼터링 방식에 의하여 증착시킨다.

상기 ITO 금속막(107)은 어레이 기판 상에 형성된 TFT의 소오스/드레인 전극과 화소 전극으로 형성되는데, 일체로 형성되는 경우에는 드레인 전극과 화소 전극을 전기적으로 연결시켜주기 위하여 별도의 콘택홀을 형성할 필요가 없게 된다.

상기와 같이 ITO 금속막(107)을 증착한 다음에는, 도 2d에 도시된 바와 같이 상기 ITO 금속막(107)이 증착되어 있는 하부 기판(100) 상에 포토레지스트를 도포한 다음, 제 2 마스크를 사용하여 회절 노광 방식에 따라 TFT의 채널층 영역에는 일정량의 노광만을 시켜 하프톤을 형성하고, TFT 소오스/드레인 전극 등 식각되지 않을 영역은 완전 비노광 시켜 포토레지스트를 남게하고, 식각될 영역에는 완전 노광을 시켜 포토레지스트를 제거시킨 하프톤 패턴(300)을 형성한다.

그런 다음 도 2e-(2)에 도시된 바와 같이, 회절 노광 방식에 의하여 형성된 포토레지스트의 하프톤 패터닝(300)에 따라 습식 식각을 진행하여 소오스/드레인 전극, 화소 전극, 데이터 버스 라인을 형성한다. 뿐만 아니라 상기 도 2b에서 유기 물질막에 의하여 게이트 패드(111) 오픈을 시킨 영역은 외부 단자와 콘택을 위한 게이트 패드 패턴(132)이 형성된다.

상기와 같이 습식 식각에 의하여 TFT와 화소 전극이 완성되면 계속하여 건식 식각에 의하여 TFT의 채널층 영역에 존재하는 액티브 층을 식각하여 오믹 콘택층과 TFT 채널층을 형성한다.

도 2e-(1)에 도시된 도면은 소오스 전극(107a)과 드레인 전극(108), 화소 전극(108), 보조 커패시턴스 전극(108)이 동시에 형성된 모습을 도시한 평면도로서, 상기 화소 전극(108)과 드레인 전극(108) 및 보조 커패시턴스 전극(108)은 ITO 금속으로 일체로 형성된다.

즉, 상기 화소 전극(108), 데이터 버스 라인(도시하지 않음), 데이터 패드(131) TFT의 소오스 전극(107a)과 드레인 전극(108), 보조 커패시턴스 전극(108)이 동일 평면 상에서 2마스크 공정 후 함께 형성될 뿐만 아니라, 상기 화소 전극(108), 드레인 전극(108), 보조 커패시턴스 전극(108)이 하나의 ITO 금속막으로 일체로 형성된다.

그런 다음 도 2f-(2)에 도시된 바와 같이, TFT와 화소 전극(108)이 형성된 기판 상에 보호막(109)을 도포한 다음, 제 3 마스크 공정에 의하여 게이트 패드(111)와 데이터 패드(131) 영역을 오픈하고, 아울러 소오스 전극(107a)과 연결된 데이터 버스 라인 영역을 오픈한다.

상기 데이터 버스 라인은 그래픽 신호가 전송되어 상기 화소 전극(108) 상에 인가되는데, ITO 금속은 저항이 높아 데이터 버스 라인에는 적합하지 않기 때문에 저저항 금속 패턴으로 데이터 버스 라인을 형성하여야 한다.

도 2f-(1)에 도시된 바와 같이 어레이 기판의 데이터 버스 라인을 따라 보호막 이 오픈되어 있고, 게이트 패드(111) 영역이 오픈(open) 되어 있다.

상기에서와 같이 상기 데이터 버스 라인과 게이트 패드(111)가 오픈되면 도 2g에 도시된 바와 같이, 오픈된 게이트 패드(111) 영역과 데이터 패드(131) 영역을 따라 제 2 유기 물질막(400)에 의한 프린트 공정이 진행된다.

즉 상기 소오스 전극(107a)과 연결된 데이터 버스 라인에 저저항 배선을 형성하기 위하여 보호막(109)이 오픈되어 있는 게이트 패드(111) 영역, 데이터 패드(131) 영역, 데이터 버스 라인 영역 중 상기 게이트 패드(121) 영역과 데이터 패드(131) 영역 만을 상기 제 2 유기 물질막(400)에 의하여 프린트(print) 시킨다.

따라서 상기 보호막(109) 외부로 오픈(open) 되어 있는 상기 게이트 패드(121) 영역은 상기 제 2 유기 물질막(400)에 의하여 덮여 있게 된다.

그런 다음 도 2h-(2)에 도시된 바와 같이, 상기 데이터 버스 라인을 따라 오픈된 영역에 저저항 금속인 Cu, Ag, Au, Ti, W등의 금속 패턴을 전기 도금법 또는 무전해 도금법에 의하여 저저항 데이터 버스 라인(107b)을 형성한다.

상기 무전해 도금법은 무전해도금 용액 내에서 구리 이온의 환원 반응에 의하여 금속막 상에 구리 금속이 형성되면서 상기 저저항 데이터 버스 라인(107b)을 형성하게 된다.

이때, 상기 백금(Pt)을 이용하여 환원 반응을 촉진시킬 수 있고, 도금 공정의 온도 및 PH는 각각 20 70℃, 9.0 13.0이고, 상기 무전해도금 용액은 구리이온의 공급 역할을 하는 황산동, 전자의 공급 역할을 하는 포르말린, 무전해도금 용액의 수명을 연장하기 위한 롯셀염 등이 혼합되어 있다.

따라서 상기 제 2 유기 절연막(400)에 의하여 프린트(print)를 진행한 후에 상기 ITO 금속으로 형성되어 있는 데이터 버스 라인 상에 저저항 금속을 증착하여 저저항 데이터 버스 라인(107b)을 형성한다.

마찬가지 방식으로 전기 도금법에 의하여 ITO 금속으로된 데이터 버스 라인 상에 저저항 금속을 증착할 수 있는데, 전기 도금법은 도금하고자 하는 데이터 버스 라인을 음극으로 대전하고, 증착하고자하는 저저항 금속(Cu, Ag, Au, Ti, W)을 양극으로 대전하여 증착시키고자하는 저저항 금속의 이온을 함유한 전해액 속에 기판을 넣고 전압을 가하여 ITO로된 데이터 버스 라인 상에 저저항 금속을 증착한다.

도 2h-(1)에 도시된 바와 같이 유기 물질막에 의하여 프린트된 게이트 패드 영역과 데이터 패드 영역에는 금속막이 도금되지 않고, 데이터 버스 라인이 저저항 금속에 의하여 도금되어 저저항 데이터 버스 라인으로 형성되어 있음을 볼 수 있다.

도 2i-(2)에 도시된 바와 같이, 데이터 버스 라인 상에 저저항 금속이 증착되어 저저항 데이터 버스 라인(107b)이 형성되면, 패드 영역(121, 131)에 제 2 유기 물질막(400)이 프린트된 상태에서 기판의 전영역 상에 제 2 보호막(119)을 도포한다.

상기 제 2 보호막(119)은 저저항 데이터 버스 라인(107b)이 오픈되어 있으므로 이를 보호하기 위하여 도포하는데, 상기 제 2 유기 물질막(400)이 프린트된 영역 상에도 제 2 보호막(119)이 도포된다.

도 2i-(1)에 도시된 바와 같이, 화소 전극, 저저항 데이터 버스 라인, 보조 커패시턴스 전극, 게이트 버스 라인 등이 형성되고 유기 물질막이 프린트된 기판 상에 SiN_x 계열의 보호막을 도포하였다.

그런 다음 도 2j에 도시된 바와 같이, 제 2 유기 물질막(400)을 용해시켜 제거하기 위하여 유기 물질을 용해시키는 용액 속에 기판을 담근다.

이와 같이, 상기 제 2 유기 물질막(400)이 프린트된 기판을 용액 속에 담게 되면 상기 제 2 유기 물질막(400)이 용액과 반응하여 제거되는데(lift off), 이때 용액 속에서는 제 2 보호막(119)은 반응하지 않아 제거되지 않지만, 상기 제 2 유기 물질막(400) 상에 도포되어 있는 제 2 보호막(119)이 상기 제 2 유기 물질막(119)과 함께 제거되게 된다.

따라서, 상기 제 2 유기 물질막(400)이 제거됨에 따라 게이트 패드(121)와 데이터 패드(131)가 오픈된다.

도 2k-(2)에 도시된 바와 같이, 용액 속에서 프린트되어졌던 상기 제 2 유기 물질막(400)이 제거되면, 상기 제 2 유기 물질막 상에 도포되어 있던 제 2 보호막(119)도 함께 제거된다.

하지만, 상기 제 2 유기 물질막(400) 상에 도포되어 있지 않고, 화소 영역에 도포되어 있던 제 2 보호막(119)은 상기 제 2 유기 물질막(400)을 용해시킨 용액과 반응하지 않으므로 그대로 남아 있게된다.

그래서 도 2k-(1)에 도시된 바와 같이, 어레이 기판 상에 패드 영역을 제외한 영역에 보호막이 도포되어 있고, 게이트 패드와 데이터 패드는 상기 유기 물질막의 제거와 함께 오픈된 상태로 남게 된다.

따라서, 본 발명에서는 4마스크의 회절 노광 방법을 적용하면서, 동시에 플레이팅 방법을 사용함으로써 3마스크에 의하여 액정표시장치의 어레이 기판을 제조 할 수 있는 이점이 있다.

발명의 효과

이상에서 자세히 설명된 바와 같이, 본 발명은 4마스크 공정에 의한 액정표시장치 제조공정에서 유기 물질에 의한 프린트 공정과 도금에 의한 증착 공정을 추가하여 3마스크에 의하여 액정표시장치의 어레이 기판을 제조할 수 있는 효과가 있다.

아울러, 마스크 공정에 비하여 저렴한 증착 공정을 추가하면서 하나의 마스크 공정을 제거함으로써 액정표시장치의 제조단가를 줄일 수 있는 이점이 있다.

본 발명은 상기한 실시 예에 한정되지 않고, 이하 청구 범위에서 청구하는 본 발명의 요지를 벗어남이 없이 당해 발명이 속하는 분야에서 통상의 지식을 가진 자라면 누구든지 다양한 변경 실시가 가능할 것이다.

(57) 청구의 범위

청구항 1.

투명성 절연 기판 상에 금속막을 증착하고 포토레지스트를 도포한 후, 제 1 마스크를 사용하여 노광한 다음, 현상 및 식각하여 게이트 전극, 게이트 버스 라인, 게이트 패드를 형성하는 단계;

상기 게이트 전극, 게이트 버스 라인이 형성된 기판의 전영역 상에 게이트 절연막, 아몰포스 실리콘막, n^+ 도핑된 실리콘막을 차례대로 도포하여 액티브 층을 형성하는 단계;

상기 액티브 층이 형성된 기판 상에 제 1 유기 물질막을 프린트한 다음, 상기 게이트 절연막과 아몰포스 실리콘막과 n^+ 도핑된 실리콘막을 식각 하여 게이트 패드 영역을 오픈하는 단계;

상기 게이트 패드 영역이 오픈된 기판 상에 ITO 투명 금속을 증착한 다음, 제 2 마스크에 의한 회절 노광 방식에 따라 포토레지스트를 하프톤으로 패터닝하고 식각 하여 데이터 버스 라인, 소오스/드레인 전극, 화소 전극, 채널층, 및 오믹 콘택층을 형성하는 단계;

상기 화소 전극과, TFT가 형성된 기판 상에 제 1 보호막을 도포하고, 제 3 마스크를 사용하여 데이터 패드, 게이트 패드, 데이터 버스 라인 영역을 오픈 시키는 단계;

상기 데이터 패드, 게이트 패드, 데이터 버스 라인이 오픈된 기판 상에 상기 데이터 패드와 게이트 패드는 가리도록 제 2 유기 물질막을 프린트하고, 플레이팅 방식에 의하여 저저항 금속을 상기 데이터 버스 라인에 증착하는 단계; 및

상기 저저항 데이터 버스 라인 및 상기 제 2 유기 물질막이 형성된 기판의 전영역 상에 제 2 보호막을 도포한 다음, 상기 제 2 유기 물질막을 용해시키는 용액에 넣어 프린트된 상기 제 2 유기 물질막을 제거하여 상기 데이터 패드와 게이트 패드 영역을 오픈 시키는 단계; 를 포함하는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 2.

제 1 항에 있어서,

상기 액티브 층 상에 형성하는 제 1 유기 물질막의 위치는 게이트 패드 영역을 제외한 기판의 전영역 상에 프린팅하는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 3.

제 1 항에 있어서,

상기 제 2 마스크에 의하여 형성되는 화소 전극, 소오스/드레인 전극, 데이터 버스 라인은 상기 액티브 층 상에 모두 형성되는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 4.

제 1 항에 있어서,

상기 제 2 마스크에 의하여 형성되는 화소 전극과 드레인 전극은 일체로 형 성하는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 5.

제 1 항에 있어서,

상기 제 2 마스크 공정에 의하여 형성하는 소오스/드레인 전극, 데이트 버스 라인, 화소 전극은 ITO 금속으로 형성되는 것을 특징으로 하는 액정표시장치 제조방법.

청구항 6.

제 1 항에 있어서,

상기 데이터 버스 라인 영역 상에 증착되는 저저항 금속은 Cu, Ag, Au, Ti, W 중에서 어느 하나인 것을 특징으로 하는 액정표시장치 제조방법.

청구항 7.

제 1 항 또는 제 7 항에 있어서,

상기 데이터 버스 라인 상에 저저항 금속은 전기 도금법 또는 무전해 도금법 중에서 어느 하나의 방법에 의하여 증착하는 것을 특징으로 하는 액정표시장치 제조방법.

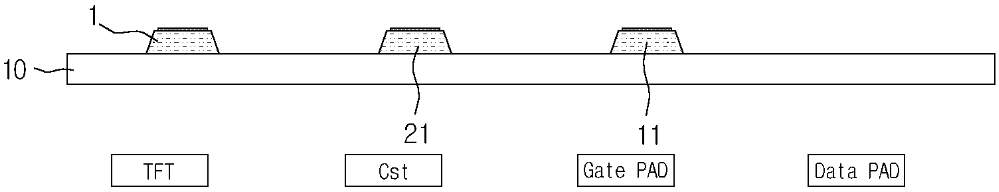
청구항 8.

제 1 항에 있어서,

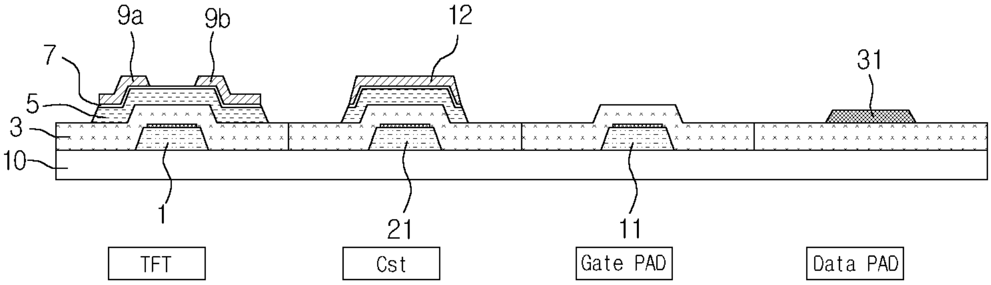
상기 제 2 유기 물질막 상에 도포된 제 2 보호막은 상기 제 2 유기 물질막이 용해되어 제거될 때 함께 제거되는 것을 특징으로 하는 액정표시장치 제조방법.

도면

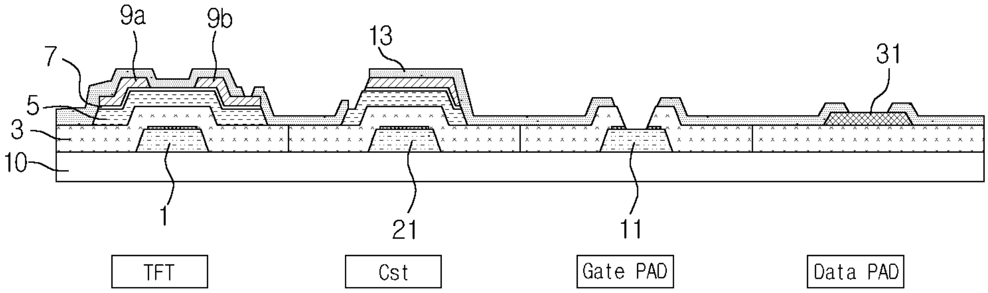
도면1a



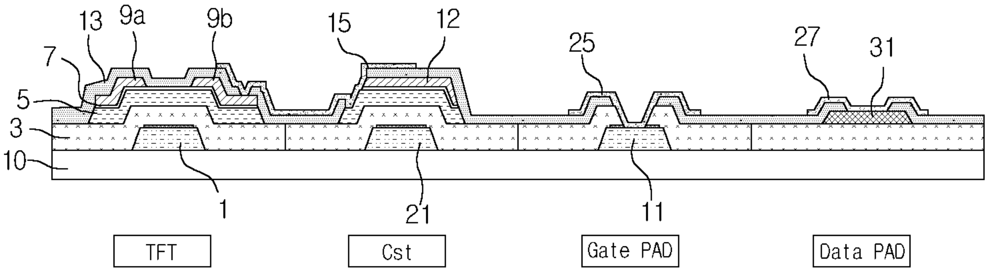
도면1b



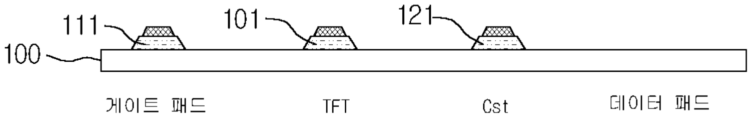
도면1c



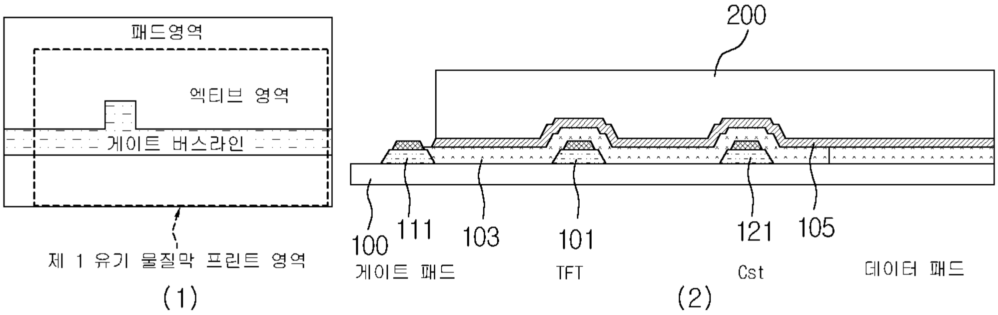
도면1d



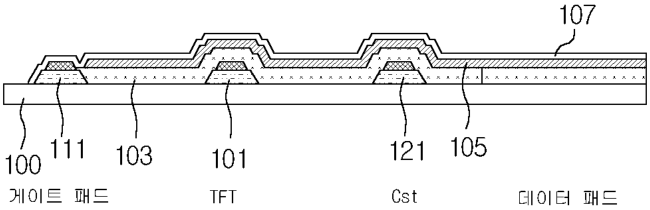
도면2a



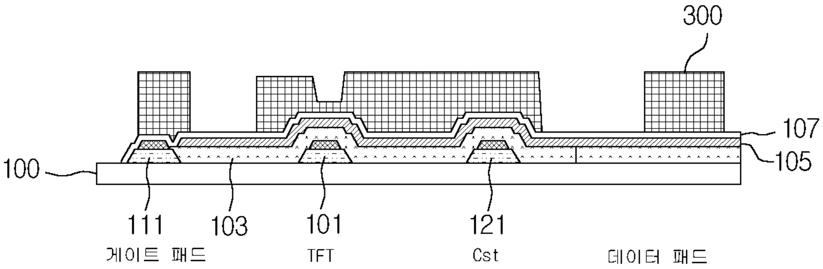
도면2b



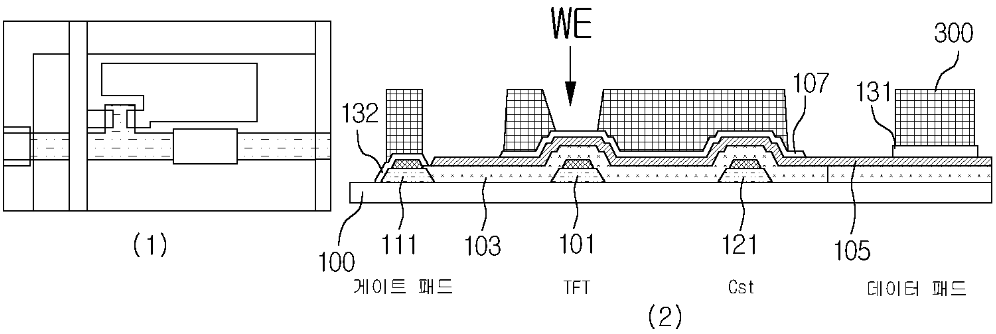
도면2c



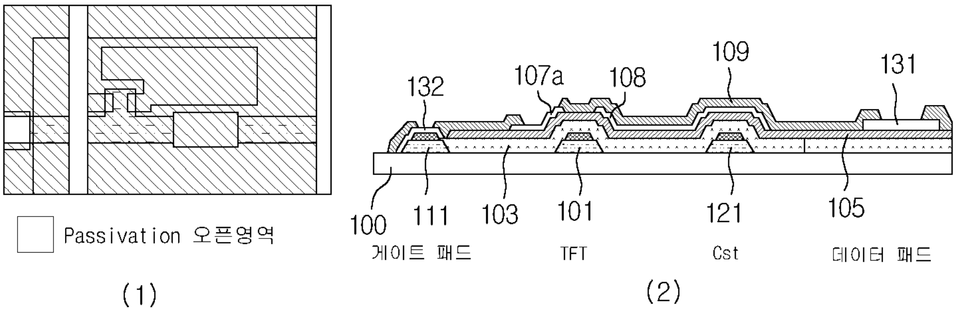
도면2d



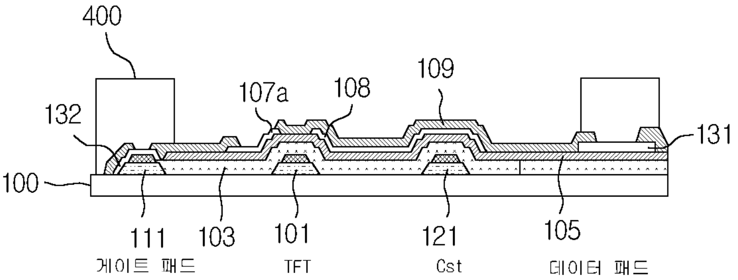
도면2e



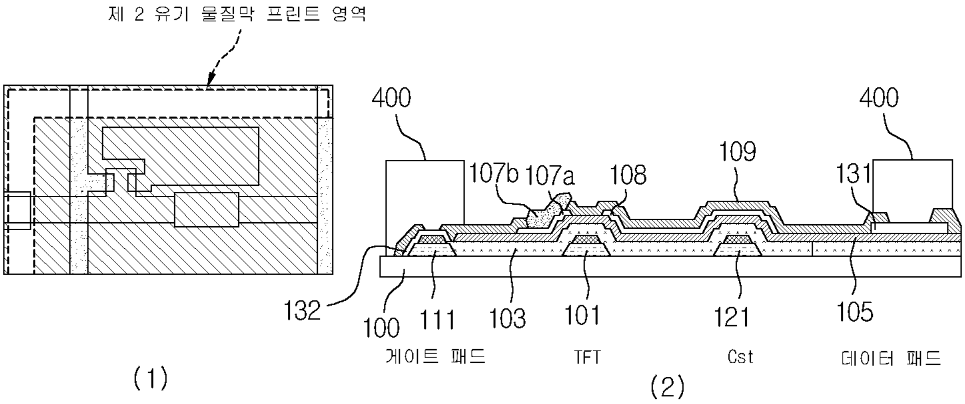
도면2f



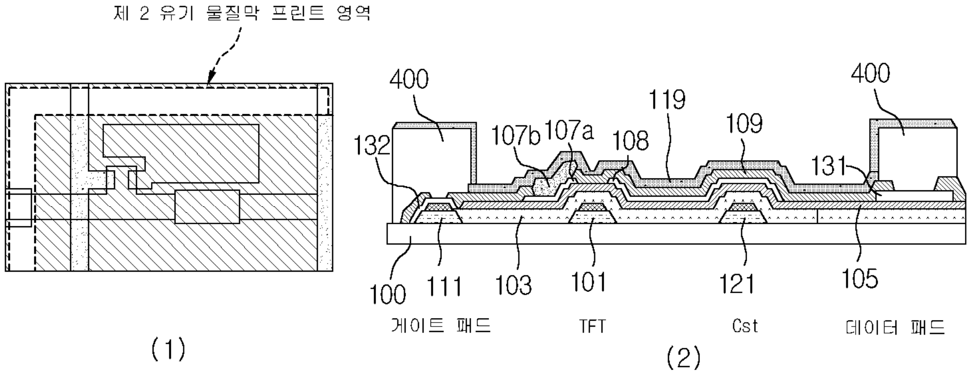
도면2g



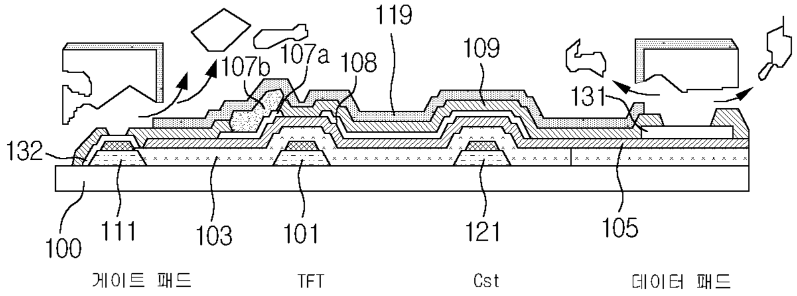
도면2h



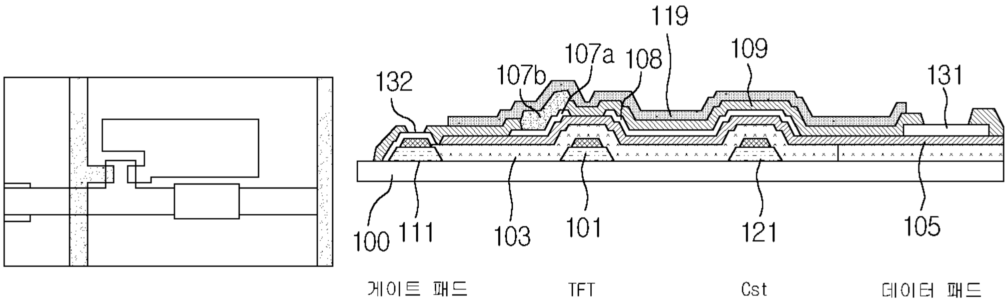
도면2i



도면2j



도면2k



专利名称(译)	液晶显示装置的制造方法		
公开(公告)号	KR1020040060042A	公开(公告)日	2004-07-06
申请号	KR1020020086560	申请日	2002-12-30
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LIM BYOUNGHO 임병호		
发明人	임병호		
IPC分类号	G02F1/133 G02F1/1343 G02F1/1345 G02F1/1362 G02F1/136 H01L21/02		
CPC分类号	G02F2001/136231 Y10S438/951 G02F2001/136236 G02F1/136286 G02F2001/136295 G02F1/13458		
其他公开文献	KR100789090B1		
外部链接	Espacenet		

摘要(译)

本发明公开了一种将有机材料应用于印刷，电镀和化学镀的液晶显示器制造方法，并且可以从液晶显示器的4个掩模制造工艺制造具有3个掩模的阵列面板。在沉积金属层之后在形成栅电极，栅极总线和栅极焊盘的步骤上涂覆第一保护膜，并且使用第一掩模对光刻胶进行涂覆曝光：形成有源层的步骤掺杂在栅极绝缘层中的硅膜，非晶硅膜和在其中形成栅电极和栅极总线的基板的整个区域上的n +按顺序涂覆：打开栅极的步骤焊盘区域蚀刻：形成数据总线的步骤，源/漏电极，像素电极，沟道层和欧姆接触ITO透明金属沉积在其中栅极焊盘区域被打开的基板上，根据衍射曝光模式，通过第二掩模：像素电极将光致抗蚀剂蚀刻成半色调，并且在本发明中形成TFT的基板是透明型绝缘板基板上的数据焊盘，其中使用第三掩模，栅极焊盘和数据总线区域打开数据焊盘的步骤：数据焊盘，栅极打开焊盘和数据总线，并且栅极焊盘包括通过其打印的电镀模式在数据总线上沉积低电阻金属的步骤以及打开数据焊盘和栅极焊盘区域的步骤。液晶显示器，像素电极，源电极，漏电极，印刷品，电镀。