



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년06월15일
(11) 등록번호 10-1157224
(24) 등록일자 2012년06월11일

(51) 국제특허분류(Int. Cl.)

G02F 1/133 (2006.01)

(21) 출원번호 10-2004-0030925

(22) 출원일자 2004년05월03일

심사청구일자 2009년04월29일

(65) 공개번호 10-2005-0105692

(43) 공개일자 2005년11월08일

(56) 선행기술조사문헌

US20020036635 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

홍영기

경상북도구미시진평동구획정리지구77블럭주공아파트104-905

(74) 대리인

허용록

전체 청구항 수 : 총 5 항

심사관 : 이강하

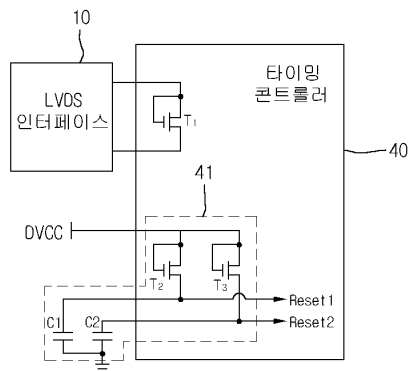
(54) 발명의 명칭 액정표시장치

(57) 요약

부품수를 줄이고 비용을 절감할 수 있는 액정표시장치가 개시된다.

본 발명의 액정표시장치는, 외부에서 제공된 비디오 신호를 저전압 차동 신호(LVDS)로 변환하는 인터페이스; 및 상기 인터페이스로부터 변환된 저전압 차동 신호를 입력받아 처리하는 제어수단을 구비하고, 상기 인터페이스의 출력단에 구비된 저항소자는 상기 제어수단 내에 집적화되어 내장된다.

대표도 - 도3



특허청구의 범위

청구항 1

외부에서 제공된 비디오 신호를 저전압 차동 신호(LVDS)로 변환하는 인터페이스;

상기 인터페이스로부터 변환된 저전압 차동 신호를 입력받아 처리하는 제어수단; 및

상기 인터페이스와 상기 제어수단 사이에 연결되어 상기 저전압 차동 신호의 임피던스 매칭을 수행하는 저항 소자

를 구비하고,

상기 저항소자는 반도체 공정을 이용하여 상기 제어수단에 직접 형성된 단일 트랜지스터인 것을 특징으로 하는 액정표시장치.

청구항 2

리셋신호를 발생하는 캐패시터와 저항소자를 포함하는 리셋회로; 및

상기 리셋회로에서 발생된 상기 리셋신호에 따라 초기화를 수행하는 제어수단을 구비하고,

상기 리셋회로의 저항소자는 반도체 공정을 이용하여 상기 제어수단에 직접 형성된 단일 트랜지스터인 것을 특징으로 하는 액정표시장치.

청구항 3

게이트 신호를 발생하는 게이트 구동부;

상기 게이트 신호에 따라 구동되는 액정패널; 및

상기 게이트 구동부와 상기 액정패널 사이에 게재되어 상기 액정패널에 존재하는 잔류전압을 방전시키는 캐패시터와 저항소자를 포함하는 방전회로를 구비하고,

상기 방전회로의 저항소자는 반도체 공정을 이용하여 상기 게이트 구동부에 직접 형성된 단일 트랜지스터인 것을 특징으로 하는 액정표시장치.

청구항 4

게이트 신호를 발생하는 게이트 구동부;

상기 게이트 신호에 따라 구동되는 액정패널; 및

상기 게이트 구동부와 상기 액정패널 사이에 게재되어 상기 액정패널에 존재하는 잔류전압을 방전시키는 캐패시터와 저항소자를 포함하는 방전회로를 구비하고,

상기 방전회로의 저항소자는 반도체 공정을 이용하여 상기 액정패널에 직접 형성된 단일 트랜지스터인 것을 특징으로 하는 액정표시장치.

청구항 5

제1항 내지 제4항의 어느 한 항에 있어서, 상기 저항소자는 PMOS 트랜지스터 또는 NMOS 트랜지스터 중 하나로 이루어지는 것을 특징으로 하는 액정표시장치.

명 세 서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- [0009] 본 발명은 액정표시장치에 관한 것으로, 특히 외부에 부품으로 실장된 저항소자를 집적화하여 부품수를 줄이고 비용을 절감할 수 있는 액정표시장치에 관한 것이다.
- [0010] 통상적으로, 액정표시(Liquid Crystal Display) 장치는 영상신호에 대응하도록 광빔의 투과량을 조절함에 의해 화상을 표시하는 대표적인 평판 표시장치이다. 특히, 액정표시장치는 경량화, 박형화, 저소비 전력구동 등의 특징으로 인해 그 응용범위가 점차 넓어지고 있는 추세에 있다.
- [0011] 이러한 액정표시장치를 구동하기 위해서는 타이밍 콘트롤러, 게이트 구동부, 데이터 구동부 등이 필요하게 된다. 이러한 타이밍 콘트롤러, 게이트 구동부, 데이터 구동부는 기능별로 집적화되어 인쇄회로기판 등에 실장되게 된다. 이때, 타이밍 콘트롤러, 게이트 구동부, 데이터 구동부외에 그 주변의 입출력단에는 별도의 저항소자 또한 캐패시터 등의 수동소자들이 구비되게 소정의 기능을 수행하게 된다.
- [0012] 예컨대, 도 1에 도시된 바와 같이, 타이밍 콘트롤러(20)의 입력단에는 저전압 차동신호(Low Voltage Differential Signal, 이하 LVDS라 한다)의 임피던스 매칭을 위한 저항소자(R1)가 구비되게 되고, 또한 액정표시장치의 설정을 초기화하기 위한 리셋신호를 발생하기 위해 저항소자(R1, R2)와 캐패시터(C1, C2)로 이루어진 리셋회로(15)가 구비되게 된다. 여기서 임피던스 매칭을 위한 저항소자(R1)는 100Ω으로 고정된다.
- [0013] 여기서, LVDS 신호는 신호의 잡음을 억제하기 위해 송신측에서 제공되는 비디오 신호의 전압(대략 3.3V)을 저전압(0.3V 이하)으로 변환하여 타이밍 콘트롤러(20)로 제공한다. 이때, 3.3V의 비디오 신호를 0.3V 이하의 저전압으로 변환하여 주는 것이 LVDS 인터페이스(10)이다. 그리고, 상기 LVDS 인터페이스(10)에서 비디오 신호를 안정적으로 타이밍 콘트롤러(20)로 제공되도록 임피던스 매칭을 수행하는 저항소자(R1)가 타이밍 콘트롤러(20)의 입력단에 구비되게 된다.
- [0014] 도 2에 도시된 바와 같이, 게이트 구동부(30)의 출력단에는 도시되지 않은 액정패널 상의 잔류전압을 방전시키기 위해 저항소자(Rd)와 캐패시터(Cd)로 이루어진 방전회로(35)가 구비되게 된다.
- [0015] 게이트 구동부(30)에서는 게이트 신호(Vg), 즉 하이 전압(20V)을 갖는 게이트 하이 신호와 로우 전압(-5V)을 갖는 게이트 로우 신호가 생성되어 도시되지 않은 액정패널의 게이트라인으로 공급된다. 즉, 특정 게이트라인을 선택하기 위해서는 게이트 하이 신호가 공급되고, 그렇지 않은 경우에는 게이트 로우 신호가 공급되게 된다. 이때, 특정 게이트라인에는 소정의 잔류전압이 존재하게 되는데, 이러한 잔류전압이 계속 누적되게 되면 액정패널의 박막트랜지스터(TFT)가 온되어 원치 않은 영상이 디스플레이될 가능성이 있다. 이에 따라, 게이트라인에 존재하는 잔류전압을 방전시키기 위해 도 2에 도시된 바와 같은 방전회로(35)가 구비되게 된다.
- [0016] 이상에 설명한 바와 같은 타이밍 콘트롤러(20)나 구동부(30)의 외부에 구비된 저항소자나 캐패시터를 포함하는 수동소자들은 부품 형태로 인쇄회로기판 상에 납땜 등을 통해 실장되게 된다.
- [0017] 하지만, 종래와 같이 타이밍 콘트롤러(20)나 구동부(30)의 외부에 구비된 수동소자들을 납땜 등으로 실장하게 되면, 납땜으로 인해 불량 발생 가능성이 커지게 되어 동작 오류를 발생시키는 문제점이 있었다.
- [0018] 또한, 종래에는 타이밍 콘트롤러(20)나 구동부(30)의 외부에 실장된 수동소자들이 차지하는 면적이 커지게 되어 액정표시장치의 경량화 및 박형화 추세에 거슬리게 된다.
- [0019] 또한, 종래에는 부품 형태의 수동소자들을 실장함으로써, 비용이 증가되는 문제점이 있었다.

발명이 이루고자 하는 기술적 과제

- [0020] 본 발명은 외부에 부품으로 실장된 저항소자를 집적화하여 부품수를 줄이고 비용을 절감할 수 있는 액정표시장치를 제공함에 그 목적이 있다.

발명의 구성 및 작용

- [0021] 상기 목적을 달성하기 위한 본 발명의 바람직한 제1 실시예에 따르면, 액정표시장치는, 외부에서 제공된 비디오 신호를 저전압 차동 신호(LVDS)로 변환하는 인터페이스; 및 상기 인터페이스로부터 변환된 저전압 차동 신호를 입력받아 처리하는 제어수단을 구비하고, 상기 인터페이스의 출력단에 구비된 저항소자는 상기 제어수단 내에 집적화되어 내장된다.

- [0022] 본 발명의 바람직한 제2 실시예에 따르면, 액정표시장치는, 초기화를 위한 리셋신호를 발생하는 리셋회로; 및 상기 리셋회로에서 발생된 리셋신호에 따라 초기화를 수행하는 제어수단을 구비하고, 상기 리셋회로에 구비된 저항소자는 상기 제어수단 내에 집적화되어 내장된다.
- [0023] 본 발명의 바람직한 제3 실시예에 따르면, 액정표시장치는, 게이트 신호를 발생하는 게이트 구동부; 상기 게이트 신호에 따라 구동되는 액정패널; 및 상기 게이트 구동부와 상기 액정패널 사이에 게재되어 상기 액정패널에 존재하는 잔류전압을 방전시키는 방전회로를 구비하고, 상기 방전회로에 구비된 저항소자는 상기 게이트 구동부 내에 집적화되어 내장된다.
- [0024] 본 발명의 바람직한 제4 실시예에 따르면, 액정표시장치는, 게이트 신호를 발생하는 게이트 구동부; 상기 게이트 신호에 따라 구동되는 액정패널; 및 상기 게이트 구동부와 상기 액정패널 사이에 게재되어 상기 액정패널에 존재하는 잔류전압을 방전시키는 방전회로를 구비하고, 상기 방전회로에 구비된 저항소자는 상기 액정패널 상에 반도체 공정을 이용하여 내장된다.
- [0025] 이와 같이, 외부의 저항소자를 집적화하여 내장함으로써, 비용을 절감하고 면적을 줄일 수 있다.
- [0026] 이하, 첨부된 도면을 참조하여 본 발명의 실시예를 상세히 설명한다.
- [0027] 본 발명의 도면과 종래 기술의 도면 사이에 동일 기능을 갖는 구성 요소에 대해서는 동일 도면 번호를 부여하기로 한다.
- [0028] 도 3은 본 발명의 바람직한 일 실시예에 따른 외부의 수동소자를 타이밍 콘트롤러에 집적화한 액정표시장치를 개략적으로 도시한 도면이다.
- [0029] 도 3을 참조하면, 본 발명의 액정표시장치는 외부(송신측)로부터 제공된 비디오 신호의 전압을 저전압의 LVDS 신호로 변환하는 LVDS 인터페이스(10)와, 상기 LVDS 인터페이스(10)와 접속된 타이밍 콘트롤러(40)와, 상기 타이밍 콘트롤러(40)의 입력단에 접속되어 액정표시장치의 설정을 초기화하는 리셋회로(41)를 구비한다.
- [0030] 이때, 타이밍 콘트롤러(40) 내에는 상기 LVDS 인터페이스(10)에서 변환된 LVDS 신호의 임피던스 매칭을 위한 저항소자(T1)가 집적화되어 내장된다. 여기서, 상기 저항소자(T1)는 PMOS 트랜지스터 또는 NMOS 트랜지스터 중 하나로 이루어질 수 있다.
- [0031] 도 1에 도시된 바와 같이, 종래에 상기 LVDS의 임피던스 매칭을 위한 저항소자(R1)는 LVDS 인터페이스(10)와 타이밍 콘트롤러(20) 사이에 구비되었다. 하지만, 이러한 경우에 상기 저항소자(R1)는 부품 형태로 실장되게 되므로, 납땜으로 인한 불량 발생 가능성과 비용 증가 그리고 면적 증가 등의 문제를 초래하였다.
- [0032] 따라서, 본 발명의 일 실시예에서는 LVDS 신호의 임피던스 매칭을 위한 저항소자(T1)를 타이밍 콘트롤러(40) 내에 집적화하여 내장함으로써, 기존의 부품 형태를 집적화로 대체하여 면적을 줄일 수 있고, 또한 부품에 비해 저렴한 집적 공정에 의해 용이하게 만들 수 있을 뿐만 아니라 납땜에 의한 불량 가능성을 사전에 차단할 수 있다.
- [0033] 한편, 상기 리셋회로(41)는 타이밍 콘트롤러(40) 내에 집적화되어 내장된 저항소자들(T2, T3)과 상기 저항소자들(T2, T3)과 연결되어 타이밍 콘트롤러(40)의 외부에 실장된 캐패시터들(C1, C2)로 이루어진다. 이때, 상기 저항소자(T2)는 상기 캐패시터(C1)와 직렬로 연결되고, 상기 저항소자(T3)는 상기 캐패시터(C2)와 직렬로 연결된다. 또한, 상기 저항소자(T2)와 상기 캐패시터(C1) 사이에 제1 리셋단자(Reset1)가 분기되고, 상기 저항소자(T3)와 상기 캐패시터(C2) 사이에 제2 리셋단자(Reset2)가 분기된다. 따라서, 상기 저항소자들(T2, T3)과 상기 캐패시터들(C1, C2)의 변화에 따라 제1 및 제2 리셋신호가 제1 및 제2 리셋단자(Reset1, Reset2)로 출력될 수 있다.
- [0034] 도 1에 도시된 바와 같이, 종래에는 리셋회로(15)에 구비된 저항소자들(R1, R2)뿐만 아니라 캐패시터들(C1, C2)들도 모두 부품형태로 타이밍 콘트롤러(20)의 외부에 실장되었다. 이에 따라 여러 부품이 차지하는 면적으로 인해 면적이 증가되게 되고 부품별 비용이 증가되게 되며, 납땜으로 인해 불량 가능성이 증가하였다.
- [0035] 따라서, 본 발명의 일 실시예에서는 리셋회로(41)에 구비된 저항소자들(T2, T3)을 타이밍 콘트롤러(40) 내에 집적화하여 내장함으로써, 저항소자들(T2, T3)만큼 부품이 줄게 되어 비용이 절감되고 면적이 줄어들게 된다.
- [0036] 본 발명의 리셋회로(41)에서 캐패시터들(C1, C2)은 타이밍 콘트롤러(40) 내에 내장시키지는 않았다. 이는 캐패시터들(C1, C2)들은 아직까지 타이밍 콘트롤러(40) 내에 집적화하는데 있어서 기술적인 어려움이 있기 때문이다. 만일 향후 캐패시터(C1, C2)들을 집적화하는데 있어서의 기술적인 어려움을 극복할 수 있다면, 가능한

한 캐패시터들(C1, C2)들도 타이밍 콘트롤러(40) 내에 내장되는 것이 바람직할 것이다.

- [0037] 도 4는 본 발명의 바람직한 다른 실시예에 따른 외부의 수동소자를 게이트 구동부에 집적화한 액정표시장치를 개략적으로 도시한 도면이다.
- [0038] 도 4를 참조하면, 본 발명의 다른 실시예에 따른 액정표시장치는 게이트 신호(Vg)를 발생하는 게이트 구동부(43)와, 상기 게이트 구동부(43)와 연결되어 도시되지 않은 액정패널의 게이트라인 상에 존재하는 잔류전압을 방전시키는 방전회로(46)를 구비한다. 결국, 상기 방전회로(46)는 상기 게이트 구동부(43)와 상기 액정패널 사이에 구비되게 된다.
- [0039] 통상적으로, 상기 액정패널의 게이트라인에는 게이트 신호(Vg), 즉 게이트 하이 신호(예컨대, 20~25V) 또는 게이트 로우 신호(예컨대, -5V)가 주기적으로 공급되게 된다. 다시 말해, 상기 액정패널의 특정 게이트라인을 활성화시켜 박막트랜지스터(TFT)를 온시키기 위해서 게이트 하이 신호가 공급되게 되고, 일정 시간이 지난 후 게이트 로우 신호가 인가되어 특정 게이트라인이 비활성화 됨에 따라 박막트랜지스터는 오프되게 된다. 박막트랜지스터가 온이 될 때 소정의 데이터 신호가 박막트랜지스터를 경유하여 화소전극에 인가됨으로써, 원하는 영상이 표시되게 된다. 이와 같이 주기적으로 특정 게이트라인에 게이트 하이 신호 또는 게이트 로우 신호가 인가됨에 따라 특정 게이트라인 상에는 잔류전압이 존재하게 된다. 이러한 잔류전압이 지속적으로 누적되게 되면, 원하지 않을 때 박막트랜지스터가 온이 되고 이에 따라 원하지 않는 영상이 표시될 가능성이 높다.
- [0040] 이와 같이 게이트라인 상에 존재하는 잔류전압을 제거하기 위해 게이트 구동부(43)와 액정패널 사이에 방전회로(46)가 구비된다.
- [0041] 이때, 상기 방전회로(46)에는 상기 게이트 신호(Vg)를 충전시키는 캐패시터(C3)가 부품 형태로 게이트 구동부(43)의 외부에 실장되고, 상기 액정패널의 게이트라인 상에 존재하는 잔류전압을 방전시키는 저항소자(T4)가 상기 게이트 구동부(43) 내에 집적화되어 내장된다. 여기서, 상기 저항소자(T4)는 PMOS 트랜지스터 또는 NMOS 트랜지스터 중 하나로 이루어질 수 있다.
- [0042] 본 발명의 다른 실시예에서는 캐패시터(C3)가 부품 형태로 게이트 구동부(43)의 외부에 실장되게 되는데, 이는 아직까지 캐패시터를 집적화하기가 용이하지 않기 때문이다. 하지만, 향후에 캐패시터를 용이하게 집적화할 수 있게 된다면, 방전회로(46)에 구비된 캐패시터(C3)도 게이트 구동부(43)에 집적화되어 내장될 수 있을 것이다.
- [0043] 이와 같이 방전회로(46)의 저항소자(T4)를 게이트 구동부(43)에 내장함으로써, 종래의 납땜으로 인해 불량 가능성을 억제하고 기존의 부품 대신 집적화를 통해 비용을 절감하고 면적을 크게 줄일 수 있다.
- [0044] 한편, 도 4의 본 발명의 다른 실시예에서는 방전회로(46)의 저항소자(T4)를 게이트 구동부(43)에 집적화하여 내장하였지만, 상기 저항소자(T4)를 집적 액정패널 상에 내장할 수도 있다. 다시 말해, 액정패널은 박막트랜지스터가 매트릭스 형태로 배열되는 하부기관, 컬러필터가 구비된 상부기관 그리고 두 기관 사이에 충전된 액정층으로 이루어진다. 이때, 상기 하부기관 상에는 박막트랜지스터 외에 게이트라인, 데이터라인, 화소전극 등이 반도체 공정으로 제조된다. 따라서, 상기 방전회로(46)에 구비된 저항소자(T4)를 반도체 공정을 이용하여 상기 하부기관 상에 내장시킬 수 있다. 이러한 경우에도 캐패시터(C3)는 부품 형태로 인쇄회로 등에 실장되게 된다.

발명의 효과

- [0045] 이상에서 살펴본 바와 같이, 본 발명에 의하면, 외부에 부품 형태로 실장된 저항소자를 집적화함으로써, 납땜으로 인한 불량을 줄이고, 부품을 집적화로 대체하여 비용을 크게 줄이면서 용적률을 높여 경량화 및 박형화에 기여할 수 있다.

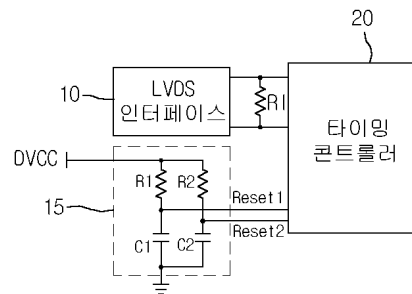
도면의 간단한 설명

- [0001] 도 1은 종래에 수동소자가 부품형태로 타이밍 콘트롤러의 외부에 실장된 액정표시장치의 일 예를 도시한 도면.
- [0002] 도 2는 종래에 수동소자가 부품형태로 게이트 구동부의 외부에 실장된 액정표시장치의 다른 예를 도시한 도면.

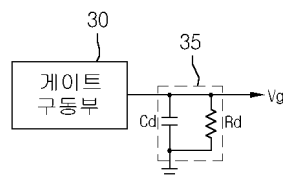
- [0003] 도 3은 본 발명의 바람직한 일 실시예에 따른 외부의 수동소자를 타이밍 콘트롤러에 집적화한 액정표시장치를 개략적으로 도시한 도면.
- [0004] 도 4는 본 발명의 바람직한 다른 실시예에 따른 외부의 수동소자를 게이트 구동부에 집적화한 액정표시장치를 개략적으로 도시한 도면.
- [0005] <도면의 주요 부분에 대한 부호의 명칭>
- [0006] 10 : LVDS 인터페이스 40 : 타이밍 콘트롤러
- [0007] 41 : 리셋회로 43 : 게이트 구동부
- [0008] 46 : 방전회로

도면

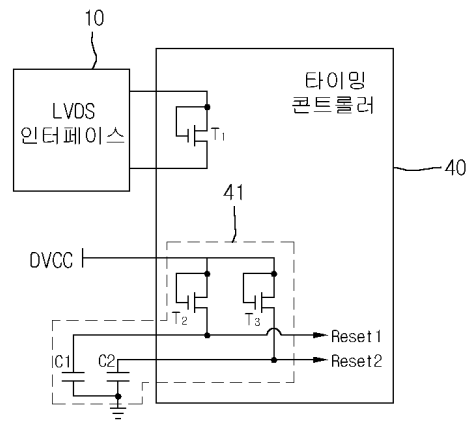
도면1



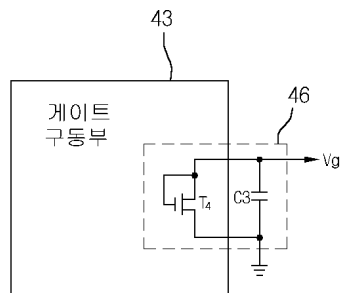
도면2



도면3



도면4



专利名称(译)	液晶显示器		
公开(公告)号	KR101157224B1	公开(公告)日	2012-06-15
申请号	KR1020040030925	申请日	2004-05-03
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	HONG YOUNGGI		
发明人	HONG,YOUNGGI		
IPC分类号	G09G3/20 G09G3/36 G02F1/133		
CPC分类号	G09G2320/02 G09G3/2096 E04G21/32 E04G25/04		
其他公开文献	KR1020050105692A		
外部链接	Espacenet		

摘要(译)

液晶显示器 (LCD) 包括由来自栅极驱动器的栅极信号驱动的液晶面板，用于将外部视频信号转换为LVDS (低压差分信号) 的接口，用于产生用于初始化显示器的复位信号的复位电路。 LCD，设置在栅极驱动器和液晶面板之间以释放液晶面板中存在的残留电压的放电电路，以及控制器，该控制器用于处理在接口中转换的LVDS，并且响应于重置而执行LCD的初始化 信号。 设置在接口的输出端的电阻器和用于复位电路的电阻器集成到控制器中，并且用于放电电路的电阻器作为晶体管集成到栅极驱动器中。

