



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2010년12월16일
(11) 등록번호 10-1002099
(24) 등록일자 2010년12월10일

(51) Int. Cl.

G02F 1/133 (2006.01)

(21) 출원번호 10-2005-7003658

(22) 출원일자(국제출원일자) 2003년08월22일

심사청구일자 2008년08월22일

(85) 번역문제출일자 2005년03월03일

(65) 공개번호 10-2005-0057121

(43) 공개일자 2005년06월16일

(86) 국제출원번호 PCT/IB2003/003925

(87) 국제공개번호 WO 2004/023449

국제공개일자 2004년03월18일

(30) 우선권주장

0220617.5 2002년09월05일 영국(GB)

(56) 선행기술조사문헌

JP14140047 A*

W02003019520 A1*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

치메이 이노릭스 코포레이션

중화민국 타이완 미아오리 카운티 350 주난 신추
사이언스 파크 주난 사이트 케슈 로드 넘버 160

(72) 발명자

에드워드 마틴 제이

영국 알에이치1 5에이치에이 서레이 레드힐 크로
스 오크 레인 필립스 인텔렉추얼 프로퍼티 앤드
스탠다드

푸크 로저

영국 알에이치1 5에이치에이 서레이 레드힐 크로
스 오크 레인 필립스 인텔렉추얼 프로퍼티 앤드
스탠다드

(74) 대리인

김창세, 김원준

전체 청구항 수 : 총 8 항

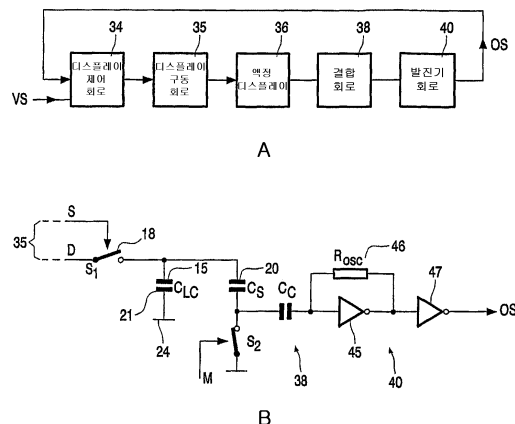
심사관 : 이강하

(54) 액티브 매트릭스 액정 디스플레이 디바이스

(57) 요약

액티브 매트릭스 액정(LC) 디스플레이 디바이스(active matrix liquid crystal display device)는 디스플레이 영역(25) 내에 화소(pixel elements)(12)의 어레이를 포함하고, 각각의 화소는 대향하고, 공통된 전극(24)과 함께 액정 디스플레이 소자(21)를 정의하는 화소 전극(15)과, 화소 전극에 접속된 저장 캐패시터(storage capacitor)(20)를 구비하고, 이러한 디바이스는 구동 회로(35)에 의해 화소(12)에 인가되는 구동 신호를 LC 캐패시터의 변화에 따라서 조정하는 조정 수단(adjustment means)(40, 34)을 포함한다. 조정 수단은 어레이 내에서 적어도 몇몇 화소에 접속되어, 그 발진(oscillation) 주파수가 이러한 화소에 연관되고, 그 제각기의 LC 디스플레이 소자의 캐패시턴스에 의존하는 캐패시턴스에 의해 결정되는 발진기 회로(oscillator circuit)(40)를 포함한다. 발진기 회로는, 스위치 수단(50, 61, 72)을 경유하여, 화소(12)의 저장 캐패시터(20)를 상호 접속하는 저장 캐패시터 라인(22) 또는 공통 전극(24)에 접속될 수 있다. 발진기 회로는 화소 구동 회로(35)와 함께 디바이스의 기판 상에 집적될 수 있다.

대표도



특허청구의 범위

청구항 1

디스플레이 영역(25) 내에 디스플레이 화상을 생성하도록 동작 가능한 화소들(picture elements)(12)의 어레이를 구비하는 액티브 매트릭스 액정 디스플레이 디바이스(active matrix liquid crystal display device)로서, 각각의 화소는 대향하는 공통 전극(24)과 함께 액정 디스플레이 소자(21)를 정의하는 화소 전극(15) 및 상기 화소 전극에 접속된 저장 캐패시터(storage capacitor)(20)를 포함하고,

상기 디바이스는 액정 캐패시터의 변화에 따라서 상기 화소에 인가되는 구동 신호를 조정하는 조정 수단(adjustment means)(40, 34)을 포함하되,

상기 조정 수단은, 상기 어레이 내에서 복수의 화소에 연결되고 그 발진(oscillation) 주파수가 상기 복수의 화소에 연관되고 각 액정 디스플레이 소자의 캐패시터에 의존하는 캐패시터의 측정치를 제공하는 발진기 회로(oscillator circuit)(40)를 포함하며,

상기 복수의 화소의 상기 저장 캐패시터(20)의 각각의 제 1 전극은 함께 라인(22)에 접속되고,

상기 조정 수단은 상기 저장 캐패시터의 상기 접속된 제 1 전극의 캐패시터를 측정하는

액티브 매트릭스 액정 디스플레이 디바이스.

청구항 2

삭제

청구항 3

제 1 항에 있어서,

상기 저장 캐패시터(20)들은, 그들 각자의 화소 전극(15)과 상기 복수의 화소의 상기 저장 캐패시터에 대해 공통인 접속 라인(22) 사이에 접속되고,

상기 조정 수단은 상기 접속 라인과 연관된 캐패시터를 측정하는

액티브 매트릭스 액정 디스플레이 디바이스.

청구항 4

제 3 항에 있어서,

상기 저장 캐패시터 접속 라인(22)은, 상기 접속 라인을 사전 결정된 전위의 소스 또는 상기 발진기 회로에 접속시켜 상기 조정 수단이 측정 동작을 수행할 수 있도록 선택적으로 작동 가능한 스위치 수단(50, 61, 72)에 접속되는

액티브 매트릭스 액정 디스플레이 디바이스.

청구항 5

제 1 항에 있어서,

상기 조정 수단은 상기 공통 전극(24)의 캐패시터를 측정하는

액티브 매트릭스 액정 디스플레이 디바이스.

청구항 6

제 5 항에 있어서,

상기 공통 전극(24)은 상기 공통 전극을 사전 결정된 전위의 소스 또는 상기 발진기 회로에 접속시켜 상기 조정 수단이 측정 동작을 수행하도록 선택적으로 동작가능한 스위치 수단에 접속되는

액티브 매트릭스 액정 디스플레이 디바이스.

청구항 7

제 1 항에 있어서,

상기 조정 수단의 상기 발진기 회로(40)는 상기 어레이 내의 모든 상기 화소에 접속되며, 그에 의해 상기 조정 수단에 의해 제공되는 측정값은 상기 어레이 내의 모든 상기 화소의 상기 디스플레이 소자에 관련된 캐패시턴스에 의존하게 되는

액티브 매트릭스 액정 디스플레이 디바이스.

청구항 8

제 1 항에 있어서,

상기 조정 수단의 상기 발진기 회로(40)는 상기 화소 전극을 내장하는 상기 디바이스의 기판 상에 집적된 박막 회로(thin film circuitry)를 포함하는

액티브 매트릭스 액정 디스플레이 디바이스.

청구항 9

제 1 항에 있어서,

상기 조정 수단의 상기 발진기 회로(40)의 입력단은 캐패시터를 포함하는 결합 회로(coupling circuit)(38)를 경유하여 상기 복수의 화소에 접속되는

액티브 매트릭스 액정 디스플레이 디바이스.

명세서

기술분야

[0001] 본 발명은 액티브 매트릭스 액정 디스플레이 디바이스(active matrix liquid crystal display devices : AMLCD)에 관한 것으로, 보다 구체적으로는 디스플레이 영역 내에 디스플레이 화상을 생성하도록 작동되는 화소(picture elements)의 어레이를 구비하는 AMLCD에 관련되는데, 여기에서 각각의 화소는 대향하는 공통 전극과 함께 액정 디스플레이 소자를 정의하는 화소 전극과, 화소 전극에 접속된 저장 캐패시터(storage capacitor)를 포함하고, 이러한 디바이스는 액정 캐패시턴스의 변화에 따라서 화소에 인가되는 구동 신호를 조정하는 조정 수단(adjustment means)을 포함한다.

배경기술

[0002] 예를 들면, AMLCD 내에서 디스플레이 소자 양단에 나타나는 DC 바이어스(DC bias) 등과 같은 디스플레이 구동 매개 변수를 자동적으로 제어하는 기법이 알려져 있다. 그러나, 이러한 기법은 때때로 실행하기가 복잡하고 어렵다. 피드백 타입 제어 회로를 이용하여 구동 신호에 대한 자동적인 조정을 제공하기 위해서는, 액정(LC) 재료가 자신에게 인가된 구동 전압에 의해 어떤 방식으로 영향을 받는지 결정하는 방법을 식별해야 한다. 이와 관련하여 바람직한 특징은 LC 재료의 캐패시턴스이다. LC 층의 캐패시턴스는 LC 분자의 배향에 관련되고, 그에 따라서 LC 디스플레이 소자의 광학적 작용에 밀접하게 관련된다.

[0003] WO 01/91427은 디스플레이 영역 외부에 위치되어 상호 접속된 더미 LC 디스플레이 소자(dummy LC display element)의 쌍이 특정한 방식으로, 서로 단락되어 구동되고, 그 결과적인 전압이 감지 증폭기에 의해 측정되는 LC 디스플레이 디바이스에 대해 개시하는데, 이 전압은 응답 시간 또는 LC 재료의 투명화 온도(clearing temperature)를 나타낸다. 그러나, 이러한 기법은 통상적으로 아날로그 회로의 사용을 필요로 하고, 그에 따라서 다결정 실리콘 타입 박막 트랜지스터(TFT)를 화소 내의 스위칭 디바이스로서 이용하는 폴리-Si AMLCD 등에서의와 같이, 화소 어레이를 제조하는 것과 동일한 박막 기법을 사용하여 제조된 집적 구동 회로를 갖는 예를 들면,

디스플레이 디바이스에는 적합하지 않다. 이를 위하여, TFT를 이용하는 디스플레이 디바이스의 기관상에 용이하게 집적될 수 있는 간단한 회로를 사용하여 구현되는 기법을 사용함으로써, 디스플레이를 작동시키는 데 요구되는 외부 회로를 최소화하고, 각 디스플레이의 구동 조건을 개별적으로 조정해야 할 필요성이 없는 것이 바람직할 것이다.

[0004] WO 01/91427에는, AMLCD 내에서 LC 재료의 투명점(clearing point)을 감지하기 위해서, 화소 어레이의 영역 외부에 위치되어, 발진기 회로(oscillator circuit)에 접속되고, 그의 캐패시턴스가 발진 주파수를 결정하는 매개 변수 중의 하나인 단일 더미 LC 디스플레이 소자를 사용하는 것이 제안되어 있다. 이러한 접근법은 투명점을 용이하게 감지할 수 있게 하지만, 디바이스의 다른 작동 특성, 특히 인가된 전압 또는 온도 변화에 대한 LC 재료의 응답 등과 같이 실제 디스플레이 소자의 작동에 연관된 특성을 측정하는 데에는 적합하지 않다. 이러한 이유 때문에, 더미 디스플레이 소자는 실제 디스플레이 소자를 그 동작의 모든 측면에서 정확하게 나타낼 필요가 있지만, 이는 실제로 달성하기 어려운 일이다. 그 중에서도, 단일 더미 디스플레이 소자의 동작에 대한 측정 회로 또는 그 접속부의 표류 캐패시턴스(stray capacitance)의 영향은, 그러한 측정용으로 더미 디스플레이 소자를 사용할 수 없게 한다.

발명의 상세한 설명

[0005] 본 발명에 따르면, 도입 단락에 설명된 바와 같은 AMLCD가 제공되어 있는데, 여기에서 조정 수단은 어레이 내에서 복수의 화소에 접속된 발진기 회로를 포함하며, 발진기 회로의 발진 주파수는 복수의 화소와 연관되고 그 LC 디스플레이 소자의 캐패시턴스에 의존하는 캐패시턴스의 측정치를 제공한다.

[0006] 본 발명은 중요한 이점을 제공한다. 조정 수단이 디스플레이 영역 내에서 실질 화소를 이용하기 때문에, 실제 디스플레이 소자를 그 동작의 모든 측면에서 정확하게 나타내는 더미 디스플레이 소자를 생성하는 데 있어서의 어려움이 해소된다. 측정은, 디스플레이 소자가 시간에 걸쳐 겪게되는 여러 구동 환경, 예를 들면 임의의 특수한 구동 신호의 생성을 필요로 하지 않으면서, 지연된 주기 동안에 디스플레이되는 서로 다른 비디오 화상(video images)으로부터 결과하는 여러 구동 환경을 고려할 것이다. 또한, 조정 수단에 의해 수행되는 측정 결과는, 화소 어레이의 영역에 걸친 변화, 예를 들면 정렬 또는 유전체 층 두께, 및 그에 결과적인 비 균일성에 있어서의 변화를 고려하여, 사용된 화소의 LC 디스플레이 소자가 겪는 평균 구동 환경을 나타낼 수 있다.

[0007] 또한, 조정 수단이 단일 디스플레이 소자의 캐패시턴스가 아니라 복수의 화소가 기여하는 캐패시턴스를 측정하기 때문에, 조정 수단 또는 그에 대한 접속부의 표류 캐패시턴스의 영향이 회피되거나 적어도 상당히 감소된다. 중요한 점은, 종래에 제안된 방법에서 사용된 접근법과는 다르게, 본 발명이 개별적인 LC 디스플레이 소자 캐패시턴스의 직접적 측정에 의존하지 않는다는 것이다. 또한, 본 발명에 사용되는 기법은 어레이 내의 화소들을 이용하는 것과 완전히 부합되고, 예를 들면, 화소 전극이 특정한 방식으로 서로 접속될 필요가 없다. 이와 관련하여, 조정 수단은 공통 전극 또는 복수의 화소의 저장 캐패시터와 연관된 캐패시턴스를 측정하도록 구성되는 것이 바람직한데, 복수의 화소의 저장 캐패시터의 캐패시턴스를 측정하는 경우에는 통상적으로 화소 행의 저장 캐패시터를 함께 접속시키는 데 사용되는 저장 캐패시터 라인(들)을 통해 측정하는 것이 바람직하다. 저장 캐패시터 및 공통 전극의 캐패시턴스는 LC 디스플레이 소자 캐패시턴스에 의존하고, 그에 따라서 특정한 디스플레이 소자의 배치(layout)를 필요로 하지 않으면서 캐패시턴스와, 그에 따른 LC 디스플레이 소자의 상태를 결정하는 간접 수단을 제공할 수 있다는 것을 이해할 수 있을 것이다.

[0008] 조정 수단 내에서 측정된 캐패시턴스에 의해 (적어도 부분적으로) 발진 주파수를 결정하는 발진기 회로를 사용함으로써, 조정 수단의 제공이 단순화된다. 이러한 발진기 회로는 예를 들면 CMOS 로직 게이트(CMOS logic gates)를 갖는 간단한 회로를 이용하여 용이하게 구현될 수 있으며, TFT(예를 들면 폴리-Si TFT 등)를 포함하는 박막 회로 부품을 이용하여 디바이스의 액티브 기관 상에 용이하게 집적될 수 있으며, 그에 의해 요구되는 외부 회로가 최소화되고, 각 디스플레이 디바이스의 구동 환경을 개별적으로 조정할 필요성이 없어진다. 회로의 발진 주파수는 인가된 전압 및 주변 온도 등과 같은 인자에 대한 LC의 응답에 대한 측정을 제공한다. 주파수를 나타내는 회로로부터의 출력 신호는, 채용된 구동 파형(drive waveforms)의 하나 이상의 매개 변수에 대한 자동 조정을 구현하는데 용이하게 사용될 수 있다.

[0009] 화소에 의해 생성된 디스플레이 화상에 대한 교란(disturbance), 예를 들면 LC에 걸쳐 나타나는 전압 파형에 영향을 줄 가능성이 있는 측정 동작의 실행 결과로서 생성된 교란 작용을 회피하거나 적어도 최소화하기 위해서, 조정 수단에 의한 측정을 어레이 내의 전체 화소에 대해 동시적으로 또는 그룹 단위로 적용할 수 있다.

이것에 따르면, 예를 들면, 소수의 화소 열만이 측정 용도를 위해 사용되었을 경우에 나타날 수 있는 디스플레이 이 화상 내의 밴딩 효과(banding effect) 또는 차단 효과(blocking effect)를 회피할 수 있다.

- [0010] 전위 소스와 발진기 회로 사이의 공통 전극 또는 저장 캐패시터 접속 라인을 스위칭하도록 선택적으로 작동될 수 있는 스위치 수단을 포함하는 것이 바람직하다.
- [0011] 디스플레이 소자 전압에 대한 임의의 가능한 교란 작용은 측정이 수행되고 있는 동안에만 발생할 것이다. 디스플레이 소자 교란 작용이 디스플레이 소자 양단에서 나타나는 RMS 전압 또는 평균 전압에 대해 매우 작은 영향만을 갖도록 하기 위해서, 측정을 수행하는 데 필요한 시간을 프레임 주기에 비해 매우 작게 할 수 있다.
- [0012] 이하에서는 첨부된 도면을 참조하여, 본 발명에 따른 AMLCD에 대한 실시예를 예로서 설명할 것이다.
- [0013] 도면은 모두 개략적이라는 것을 이해할 것이다. 동일하거나 유사한 부분 또는 피처를 나타내기 위해 도면 전체에 걸쳐 동일한 참조 번호 및 참조 기호를 사용하였다.

실시예

- [0023] 본 발명에 따른 AMLCD의 여러 실시예가 설명될 것이다. 이러한 디바이스의 구조 및 일반적 작동은 통상적인 관행을 따라 수행되고, 본 명세서에서는 상세하게 설명되지 않는다. 이와 관련된 추가적인 정보에 대해서는, 예를 들면, AMLCD의 기본 작동 및 구성 원리에 관해 개시하는 미국 특허 제 US-A-5130829 호를 참조하라.
- [0024] 전형적인 AMLCD의 회로 구성은 도 1에 개략적으로 도시되어 있다. 이러한 디바이스는 행 및 열 어드레스 도전체(14, 16)의 교차 세트 사이의 제각기의 교차점에 위치되는 화소(12)들로 이루어진 행 및 열 매트릭스 어레이를 포함한다. 각각의 화소는 TFT(박막 트랜지스터)(18)를 포함하고, 이 TFT의 드레인 전극은 화소 전극(15)에 접속되고, 그 게이트 및 소스 전극은 제각기 행 도전체(14) 및 열 도전체(16)에 접속된다. 화소(12)의 한 행에 있는 TFT들의 게이트는 동일한 행 도전체(14)에 접속되고, 화소의 한 열에 있는 모든 TFT들의 소스 전극은 동일한 열 도전체(16)에 접속된다. 각각의 화소(12)는 한 행의 화소에 의해 공유되는 각 캐패시터 라인(22)과 화소 전극(15) 사이에 접속된 저장 캐패시터(20)를 더 포함한다. 어레이 내의 모든 행을 위한 캐패시터 라인(22)은 그들의 종단에서 사전 결정된 기준 전위 소스(23), 예를 들면, 접지에 접속된다. 도전체(14, 16), TFT(18), 화소 전극(15), 저장 캐패시터(20) 및 라인(22)은 모두 예를 들면 유리로 이루어지는 절연성 제 1 기판(도시하지 않음) 상에 탑재된다. 제 1 기판으로부터 이격된 제 2 기판(예를 들어 유리로 또한 이루어질 수 있음)은, 어레이 내의 모든 화소(12)에 대해 공통되고, 전형적으로 ITO로 이루어진 전극층(24)을 포함한다. LC 재료는 2개의 기판 사이에 배치되고, 각각의 화소 전극(15)은, 공통 전극(24)의 바로 위에 있는 부분 및 그 사이에 개재된 LC 재료와 함께 LC 디스플레이 소자(21)를 형성한다. 2개의 기판은 그들 사이에 봉합된 LC 재료와 함께 LC 셀 구조물을 형성한다.
- [0025] 화소(12)의 어레이는 디스플레이 영역(25)(여기에서는 점선에 의해 표시된 영역)을 정의하고, 그 영역에서는 작동 중에 디스플레이 화상이 생성된다. 화소(12)의 행은, 그 행의 TFT(18)를 턴-온(turn-on)시키는 선택(게이팅(gating)) 신호를 제각기의 행 어드레스 기간에 각각의 행 도전체(14)에 차례로 인가하는 행 구동 회로(28)에 의해서 한번에 하나씩 순차적으로 어드레싱된다. 열 구동 회로(30)는, 입력 비디오 신호의 샘플링에 의해 획득된 데이터 신호를 행 어드레싱과 동기화시켜 열 도전체(16)에 인가하여 선택된 행 내의 화소 전극(15)이 각 열 도전체(16)상의 데이터 신호의 전압 레벨에 따라서 TFT를 통해 충전되게 한다. 화소 전극(15)에 인가된 구동 전압은 원하는 디스플레이 효과를 결정하며, 디스플레이 소자(21)를 통한 광 전송은 인가된 구동 전압 레벨에 따라서 변조되어, 완전한 온 상태(백색)로부터 중간 그레이 스케일 레벨(intermediate grey-scale levels)을 거쳐 완전한 오프 상태(흑색)까지의 범위를 갖는 디스플레이 출력을 생성한다. 선택 신호의 종료 후에, 행 어드레스 주기의 종료점에서, 해당 행의 TFT들은 턴-오프(turn-off)되어 전극(15)을 격리시키고, 인가된 전압은 다시 어드레싱될 때까지(통상적으로는 다음 프레임 주기까지) 디스플레이 소자 캐패시턴스 및 그와 연관된 저장 캐패시터(20)에 저장된다. 각 행의 화소들은 하나의 프레임에 걸쳐 완전한 디스플레이 화상을 형성하기 위해 순차적으로 어드레싱되고, 화소의 어레이는 후속 프레임 주기 동안에 이러한 방식으로 반복적으로 어드레싱된다.
- [0026] 설명된 AMLCD에 관한 각각의 실시 예에서는, 피드백 제어 회로 형태의 조정 수단을 사용하여 예를 들면, 여러 용도를 갖는 화소 구동 파형의 자동 조정을 제공하는데, 이는 이하에서 설명될 것이다. 이를 위하여, 디바이스의 디스플레이 소자에 있는 LC층의 캐패시턴스는 예를 들면 전압 및 타이밍(timings) 등과 같이 구동 파형의 LC

에 대한 효과를 결정하는 수단으로서 활용되고, LC 캐패시턴스는 LC 분자의 배향에 관련되며, 그에 따라서 LC 디스플레이 소자의 광학적 작용에 밀접하게 연관된다. 이러한 실시예에서, 발진기 회로는 조정 수단 내에 포함되고, LC의 캐패시턴스는 발진 주파수를 결정하는 매개 변수 중의 하나를 제공한다. 따라서, 이러한 주파수는 인가된 전압 및 온도 등과 같은 인자에 대한 LC의 응답에 대한 측정을 제공한다.

[0027] LC 캐패시턴스를 획득하기 위해서, 화소의 그룹, 화소 그룹의 개수 또는 화소 어레이 내의 모든 화소를 사용하여 평균 캐패시턴스 측정값을 제공할 수 있다.

[0028] 조정 수단을 갖는 AMLCD에 대한 실시예의 동작에 대한 일반적인 개요는 도 2의 블록도에 도시되어 있는데, 여기에서 블록(35)은 행 및 열 구동 회로(28, 30)를 포함하는 어레이 구동 회로를 나타내고, 블록(36)은 화소(12)의 어레이를 나타낸다. 구동 회로(35)는 LC 디스플레이 소자 양단에서 요구되는 LC 구동 전압 파형을 생성하도록 구성된다. 이러한 파형은 통상적으로 사용되는 것과 대체로 유사하다.

[0029] 디스플레이 제어 회로(34)는 어레이 구동 회로(35)를 위해 필요한 타이밍 및 제어 신호를 제공하고, 비디오 신호(VS)는 또한 외부 비디오 소스로부터 회로(34)에 제공될 수 있고, 그로부터 화소에 대한 데이터 신호가 도출된다. 어레이 내의 화소는 결합 회로(coupling circuit)(38)를 통해 발진기 회로(여기에서는 블록(40)으로 표시됨)에 접속된다. 회로(38)의 기능은 화소(12)의 LC 디스플레이 소자(21)의 캐패시턴스를 발진기 회로(40)의 입력단에 접속시켜서, 회로(40)의 동작이 디스플레이 소자(21) 양단의 전압에 영향을 주는 범위를 제한하고, 디스플레이 소자에 인가된 구동 파형이 회로(40)의 동작에 대해 갖는 직접적 영향을 제한하면서, 발진 주파수가 디스플레이 소자 캐패시턴스에 의존하게 한다. 물론, 구동 파형은 LC 디스플레이 소자의 캐패시턴스를 변경시키는 것에 의해 간접적으로 발진 주파수에 영향을 줄 수 있다.

[0030] 도 3은 결합 회로 및 발진기 회로의 예시적 구현에 대해 보다 상세하게 나타내는 개략도이다. 간단하게 하기 위해서, 여기에서는 오로지 하나의 LC 디스플레이 소자(12)만이 도시되었으나, 실제로는 복수의 디스플레이 소자가 사용될 수 있다. 액정 구동 회로(35)는 교번적인 전압 파형(D)(예를 들면, 열 구동 회로(30)로부터의 LC 데이터 신호 구동 파형 등)의 소스 및 스위치(S₁)(TFT(18))를 포함함을 포함하고, 이는 LC 디스플레이 소자가 (스위치(S₁))를 제어하는 스위칭 신호(S)에 따라서) LC 구동 파형(D)의 레벨까지 주기적으로 충전될 수 있게 한다. 캐패시턴스(C_s)를 갖는 저장 캐패시터(20)는 LC 디스플레이 소자(C_{LC})의 캐패시턴스와 병렬로 접속된다. 저장 캐패시터의 제 2 단자는 스위치(S₂)를 거쳐 접지된다. 발진기 회로(40)의 입력단은 직렬로 접속된 캐패시터(C_c 및 C_s)에 의해 디스플레이 소자(21)에 접속된다. 발진기는 저항(46)(R_{osc})을 갖는 CMOS 인버터(45)를 이용하여, 인버터의 출력단으로부터 입력단으로의 피드백을 제공함으로써 형성된다. 발진기의 출력은 제 2 인버터(47)에 의해 버퍼링된다. 스위치(S₂)를 닫으면, 발진기의 입력단에서의 캐패시턴스는 대략 C_c와 같다. LC 디스플레이 소자(21)의 캐패시턴스를 나타내는 측정이 이루어지면, 스위치(82)가 열린다. 발진기의 입력단에서의 캐패시턴스는 대략 $(1/C_{LC}+1/C_s+1/C_c)^{-1}$ 이 된다. 따라서 회로의 발진 주파수는 C_{LC}값에 의존한다.

[0031] 이 회로가 작동될 수 있는 형태를 나타내는 파형은 도 4에 도시되어 있다. LC 디스플레이 소자의 구동 신호 파형(D)은 프레임 데이터 신호 전압 파형으로 이루어지는데, 이 파형은 (VGA 디스플레이의 경우에) 16.6ms마다 극성이 변경된다. 선택 파형(S)은, 스위치(S₁)가 16.6ms 주기마다 한 번씩 닫히게 하고, 이는 저장 캐패시터(20) 및 LC 디스플레이 소자(21)의 캐패시턴스를 LC 구동 신호 전압으로 충전되게 한다. LCE는 LC 디스플레이 소자(21) 양단의 전압이다. 디스플레이 소자(21)의 캐패시턴스를 측정할 때, 스위치(S₂)에 인가된 측정 인에이블 파형(measurement enable waveform)(M)은 하이(high)가 되어 스위치(S₂)를 닫히게 한다. 이 예에서 측정 인에이블 펄스의 주기는 1ms로 설정되었다. 발진기는 연속적으로 작동되고, 측정 인에이블 신호가 로우(low)일 때, 발진 주파수는 원칙적으로 캐패시턴스(C_c)값에 의존한다. 측정 인에이블 신호가 하이일 때, 발진 주파수는 C_{LC}, C_s 및 C_c의 직렬 조합값, 다시 말해서, $(1/C_{LC}+1/C_s+1/C_c)^{-1}$ 에 좌우된다. 연속적인 출력 클록 펄스를 포함하는 발진기 회로 출력 파형은 OS로 도시되어 있다. 이 신호는 디스플레이 제어 회로(34)에 다시 공급되는데, 여기에서 이 신호는 다양한 용도를 위해 구동 파형을 조정하는 데 사용될 수 있다. 측정 프로세스 동안에, 작은 신호가 발진기 회로의 입력단으로부터 LC 디스플레이 소자(21)로 접속될 수 있을 것이다. 그러나 이는 낮은 진폭 및 비교적 짧은 주기를 갖기 때문에 액정의 작용에 비교적 거의 영향을 주지 않을 것이다. LC 디스플레이 소자(21)의 캐패시턴스의 측정은, 측정이 인에이블될 때 1ms의 주기 동안에 발진기 출력의 사이클 수를 카운팅하는 것에 의해 이루어질 수 있다. 발진 주파수는 LC 디스플레이 소자(21)의 캐패시턴스에 대한 순시 측정을 제공한다

다. 이 예에서, 그 측정은 액정 분자의 응답 시간을 허용하기 위해서 액정에 인가된 구동 전압의 극성을 변동시키고 나서 소정 시간 후에 인에이블된다(M).

[0032] 도 5는 1ms의 측정 주기 동안에 발진기 클럭 주기의 개수(N)가, 액정 구동 회로(35)에 의해 LC 디스플레이 소자에 인가된 피크-투-피크 구동 전압(peak to peak drive voltage)(P)에 따라서 변경되는 것을 나타내는 측정 결과를 도시한다. 구동 전압이 로우일 때, LC 소자의 캐패시턴스는 비교적 낮고, 그에 따라서 발진 주파수 및 발진기 클럭 주기의 카운트는 비교적 높다. 구동 전압이 증가될 때, 액정 분자는 그 배향을 변경시키는 것에 의해 인가된 전압에 응답하고, 이는 LC 소자의 캐패시턴스를 증가시킨다. 이에 따라 발진기의 입력단에서 캐패시턴스가 증가되며, 그 다음에는 발진 주파수 및 발진기 클럭 주기의 카운트가 감소된다. 구동 전압이 증가될 때, 다시 액정 분자의 움직임은 포화(saturate)되기 시작하고, 그에 따라 LC 소자의 캐패시턴스는 최대값을 향하고, 발진기 클럭 주파수는 최소값을 향하게 된다.

[0033] 도 5에 도시된 구동 전압에 따른 발진 주파수의 변동은 인가된 피크-투-피크 구동 전압에 대한 액정의 응답을 나타내고, 그에 따라 그 변동은 디스플레이 제어 회로(34)에서 디스플레이 디바이스의 구동 전압 파형에 대한 자동 조정을 제공하는데 사용될 수 있다. 예를 들면, 디스플레이의 주변 온도가 변동될 때 이러한 기법을 이용하여 액정 작용의 변동을 검출할 수 있다. 이는 액정의 캐패시턴스가 그 최소값으로부터 증가되기 시작하는 구동 전압(발진 주파수가 그 최대값으로부터 감소되기 시작하는 구동 전압)을 검출함으로써 액정의 임계 전압을 결정하는 것을 포함할 수 있다. 다음에 액정의 임계 전압에 대한 정보를 이용하여 디스플레이 디바이스에 의해 요구되는 구동 전압을 결정할 수 있다. 보다 개선된 기법에서, 측정된 캐패시턴스에 대한 액정의 구동 전압 작용을 사용하여 디스플레이 디바이스에 적용된 감마 보정(gamma correction)을 검출할 수 있다. 이는 룩업 테이블(look up table)을 위한 데이터를 생성하기 위해 캐패시턴스 정보를 사용하거나 다수의 사전 결정된 감마 함수 중에서 하나를 선택하기 위해 캐패시턴스 정보를 사용함으로써 수행될 수 있다.

[0034] 액정 디스플레이 디바이스를 위한 정확한 구동 전압을 설정하는 것의 다른 측면은, 액정 양단의 DC 전압을 최소화하는 것이다. LC 디스플레이 소자(21)에 인가된 DC 전압이 정확하게 설정되지 않았다면, 저 주파수 플리커(low frequency flicker) 및 잔상(image sticking) 등과 같은 문제가 발생될 수 있다. 정(positive)의 구동 전압 및 부(negative)의 구동 전압으로부터 생성된 LC 디스플레이 소자의 캐패시턴스를 비교함으로써, 액정 양단의 DC 전압이 정확하게 조정되는 시기를 결정할 수 있다. 도 6은 LC 소자가正的 구동 전압 및 부의 구동 전압을 수신하는 주기 동안에, LC 디스플레이 소자(2)의 공통 전극(24)에 인가된 DC 전압을 변동시켰을 때 발진 주파수에 미치는 영향을 나타낸다. 이 도면에서, CE는 공통 전극 전압이고, N은 1ms 동안의 발진기 클럭 주기 개수이며, NDP 및 PDP는 각각 부의 구동 주기 및正的 구동 주기이다.

[0035] 공통 전극 전위가 정확하게 조정되었을 때, 액정 양단의 전압은正的 구동 주기 및 부의 구동 주기 동안에 그 크기는 같지만 그 극성은 반대가 된다. 따라서, LC 디스플레이 소자(21)의 캐패시턴스 및 발진기의 주파수는正的 구동 주기 및 부의 구동 주기동안에 동일할 것이다. 공통 전극(24)에 인가된 DC 전압이 그 최적값보다 더 부의 값이 되었을 때, 액정 양단의 전압은正的 구동 주기 동안에 증가되고, 부의 구동 주기 동안에 감소된다. 결과적으로, 액정의 캐패시턴스는正的 구동 주기 동안에 증가되고, 부의 구동 주기 동안에 감소된다. 이는正的 구동 주기 동안에 발진 주파수의 감소 및 부의 구동 주기 동안에 주파수의 증가로 반영되며, 이는 도 6에서 확인할 수 있다. 공통 전극 전위가 그 최적값보다 더正的 값을 가질 때, 그 변동 상황은 위와 반대가 된다.

[0036]正的 구동 주기(PDP) 동안에는 발진 주파수가 증가하고 부의 구동 주기(NDP) 동안에는 주파수가 감소한다. 따라서, 출력 신호(OS)를 사용하여,正的 구동 주기 및 부의 구동 주기 동안의 발진 주파수 차이가 최소가 될 때까지, 공통 전극(24)의 DC 전위를 조정함으로써, LC 디스플레이 소자 양단의 DC 전압을 최소화할 수 있다.

[0037] 도 2를 참조하면, 발진기 회로(40)로부터의 출력은 다시 디스플레이 제어 회로(34)에 공급된다. 이 회로는 구동 회로(35)를 경유하여 화소 어레이에 구동 신호를 인가하고, 발진기 회로(40)의 출력 주파수를 결정함으로써 그 응답을 측정한다. 이 회로(34)는 어레이에 인가된 구동 신호의 특성을 제어하고, LC 디스플레이 소자의 캐패시턴스의 측정으로부터 획득된 정보를 이용하여 인가된 구동 파형이 정확하게 조정되게 한다. 당업자라면 상술된 용도를 위해서 구동 신호를 수정 또는 조정하는 데 적합한 회로를 잘 알 것이다.

[0038] 발진기 회로(40)를 사용하여 여러 방법으로 액정의 캐패시턴스를 측정할 수 있다. 예를 들면, 액정 셀 구조물의 캐패시턴스가 시간에 따라 변동되는 방식에 대한 표시를 발진 주파수가 제공하도록 연속적으로 작동될 수 있다. 대안적으로, 발진기 회로는 특정 회수로 작동되어, 액정 캐패시턴스의 값을 효과적으로 샘플링할 수 있다. 액정에 인가된 구동 전압은 다수의 값으로 단계화되어 있고, 구동 전압에 대한 액정의 응답을 특징짓기 위해서 다수의 값에 대해 캐패시턴스가 측정된다. 구동 신호의 다른 특징은 변동될 수 있고, 측정된 액정의 응답, 예

를 들면 구동 주파수 또는 어드레싱 주파수의 변동에 대한 응답을 측정할 수 있다.

- [0039] 이하에서는 상술된 타입의 조정 수단을 이용하는 본 발명에 따른 AMLCD에 대한 예시적인 실시예에 대해 설명할 것이다. 이러한 실시예에서, 디스플레이 영역 어레이 내의 모든 LC 디스플레이 소자(21)는 조정 수단에 의해 이용된다. 따라서, 이러한 용도를 위해 오로지 선택된 디스플레이 소자만을 이용할 때 발생할 수 있는 원치 않는 디스플레이 아티팩트(display artefacts)의 가능성이 회피된다. 그러나, 원하는 경우에 오로지 몇 개의 디스플레이 소자만이 사용될 수도 있다. 이러한 실시예에서, 발진기 회로(40)는, LC 디스플레이 소자의 캐패시턴스를 직접 측정하는 것에 아니라 디스플레이 소자와 연관되고, LC 디스플레이 소자의 캐패시턴스에 좌우되는 캐패시턴스를 측정하도록 구성된다. 캐패시터 라인(22) 또는 공통 전극(24)은 이러한 용도를 위해 사용된다. 어레이 디스플레이 영역 내에서 더미 화소가 아닌 실제 화소가 사용되었기 때문에, 예를 들면 임의의 특정 구동 신호의 생성을 필요로 하지 않으면서 시간에 걸쳐 디스플레이되는 서로 다른 비디오 화상으로부터 결과하는, 화소가 겪는 서로 다른 구동 환경을 고려하여 측정이 이루어지게 된다. 측정의 결과는 정렬 방식 또는 유전체 두께의 변동에 기인한 어레이의 영역에 걸쳐서의 변동을 고려한, 화소가 겪는 평균 구동 환경을 나타낼 것이다.
- [0040] 도 7을 참조하면, 본 발명에 따른 AMLCD에 대한 제 1 실시예의 회로 구성이 도시되어 있는데, 여기에서는 캐패시터 라인(22)을 사용하여 발진기 회로(40)에 입력을 제공한다. 디바이스는 그 대부분이 도 1과 동일하다. 캐패시터 라인(22)은 그들의 일측 종단에서 모두 함께 상호 접속되며, 또한 저 임피던스의, 기준 전위 소스(23)에 접속되는데, 이 경우에는 도 3에 도시된 회로 구성에서 스위치(S_2)에 해당되는 스위치(50)를 통해 접속된다는 것이 도 1과 상이하다. 이 라인(22)은 또한 도 3의 회로 구성에서와 같이 결합 캐패시터(C_c)를 경유하여 발진기 회로(40)의 입력단에 접속된다.
- [0041] 측정이 이루어졌을 때, 라인(22)을 저 임피던스 소스(23)에 접속시키는 스위치(50)가 열려서 디스플레이 소자(21)의 캐패시턴스는 회로(40)의 발진 주파수를 결정하기 위한 매개 변수 중의 하나로 된다.
- [0042] 일반적으로 LC 디스플레이 소자(21)에 인가된 구동 전압의 극성은 주기적으로 반전될 필요가 있다. 통상적으로, 이러한 반전은 프레임마다 이루어질 수 있다. 그러나, 예를 들면 라인 반전 구동 기법 등과 같이 연속적인 행에서 구동 전압의 극성이 반전되는 몇몇 기법에 있어서, 화소에 대한 어드레싱 특징은 절반의 디스플레이 소자가 정의 구동 전압으로 어드레싱되고, 절반의 디스플레이 소자가 부의 구동 전압으로 어드레싱되게 하는 것이다. LC 디스플레이 소자(21)의 응답을 2개의 구동 극성에 대해 개별적으로 측정할 필요가 있는 경우에, 디스플레이 소자에 별도의 접속부를 제공하여 정의 구동 전압 및 부의 구동 전압을 수신할 필요가 있다. 예를 들면, 교번적인 화소의 행이 반대 극성으로 어드레싱되는 행 반전 구동 기법을 이용하여 어레이가 어드레싱되면, 교번적인 행의 캐패시터 라인(22)은 공통 포인트(common point)에 접합될 수 있고, 2 세트의 행 중 한 세트의 소자를 발진기의 입력단에 접속시키기 위해 스위칭 구성을 사용할 수 있을 것이다. 이는 동일한 프레임 주기 내에서 정의 구동 전압을 수신하는 디스플레이 소자 및 부의 구동 전압을 수신하는 디스플레이 소자에 대한 캐패시턴스 측정이 이뤄질 수 있게 할 것이다.
- [0043] 상술된 바와 같이, 액정 분자의 유한 응답 속도는, 액정에 인가된 구동 전압이 변동될 때, 액정이 이러한 변동에 대해 응답하는 데에는 소정 시간이 소요된다는 것을 의미한다. (도 4에서) 상술된 측정 기법에서, 액정이 임의의 전압 변동에 응답할 시간을 가질 수 있게 하기 위해서 캐패시턴스 측정은 LC 디스플레이 소자(21) 양단의 전압이 반전되기 직전에 이루어진다. 도 8에 도시된 다른 디바이스 회로 내의 결합 장치(coupling arrangement)를 이용하여, 디스플레이 소자와 연관된 캐패시턴스를 측정하는 경우에 동일한 접근 방법이 구현될 수 있다. 이 경우에, 전환 스위치(change-over switches)의 그룹(61)을 선택적으로 제어하는 캐패시터 라인 선택 회로(60)를 사용하여, 소정 시간에 캐패시터 라인(22) 또는 캐패시터 라인의 그룹 중 어느 것이 발진기 회로(40)의 입력단에 접속되는지 판정할 수 있다. 캐패시터 라인 선택 회로(60)의 스위칭은 디바이스의 행 구동 회로(28)의 동작과 동기화되어 각 화소 행의 어드레싱 사이클 내의 적절한 시간에 캐패시턴스 측정이 이루어질 수 있게 할 것이다.
- [0044] 상술된 설명은 예를 들면, 인가된 구동 파형에 대한 그 응답을 판정하기 위해서, 발진기 회로를 이용하여 LC 디스플레이 소자의 캐패시턴스를 측정하는 일반적인 방식을 나타낸다. 발진기 회로(40)의 특정한 예가 (도 3에) 설명되었는 바, 이는 박막 트랜지스터를 이용하여 AMLCD의 제 1 기판 상에 집적하기가 매우 간단하고 적합하다. LC 디스플레이 소자의 캐패시턴스의 변화가 발진 주파수를 결정하는 매개 변수 중의 하나인 경우에, 다른 타입의 발진기 회로도 동일한 방식으로 사용될 수 있다. AMLCD의 전력 소모를 최소화하기 위해서 오로지 측정 주기 동안에만 발진기가 작동될 수 있다는 것이 분명하기는 하지만, 제시된 예에서는 발진기 회로(40)를 계속적으로 작동시키는 것이 편리하다. 도 7 및 도 8의 실시예에서, 통상적으로 LC 디스플레이 소자와 병렬로 접속되어 있

는 저장 캐패시터를 이용하고, 다른 결합 캐패시터(C_c)를 추가하는 것에 의해서 발진기 회로의 입력단을 LC 디스플레이 소자에 접속시킬 수 있다. 또한, 당업자에게 명확한 바와 같이, 발진기의 입력단에 LC 소자(21)의 캐패시턴스를 접속시킬 수 있는 다른 방법이 존재할 것이다. 이러한 다른 방법 중의 하나는, 캐패시터 라인(22)이 아니라 AMLCD의 공통 전극(24)을 사용하여 이러한 접속을 가능하게 하는 것이다.

[0045] 도 9는 본 발명에 따른 AMLCD에 대한 제 2 실시예의 회로 구성을 도시하는 것으로서, 여기에서는 공통 전극(24)을 이용하여 발진기 회로(40)에 입력을 공급한다. 또한, 이 예에서는 저장 캐패시터에 대한 대안적인 구성을 이용하는데, 이 구성에서는 별도의 캐패시터 라인이 제공되지 않는 대신에, 화소 전극(15)으로부터 먼곳에 있는 저장 캐패시터(20)의 측면이 화소(12)의 인접한 행의 행 어드레스 도전체(14)에 접속된다.

[0046] 공통 전극(24)은 스위치(72)를 통해 공통 전극 구동 회로(70)에 접속되는데, 이 스위치(72)는 기능적으로는 도 3의 회로 구성에서 스위치(S_2)에 해당되며, 이 스위치에 측정 인에이블 파형(M)이 인가된다. 공통 전극(24)은 또한 결합 캐패시터(C_c)를 통해 발진기 회로(40)의 입력단에 접속된다. 다른 측면에서, 회로 및 조정 수단의 동작은 상술된 실시예와 유사하다.

[0047] 상술된 예시적인 실시예에서는, 하나의 발진기 회로를 사용하여 여러 LC 디스플레이 소자(21)의 캐패시턴스를 측정하였다. 이는 측정된 주파수가 발진기 회로의 특징에 의존하기 때문에 소자의 캐패시턴스에 대한 직접적 비교가 요구되는 경우에 중요하다. 그러나, 하나 이상의 발진기 회로를 제공하는 것이 바람직한 상황이 있을 수 있다. 서로 다른 LC 디스플레이 소자의 세트에 대해 별도의 발진기 회로를 제공할 수 있다. 예를 들면, 도 8의 실시예와 같은 경우에 각 화소 행에 대해 하나의 발진기 회로를 제공할 수 있다.

[0048] LC 디스플레이 소자의 캐패시턴스 측정을 이용하여, AMLCD의 구동 파형을 제어함으로써, 상술된 바와 같이 예를 들면, 화소에 인가된 구동 전압, 구체적으로는 액정 양단에 나타나는 DC 전압 및 디바이스의 그레이스케일(greyscale) 성능을 결정하는 피크-투-피크 구동 전압에 대한 자동 조정을 제공할 수 있다. 원칙적으로, 이러한 접근법은 액정의 응답이 변동되게 하는 디스플레이 구동 파형의 임의의 측면을 자동 조정하는 것으로 확장될 수 있다. 예를 들면, 구동 회로(28)에 의해 행 어드레스 도전체(14)에 인가된 파형의 행 선택(게이팅) 또는 비선택 전압(non-select voltages)은, 이러한 전압의 작은 변화가 어레이 내의 디스플레이 소자의 캐패시턴스(및 그에 따른 그레이 레벨(grey-level))에 대한 임의의 영향을 갖는지 여부를 검출함으로써 조정될 수 있다. 다른 예로서, AMLCD의 전력 소모를 최소화하기 위해서, 프레임 주기 동안에 주파수의 추가적인 감소가 디스플레이 소자의 허용 불가능할 정도의 방전(discharge)을 유발할 수 있는 시기를 검출함으로써 결정되는 레벨까지 어드레스 주파수를 감소시킬 수 있다. 디스플레이 소자 전압의 방전은 액정의 캐패시턴스 변동을 이용하여 검출될 수 있다. 이러한 측정 기법은 또한 액정의 스위칭 속도를 결정하고, 보정 알고리즘(correction algorithm)을 조정하기 위해서 사용될 수 있다.

[0049] 이러한 구동 파형 매개 변수에 대한 측정 및 조정은 확장된 간격으로, 예를 들면, AMLCD가 턴-온될 때마다 수행될 수 있다. 이상적으로는, 매개 변수값을 저장하여, 소정의 디폴트 설정(default setting)으로부터 매개 변수를 구하는 것이 아니라, 디바이스가 턴-온될 때 구동 매개 변수에 대한 작은 조정을 수행하기만 하면 되게 할 수 있다. 이러한 측정은 테스트 동안에 AMLCD 또는 LC 디스플레이 소자(21)에 인가될 소정의 특수한 테스트 파형 또는 테스트 패턴을 필요로 할 수 있다. 예를 들면 서로 다른 그레이 레벨을 나타내는 신호를 인가하거나, 구동 주파수를 변경하거나, 구동 조건의 다른 측면을 변경시킬 수 있다.

[0050] AMLCD의 작동 중에 다른 측정을 수행할 수 있다. 예를 들면, 디바이스가 작동되는 동안에, 온도 변화의 영향에 대해 보정하기 위해 구동 전압에 대한 조정을 주기적으로 수행할 수 있다.

[0051] 디바이스의 기판 상에 다수의 별개의 LC 디스플레이 소자 캐패시턴스 측정 회로를 집적시키는 것이 유리할 수 있다. 이는 어레이에 인가된 구동 파형의 여러 측면을 제어할 수 있고, 그 기능에 가장 적합한 방식으로 설계되고 작동될 수 있다. 예를 들면, 어레이 내의 LC 디스플레이 소자(21)를 사용하여 어레이에 인가된 DC 전압을 결정할 수 있다. DC 전압을 결정하는 매개 변수 중의 하나로는, TFT(18)가 턴-오프될 때, 화소(12) 내에 생성되는 오프셋 전압(offset voltage)이 있다. 따라서, 어레이 내의 디스플레이 소자의 캐패시턴스를 측정함으로써 DC 전압을 조정하는 것이 유리하다.

[0052] 제안된 형태의 조정 수단은 구동 회로가 디바이스의 액티브 기판 상에 집적된다는 점에서 AMLCD에 가장 적합하다. 그러나, 이러한 조정 수단 및 측정 기법은 외부 회로, 예를 들면 집적된 구동 회로를 구비하지 않는 AMLCD의 결정질 실리콘 구동 IC 내의 외부 회로를 이용하여 구현될 수 있다.

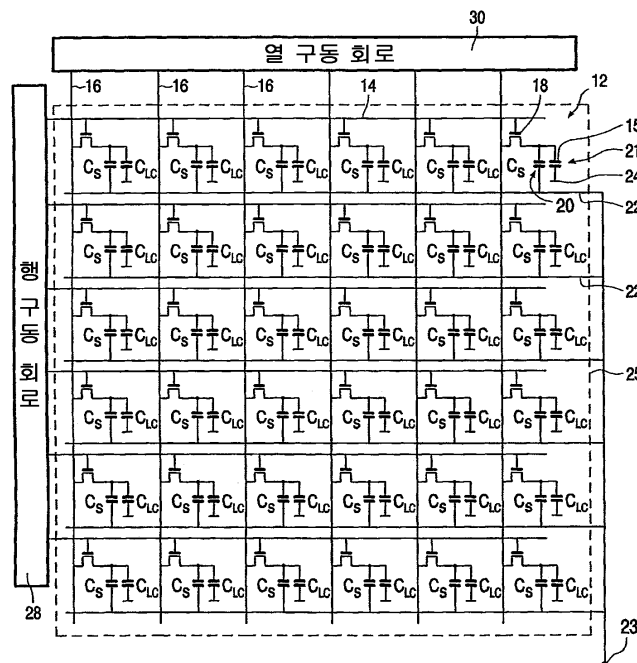
[0053] 당업자라면 본 명세서를 관독함으로써, 다른 변형예가 명확해질 것이다. 이러한 변형예는 액티브 매트릭스 액정 디스플레이 디바이스 및 그 구성 부품의 분야에서 이미 알려져 있고, 본 명세서에서 앞서 설명된 피처에 대체하거나 추가하여 사용될 수 있는 다른 피처를 포함할 수 있다.

도면의 간단한 설명

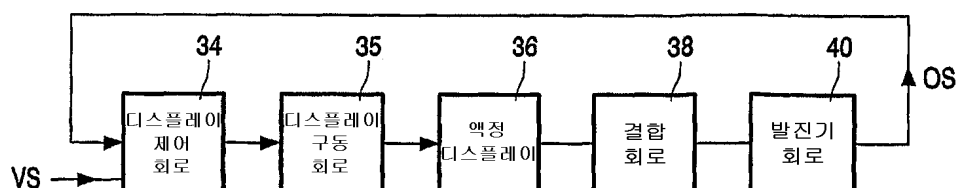
- [0014] 도 1은 통상적인 AMLCD의 등가 회로를 도시하는 도면.
- [0015] 도 2는 본 발명에 따른 AMLCD의 작동 원리를 나타내는 블록도.
- [0016] 도 3은 본 발명에 따른 AMLCD 내에서 사용되는 조정 수단 내에 포함된 예시적인 회로를 개략적으로 도시하는 도면.
- [0017] 도 4는 도 3에 도시된 회로가 작동 중일 때 나타나는 예시적인 파형을 도시하는 도면.
- [0018] 도 5는 소정 구동 전압과 도 3에 도시된 회로의 출력 사이의 관계를 나타내는 그래프.
- [0019] 도 6은 AMLCD의 공통 전극 전압과 도 3에 도시된 회로의 출력 사이의 관계를 나타내는 그래프.
- [0020] 도 7은 본 발명에 따른 AMLCD에 대한 제 1 실시예의 등가 회로를 도시하는 도면.
- [0021] 도 8은 도 7에 도시된 AMLCD의 다른 구성을 도시하는 도면.
- [0022] 도 9는 본 발명에 따른 AMLCD에 대한 제 2 실시예의 등가 회로를 도시하는 도면.

도면

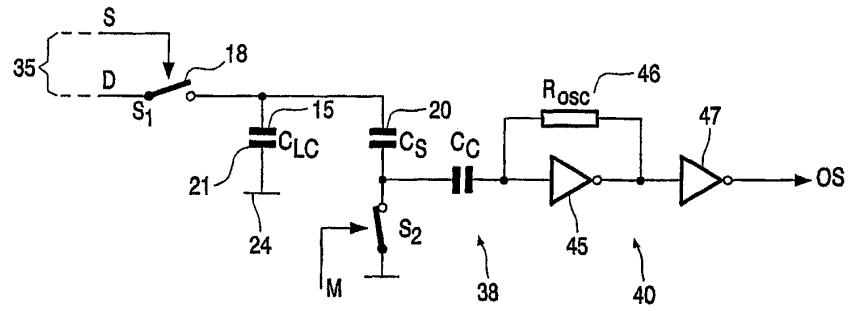
도면1



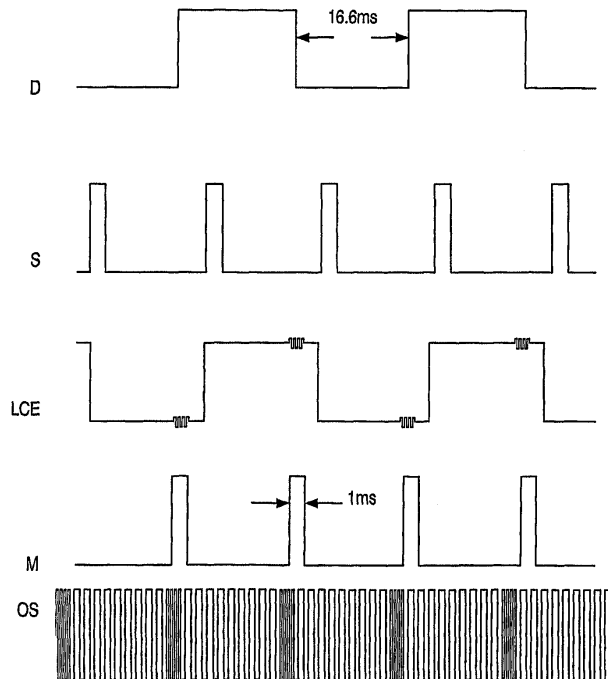
도면2



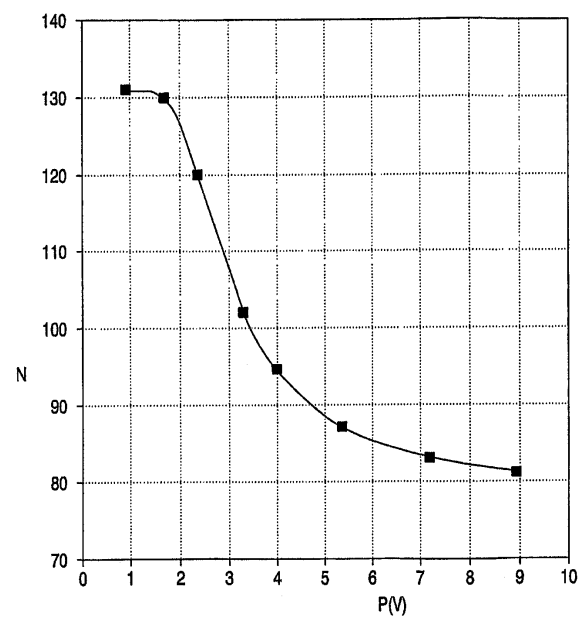
도면3



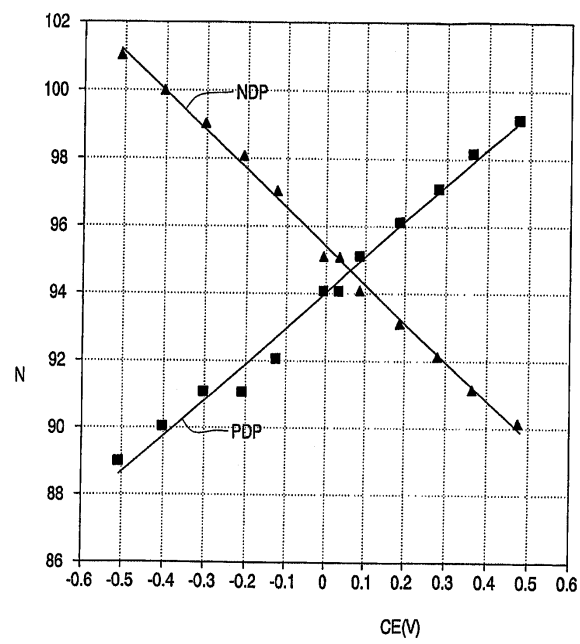
도면4



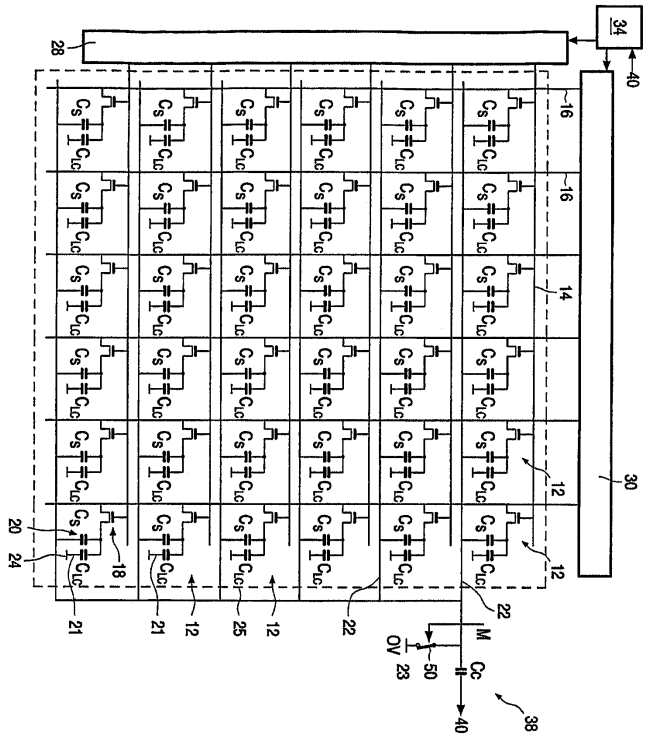
도면5



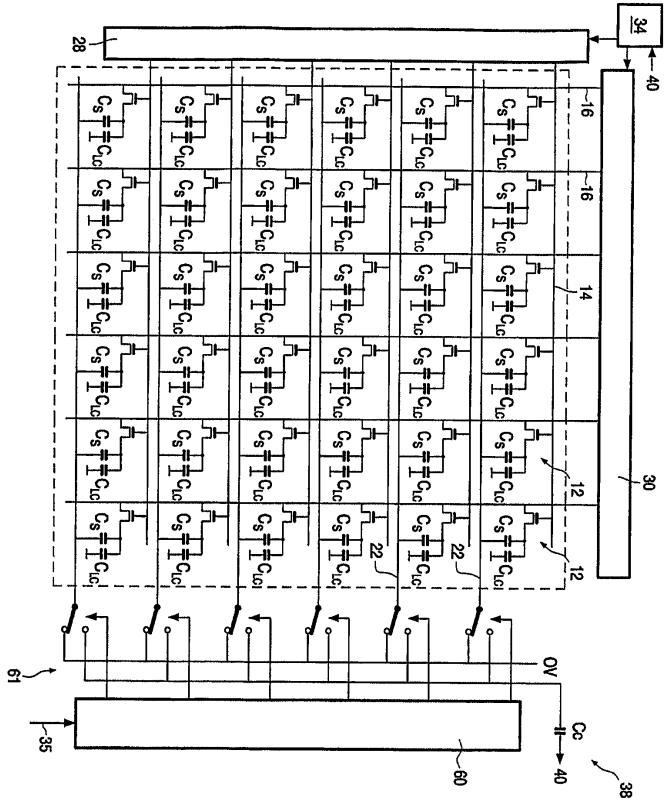
도면6



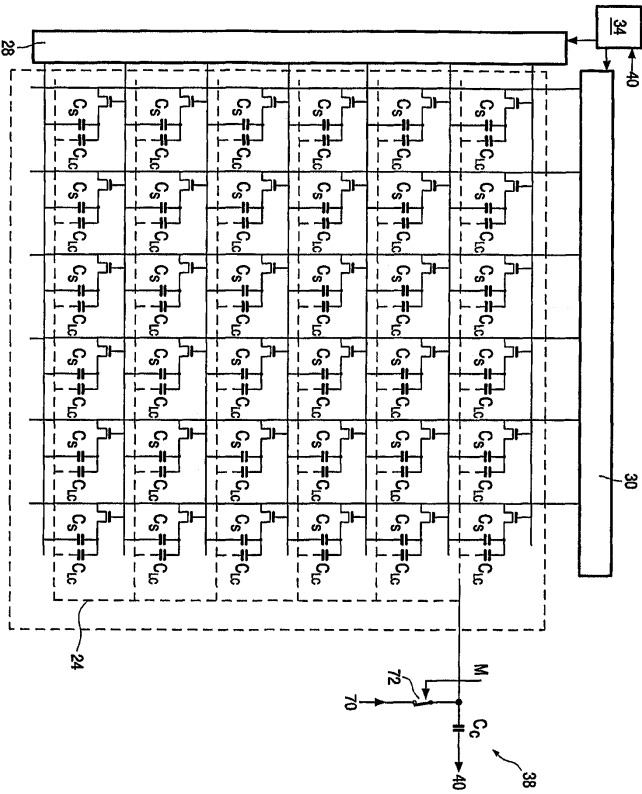
도면7



도면8



도면9



专利名称(译)	有源矩阵液晶显示装置		
公开(公告)号	KR101002099B1	公开(公告)日	2010-12-16
申请号	KR1020057003658	申请日	2003-08-22
[标]申请(专利权)人(译)	群创光电股份有限公司		
申请(专利权)人(译)	伊诺力士公司		
当前申请(专利权)人(译)	伊诺力士公司		
[标]发明人	EDWARDS MARTIN J 에드워즈마틴제이 POOK ROGER 푸크로저		
发明人	에드워즈마틴제이 푸크로저		
IPC分类号	G09G3/36 G02F1/1343 G09G3/20 G02F G02F1/133		
CPC分类号	G09G2320/0247 G09G3/3659 G09G2320/029 G09G3/3688 G09G2320/041 G09G3/3655 G09G2320/0223 G09G2300/0876		
代理人(译)	KIM, CHANG SE KIM, WON JOON		
优先权	2002020617 2002-09-05 GB		
其他公开文献	KR1020050057121A		
外部链接	Espacenet		

摘要(译)

有源矩阵液晶(LC)显示装置(有源矩阵液晶显示装置)包括显示区域(25)内的像素(图像元素)(12)的阵列,并且每个像素包括调整平均值(调整装置)(40,34)包括像素电极(15)和连接到像素电极的存储电容器(存储电容器)(20),并控制其中应用了该装置的驱动信号(图像中的驱动电路(35))(12)根据LC电容的变化。面对的像素电极(15)用公共电极(24)限定液晶显示元件(21)。调节装置包括振荡(振荡)频率,它连接到阵列中的至少一些像素,该阵列是由电容确定的振荡器电路(振荡器电路)(40),取决于小腿去除器的LC显示装置的电容。它与这样的像素有关。振荡器电路可以通过开关方法(50,61,72)连接到存储电容器线(22)或连接像素(12)的存储电容器(20)的公共电极(24)。振荡器电路可以与用于驱动器件基板上的像素(35)的电路集成在一起。

