



**(19) 대한민국특허청(KR)**  
**(12) 등록특허공보(B1)**

(45) 공고일자 2010년01월15일  
 (11) 등록번호 10-0936905  
 (24) 등록일자 2010년01월07일

(51) Int. Cl.

G02F 1/1335 (2006.01)

(21) 출원번호 10-2002-0079549

(22) 출원일자 2002년12월13일

심사청구일자 2007년12월13일

(65) 공개번호 10-2004-0051864

(43) 공개일자 2004년06월19일

(56) 선행기술조사문헌

JP14031797 A\*

KR1020000001679 A

\*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

윤영남

서울특별시강남구개포2동주공아파트304-206

(74) 대리인

박영우

전체 청구항 수 : 총 20 항

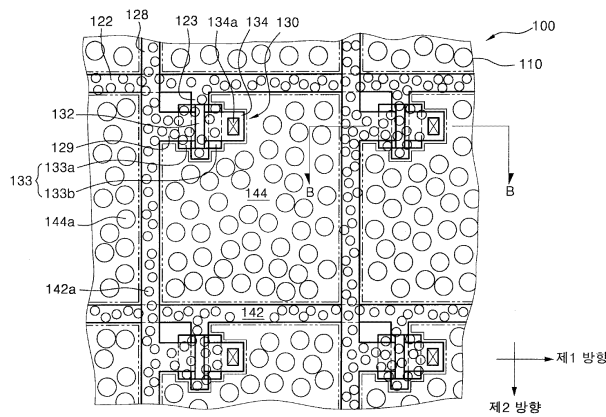
심사관 : 반성원

**(54) 액정표시장치 및 이의 제조 방법**

**(57) 요약**

디스플레이 품질 및 휘도를 향상시킨 액정표시장치 및 이의 제조 방법이 개시되어 있다. 투명기판의 상면에 구동 신호를 전송하는 신호선 및 박막 트랜지스터를 형성하고, 투명기판을 덮도록 유전체막을 형성한다. 유전체막 중 신호선 및 박막 트랜지스터의 상면에는 제 1 높이를 갖는 누설전류 차단 패턴부가 형성되고, 신호선 및 박막 트랜지스터를 제외한 나머지는 제 1 높이보다 낮은 제 2 높이를 갖는 휘도 향상 패턴부가 형성된다. 누설전류 차단 패턴부에는 제 1 볼록부가 형성되고, 휘도 향상 패턴부에는 제 2 볼록부가 형성된다. 이로써, 누설전류는 감소시키고 휘도를 향상시키는 감소시켜 고품질 디스플레이를 수행한다.

**대표도**



**특허청구의 범위**

**청구항 1**

(a) 제 1 투명기관, (b) 상기 제1 투명기관 상에 제 1 구동 신호가 인가되는 제1 신호선 및 상기 제1 신호선과 교차하고 제 2 구동 신호가 인가되는 제2 신호선, (c) 상기 제1 및 제2 신호선들과 연결되며 상기 제 1 구동 신호를 출력하는 드레인 전극을 포함하는 박막 트랜지스터, (d) 상기 제1 및 제2 신호선들 및 상기 박막 트랜지스터 위의 제 1 영역에 제1 두께로 형성된 누설 전류 차단 패턴부, 및 상기 제1 및 제2 신호선들에 감싸여진 제 2 영역에 상기 제1 두께보다 얇은 제2 두께로 형성된 휘도 증가 패턴부를 갖는 유전체막, 그리고 (e) 상기 유전체막의 상면에 매트릭스 형태로 배치되고, 상기 드레인 전극 위에 형성된 콘택홀을 통해 상기 드레인 전극과 연결되는 제 1 전극들을 포함하는 제 1 기관;

상기 제 1 전극과 마주보는 제 2 전극이 형성된 제 2 기관; 및

상기 제 1 기관 및 제 2 기관 사이에 주입된 액정을 포함하는 액정표시장치.

**청구항 2**

제 1 항에 있어서, 상기 누설 전류 차단 패턴부의 표면에는 누설 전류 차단 및 광반사율을 보다 증가시키기 위해 제 1 볼록부들이 더 형성된 것을 특징으로 하는 액정표시장치.

**청구항 3**

제 2 항에 있어서, 상기 제 1 볼록부들은 반구 형상으로 지름은 5 ~ 7 $\mu\text{m}$  이고, 높이는 0.3 ~ 0.5 $\mu\text{m}$ 인 것을 특징으로 하는 액정표시장치.

**청구항 4**

삭제

**청구항 5**

제 1 항에 있어서, 상기 제 1 두께는 상기 제1 및 제2 신호선들 및 상기 제 1 전극의 사이에서 발생하는 기생 커패시턴스를 감소시키기 위해 1.5 ~ 1.7 $\mu\text{m}$ 를 갖는 것을 특징으로 하는 액정표시장치.

**청구항 6**

제 1 항에 있어서, 상기 제 2 두께는 휘도 균일성을 향상시키기 위해 0.8 ~ 1.2 $\mu\text{m}$ 를 갖는 것을 특징으로 하는 액정표시장치.

**청구항 7**

제 1 항에 있어서, 상기 누설 전류 차단 패턴부는 상기 제1 및 제2 신호선들 및 상기 제 1 전극의 사이에서 발생하는 기생 커패시턴스를 감소시키기 위해, 상기 누설 전류 차단 패턴부의 제 1 폭은 상기 신호선의 제 2 폭보다 넓은 것을 특징으로 하는 액정표시장치.

**청구항 8**

제 7 항에 있어서, 상기 제1 및 제2 신호선들은 상기 제 1 영역의 중앙에 배치되며, 상기 제 1 폭은 상기 제 2 폭보다 10 ~ 30 $\mu\text{m}$  큰 것을 특징으로 하는 액정표시장치.

**청구항 9**

제 1 항에 있어서, 상기 휘도 증가 패턴부의 표면에는 휘도 균일성을 보다 향상시키기 위해 제 2 볼록부들이 더 형성된 것을 특징으로 하는 액정표시장치.

**청구항 10**

제 9 항에 있어서, 상기 제 2 볼록부들은 반구 형상으로 지름은 10 ~ 15 $\mu\text{m}$  이고, 높이는 0.8 ~ 1.5 $\mu\text{m}$ 인 것을

특징으로 하는 액정표시장치.

**청구항 11**

제 1 항에 있어서, 상기 제1 및 제2 신호선들은 상기 제 1 전극들과 부분적으로 중첩하도록 배치된 것을 특징으로 하는 액정표시장치.

**청구항 12**

제 11 항에 있어서, 상기 제1 또는 제2 신호선과, 상기 제 1 전극이 중첩된 중첩부의 폭은 1~3 $\mu$ m인 것을 특징으로 하는 액정표시장치.

**청구항 13**

제 1 항에 있어서, 상기 제1 및 제2 신호선들은 상기 제 1 전극들에 의해 전부 중첩되도록 배치된 것을 특징으로 하는 액정표시장치.

**청구항 14**

제 1 투명기관에 제 1 구동 신호가 인가되는 제1 신호선 및 상기 제1 신호선과 교차하고 제2 구동 신호가 인가되는 제2 신호선, 상기 제1 및 제2 신호선들과 연결되며 상기 제 1 구동 신호를 출력하는 드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계;

상기 제1 및 제2 신호선들 및 상기 박막 트랜지스터 위의 제 1 영역에 제1 두께로 형성된 누설 전류 차단 패턴부, 상기 제1 및 제2 신호선들에 의하여 감싸여진 제 2 영역에 상기 제1 두께보다 얇은 제2 두께로 형성된 휘도 증가 패턴부를 갖는 유전체막을 형성하는 단계;

상기 유전체막의 상면에 매트릭스 형태로 배치되고, 상기 드레인 전극 위에 형성된 콘택홀을 통해 상기 드레인 전극과 연결되는 제 1 전극을 형성하여 제 1 기관을 제조하는 단계;

상기 제 1 전극과 마주보는 제 2 전극이 형성된 제 2 기관을 제조하는 단계; 및

상기 제 1 기관 및 제 2 기관 사이에 주입된 액정을 주입하는 단계를 포함하는 액정표시장치의 제조 방법.

**청구항 15**

제 14 항에 있어서, 상기 누설 전류 차단 패턴부를 형성하는 단계는 상기 제1 및 제2 신호선들 및 상기 제 1 전극들 사이에서 발생하는 기생 커패시턴스를 감소시키기 위해 상기 유전체막을 1.5 ~ 1.7 $\mu$ m의 두께로 패터닝하는 것을 특징으로 하는 액정표시장치의 제조 방법.

**청구항 16**

제 14 항에 있어서, 상기 누설 전류 차단 패턴부를 형성하는 단계는 기생 커패시턴스를 감소시키기 위해 상기 누설 전류 차단 패턴부의 제 1 폭을 상기 제1 및 제2 신호선들의 제 2 폭보다 넓게 패터닝하는 것을 특징으로 하는 액정표시장치의 제조 방법.

**청구항 17**

제 14 항에 있어서, 상기 누설 전류 차단 패턴부를 형성하는 단계는 상기 누설 전류 차단 패턴부의 표면에 누설 전류 차단 및 광반사율을 증가시키기 위해, 제 1 볼록부들을 형성하는 단계를 더 포함하는 것을 특징으로 하는 액정표시장치의 제조 방법.

**청구항 18**

제 17 항에 있어서, 상기 제 1 볼록부들을 형성하는 단계에서 상기 제 1 볼록부들의 지름은 5 ~ 7 $\mu$ m 이고, 높이는 0.3 ~ 0.5 $\mu$ m인 것을 특징으로 하는 액정표시장치의 제조 방법.

**청구항 19**

제 14 항에 있어서, 휘도 증가 패턴부를 형성하는 단계는 휘도 균일성을 향상시키기 위해 상기 유전체막을 0.8 ~ 1.2 $\mu$ m의 두께로 패터닝하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조 방법.

**청구항 20**

제 14 항에 있어서, 상기 휘도 증가 패턴부를 형성하는 단계는 휘도 균일성을 보다 향상시키기 위해 제 2 블록부들을 더 형성하는 단계를 포함하는 것을 특징으로 하는 액정표시장치의 제조 방법.

**청구항 21**

제 20 항에 있어서, 상기 제 2 블록부들을 형성하는 단계에서 상기 제 2 블록부의 지름은 10 ~ 15 $\mu$ m 이고, 높이는 0.8 ~ 1.5 $\mu$ m인 것을 특징으로 하는 액정표시장치.

**명세서**

**발명의 상세한 설명**

**발명의 목적**

**발명이 속하는 기술 및 그 분야의 종래기술**

- <14> 본 발명은 액정표시장치에 관한 것으로, 보다 상세하게는 디스플레이 품질 및 휘도를 향상시킨 액정표시장치 및 이의 제조 방법에 관한 것이다.
- <15> 일반적으로, 액정표시장치는 평판표시장치의 하나이다. 액정표시장치(Liquid Crystal Display device, LCD)는 부피 및 무게 측면에서 CRT 방식 디스플레이 장치에 비하여 뛰어난 장점을 갖는다. 액정표시장치는 액정(Liquid crystal)으로 문자들(characters), 영상들(images) 및 동영상들(moving pictures)을 디스플레이 한다.
- <16> 액정은 전계에 의하여 배열이 변경되고, 액정의 광투과도는 배열에 따라서 변경된다. 따라서, 액정표시장치는 디스플레이를 수행하기 위해 광을 필요로 한다.
- <17> 액정표시장치는 광에 따라서 3 가지 종류로 구분된다. 첫 번째 액정표시장치는 투과형 액정표시장치이다. 투과형 액정표시장치는 전기에너지를 소모하여 발생한 내부광을 액정에 공급하여 디스플레이를 수행한다.
- <18> 두 번째 액정표시장치는 반사형 액정표시장치이다. 반사형 액정표시장치는 영상을 디스플레이 하기 위하여 외부광, 예를 들면, 태양광, 조명광 등을 이용한다.
- <19> 세 번째 액정표시장치는 반사-투과형 액정표시장치이다. 반사-투과형 액정표시장치는 내부광 또는 외부광을 이용하여 디스플레이를 수행한다. 반사-투과형 액정표시장치는 어두운 곳에서는 내부광을 이용하여 디스플레이를 수행하고, 밝은 곳에서는 외부광을 이용하여 디스플레이를 수행한다.
- <20> 반사형 액정표시장치 및 반사-투과형 액정표시장치는 외부광을 이용하기 때문에, 외부광을 반사하기 위한 반사전극을 필요로 한다. 반사 전극은 반사 전극의 반사 면적을 증가시키기 위하여 반사전극에 전압을 인가하기 위한 신호선들의 상부에 배치된다. 반사 전극과 신호선들의 사이에는 신호선들 및 반사전극을 절연하기 위하여 유전율( $\epsilon$ )이 3.3 정도 되는 유기 절연막이 형성된다. 또한, 반사 전극은 광의 휘도 균일성을 증가시키기 위해 울록볼록한 볼록부들을 갖는다. 볼록부들은 반사형 액정표시장치 및 반사-투과형 액정표시장치의 디스플레이 품질에 큰 영향을 미친다.
- <21> 이때, 광반사율은 유기 절연막의 두께가 두꺼울수록 낮아지고, 유기 절연막의 두께가 얇아질수록 증가한다. 예를 들면, 유기 절연막의 두께를 3.6 $\mu$ m에서 2.0 $\mu$ m로 낮추면, 반사 전극의 광반사율은 약 50% 정도 향상된다.
- <22> 광반사율이 향상되면, 반사형 액정표시장치 및 반사-투과형 액정표시장치에서의 디스플레이 휘도가 높아지고, 이로 인해 디스플레이 품질이 향상된다.
- <23> 그러나, 유기 절연막의 두께를 무리하게 감소시키는 것은 바람직하지 않다. 그 이유는 신호선, 유기 절연막 및 반사 전극이 기생 커패시턴스를 발생시키기 때문이다. 기생 커패시턴스는 신호선에 인가된 신호를 왜곡시키고, 반사 전극에 인가되는 전압을 변동 시켜 디스플레이 품질을 크게 떨어뜨린다.
- <24> 유기 절연막의 두께를 감소시켜 광반사율을 높이면서 기생 커패시턴스를 감소시키기 위해서는 신호선으로부터 반사 전극을 이격시키는 방법이 있다.
- <25> 그러나, 이와 같은 방법은 반사 전극의 반사 면적을 크게 감소시켜 오히려 휘도를 감소시킨다.

<26> 이와 같은 이유로 최근에는 광반사율, 디스플레이 품질 및 휘도를 증가시키는 방법 및 구조의 개발이 절실히 요구되고 있다.

**발명이 이루고자 하는 기술적 과제**

<27> 따라서, 본 발명은 이와 같은 종래 기술의 요구를 감안한 것으로써, 본 발명의 제 1 목적은 광반사율 및 휘도를 증가시켜 디스플레이 품질이 향상된 액정표시장치를 제공한다.

<28> 본 발명의 제 2 목적은 광반사율 및 휘도를 증가시켜 디스플레이 품질이 향상된 액정표시장치를 제조하기 위한 액정표시장치의 제조 방법을 제공한다.

**발명의 구성 및 작용**

<29> 이와 같은 본 발명의 제 1 목적을 구현하기 위하여 본 발명은 (a) 제 1 투명기관, (b) 제1 투명 기관 상에 서로 다른 경로로 제 1 구동 신호 및 제 2 구동 신호를 인가하는 신호선들, (c) 신호선들과 연결되며 제 1 구동 신호를 출력하는 드레인 전극을 포함하는 박막 트랜지스터, (d) 드레인 전극과 연결되는 콘택홀, 신호선들 및 박막 트랜지스터의 위에 형성된 제 1 영역에 형성된 누설 전류 차단 패턴부, 신호선에 인접한 제 2 영역에 형성된 휘도 증가 패턴부를 갖는 유전체막, 그리고 (e) 유전체막의 상면에 매트릭스 형태로 배치되고, 콘택홀을 통해 드레인 전극들과 연결되는 제 1 전극들을 포함하는 제 1 기관, 제 1 전극과 마주보는 제 2 전극이 형성된 제 2 기관 및 제 1 기관 및 제 2 기관 사이에 주입된 액정을 포함하는 액정표시장치를 제공한다.

<30> 또한, 본 발명의 제 2 목적을 구현하기 위하여 본 발명은 제 1 투명기관에 서로 다른 경로로 제 1 구동 신호 및 제 2 구동 신호를 인가하는 신호선들, 신호선들과 연결되며 제 1 구동 신호를 출력하는 드레인 전극을 포함하는 박막 트랜지스터를 형성하는 단계, 드레인 전극과 연결되는 콘택홀, 신호선들 및 박막 트랜지스터의 위에 형성된 제 1 영역에 형성된 누설 전류 차단 패턴부, 신호선에 의하여 감싸여진 제 2 영역에 형성된 휘도 증가 패턴부를 갖는 유전체막을 형성하는 단계, 유전체막의 상면에 매트릭스 형태로 배치되고, 콘택홀을 통해 드레인 전극들과 연결되는 제 1 전극을 형성하여 제 1 기관을 제조하는 단계, 제 1 전극과 마주보는 제 2 전극이 형성된 제 2 기관을 제조하는 단계 및 제 1 기관 및 제 2 기관 사이에 주입된 액정을 포함하는 액정표시장치의 제조 방법을 제공한다.

<31> 이하, 첨부한 도면을 참조하여 본 발명의 바람직한 실시예를 상세히 설명하고자 한다. 본 발명에서는 바람직한 일실시예로 신호선들, 유전체막, 반사 전극을 갖는 반사형 액정표시장치가 설명된다.

<32> 도 1은 본 발명의 일실시예에 의한 액정표시장치의 개념도이다. 도 1을 참조하면, 액정표시장치(400)는 제 1 기관(100), 액정(300) 및 제 2 기관(200)을 포함한다. 제 1 기관(100) 및 제 2 기관(200)은 상호 마주보며, 제 1 기관(100) 및 제 2 기관(200) 사이에는 액정(300)이 배치된다.

<33> 도 2는 본 발명의 일실시예에 의한 액정표시장치의 내부를 도시한 단면도이다.

<34> 도 2를 참조하면, 제 1 기관(100)은 제 1 투명 기관(110), 신호선들(미도시), 박막 트랜지스터(130), 유전체막(140) 및 제 1 전극(150)을 포함한다. 제 2 기관(200)은 제 2 투명기관(210) 및 제 2 전극(220)을 포함한다.

<35> 도 3은 본 발명의 일실시예에 의한 제 1 기관의 개념도이다.

<36> 도 2 또는 도 3을 참조하면, 신호선들(120)은 외부에서 인가된 제 1 구동 신호 및 제 2 구동 신호를 제 1 투명 기관(110)으로 인가된다. 이때, 제 1 구동 신호 및 제 2 구동 신호는 상호 쇼트 되지 않도록 다른 경로로 제 1 투명 기관(110)에 인가된다.

<37> 바람직한 일실시예로 신호선들(120)은 제 1 신호선(122) 및 제 2 신호선(128)으로 구성된다. 제 1 신호선(122)은 제 1 투명 기관(110)에 제 1 방향으로 복수개가 병렬 배열되며, 제 1 신호선(122)에는 제 1 구동 신호가 인가된다. 제 2 신호선(128)은 투명 기관(110)에 제 1 방향과 교차하는 제 2 방향으로 복수개가 병렬 배열되며, 제 2 신호선(128)에는 제 2 구동 신호가 인가된다. 제 1 신호선(122) 및 제 2 신호선(128)은 제 1 투명 기관(110) 상에서 상호 절연된다.

<38> 박막 트랜지스터(130)는 제 1 투명 기관(110) 중 제 1 신호선(122) 및 제 2 신호선(128)에 의하여 감싸여진 영역(점선 도시, 112)마다 1 개씩 형성된다.

<39> 이하, 제 1 투명 기관(110)에 신호선들(120) 및 박막 트랜지스터(130)를 형성하는 과정을 설명하기로 한다.

- <40> 도 4는 본 발명의 일실시예에 의하여 제 1 투명 기관에 제 1 신호선 및 게이트 전극이 형성된 것을 도시한 개념도이다.
- <41> 도 4를 참조하면, 제 1 신호선(122)은 제 1 투명 기관(110)에 제 1 방향으로 형성된다. 제 1 신호선(122)은 복수개로 구성되며, 제 1 신호선(122)들은 제 1 투명 기관(110)에 상호 병렬 배치된다. 제 1 신호선(122)에는 일정 간격으로 제 2 방향으로 연장된 게이트 전극(123)들이 형성된다. 바람직하게 제 2 방향은 제 1 방향과 직교하는 방향이며, 게이트 전극(123)으로는 제 1 구동 신호가 출력된다.
- <42> 도 5는 본 발명의 일실시예에 의하여 게이트 전극에 채널층이 형성된 것을 도시한 개념도이다.
- <43> 도 5를 참조하면, 제 1 신호선(122)들 및 게이트 전극(123)들이 형성된 제 1 투명 기관(110)의 상면에는 전면적에 걸쳐 투명한 절연막(124)이 형성된다. 채널층(131)은 절연막(124)의 상면에 형성된다.
- <44> 채널층(131)은 제 1 채널층(132) 및 제 2 채널층(133)으로 이루어진다.
- <45> 제 1 채널층(132)은 아몰퍼스 실리콘으로 이루어지며, 게이트 전극(123)의 상부에 형성된다. 제 1 채널층(132)은 게이트 전극(123)의 폭 W 보다 다소 넓게 형성된다. 제 1 채널층(132)은 게이트 전극(123)에 전압이 온(on)되면 도체 특성을 갖고, 게이트 전극(123)에 전압이 오프(off)되면 부도체 특성을 갖는다.
- <46> 제 2 채널층(133)은 불순물이 주입된 아몰퍼스 실리콘으로 이루어지며, 제 1 채널층(132)의 상부에 형성된다. 불순물은 제 2 채널층(133)이 도체에 가까운 특성을 갖도록 하며, 제 2 채널층(133)은 제 1 채널층(132)의 상면에 2 조각으로 나뉘어져 형성된다. 2 개로 나뉘어진 제 2 채널층(133)에 서로 다른 도면부호 133a 및 도면부호 133b를 부여하기로 한다.
- <47> 도 6은 본 발명의 일실시예에 의하여 제 1 투명 기관에 제 2 신호선, 소오스 전극 및 드레인 전극이 형성된 것을 도시한 개념도이다. 도 7은 도 6의 A-A 단면도이다.
- <48> 도 6 또는 도 7을 참조하면, 제 2 신호선(128)은 제 1 투명 기관(110)에 게이트 전극(123)과 평행한 제 2 방향으로 형성된다. 제 2 신호선(128)은 복수개로 구성되며, 제 2 신호선(128)들은 제 1 투명 기관(110)에 상호 병렬 배치된다. 제 2 신호선(128)에는 일정 간격으로 제 1 방향으로 연장된 소오스 전극(129)들이 형성된다. 바람직하게 제 1 방향은 제 2 방향과 직교하는 방향이며, 소오스 전극(129)으로는 제 2 구동 신호가 출력된다. 제 2 신호선(128)으로부터 연장된 소오스 전극(129)은 도면부호 133a로 도시된 제 2 채널층(133)의 상면에 콘택된다.
- <49> 드레인 전극(134)은 도면부호 133b로 도시된 제 2 채널층(133)에 콘택되며, 콘택홀(134a)을 갖는다.
- <50> 이하, 게이트 전극(123), 소오스 전극(129), 채널층(131) 및 드레인 전극(134)을 박막 트랜지스터라 정의하기로 한다.
- <51> 도 8은 본 발명의 일실시예에 의하여 제 1 투명 기관에 유전체막이 형성된 것을 도시한 개념도이다. 도 9는 도 8의 B-B 단면도이다.
- <52> 도 8 또는 도 9를 참조하면, 제 1 투명 기관(110)에는 제 2 신호선(128), 소오스 전극(129) 및 드레인 전극(134)이 모두 덮이도록 유전체막(140)이 전면적에 걸쳐 형성된다. 유전체막(140)은 제 1 신호선(122), 제 2 신호선(128) 및 후술될 제 1 전극을 절연시키는 역할을 수행한다. 유전체막(140)의 표면에는 누설 전류를 감소시키고 광반사율을 증가시키기 위해 누설 전류 방지 패터부(142) 및 휘도 증가 패터부(144)를 갖는다. 이에 더하여 유전체막(140)은 드레인 전극(134)과 제 1 전극을 연결하는 콘택홀(146)을 갖는다.
- <53> 유전체막(140)의 하부로는 제 1 신호선(122), 제 2 신호선(128), 게이트 전극(123), 소오스 전극(129) 및 드레인 전극(134)이 통과한다. 이하, 도 9에 도시된 바와 같이 유전체막(140) 중 제 1 신호선(122), 제 2 신호선(128), 게이트 전극(123), 소오스 전극(129) 및 드레인 전극(134)이 통과하는 영역을 제 1 영역이라 정의하기로 한다. 유전체막(140) 중 제 1 영역 이외의 영역을 제 2 영역이라 정의하기로 한다.
- <54> 따라서, 제 1 신호선(122), 제 2 신호선(128), 게이트 전극(123), 소오스 전극(129), 드레인 전극(134), 유전체막(140) 및 후술될 제 1 전극은 커패시턴스 구조를 갖고, 이에 따라 기생 커패시턴스가 발생한다.
- <55> 기생 커패시턴스는 제 1 신호선(122) 및 제 2 신호선(128)에서의 전압 또는 제 1 전극에 인가된 전압을 변경시키고, 이에 따라 디스플레이 품질에 많은 영향을 미친다. 디스플레이 품질에 영향을 미치는 기생 커패시턴스는 유전체막(140)의 두께가 얇아질수록 증가하고, 유전체막(140)의 두께가 두꺼워질수록 감소한다.

- <56> 따라서, 디스플레이 품질은 유전체막(140)의 두께를 두껍게 할수록 좋아진다. 반면, 유전체막(140)은 두께가 두꺼울수록 유전체막(140)의 표면에 형성되는 볼록부를 균일하게 형성하기 어려워 광반사율이 떨어진다.
- <57> 기생 커패시턴스는 감소시키고 광반사율은 증가시키기 위해, 유전체막(140)에는 누설 전류 차단 패턴부(142) 및 휘도 증가 패턴부(144)가 형성된다.
- <58> 구체적으로, 누설 전류 차단 패턴부(142)는 제 1 영역과 동일한 형상 및 동일한 면적으로 형성되며, 제 1 두께를 갖는다. 휘도 증가 패턴부(144)는 제 2 영역에 형성되며, 제 1 두께보다 낮은 제 2 두께를 갖는다. 도 8에서 누설 전류 차단 패턴부(142)의 폭 L은 실질적으로 제 2 영역의 폭과 동일하다.
- <59> 따라서, 누설 전류 차단 패턴부(142)가 형성된 제 1 영역에서는 기생 커패시턴스를 감소시킬 수 있고, 휘도 증가 패턴부(144)가 형성된 제 2 영역에서는 광반사율이 감소되는 것을 방지할 수 있다.
- <60> 누설 전류 차단 패턴부(142)에는 광반사율을 보다 향상시키기 위한 반구 형상의 제 1 볼록부(142a)를 갖는다. 제 1 볼록부(142a)는 지름이 5 ~ 7 $\mu$ m 이고, 높이는 0.3 ~ 0.5 $\mu$ m이다. 제 1 볼록부(142a)는 반구 형상 이외에도 다양한 형상으로 제작할 수 있다.
- <61> 이때, 제 1 영역에서의 유전체막(140)의 제 1 두께는 1.5 ~ 1.7 $\mu$ m를 갖는다. 이때, 제 1 두께는 제 1 볼록부(142a)의 높낮이를 고려한 평균 두께이다.
- <62> 또한, 휘도 증가 패턴부(144)는 반구 형상의 제 2 볼록부(144a)를 갖는다. 제 2 볼록부(144a)는 지름은 10 ~ 15 $\mu$ m 이고, 높이는 0.8 ~ 1.5 $\mu$ m이다. 제 2 볼록부(144a)는 반구 형상 이외에도 다양한 형상으로 제작할 수 있다.
- <63> 이때, 제 2 영역에서의 유전체막(140)의 제 2 두께는 0.8 ~ 1.2 $\mu$ m를 갖는다. 제 2 두께는 휘도 증가 패턴부(144)의 높낮이를 고려한 평균 두께이다.
- <64> 도 10은 본 발명의 다른 실시예에 의하여 제 1 투명 기판에 유전체막이 형성된 것을 도시한 개념도이다. 도 11은 도 10의 C-C의 단면도이다.
- <65> 도 10 또는 도 11을 참조하면, 누설전류 방지 패턴부(142)의 폭 L은 기생 커패시턴스에 영향을 미친다. 구체적으로, 제 1 영역의 폭에 의하여 기생 커패시턴스가 감소되거나 증가할 수 있다. 이하, 제 1 영역에 도면부호 145, 제 2 영역에 도면부호 146을 부여하기로 한다.
- <66> 본 발명에서는 바람직한 일실시예로 제 1 영역(145)의 폭을 L1이라고 하였을 때, 누설전류 방지 패턴부(142)의 폭 L은 제 1 영역의 폭 L1보다 다소 넓게 형성한다. 바람직하게 누설 전류 차단 패턴부(142)의 폭 L은 누설 전류 차단 패턴부(142) 및 제 1 영역이 상호 얼라인 된 상태에서, 제 1 영역의 폭 L1보다 10 ~ 30 $\mu$ m 정도 넓게 형성된다.
- <67> 도 12는 본 발명의 일실시예에 의해 유전체막의 상면에 형성된 제 1 전극을 도시한 개념도이다. 도 13은 도 12의 D-D 단면도이다.
- <68> 도 12를 참조하면, 제 1 전극(150)은 메탈 재료로 제작되며, 알루미늄 또는 알루미늄 합금으로 제작된다. 제 1 전극(150)은 도 11에 도시된 유전체막(140)의 상면에 매트릭스 형태로 배치되며, 박막 트랜지스터(130)의 드레인 전극(134)마다 1 개씩 연결된다. 미설명 도면부호 152는 도 11에 도시된 누설전류 방지 패턴부(142)의 제 1 볼록부(142a)의 상면에 형성된 제 1 광 반사 돌기이고, 154는 휘도 증가 패턴부(144)의 제 2 볼록부(144a)의 상면에 형성된 제 2 광 반사 돌기이다. 제 1 광 반사 돌기 및 제 2 광 반사 돌기는 제 1 볼록부(142a) 및 제 2 볼록부(144a)의 형상에 따라서 형상이 결정된다.
- <69> 드레인 전극(134)에 연결된 제 1 전극(150)은 각 드레인 전극(134)과 연결되기만 하면 배치는 크게 상관없다. 이와 같은 구조상 특징은 기생 커패시턴스 문제로 인해 제 1 전극(150)의 위치에 제약을 받는 종래 액정표시장치의 구조와 크게 대별된다.
- <70> 그러나, 제 1 전극(150)에 의하여 미약한 기생 커패시턴스가 발생할 수 있으므로 제 1 전극(150)의 에지는 제 1 영역에 포함되는 것이 바람직하다.
- <71> 구체적으로, 제 1 전극(150)의 에지는 제 1 영역에 포함된다. 따라서, 제 1 전극(150)의 에지 및 제 1 영역에 속한 제 1 신호선(122) 또는 제 2 신호선(128)은 배치 상 일부가 중첩된다. 도 12를 참조하면, 제 1 신호선(122) 또는 제 2 신호선(128)은 제 1 전극(150)과 T 만큼 중첩된다. T는 1 ~ 3 $\mu$ m 이다. 또한, 제 1 전극(15

0)과 인접한 제 1 전극의 사이 간격 G는 2 ~ 4 $\mu$ m가 되도록 하는 것이 바람직하다. 제 1 전극(150)의 사이 간격이 좁을수록 제 1 전극(150)의 유효 반사 면적은 증가된다. 제 1 전극(150)의 면적에 비례하여 디스플레이 품질 및 휘도는 더욱 증가된다.

- <72> 다르게, 제 1 신호선(122) 및 제 2 신호선(128)은 제 1 전극(150)에 의하여 완전히 가려지게 형성할 수 있다. 이처럼 제 1 신호선(122) 및 제 2 신호선(128)이 제 1 전극(150)에 의하여 완전히 가려질 경우, 기생 커패시턴스 문제가 발생할 수 있다. 그러나, 본 발명에서는 제 1 신호선(122) 및 제 2 신호선(128)의 상부에 누설 전류 방지 패턴부(142)가 형성되기 때문에 기생 커패시턴스 문제를 해결할 수 있다.
- <73> 이와 같은 구성을 갖는 제 1 기관(100)은 도 2에 도시된 바와 같이 제 2 기관(200)과 어셈블리 되고, 제 1 기관(100) 및 제 2 기관(200) 사이에는 액정(300)이 배치된다.
- <74> 이하, 이와 같은 구성을 갖는 액정표시장치를 제조하는 과정을 첨부된 도면을 참조하여 설명하기로 한다.
- <75> 제 1 투명기관(100)의 전면적에 걸쳐 도시되지 않은 게이트 메탈이 증착된다. 게이트 메탈은 알루미늄 또는 알루미늄 합금으로 형성된다. 게이트 메탈은 패터닝되어 도 4에 도시된 바와 같이 제 1 신호선(122) 및 게이트 전극(123)이 형성된다.
- <76> 이어서, 제 1 투명 기관(110)의 상면에는 도 2 또는 도 5에 도시된 바와 같이 전면적에 걸쳐 절연막(124)이 형성된다. 제 1 신호선(122) 및 게이트 전극(123)은 절연막(124)에 의하여 덮인다.
- <77> 절연막(124)의 상면에는 다시 아몰퍼스 실리콘으로 아몰퍼스 실리콘 박막 및 n<sup>+</sup> 아몰퍼스 실리콘 박막이 연속하여 형성된다. 아몰퍼스 실리콘 박막 및 n<sup>+</sup> 아몰퍼스 실리콘 박막은 다시 패터닝되어 도 5에 도시된 바와 같이 패터닝되어 채널층(131)이 형성된다.
- <78> 이어서, 제 1 투명 기관(110)의 상면에는 도시되지 않은 소오스/드레인 메탈이 증착된 후, 소오스/드레인 메탈은 패터닝되어, 도 6에 도시된 바와 같이 제 1 투명 기관(110)에는 제 2 신호선(128), 소오스 전극(129) 및 드레인 전극(134)이 제 2 채널층(133)에 연결된다.
- <79> 이와 같은 과정을 거쳐 형성된 박막 트랜지스터(130)의 상면에는 다시 감광성 물질로 유전체막이 형성된다. 유전체막의 표면은 도 9에 도시된 바와 같이 서로 다른 높이, 서로 다른 형상으로 패터닝된다.
- <80> 구체적으로, 제 1 신호선(122), 제 2 신호선(128), 소오스 전극(129) 및 드레인 전극(134)의 상면으로 정의된 제 1 영역에는 누설 전류 방지 패턴부가 형성되고, 제 1 영역 이외의 영역인 제 2 영역에는 휘도 증가 패턴부가 형성된다.
- <81> 유전체막(140)은 제 1 영역에서 제 1 두께를 갖고, 제 2 영역에서 제 1 두께보다 낮은 제 2 두께를 갖는다.
- <82> 제 1 영역에 형성된 누설 전류 방지 패턴부는 반구 형상으로 지름은 5 ~ 7 $\mu$ m 이고, 높이는 0.3 ~ 0.5 $\mu$ m인 제 1 볼록부(142a)를 갖는다. 누설 전류 방지 패턴부는 반구 형상 이외에도 다양한 형상으로 제작할 수 있다.
- <83> 이때, 누설 전류 방지 패턴부를 포함한 제 1 영역에서의 유전체막의 제 1 두께는 제 1 볼록부(142a)의 높낮이를 고려하여 1.5 ~ 1.7 $\mu$ m를 갖는다.
- <84> 한편, 제 2 영역에 형성된 휘도 증가 패턴부는 반구 형상으로 지름은 10 ~ 15 $\mu$ m 이고, 높이는 0.8 ~ 1.5 $\mu$ m인 제 2 볼록부(144a)를 포함한다. 휘도 증가 패턴부는 반구 형상 이외에도 다양한 형상으로 제작할 수 있다. 이때, 제 2 영역에서의 유전체막의 제 2 두께는 제 2 볼록부(144a)의 높낮이를 고려하여 0.8 ~ 1.2 $\mu$ m를 갖는다.
- <85> 유전체막(140)을 패터닝하는 과정은 박막 트랜지스터(130)의 드레인 전극(134)이 노출되도록 콘택홀을 형성하는 과정도 함께 수행된다.
- <86> 이어서, 유전체막(140)의 상면에는 전면적에 걸쳐 메탈 박막이 형성된다. 메탈 박막은 매트릭스 형태로 패터닝되어 도 13에 도시된 바와 같이 유전체막(140)의 표면에는 제 1 전극(150)이 형성된다.
- <87> 이때, 제 1 전극(150)은 유전체막(140)의 형상에 따라 위치별 높낮이가 서로 다르고 서로 다른 2 종류의 볼록부가 형성된다. 제 1 전극(150)은 제 1 영역에서 높이가 높고, 제 2 영역에서 높이가 낮다. 그리고, 제 1 전극(150) 중 제 1 영역에는 제 1 크기를 갖는 제 1 광 반사 돌기(152)를 갖고, 제 1 전극(150) 중 제 2 영역에는 제 1 크기보다 큰 제 2 광 반사 돌기(154)를 갖는다.

- <88> 한편, 도 2에 도시된 바와 같이 제 2 투명 기관(210) 중 제 1 전극(150)과 마주보는 면에는 제 2 전극(220)이 형성된다. 제 2 전극(220)은 제 1 전극(150)과 마주보도록 제 2 투명기관(210)의 전면적에 걸쳐 형성된다. 이때, 제 2 전극(220)과 제 2 투명 기관(210)의 사이에는 컬러필터(230)가 더 형성될 수 있다.
- <89> 제 1 기관(100) 및 제 2 기관(200)은 상호 얼라인 된 후 어셈블리 된다. 이어서, 제 1 기관(100) 및 제 2 기관(200)의 사이에는 액정(300)이 주입되어 액정표시장치가 제조된다.

<90> 본 발명에서는 바람직한 실시예로 반사형 액정표시장치로 설명하였다. 그러나, 이는 본 발명의 바람직한 실시예에 불과하며, 유전체막, 반사 전극 및 반사광을 이용하여 정보를 디스플레이 하는 모든 액정표시장치 본 발명을 응용할 수 있다. 예를 들며, 본 발명은 어두운 곳 및 밝은 곳에서 모두 디스플레이가 가능하며, 유전체막, 반사 전극, 투명 전극을 이용하는 "반사-투과형 액정표시장치"에도 충분히 적용할 수 있다. 이는 반사 전극 및 투명 전극의 형상이 본 발명에서 다양한 실시예를 통하여 개시한 유전체막의 형상에 따라서 결정되기 때문이다.

**발명의 효과**

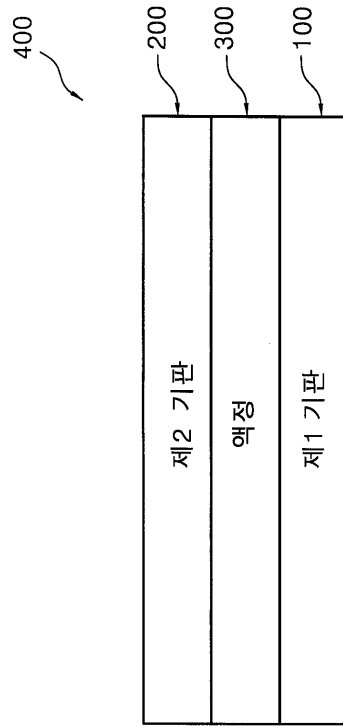
- <91> 이상에서 상세하게 설명한 바에 의하면, 유전체막 중 전기적 신호가 인가되지 않는 부분은 두께를 얇게 형성하여 광 반사 효율을 증가시키고, 신호가 인가되는 부분은 유전체막을 두껍게 형성하여 기생 커패시턴스에 의한 전류 누설을 크게 감소시켜 디스플레이 품질을 크게 향상시킨다.
- <92> 앞서 설명한 본 발명의 상세한 설명에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자 또는 해당 기술분야에 통상의 지식을 갖는 자라면 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

**도면의 간단한 설명**

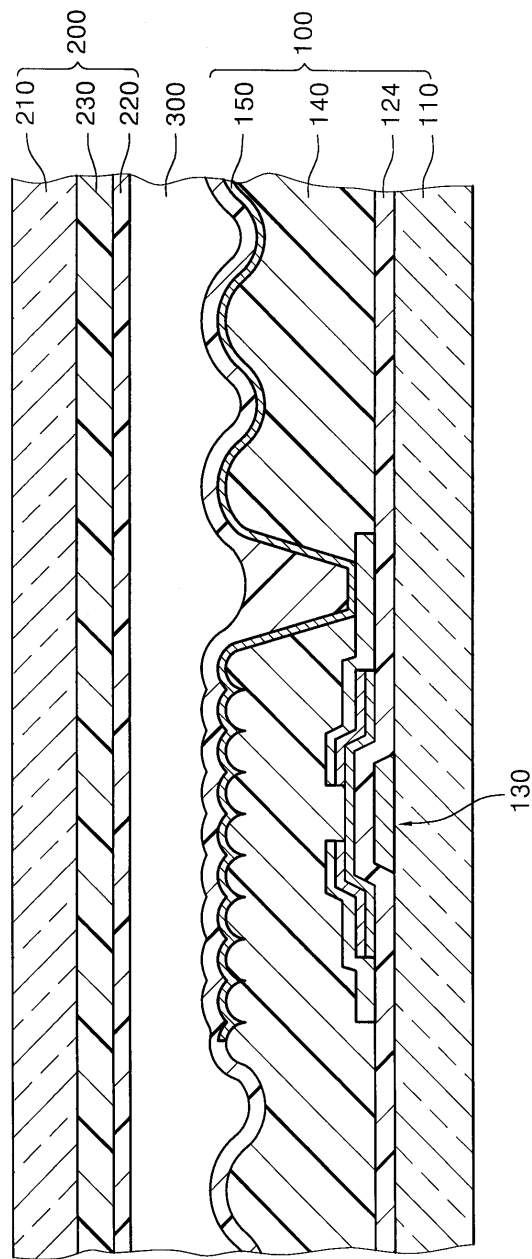
- <1> 도 1은 본 발명의 일실시예에 의한 액정표시장치의 개념도이다.
- <2> 도 2는 본 발명의 일실시예에 의한 액정표시장치의 내부를 도시한 단면도이다.
- <3> 도 3은 본 발명의 일실시예에 의한 제 1 기관의 개념도이다.
- <4> 도 4는 본 발명의 일실시예에 의하여 제 1 투명 기관에 제 1 신호선 및 게이트 전극이 형성된 것을 도시한 개념도이다.
- <5> 도 5는 본 발명의 일실시예에 의하여 게이트 전극에 채널층이 형성된 것을 도시한 개념도이다.
- <6> 도 6은 본 발명의 일실시예에 의하여 제 1 투명 기관에 제 2 신호선, 소오스 전극 및 드레인 전극이 형성된 것을 도시한 개념도이다.
- <7> 도 7은 도 6의 A-A 단면도이다.
- <8> 도 8은 본 발명의 일실시예에 의하여 제 1 투명 기관에 유전체막이 형성된 것을 도시한 개념도이다.
- <9> 도 9는 도 8의 B-B 단면도이다.
- <10> 도 10은 본 발명의 다른 실시예에 의하여 제 1 투명 기관에 유전체막이 형성된 것을 도시한 개념도이다.
- <11> 도 11은 도 10의 C-C의 단면도이다.
- <12> 도 12는 본 발명의 일실시예에 의해 유전체막의 상면에 형성된 제 1 전극을 도시한 개념도이다.
- <13> 도 13은 도 12의 D-D 단면도이다.

도면

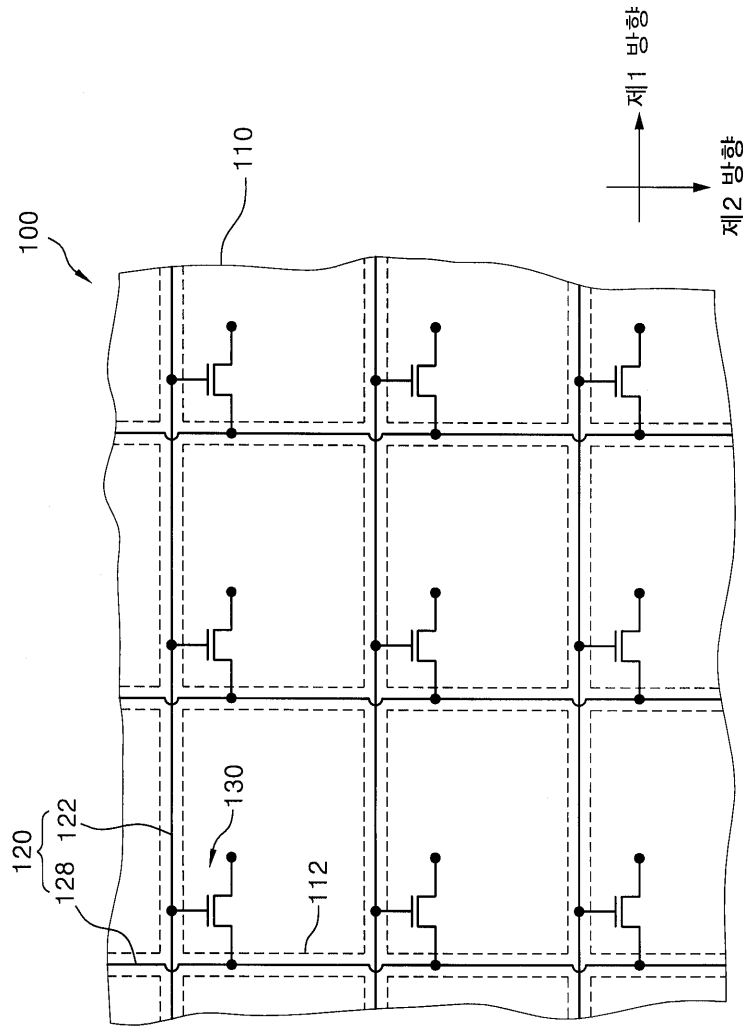
도면1



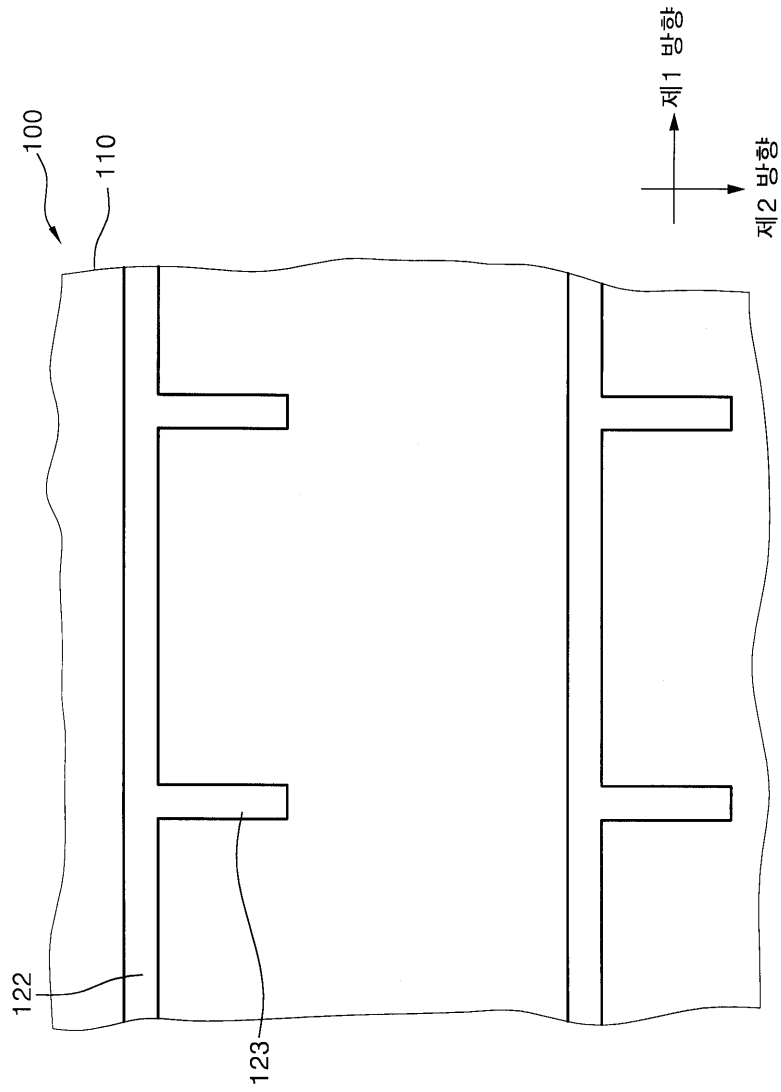
도면2



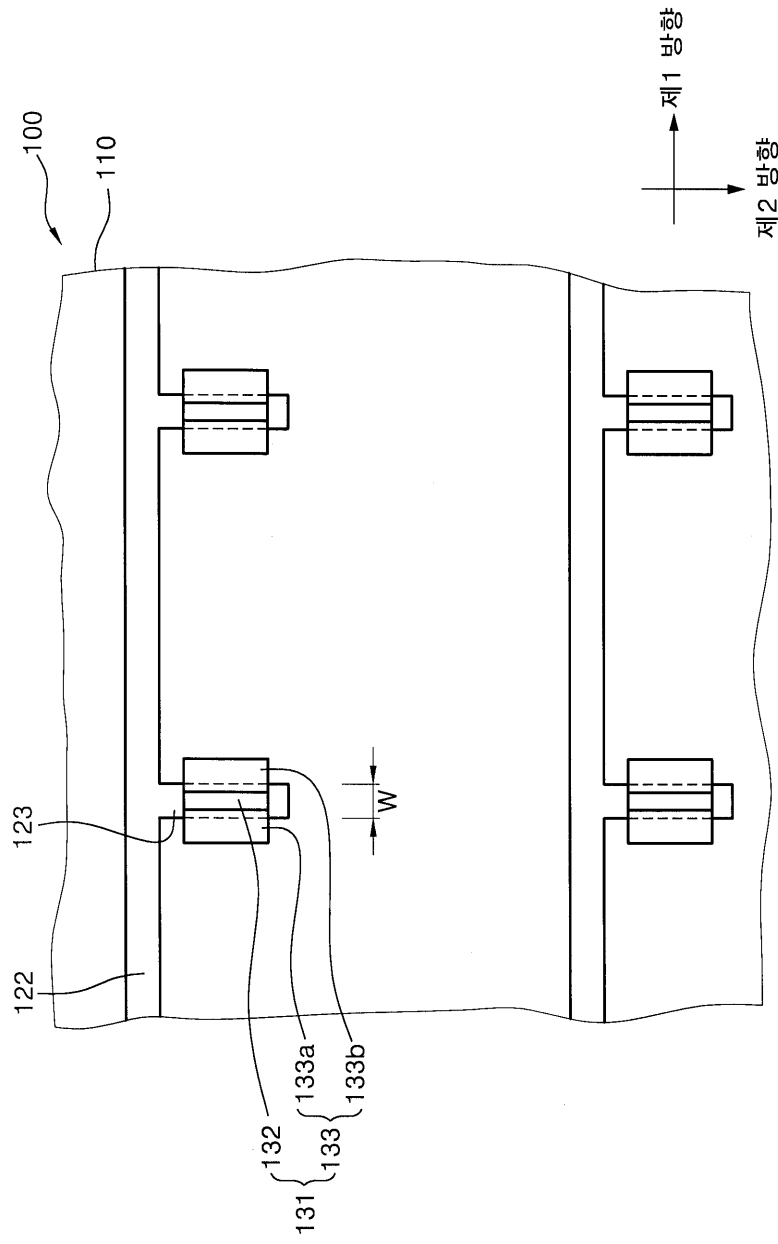
도면3



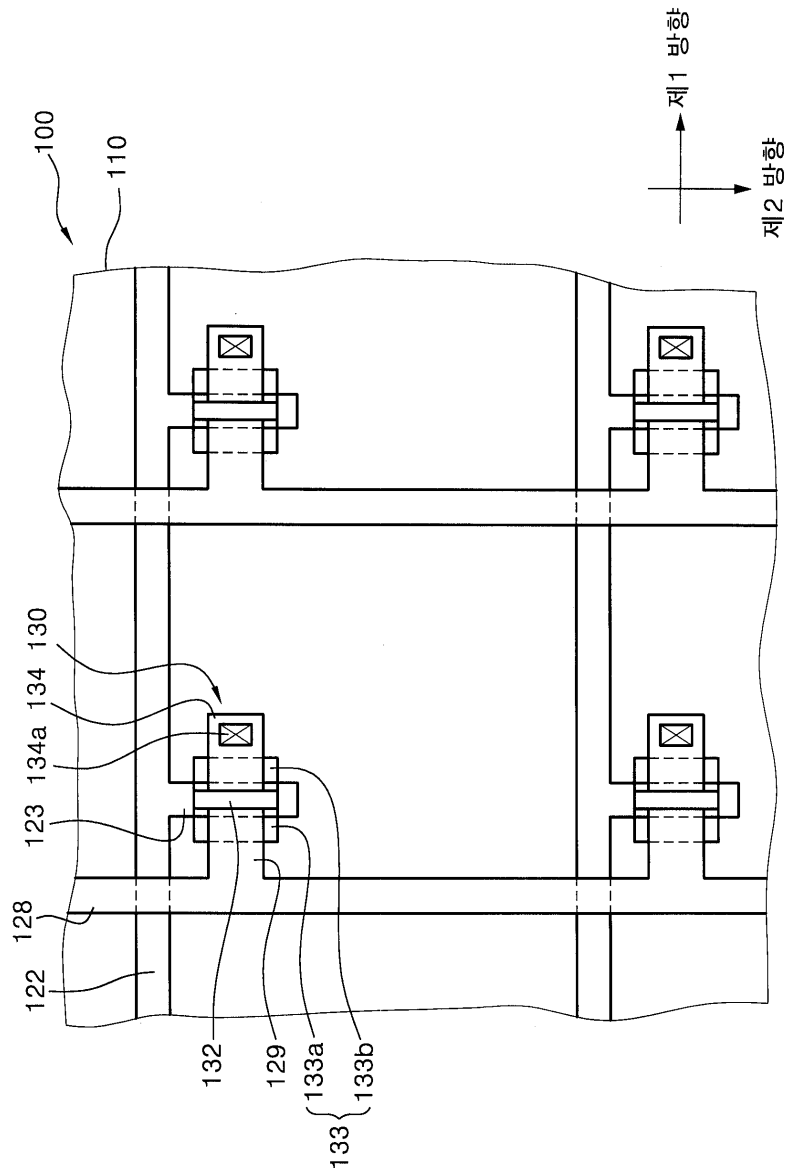
도면4



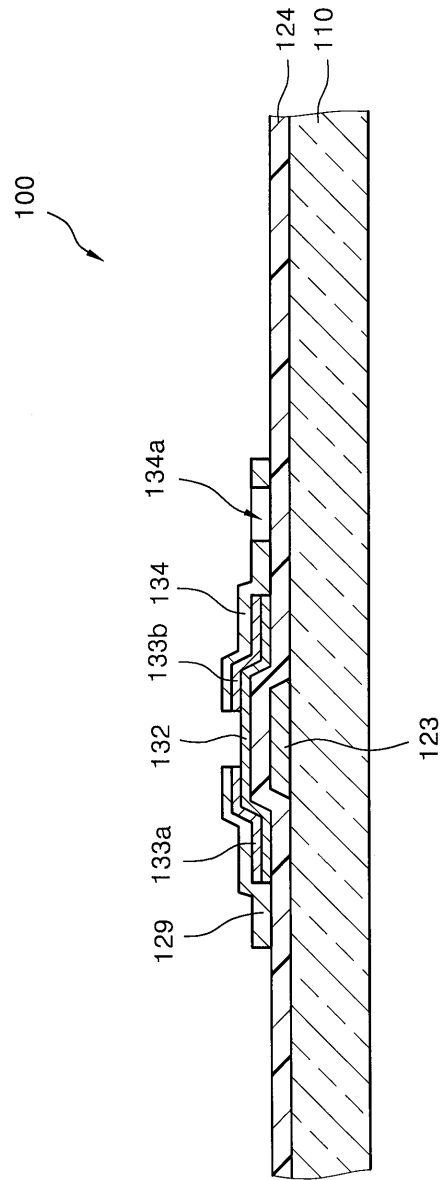
도면5



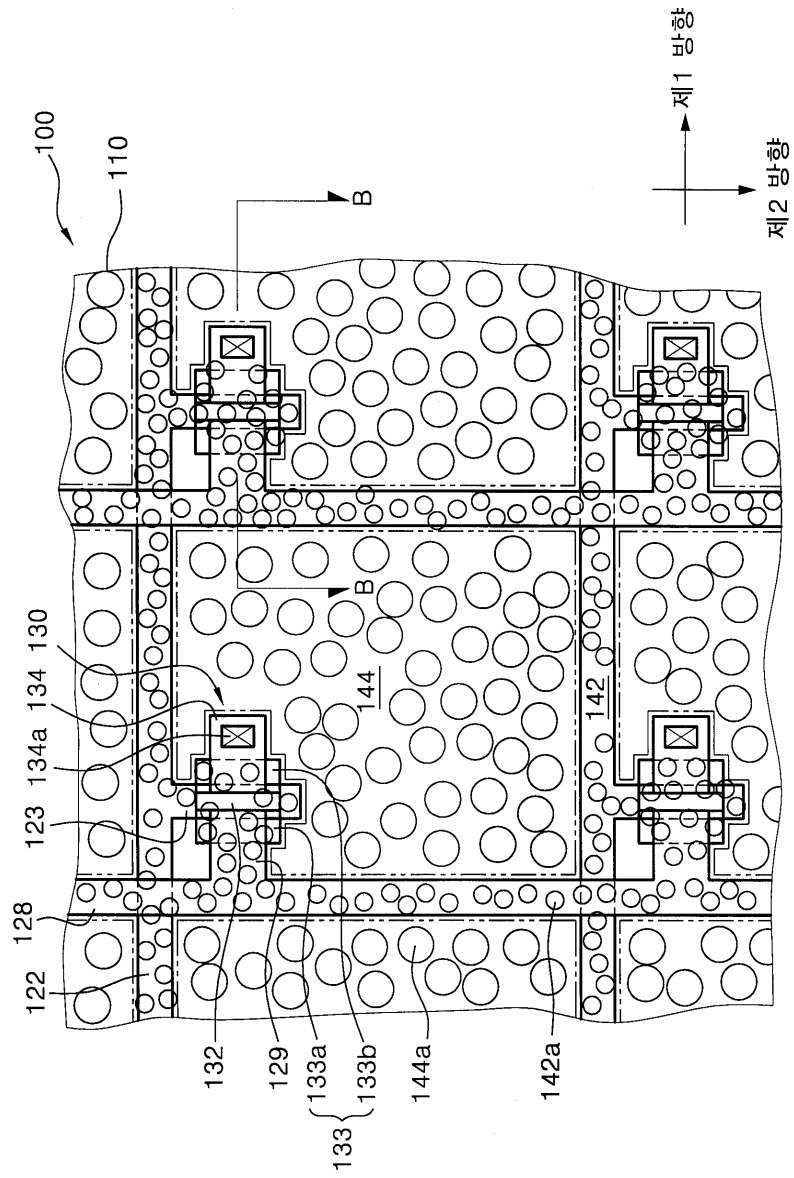
도면6



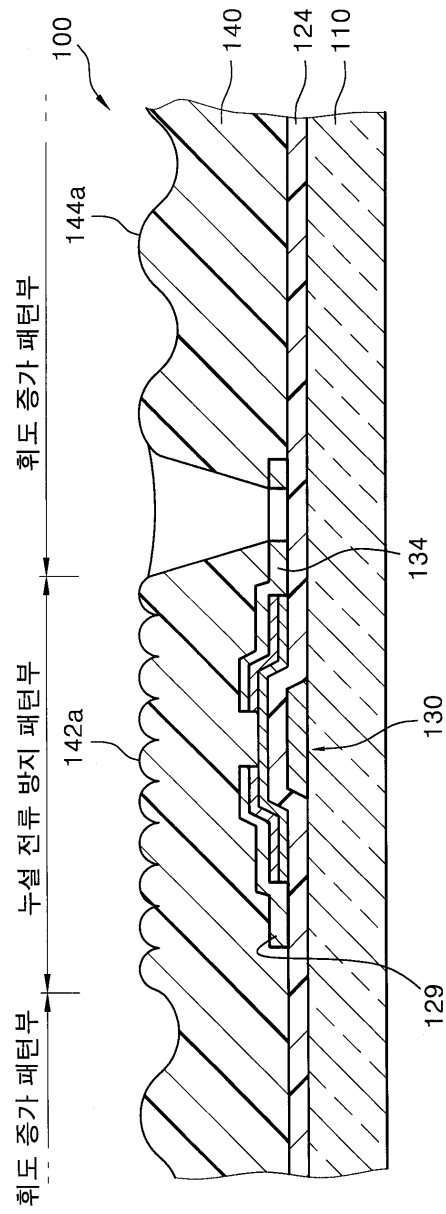
도면7



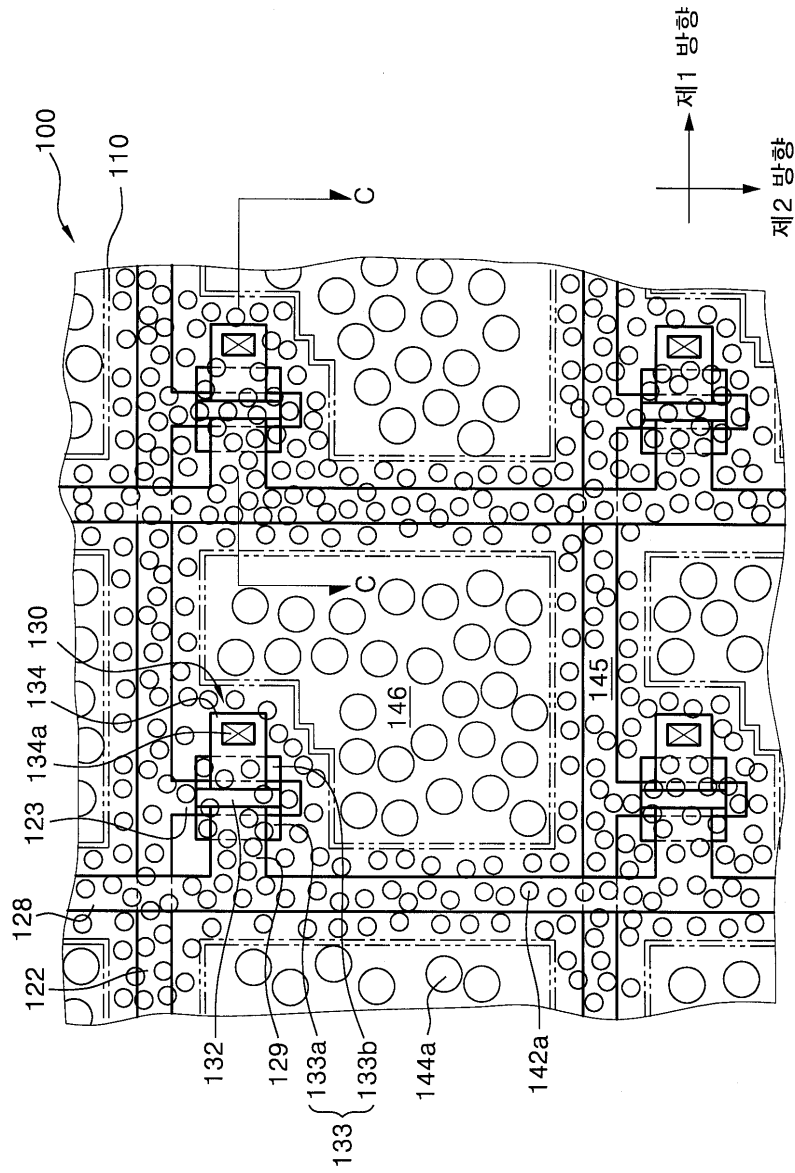
도면8



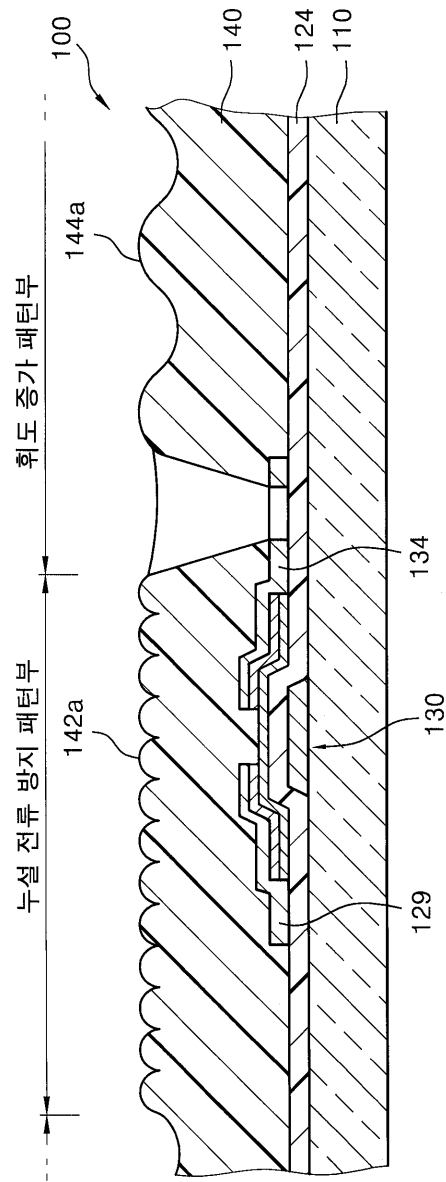
도면9



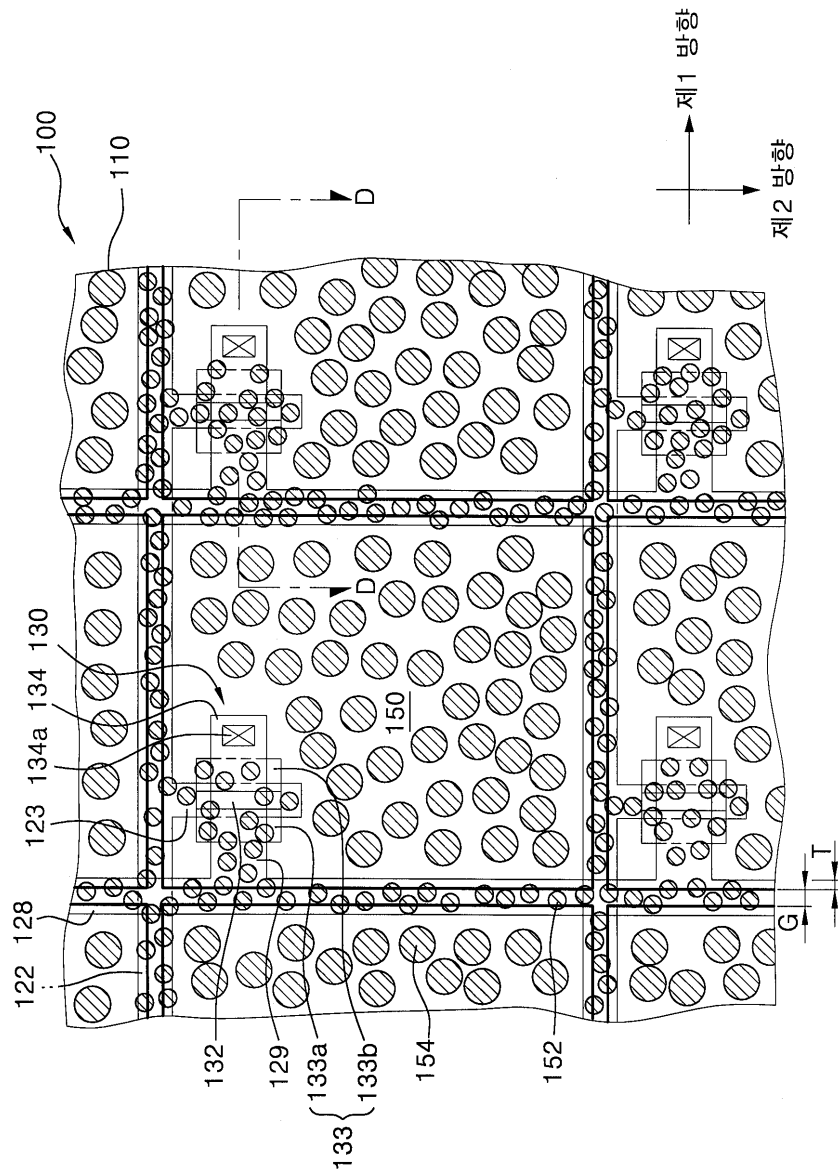
도면10



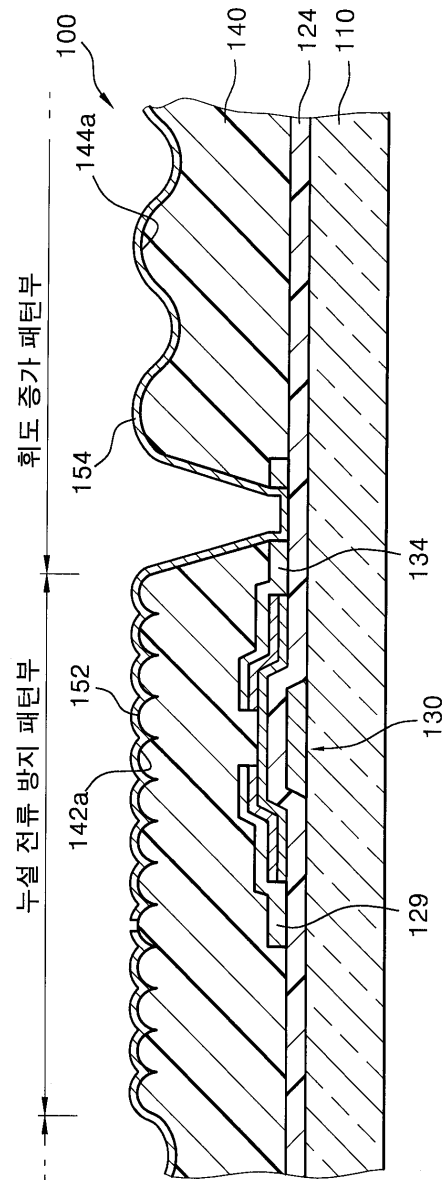
도면11



도면12



도면13



专利名称(译)	液晶显示装置及其制造方法		
公开(公告)号	<a href="#">KR100936905B1</a>	公开(公告)日	2010-01-15
申请号	KR1020020079549	申请日	2002-12-13
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	YUN YOUNGNAM		
发明人	YUN, YOUNGNAM		
IPC分类号	G02F1/1335 G02F1/1362		
CPC分类号	G02F1/133504 G02F1/136227 G02F1/133553		
代理人(译)	PARK, YOUNG WOO		
其他公开文献	KR1020040051864A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

公开了一种改善显示质量和亮度的液晶显示装置及其制造方法。形成用于将驱动信号传输到透明基板的上表面的信号线和薄膜晶体管，并且形成介电膜以覆盖透明基板。在介电膜台面线上形成具有第一高度的泄漏增强图案部分，并且在除信号线和薄膜晶体管之外的其余部分中形成薄膜晶体管和具有低于第一高度的第二高度的亮度增强图案部分。第一凸部形成在漏电流切断图案部分中，第二凸部形成在亮度增强图案部分中。结果，泄漏电流减小，亮度提高，从而降低了高质量的显示。

