



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년01월13일
(11) 등록번호 10-0878201
(24) 등록일자 2009년01월06일

(51) Int. Cl.

G02F 1/1333 (2006.01)

(21) 출원번호 10-2002-0015404

(22) 출원일자 2002년03월21일

심사청구일자 2007년03월20일

(65) 공개번호 10-2003-0075921

(43) 공개일자 2003년09월26일

(56) 선행기술조사문헌

KR1019990002982 A*

KR1020010017172 A*

KR1020010081675 A*

KR1020010083301 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 매탄동 416

(72) 발명자

이원규

경기도성남시분당구미동(무지개마을)청구아파트511동1302호

(74) 대리인

박영우

전체 청구항 수 : 총 7 항

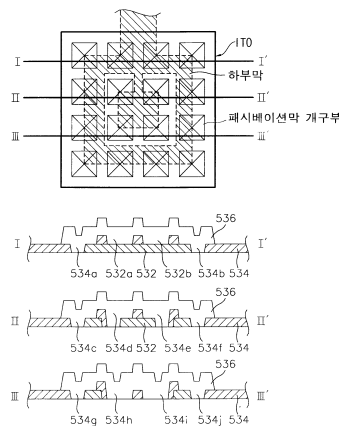
심사관 : 박재학

(54) 액정 표시 장치

(57) 요약

하부막, 특히 패시베이션막의 토폴로지에 의한 유기절연막의 얼룩 발생을 감소시키기 위한 다공형 패시베이션막을 갖는 액정 표시 장치가 개시된다. 투명 기관 상에 복수의 화소부와, 화소부와 연결된 게이트 라인의 일단부로부터 신장된 게이트 패드부와, 화소부와 연결된 데이터 라인의 일단부로부터 신장된 데이터 패드부를 포함한다. 여기서, 화소부는 게이트 전극과 게이트 전극과 전기적으로 연결된 소오스 전극과 드레인 전극으로 이루어지는 스위칭 소자와, 스위칭 소자를 커버하고, 드레인 전극이 노출되도록 다수의 비어 홀을 갖는 제1 패시베이션막과, 제1 패시베이션막을 커버하고, 드레인 전극이 노출되도록 다수의 비어 홀을 갖는 제1 유기절연막과, 드레인 전극에 대응하여 제1 유기절연막상에 형성되고, 다수개의 비어홀을 통해 드레인 전극과 전기적으로 접촉된 화소 전극을 포함한다. 이에 따라, 유기절연막의 하부에 위치하는 하부막, 특히 패시베이션막의 토폴로지에 의한 유기절연막 얼룩의 발생을 감소시켜, 실제 화상이 표시되는 부분에서의 얼룩 발생을 감소시킬 수 있다.

대표도 - 도7



특허청구의 범위

청구항 1

투명 기관 상에 형성된 복수의 화소부와, 상기 화소부와 연결된 게이트 라인의 일단부로부터 신장하여 상기 투명 기관상에 형성된 게이트 패드부와, 상기 화소부와 연결된 데이터 라인의 일단부로부터 신장하여 상기 투명 기관상에 형성된 데이터 패드부를 포함하여 이루어지고,

상기 화소부는,

게이트 전극과 상기 게이트 전극과 전기적으로 연결된 소오스 전극과 드레인 전극으로 이루어지는 스위칭 소자;

상기 스위칭 소자를 커버하고, 상기 드레인 전극 상에 구비되어 상기 드레인 전극을 노출시키는 다수의 비어 홀들을 갖는 제1 패시베이션막;

상기 비어 홀들을 포함하는 상기 제1 패시베이션막이 형성된 투명 기관 상에 스�핀 코팅되어 형성되고, 상기 제1 패시베이션막을 커버하고, 표면에 형성된 엠보싱 패턴을 포함하며, 상기 드레인 전극이 노출되도록 상기 제1 패시베이션막의 비어 홀들과 대응하는 영역에 형성된 다수의 비어 홀들을 갖는 제1 유기절연막; 및

상기 제1 유기절연막 상에 형성되고, 상기 제1 패시베이션층의 상기 비어 홀들 및 상기 제1 유기절연막의 상기 비어 홀들에 의해 노출된 상기 드레인 전극과 콘택함으로써 상기 스위칭 소자와 전기적으로 연결된 화소 전극을 포함하는 액정 표시 장치.

청구항 2

삭제

청구항 3

제1항에 있어서, 상기 화소 전극은 광을 반사하는 메탈 물질로 형성된 것을 특징으로 하는 액정 표시 장치.

청구항 4

제1항에 있어서, 상기 화소 전극은

상기 엠보싱 처리된 상기 제1 유기절연막 상의 일부 영역에 광을 반사하는 메탈 물질로 형성된 반사 전극과,

상기 반사 전극과 전기적으로 연결되고, 상기 제1 유기절연막 상의 다른 영역에 광을 투과하는 투명한 도전 물질로 형성된 투과 전극을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 5

제1항에 있어서, 상기 게이트 패드부는,

상기 화소부와 연결된 게이트 라인의 일단부로부터 신장하여 상기 기관상에 형성되고, 패드 영역을 갖는 제1 패드 금속막;

상기 제1 패드 금속막을 커버하는 게이트 절연막;

상기 게이트 절연막을 커버하고, 상기 게이트 절연막이 노출되도록 다수의 비어 홀을 갖는 제2 패시베이션막;

상기 제2 패시베이션막을 커버하고, 상기 게이트 절연막이 노출되도록 다수의 비어 홀을 갖는 제2 유기절연막; 및

상기 패드 영역에 대응하여 상기 제2 유기절연막 상에 형성되고, 상기 다수개의 비어홀을 통해 상기 제1 패드 금속막과 전기적으로 접촉된 제1 도전막을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 6

제5항에 있어서, 상기 데이터 패드부는,

상기 기관상에 형성된 데이터 절연막;

상기 화소부와 연결된 데이터 라인의 일단부로부터 신장하여 상기 데이터 절연막상에 형성되고, 패드 영역을 갖

는 제2 패드 금속막;

상기 제2 패드 금속막을 커버하고, 상기 제2 패드 금속막이 노출되도록 다수의 비어 홀을 갖는 제3 패시베이션막;

상기 제3 패시베이션막을 커버하고, 상기 제2 패드 금속막이 노출되도록 다수의 비어 홀을 갖는 제3 유기절연막; 및

상기 패드 영역에 대응하여 상기 제3 유기절연막상에 형성되고, 상기 다수개의 비어홀을 통해 상기 제2 패드 금속막과 전기적으로 접촉된 제2 도전막을 포함하는 것을 특징으로 하는 액정 표시 장치.

청구항 7

제6항에 있어서, 상기 제1, 제2 및 제3 패시베이션막은 하나의 절연막을 패터닝하여 형성된 것을 특징으로 하는 액정 표시 장치.

청구항 8

제6항에 있어서, 상기 제1, 제2 및 제3 유기절연막은 하나의 유기절연막을 패터닝하여 형성된 것을 특징으로 하는 액정 표시 장치.

명세서

발명의 상세한 설명

발명의 목적

발명이 속하는 기술 및 그 분야의 종래기술

- <10> 본 발명은 액정 표시 장치에 관한 것으로, 보다 상세하게는 반사형 또는 반사투과형 액정 표시 장치에서 유기절연막의 얼룩 발생을 감소시키기 위한 다공형 패시베이션막을 갖는 액정 표시 장치에 관한 것이다.
- <11> 일반적으로 액정 표시 장치는 외부 광원을 이용하여 화상을 표시하는 투사형 액정 표시 장치와, 외부 광원 대신에 자연광을 이용하는 반사형 액정 표시 장치와, 상기한 투사형 액정 표시 장치와 반사형 액정 표시 장치를 결합한 반사/투과형 액정 표시 장치로 구분될 수 있다.
- <12> 도 1은 일반적인 반사형 액정 표시 장치를 설명하기 위한 도면이다.
- <13> 도 1을 참조하면, 일반적인 반사형 액정 표시 장치는 화소가 형성되어 있는 제1 기판(110), 제1 기판(110)에 대향하여 배치된 제2 기판(120), 제1 기판(110)과 제2 기판(120) 사이에 형성된 액정층(130) 그리고 제1 기판(110)과 액정층(130) 사이에 형성된 화소(pixel) 전극인 반사 전극(135)을 포함한다.
- <14> 제1 기판(110)은 제1 절연 기판(140)과 제1 절연 기판(140)에 형성된 스위칭 소자인 박막 트랜지스터(TFT)(145)를 포함한다. 박막 트랜지스터(145)는 게이트 전극(150), 게이트 절연막(155), 반도체층(160), 오믹(ohmic) 콘택층(165), 소오스 전극(170) 및 드레인 전극(175)을 포함한다.
- <15> 상기 박막 트랜지스터(145)가 형성된 제1 절연 기판(140) 상에는 패시베이션막(177)이 형성되고, 레지스트(resist)와 같은 물질로 이루어진 유기절연막(180)이 적층되며, 이러한 유기절연막(180)에는 박막 트랜지스터(145)의 드레인 전극(175)의 일부를 노출시키는 콘택 홀(185)이 형성된다. 이때 형성되는 콘택 홀(185)은 인접하는 박막 트랜지스터간의 전기적 연결을 차단하기 위함이다.
- <16> 상기 콘택 홀(185) 및 유기절연막(180) 상에는 반사 전극(135)이 형성된다. 반사 전극(135)은 콘택 홀(185)을 통하여 드레인 전극(175)에 접속됨으로써, 박막 트랜지스터(145)와 반사 전극(135)이 전기적으로 연결된다.
- <17> 상기 반사 전극(135)의 상부에는 제1 배향막(orientation film)(200)이 적층된다.
- <18> 제1 기판(110)에 대향하는 제2 기판(120)은 제2 절연 기판(205), 컬러 필터(210), 공통 전극(215), 제2 배향막(220), 위상차판(225) 및 편광판(230)을 구비한다.
- <19> 제2 절연 기판(205)은 제1 절연 기판(140)과 동일한 물질은 유리 또는 세라믹으로 이루어지며, 상기 위상차판(225) 및 편광판(230)은 제2 절연 기판(205)의 상부에 순차적으로 형성된다. 컬러 필터(210)는 제2 절연 기판

(205)의 하부에 배치되며, 컬러 필터(210)의 하부에는 공통 전극(215) 및 제2 배향막(220)이 차례로 형성되어 제2 기관(120)을 구성한다. 제2 배향막(220)은 제1 기관(110)의 제1 배향막(200)과 함께 액정층(130)의 액정 분자들을 소정의 각도로 프리틸팅시키는 기능을 수행한다.

- <20> 상기 제1 기관(110)과 제2 기관(120) 사이에는 스페이서(235, 236)가 개재되어 제1 기관(110)과 제2 기관(120) 사이에 소정의 공간이 형성되며, 이와 같은 제1 기관(110)과 제2 기관(120) 사이의 공간에는 액정층(130)이 형성되어 있다.
- <21> 도 2는 일반적인 반사/투과형 액정 표시 장치를 설명하기 위한 도면이다.
- <22> 도 2를 참조하면, 일반적인 반사/투과형 액정 표시 장치는 제1 기관(340)의 상면에는 박막 트랜지스터(320)가 박막 트랜지스터 제조 공정에 의하여 수행된다. 미설명 도면부호 322는 게이트 전극, 328b는 소오스 전극, 328a는 드레인 전극 및 324, 326은 액티브 패턴, 323은 게이트 절연막이다.
- <23> 이후, 박막 트랜지스터(320)와 게이트 절연막(323)의 상면에는 패시베이션막(329)이 형성되고, 투명하면서 후박한 아크릴계 유기절연막(330)이 소정 두께로 도포된다. 이때, 유기절연막(330)의 상면에는 광을 산란시켜 휘도를 향상시키기 위하여 불규칙한 요철 패턴이 형성되고, 유기절연막(330)과 패시베이션막(329)에는 박막 트랜지스터(320)의 드레인 전극(328a)의 일부를 노출시키는 콘택 홀이 형성된다. 이때 형성되는 콘택 홀은 인접하는 박막 트랜지스터간의 전기적 연결을 차단하기 위함이다.
- <24> 이후, 아크릴계 유기절연막(330)의 상면에는 액정을 제어하는데 필요한 투과/반사 전극(340, 360)이 형성된다. 이때, 투과/반사 전극(340, 360)은 광을 투과시키는 투과 전극(340) 및 광을 반사시키는 반사 전극(360)으로 구성되며, 반사 전극(360)의 일부가 개구(365)되어 이 부분을 통하여 광이 투과되도록 한다. 여기서, 반사/투과 전극(340, 360)의 투과 전극(340)은 ITO 또는 IZO 물질이 사용되며, 반사 전극(360)으로는 반사율이 뛰어난 알루미늄이나 알루미늄-네오디뮴 합금 등이 주로 사용된다.
- <25> 이후, 제1 기관(340)의 상면에는 다시 공통 전극(380)이 형성된 제2 기관(390)이 위치하고, 그 사이에는 액정(370)이 주입되어 반사/투과형 액정표시장치가 제작된다.
- <26> 이처럼, 반사형 또는 반사/투과형 액정 표시 장치의 제조 공정에서는 반사 영역의 특성을 향상시키기 위해 특정 형태로 유기절연막에 요철을 형성하는 공정은 화질 특성과 직접적인 관계가 있는 가장 중요한 공정이다.
- <27> 그런데, 이러한 유기절연막은 포토 레지스터(PR)와 같은 특성을 지닌 물질로서 노광기의 노광 정도에 따라 패턴 모양에 많은 영향을 받는다. 심지어는 도 3, 4에 도시한 바와 같이 하부막, 특히 패시베이션막의 토폴로지에 의해서 원하지 않는 모양의 얼룩이 유기절연막에 발생하는 문제점이 있다.
- <28> 도 3과 도 4는 일반적인 패시베이션막의 개구부를 설명하기 위한 도면으로, 특히 도 3은 하부막이 단일막일 때 패시베이션막의 개구부를 설명하기 위한 도면이고, 도 4는 하부막이 이중막일 때 패시베이션막의 개구부를 설명하기 위한 도면이다.
- <29> 도시된 바와 같이, 패시베이션막(414, 424)을 크게 하나로 오픈하게 되면, 패시베이션막(414, 424)이 형성된 영역과, 패시베이션막(414, 424)이 오픈된 영역 사이의 단차에 의해 패시베이션막(414, 424) 주변부에 도포되는 유기절연막이 균일하게 도포되지 않아 얼룩으로 시인되는 문제점이 있다. 이처럼, 유기절연막의 얼룩이 심하게 발생하는 부분은 하부막의 단차가 크게 형성되는 부분과, 하부막 패턴의 크기가 큰 부분에서 상기 얼룩이 심하게 발생하게 된다.

발명이 이루고자 하는 기술적 과제

- <30> 이에 본 발명의 기술과 과제는 이러한 종래의 문제점을 해결하기 위한 것으로, 본 발명의 목적은 반사형 및 반투과형 액정 표시 장치에서 반사율 향상을 위해 반드시 적용되어야 하는 유기절연막의 엠보싱 공정 진행시 얼룩을 제거하여 액정 패널의 수율을 향상시키기 위한 다공형 패시베이션막을 갖는 액정 표시 장치를 제공하는 것이다.

발명의 구성 및 작용

- <31> 상기한 본 발명의 목적을 실현하기 위한 하나의 특징에 따른 다공형 패시베이션막을 갖는 액정 표시 장치는, 투명 기관 상에 형성된 복수의 화소부와, 상기 화소부와 연결된 게이트 라인의 일단으로부터 신장하여 상기 투명 기관상에 형성된 게이트 패드부와, 상기 화소부와 연결된 데이터 라인의 일단으로부터 신장하여 상기 투명 기관

상에 형성된 데이터 패드부를 포함하여 이루어지고,

- <32> 상기 화소부는,
- <33> 게이트 전극과 상기 게이트 전극과 전기적으로 연결된 소오스 전극과 드레인 전극으로 이루어지는 스위칭 소자; 상기 스위칭 소자를 커버하고, 상기 드레인 전극이 노출되도록 다수의 비어 홀을 갖는 제1 패시베이션막; 상기 제1 패시베이션막을 커버하고, 상기 드레인 전극이 노출되도록 다수의 비어 홀을 갖는 제1 유기절연막; 및 상기 드레인 전극에 대응하여 상기 제1 유기절연막상에 형성되고, 상기 다수개의 비어홀을 통해 상기 드레인 전극과 전기적으로 접촉된 화소 전극을 포함하여 이루어진다.
- <34> 이러한 다공형 패시베이션막을 갖는 액정 표시 장치에 의하면, 제1 패시베이션층의 비어 홀들에 의해 상기 제1 패시베이션막 상에 형성되는 제1 유기절연막이 상기 제1 패시베이션막이 형성된 투명 기관의 전면에 균일하게 도포되어 형성될 수 있어 상기 제1 유기절연막의 불균일한 도포로 인해 얼룩이 시인되는 것을 방지할 수 있다. 또한, 제1 유기절연막의 비어 홀들에 의해 상기 제1 유기절연막 상에 화소 전극 및 상기 화소 전극을 패터닝하기 위한 포토레지스트층이 상기 제1 유기절연막이 형성된 투명 기관의 전면에 균일하게 도포되어 형성될 수 있다. 이에 따라, 패시베이션막의 토폴로지에 의한 유기절연막 얼룩의 발생을 감소시켜, 실제 화상이 표시되는 부분에서의 얼룩 발생을 감소시킬 수 있다.
- <35> 이하, 첨부한 도면을 참조하여, 본 발명을 보다 상세하게 설명하고자 한다.
- <36> 도 5는 본 발명의 일실시예에 따른 유기절연막의 얼룩 개선을 위한 다공형 패시베이션막의 개구부를 설명하기 위한 도면으로, 특히 하부막이 단일막일 때 패시베이션막의 개구부를 설명하기 위한 도면이다.
- <37> 도 5를 참조하면, 일정 면적을 갖는 하부막(512) 상부에 도포되는 패시베이션막(514)은 복수개의 비어 홀(514a, 514b, 514c)을 갖고, 그 상부에 하부막(512)과 동일한 면적으로 적층된 ITO등의 상부 전극(516)을 갖는다. 이때 형성되는 비어 홀(514a, 514b, 514c)은 하부막(512)이 노출되도록 개구된다.
- <38> 이상에서 설명한 본 발명의 일실시예에 따르면, 하부막이 단일막이고, 패시베이션막을 오픈할 때 작은 크기로 복수개 오픈하므로써 얼룩의 범위를 현저히 작게 형성되므로 실제 화상이 표시되는 부분에서의 얼룩 발생을 차단할 수 있다.
- <39> 도 6은 본 발명의 다른 실시예에 따른 유기절연막의 얼룩 개선을 위한 다공형 패시베이션막의 개구부를 설명하기 위한 도면으로, 특히 하부막이 이중막일 때 패시베이션막의 개구부를 설명하기 위한 도면이다.
- <40> 도 6을 참조하면, 일정 면적을 갖는 하부막(522) 상부에 도포되는 패시베이션막(524)은 복수개의 비어 홀을 갖는다. 이때 비어 홀은 도포된 패시베이션막중 하부막(522)의 일부가 노출되도록 형성되고, 하부막(522)의 일부에 접하면서 하부막(522)의 주변부에 형성되며, 형성된 비어 홀과 패시베이션막의 일부는 ITO 등의 상부 전극(526)에 의해 적층된다.
- <41> 예를 들어, 하부막(522)의 주변부에 형성되는 제1 및 제2 비어 홀(524a)은 패시베이션막(524)과 일부가 패시베이션막(524)에 의해 개구된 면을 갖는 하부막(522)간에 형성된다.
- <42> 이상에서 설명한 본 발명의 다른 실시예에 따르면, 하부막이 이중 메탈일 경우 패시베이션막의 개구부와 하부 이중 메탈막의 스텝 커버리지를 고려하여 패시베이션 개구부를 하부막 경계부에 겹쳐서 형성되게 된다.
- <43> 하지만, 이처럼 다공형 패시베이션 개구부를 적용할 경우 하부막과의 접촉 면적의 감소에 따라 접촉 저항이 증가할 수 있다. 이러한 점에 착안하여 하부 이중 메탈의 패턴을 변경하여 접촉 저항 증가를 방지하는 예를 제안한다.
- <44> 도 7은 본 발명의 또 다른 실시예에 따른 유기절연막의 얼룩 개선을 위한 다공형 패시베이션막의 개구부를 설명하기 위한 도면으로, 특히 하부막이 이중 메탈일 때 접촉 저항의 감소를 위한 패드의 레이아웃을 도시한다.
- <45> 도 7을 참조하면, 하부막(532)은 내부에 일정 개구부를 구비하여 형성되고, 개구부를 갖지 않는 영역은 연결되는 패턴을 갖는다. 이처럼 내부에 일정 개구부를 갖는 하부막(532)은 상부 전극과의 접촉 면적을 증가하기 위한 이다. 일정 개구부를 갖는 하부막(532)의 상부에 패시베이션막(534)이 도포되고, 도포된 패시베이션막(534) 중 하부막(532)의 일부를 노출시키도록 복수개의 비어 홀이 형성된다.
- <46> 그러면, 하부막을 노출시키는 복수개의 비어 홀에 대해서 각각의 절단면(I-I', II-II', III-III')을 예로 하여 설명한다.

- <47> 절단면도 I-I'에 도시한 바와 같이, 제1 및 제2 비어 홀(534a, 534b)은 패시베이션막(534)과 패시베이션막(534)에 의해 일부가 개구된 하부막(532)간에 형성되고, 제3 및 제4 비어 홀(532a, 532b)은 패시베이션막(534)에 의해 개구된 면을 갖는 하부막(532)상에 형성된다.
- <48> 또한, 절단면도 II-II'에 도시한 바와 같이, 제5 비어 홀(534c)은 패시베이션막(534)과 패시베이션막(534)에 의해 일부가 개구된 하부막(532)간에 형성되고, 제6 비어 홀(534d)은 패시베이션막(534)과 패시베이션막(534)에 의해 일부가 개구된 하부막(532)에 형성되며, 제7 비어 홀(534e)은 패시베이션막(534)에 의해 일부가 개구된 하부막(532)간에 형성되고, 제8 비어 홀(534f)은 패시베이션막(534)에 의해 일부가 개구된 하부막(532)과 패시베이션막(534)간에 형성된다.
- <49> 또한, 절단면도 III-III'에 도시한 바와 같이, 제9 비어 홀(534g)은 패시베이션막(534)과 패시베이션막(534)에 의해 일부가 개구된 하부막(532)간에 형성되고, 제10 및 제11 비어 홀(534h, 534i)은 패시베이션막(534)간에 각각 형성되며, 제12 비어 홀(534j)은 패시베이션막(534)에 의해 일부가 개구된 하부막(532)과 패시베이션막(534)간에 형성된다.
- <50> 이처럼, 각각 형성된 비어 홀들은 하부막(532)의 일부에 접하면서 하부막(532)의 주변부에 형성된다. 형성된 비어 홀과 패시베이션막(534)의 일부는 ITO 등의 상부 전극(536)에 의해 적층된다.
- <51> 이상에서 설명한 본 발명의 또 다른 실시예에 따르면 하부 이중 메탈의 패턴을 변경하여 패시베이션막의 개구부와 픽셀 전극 사이의 접촉 면적을 확대하므로써 접촉 저항의 증가를 방지할 수 있다.
- <52> 이상에서는 하부막에 접촉하는 패시베이션막을 다공형으로 형성하여 유기절연막의 얼룩 개선을 위한 다양한 실시예를 설명하였고, 특히 하부막과 접촉하는 패드를 일례로 하여 설명하였다. 그러면, 하부막과 접촉하는 게이트 패드나 데이터 패드뿐만 아니라, TFT 소자의 상기한 다공형 패시베이션막을 갖는 액정 표시 장치, 특히 TFT 소자가 배열되는 어레이 기관의 제조 공정을 첨부하는 도면을 참조하여 설명한다.
- <53> 도 8은 본 발명에 따른 어레이 기관을 설명하기 위한 평면도이고, 도 9a 내지 도 9g는 본 발명에 따른 액정 표시 장치용 어레이 기관의 제조 공정의 일 실시예를 나타낸 단면도로서, 특히 상기한 도 8의 게이트 패드, 박막 트랜지스터 및 데이터 패드의 제조 공정을 나타낸다.
- <54> 도 8을 참조하면, 본 발명에 따른 어레이 기관은 투명기관(590)의 동일 평면상에 복수의 게이트 패드(600)로 이루어지는 게이트 패드부와, 상기 게이트 패드부(600)에 게이트 라인(610)을 통해 연결되어 하나의 화소를 형성하는 복수의 TFT 소자를 구비하는 화소부(700)와, 데이터 라인(810)을 통해 화소부(700)와 연결되는 데이터 패드부(800)를 포함하여 이루어진다. 이렇게 제조된 어레이 기관은 액정을 내장하여 컬러 필터 기관과 합체되어 각종 그래픽 컨트롤러로부터 제공되는 화상 신호를 디스플레이한다.
- <55> 여기서, 상기한 게이트 패드부(600)를 구성하는 각각의 게이트 패드나 데이터 패드부(800)를 구성하는 각각의 데이터 패드는 하부막과는 다공형 콘택 홀을 통해 연결되고, 화소부(700)에 형성된 TFT 소자의 드레인 전극 역시 하부막과는 다공형 콘택 홀을 통해 연결된다. 이러한 다공형 콘택 홀의 제조 방법은 하기하는 도 9a 내지 도 9g를 참조하여 보다 상세히 설명하다.
- <56> 도 8과 도 9a를 참조하면, 유리 또는 세라믹 등과 같은 비전도성 물질로 이루어진 기관(590)상에 스위칭 소자로서 박막 트랜지스터를 형성한다.
- <57> 보다 상세히는, 기관(590)상에 알루미늄(Al), 몰리브덴(Mo), 크롬(Cr), 탄탈륨(Ta), 티타늄(Ti), 구리(Cu) 또는 텅스텐(W) 등과 같은 메탈을 증착하여 메탈층(611, 711)을 형성한다. 기관(590)은 박막 트랜지스터가 형성되어 화상을 표시하기 위한 화소부(700), 화소부(700)의 주변 영역에 형성되어 게이트측 TCP(미도시)와 접속하는 게이트 패드부(600) 및 화소부(700)의 주변 영역에 형성되어 데이터측 TCP(미도시)와 접속되는 데이터 패드부(800)를 갖는다.
- <58> 메탈층(611, 711)을 통상적인 사진 식각공정에 의해 패턴닝(patterning)하여 이미지를 형성하기 위한 화소가 형성되는 화소부(700)에는 기관(590)의 폭 방향을 따라 소정의 간격으로 배열되는 게이트 라인(610) 및 게이트 라인(610)으로부터 분기되는 게이트 전극(711)을 형성한다. 이와 동시에, 화소부(700)에 전기적인 신호를 인가하기 위하여 화소부(700)의 주변 영역에 형성된 게이트 패드부(600)에는 게이트 라인(610)으로부터 연장되어 게이트 패드(611)를 형성한다. 이때, 게이트 패드(611)는 바람직하게는 게이트 전극(711) 및 게이트 라인(610)에 비하여 넓은 면적을 갖도록 형성된다.
- <59> 또한, 게이트 전극(711), 게이트 패드(611) 및 게이트 라인(610)은 각기 알루미늄-구리(Al-Cu)의 합금이나 알루미늄

미늄-실리콘-구리(Al-Si-Cu)와 같은 합금을 사용하여 형성될 수도 있다.

- <60> 이어 도 9b에 도시한 바와 같이, 게이트 패드(611), 게이트 전극(711) 및 게이트 라인(610)이 형성된 기판(590)의 전면에 질화 실리콘(Si₃N₄)을 플라즈마 화학 기상 증착 방법으로 적층하여 게이트 절연막(613, 713, 813)을 형성한다.
- <61> 계속하여, 도 9c에 도시한 바와 같이, 게이트 절연막(713) 상에 아몰퍼스 실리콘막 및 인 시튜(in-situ)로 도핑된 n⁺ 아몰퍼스 실리콘막을 플라즈마 화학 기상 증착 방법으로 차례로 적층한다. 이어, 적층된 아몰퍼스 실리콘막 및 n⁺ 아몰퍼스 실리콘막을 패터닝하여 게이트 절연막(713) 중, 아래에 게이트 전극(711)이 위치한 부분의 상부에는 반도체층(715) 및 오믹 콘택층(716)을 형성한다. 이때, 아몰퍼스 실리콘막에 소정의 강도를 갖는 레이저를 조사하여 반도체층(715)을 폴리 실리콘층으로 전환시킬 수 있다.
- <62> 계속하여, 결과물이 형성된 기판(590)상에 알루미늄, 몰리브덴, 탄탈륨, 티타늄, 크롬, 텅스텐 또는 구리 등과 같은 메탈로 이루어진 메탈층을 적층한 후, 적층된 메탈층을 패터닝하여 게이트 라인(610)에 직교하는 데이터 라인(810), 데이터 라인(810)으로부터 분기되는 소오스 전극(717)과 드레인 전극(719)을 형성한다. 또한, 데이터 라인(810)의 일단부에 데이터 패드(819)를 형성한다. 이때 데이터 패드(819)는 바람직하게는 데이터 라인(810)에 비하여 넓은 면적을 갖도록 형성된다.
- <63> 이에 따라, 기판(590)의 화소부(700)에는 게이트 전극(711), 반도체층(715), 오믹 콘택층(716), 소오스 전극(717) 및 드레인 전극(719)을 포함하는 박막 트랜지스터가 완성된다. 또한, 게이트 패드부(600) 및 데이터 패드부(800)에는 각각 게이트 패드(611)와 데이터 패드(819)가 형성된다. 이때, 데이터 라인(810)과 게이트 라인(610) 사이에는 게이트 절연막(613, 713, 813)이 개재되어 데이터 라인(810)과 게이트 라인(610)사이에 전기적인 단락이 일어나는 것을 방지한다.
- <64> 계속하여, 도 9d에 도시한 바와 같이, 게이트 패드부(600), 화소부(700) 및 데이터 패드부(800)의 전면에 제1 내지 제3 패시베이션막(621, 721, 821)을 도포한다. 물론 제1 내지 제3 패시베이션막(621, 721, 821)은 동일 시점에 동일 재질로 도포되는 막이나 본 발명의 설명에서는 게이트 패드부(600), 화소부(700), 데이터 패드부(800)의 서로 다른 영역에 도포되므로 별도의 도면 부호를 부여한다.
- <65> 이어, 도 9e에 도시한 바와 같이, 게이트 패드(611)의 상부에 복수개의 비어 홀(623a, 623b, 623c)을 형성하고, 화소부(700)의 상부, 바람직하게는 드레인 전극의 상부에 복수개의 비어 홀(723a, 723b)을 형성하며, 데이터 패드(800)의 상부에 복수개의 비어 홀(823a, 823b, 823c)을 형성한다. 특히, 게이트 패드부(600)에 형성되는 비어 홀(623a, 623b, 623c)들은 게이트 패드(611)에 적층된 게이트 절연막(613)이 노출되도록 식각 공정을 더 수행한다.
- <66> 계속하여, 도 9f에 도시한 바와 같이, 기판(590)의 화소부(700), 게이트 패드(600) 및 데이터 패드(800)의 전면에는 감광성 유기 레지스트(resist)를 스핀 코팅 방법으로 도포하여 제1 내지 제3 보호막(624, 724, 824)을 형성한다. 여기서, 제1 내지 제3 보호막(624, 724, 824)은 비.씨.디(BCB; bisbenzocyclobutene) 또는 퍼.에프.씨.비(PFCB; perfluorocyclobutene) 등으로 이루어진 유기 절연 물질로 이루어지는 것이 바람직하다.
- <67> 이후, 게이트 패드(611), 화소부(700)의 드레인 전극, 데이터 패드(821)를 노출시키기 위한 마스크를 제1 내지 제3 보호막(624, 724, 824)의 상부에 위치시킨 다음, 소정의 노광량으로 풀 노광 공정을 진행하고, 현상 공정을 통하여 제1 내지 제3 보호막(624, 724, 824)을 부분적으로 제거한다.
- <68> 이러한 공정을 통해 게이트 패드(611)의 일부는 다수의 비어 홀(625a, 625b, 625c)에 노출되고, 화소부(700)에 구비되는 박막 트랜지스터의 드레인 전극의 일부는 다수의 비어 홀(725a, 725b)에 노출되며, 데이터 패드(821)의 일부는 다수의 비어 홀(825a, 825b, 825c)에 노출된다.
- <69> 계속하여, 도 9g에 도시한 바와 같이, 제2 보호막(724) 위에는 박막 트랜지스터로부터 화상 신호를 받아 상판(즉, 컬러 필터)의 전극과 함께 전기장을 생성하는 화소 전극(730)이 형성된다. 화소 전극(730)은 알루미늄과 같은 메탈물질 및 ITO 또는 IZO 따위의 투명한 도전 물질로 만들어지며, 다수의 콘택 홀(730a, 730b)을 통하여 드레인 전극(719)과 물리적, 전기적으로 연결되어 화상 신호를 전달받는다.
- <70> 한편, 게이트 패드(611)와 대응하는 제1 보호막(624) 및 다수개의 비어 홀(625a, 625b, 625c)을 통해 노출된 게이트 패드(611) 상에는 제1 도전막(630)이 형성되며, 이러한 제1 도전막(630)은 다수의 콘택 홀(630a, 630b, 630c)을 형성한다. 또한, 데이터 패드(821)와 대응하는 제3 보호막(824) 및 다수개의 비어 홀(823a, 823b,

823c)을 통해 노출된 데이터 패드(251) 상에는 제2 도전막(830)이 형성되며, 이러한 제2 도전막(830)은 다수의 콘택 홀(830a, 830b, 830c)을 형성한다.

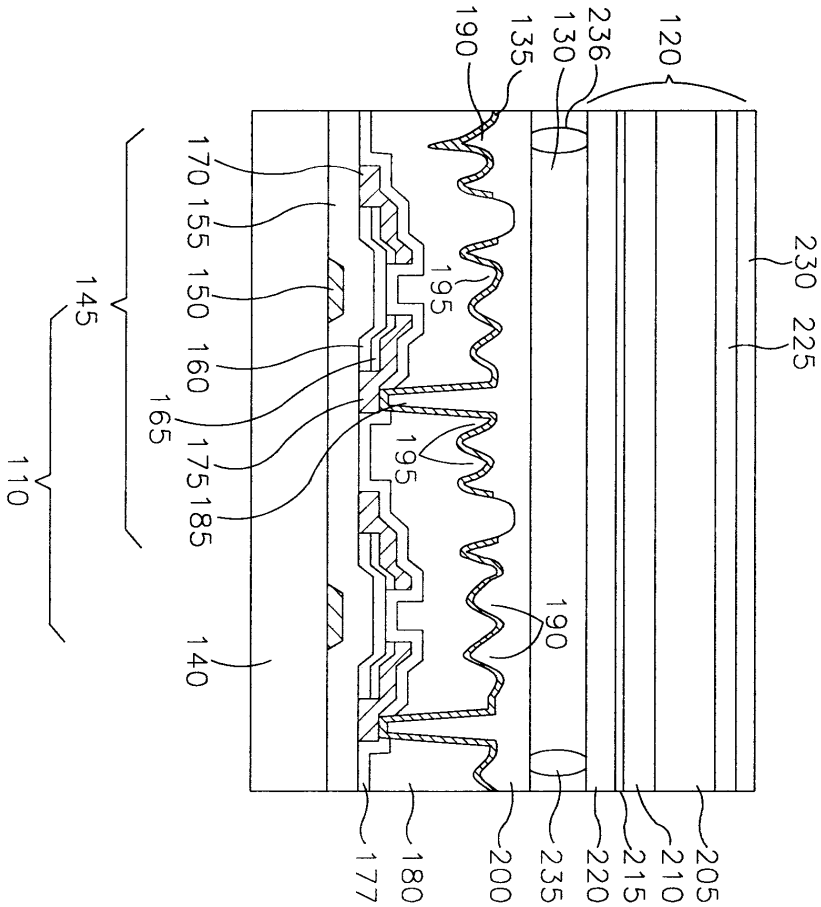
- <71> 여기서, 제1 및 제2 도전막(630, 830)은 알루미늄과 같은 메탈 물질 및 ITO 또는 IZO 따위의 투명한 도전 물질로 만들어진다. 이때, 제1 및 제2 도전막(630, 830)은 제1 및 제3 보호막(624, 824) 및 다수개의 비어 홀(630a, 630b, 630c, 830a, 830b, 830c)에 의해 드러난 게이트 및 데이터 패드(611, 821) 상에 균일하게 도포된다.
- <72> 물론 상기한 도 9a 내지 도 9g에는 도시하지 않았으나, 반사 특성의 향상을 위해 화소부의 상부에 도포된 제2 보호막(724)의 상부에 대해서는 엠보싱 처리를 한 후 엠보싱 처리된 전체 표면에 대해 반사 전극(또는 화소 전극)을 형성하고, 형성된 반사 전극은 소정의 콘택홀을 통해 드레인 전극에 접속함으로써, 반사형 액정 표시 장치를 구현할 수 있을 것이다.
- <73> 또한, 반사 특성의 향상을 위해 화소부의 상부에 도포된 제2 보호막(724)의 상부에 대해서 엠보싱 처리를 한 후 엠보싱 처리된 일부 표면에 대해 반사 전극(또는 화소 전극)을 형성하고, 형성된 반사 전극은 소정의 콘택홀을 통해 드레인 전극에 접속함으로써, 반사투과형 액정 표시 장치를 구현할 수 있을 것이다.
- <74> 또한, 본 발명의 실시예에서는 패시베이션막과 해당 패시베이션막의 상부에 도포되는 유기절연막을 복수의 비어 홀로 동일하게 개구하는 예를 설명하였으나, 패시베이션막의 개구를 크게하고, 해당 패시베이션막의 상부에 도포되는 유기절연막의 개구를 작게 나누어서 개구시킬 수도 있을 것이다.
- <75> 이상에서는 실시예를 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자는 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

발명의 효과

- <76> 이상에서 설명한 바와 같이, 본 발명에 따르면 반사형 또는 반사/투과형 액정 표시 장치의 제조 공정 중 반사 영역의 특성을 향상시키기 위해 특정 형태로 형성된 요철을 갖는 유기절연막의 엠보싱 공정 진행시, 유기 절연막을 균일하게 도포함으로써 상기 유기 절연막의 얼룩을 제거하여 액정 패널의 수율을 향상시킬 수 있다. 즉, 콘택홀의 크기 및 콘택홀의 단차가 클수록 유기 절연막이 균일하게 도포되지 않아, 유기 절연막의 얼룩 발생률이 높아지므로, 복수의 비어 홀들을 이용하여 실질적인 콘택홀의 크기를 줄이는 효과를 통해, 유기 절연막의 얼룩 발생을 최소화시킬 수 있다.

도면의 간단한 설명

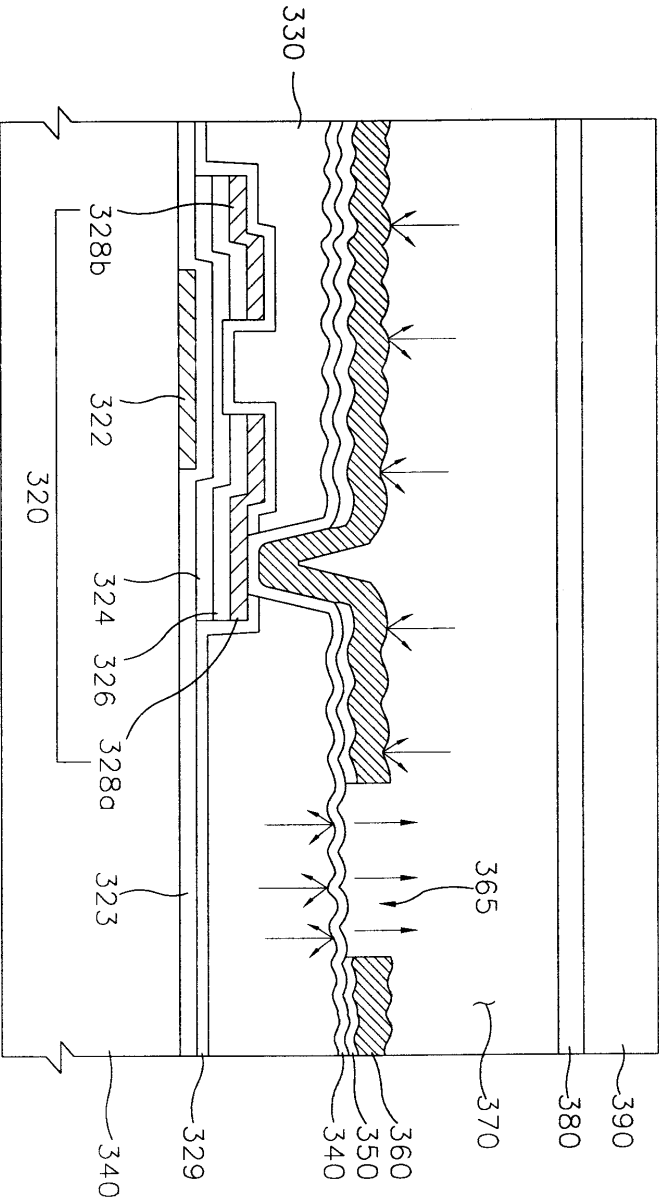
- <1> 도 1은 일반적인 반사형 액정 표시 장치를 설명하기 위한 도면이다.
- <2> 도 2는 일반적인 반사/투과형 액정 표시 장치를 설명하기 위한 도면이다.
- <3> 도 3은 하부막이 단일막일 때 패시베이션막의 개구부를 설명하기 위한 도면이다.
- <4> 도 4는 하부막이 이중막일 때 패시베이션막의 개구부를 설명하기 위한 도면이다.
- <5> 도 5와 본 발명의 일실시예에 따른 유기절연막의 얼룩 개선을 위한 다공형 패시베이션막의 개구부를 설명하기 위한 도면이다.
- <6> 도 6은 본 발명의 다른 실시예에 따른 유기절연막의 얼룩 개선을 위한 다공형 패시베이션막의 개구부를 설명하기 위한 도면이다.
- <7> 도 7은 본 발명의 또 다른 실시예에 따른 유기절연막의 얼룩 개선을 위한 다공형 패시베이션막의 개구부를 설명하기 위한 도면이다.
- <8> 도 8은 본 발명에 따른 어레이 기판을 설명하기 위한 평면도이다.
- <9> 도 9a 내지 도 9g는 본 발명에 따른 액정 표시 장치용 어레이 기판의 제조 공정의 일 실시예를 나타낸 단면도이다.



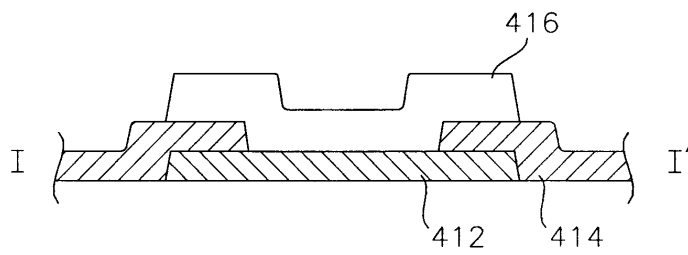
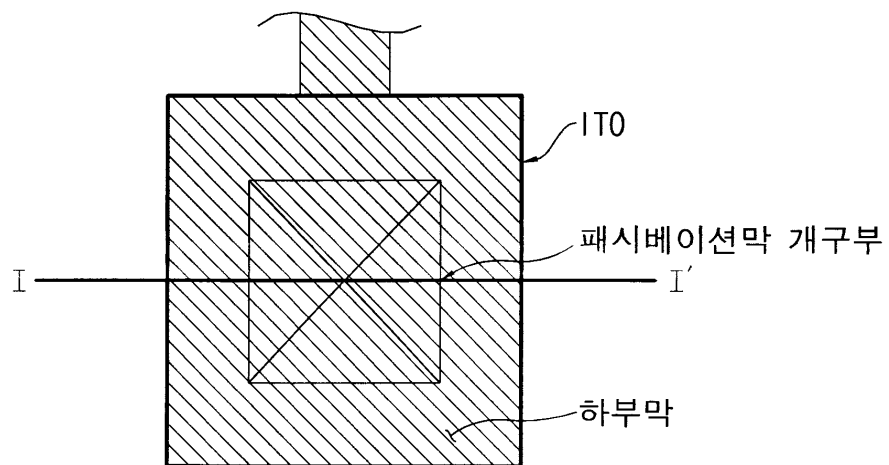
도면

도면1

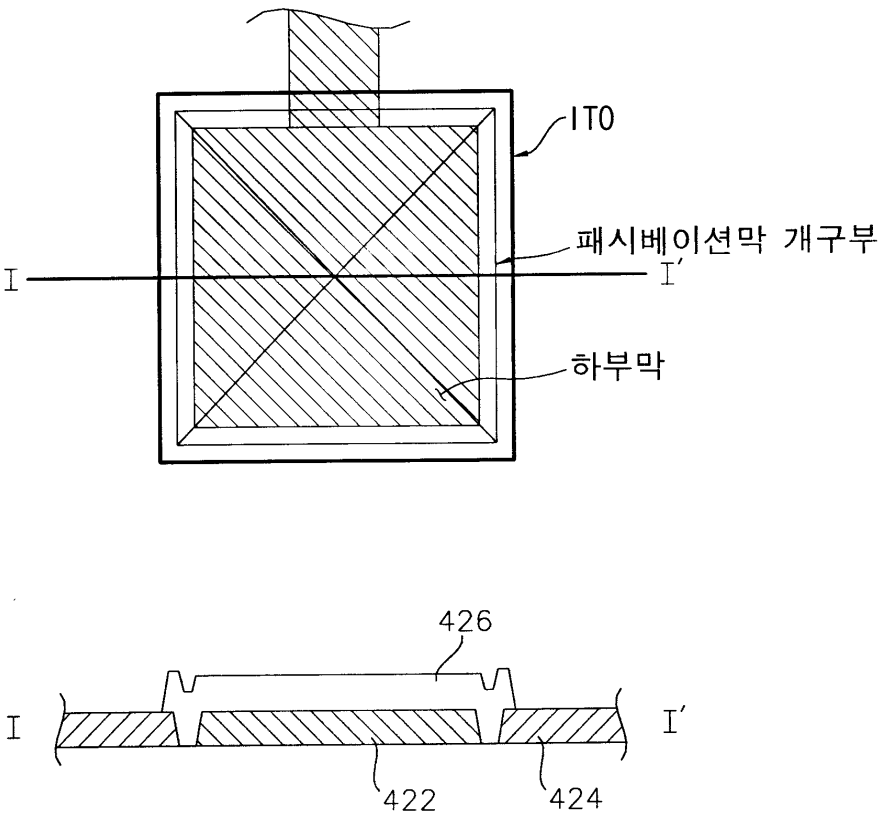
도면2



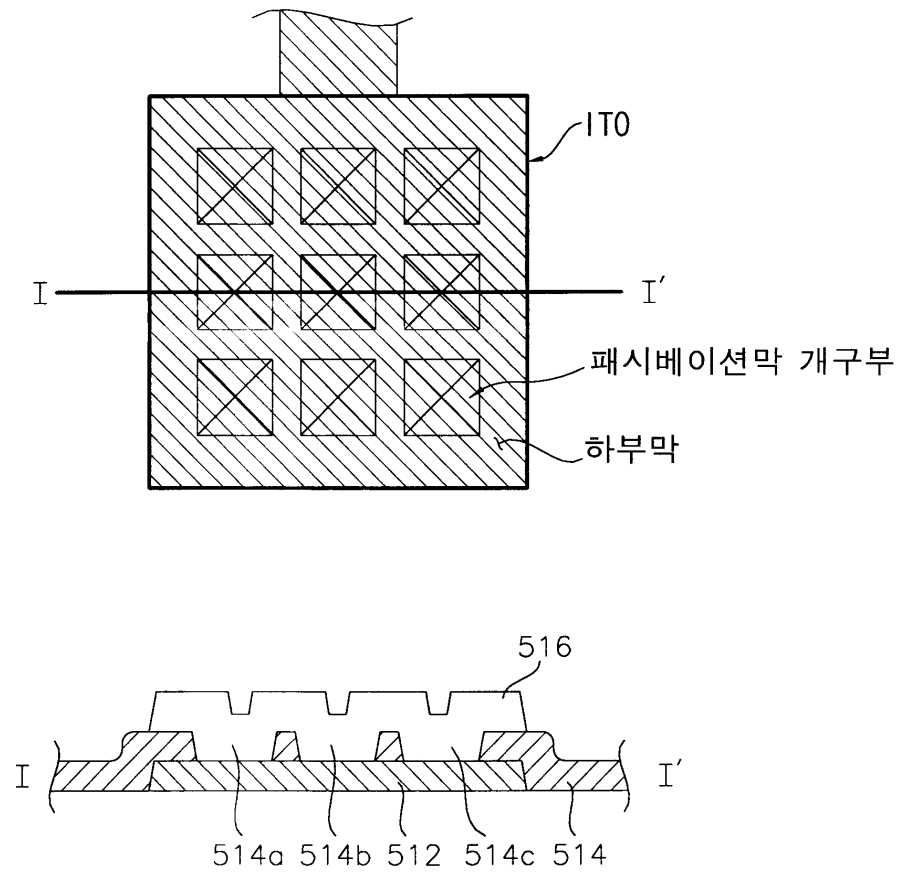
도면3



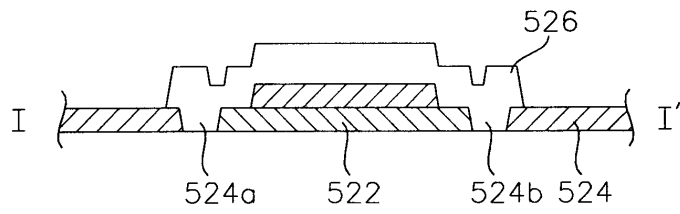
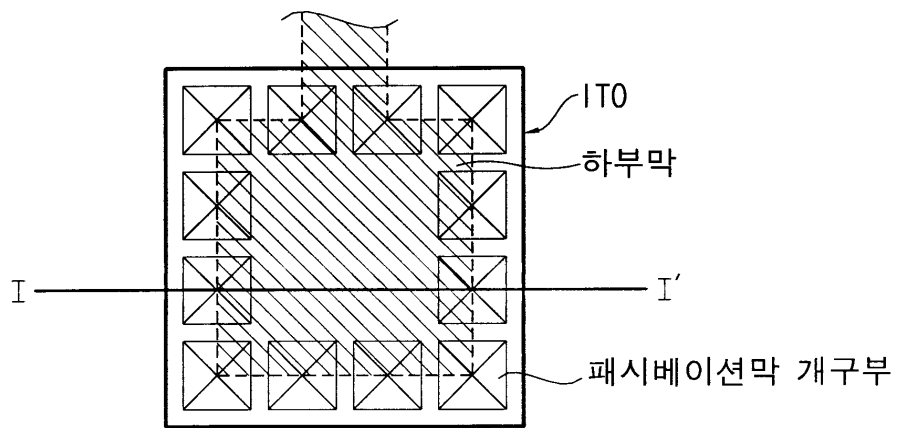
도면4



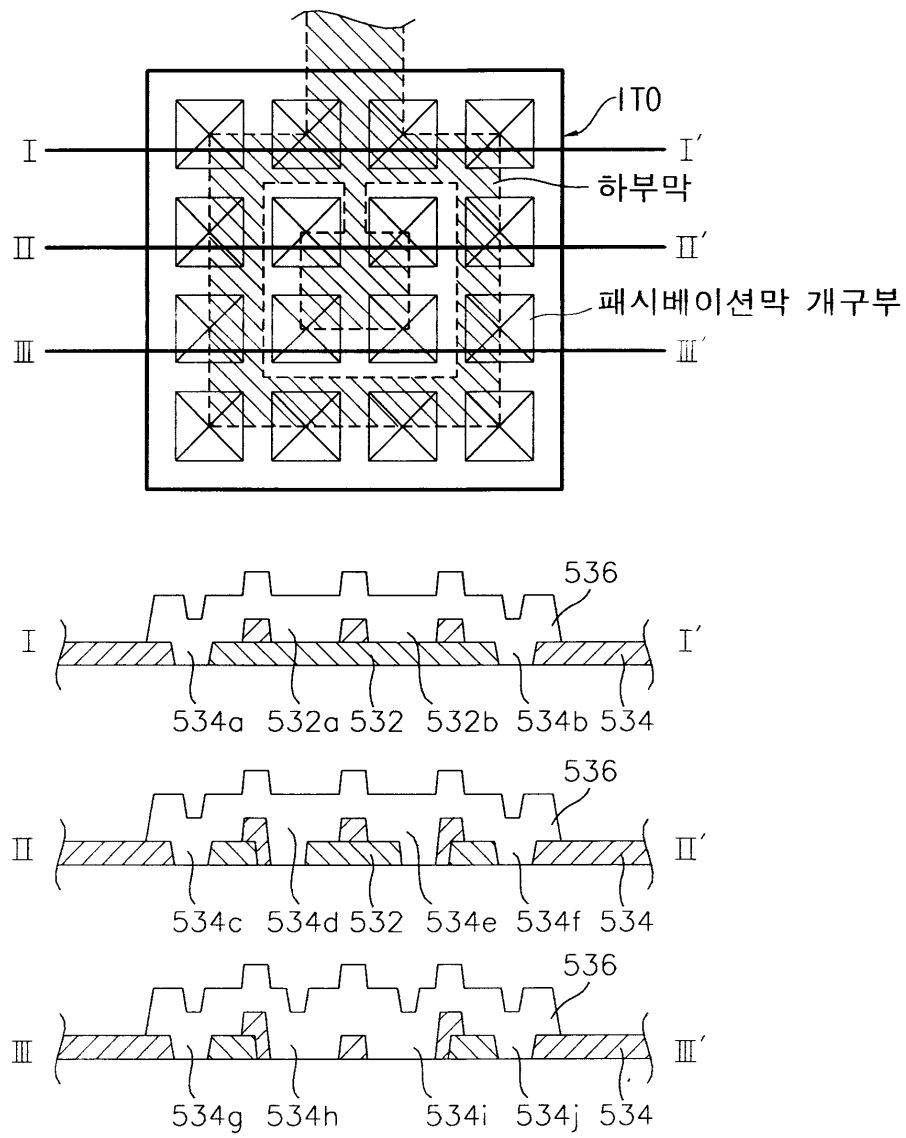
도면5



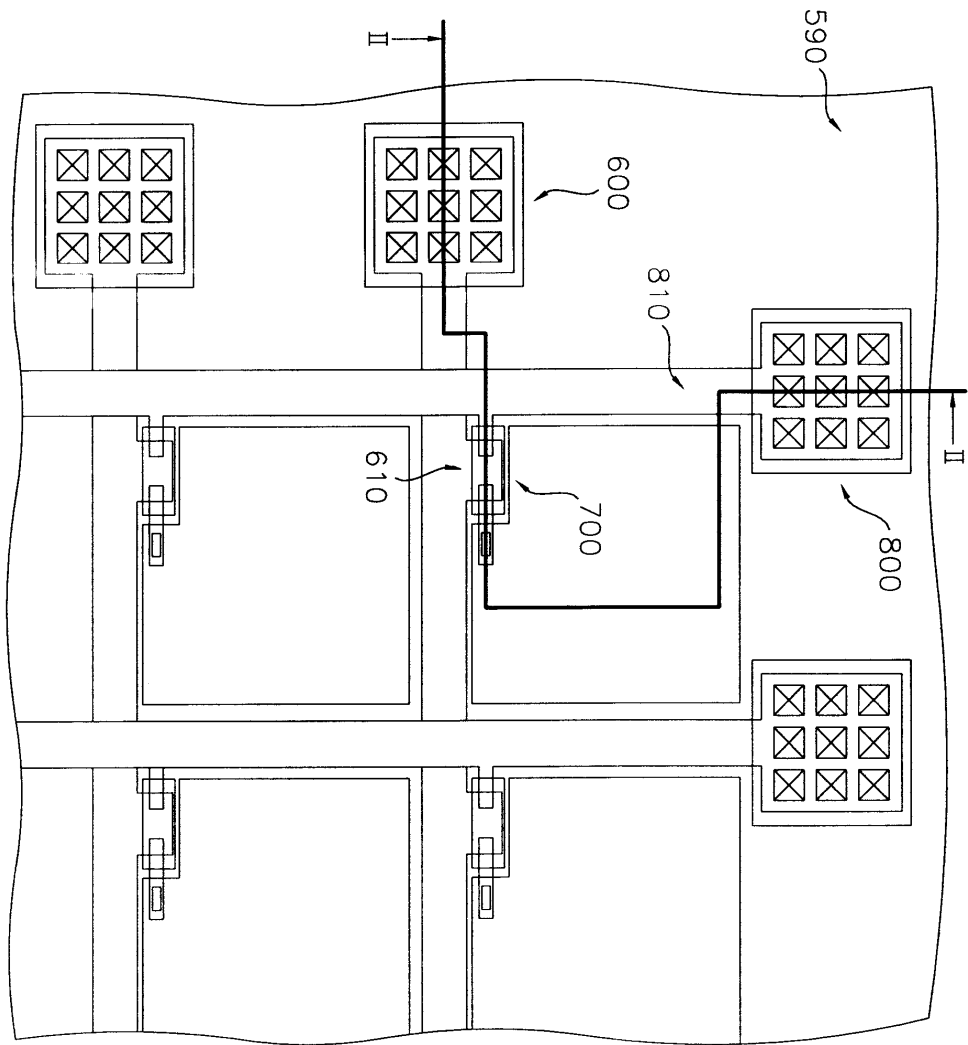
도면6



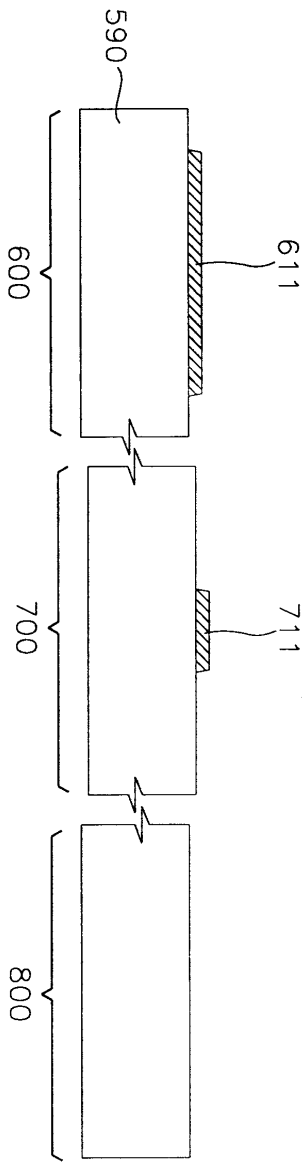
도면7



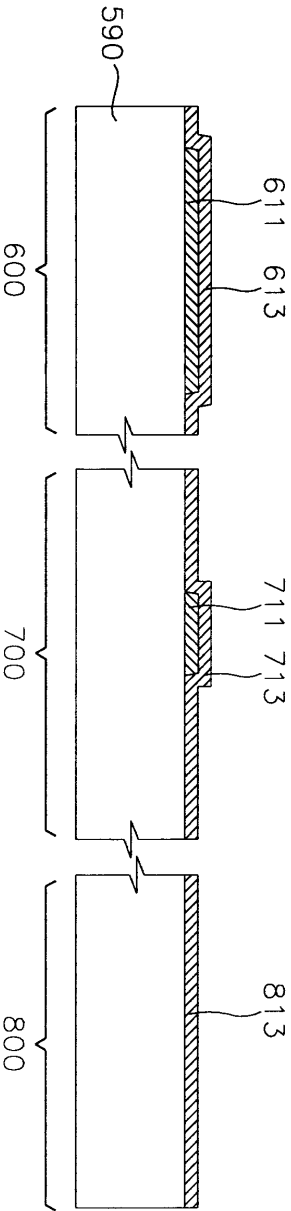
도면8



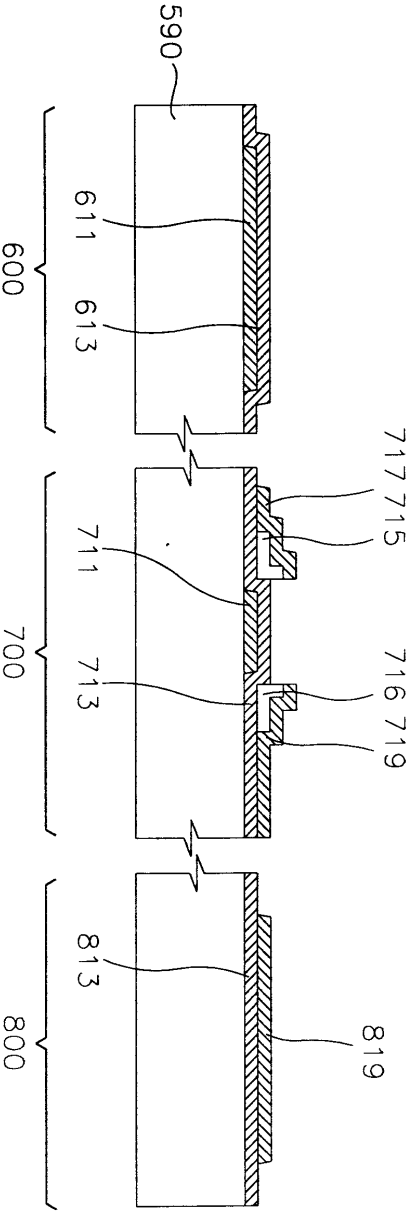
도면9a



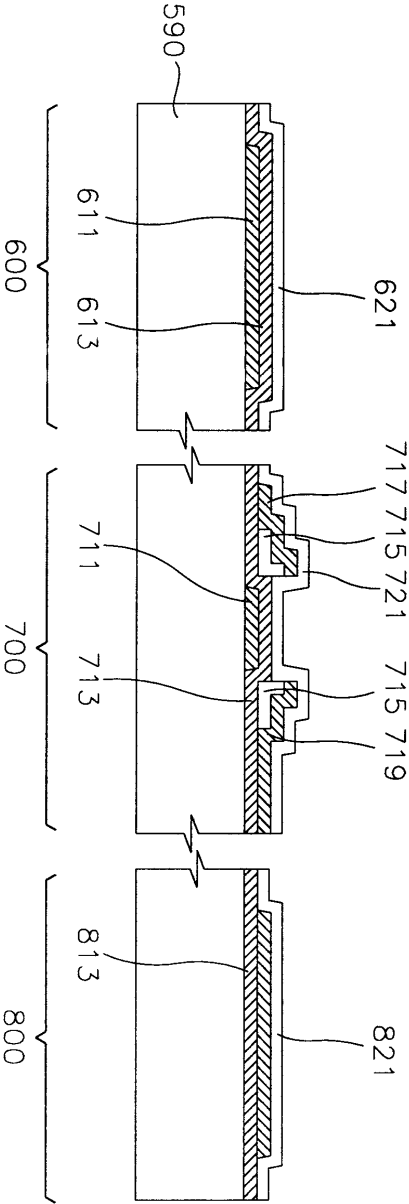
도면9b



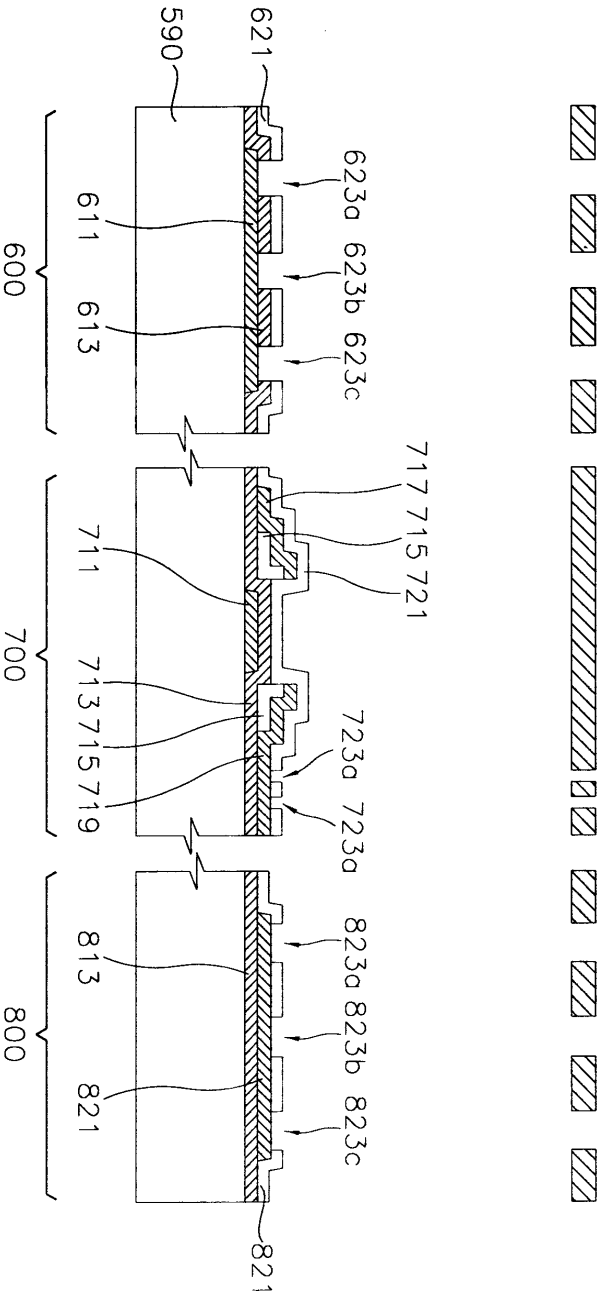
도면9c



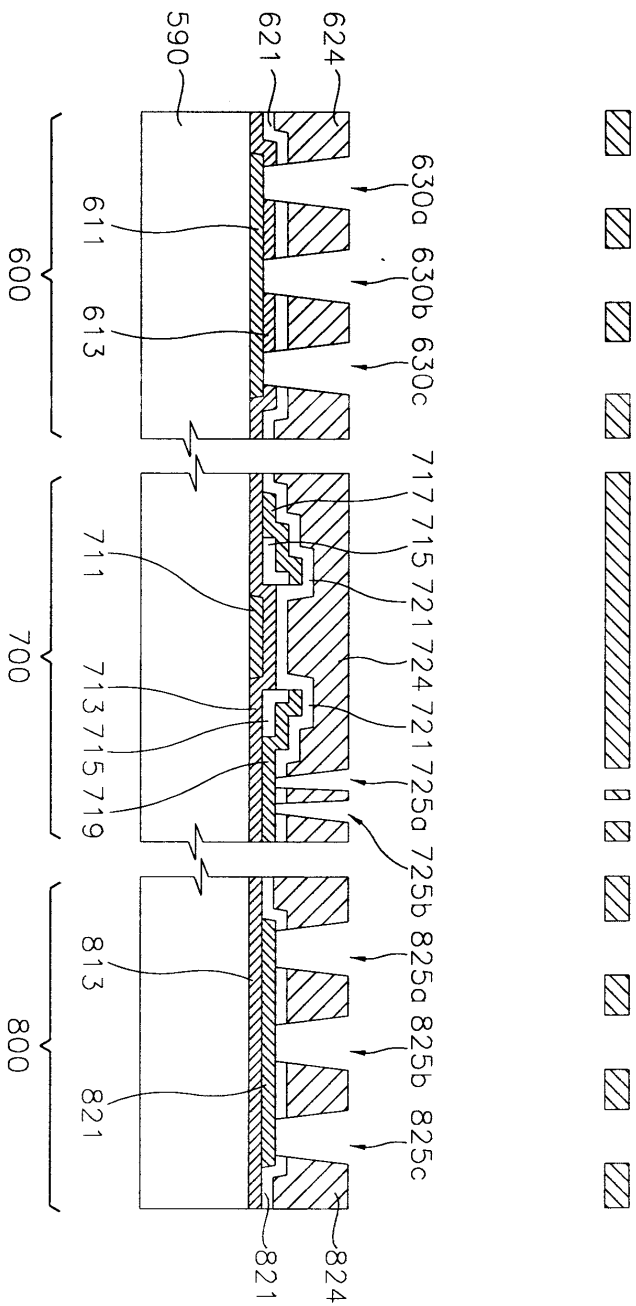
도면9d



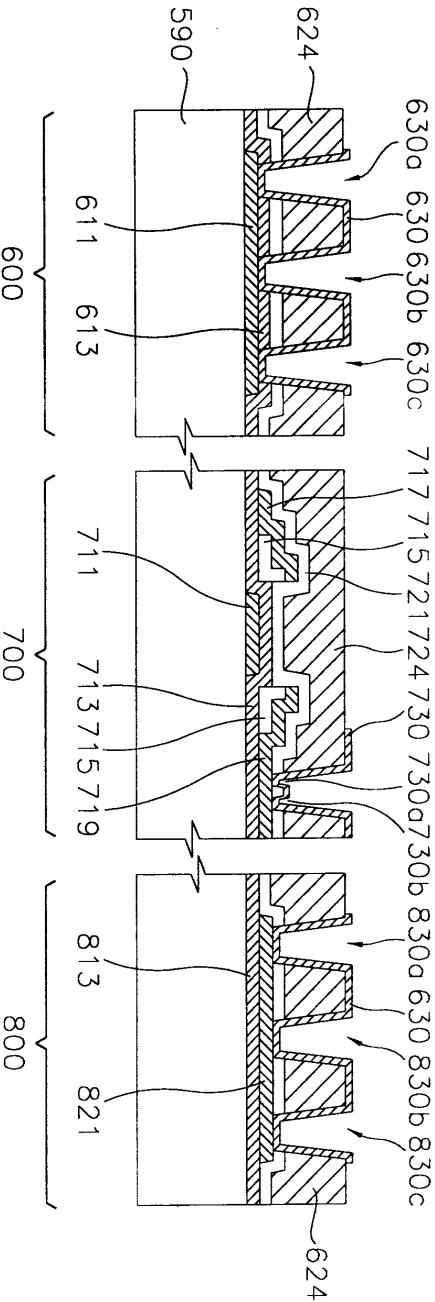
도면9e



도면9f



도면9g



专利名称(译)	液晶显示器		
公开(公告)号	KR100878201B1	公开(公告)日	2009-01-13
申请号	KR1020020015404	申请日	2002-03-21
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	LEE WONKYU		
发明人	LEE,WONKYU		
IPC分类号	G02F1/1333		
CPC分类号	G02F1/133345 G02F1/1335 G02F1/136227 G02F1/136286 G02F1/1368 G02F2201/123		
代理人(译)	PARK , YOUNG WOO		
其他公开文献	KR1020030075921A		
外部链接	Espacenet		

摘要(译)

本发明公开了一种液晶显示器，用于具有多孔钝化层，用于减少底层，特别是通过钝化膜的拓扑结构去除有机绝缘膜。包括透明基板中的多个像素和从数据线的一端延伸的数据焊盘部分。从数据线的一端延伸的数据焊盘部分连接到从连接到像素的栅极线的一端延伸的栅极焊盘，并连接到像素。这里，像素包括开关元件，包括与栅电极电连接的源电极和栅电极以及漏电极和漏电极，开关元件被覆盖，该开关元件是通过通孔与漏电极电接触的像素电极。多方面，它是暴露的。因此，特别地，位于有机绝缘膜的下部的底层减少了通过钝化膜的拓扑结构污染的有机绝缘膜的产生。可以减少指示真实图像的部分处的斑点。钝化，有机绝缘膜，阶梯式滑轮，图案，通孔，接触孔。

